

중수소 플라즈마 처리가 다결정 실리콘 TFT의 안정성에 미치는 영향에 관한 연구

손승호[†] · 배성찬* · 김동환

고려대학교 신소재공학과

*경북대학교 전자공학과

A Study on the Effect of Plasma Deuterium Treatment on Reliability of Poly-Silicon Thin Film Transistors

Song Ho Sohn[†], S. C. Bae* and Donghwan Kim

Department of Materials Science and Engineering, Korea University, Anam-Dong, Sungbuk-Ku, Seoul 136-701, Korea

*School of Electronic and Electrical Engineering, Kyungpook National University, Taegu, Korea

(2004년 4월 26일 받음, 2004년 7월 15일 최종수정본 받음)

Abstract We applied a deuterium plasma treatment to the surface of polycrystalline silicon films using PECVD and observed the change with AFM, XRD, FT-IR, and SIMS measurement. A bias temperature stressing (BTS) test was carried out to evaluate the reliability of the thin-film transistors (TFT). TFTs with channel lengths as small as $2\ \mu\text{m}$ were electrically stressed for up to 1000 sec at room temperature. From the parameter variation such as s -factor, leakage current and on/off ratio, we suggest that the deuterium plasma treatment suppress the hot carrier effect and improve the stability of TFTs.

Key word hot electron degradation, deuterium, reliability, TFT

1. 서 론

최근 전자장치가 소형화 개인화되고 또한 고해상도에 대한 요구가 커지면서 디스플레이 기술 전반에 대한 관심이 높아지고 있다. 특히 active matrix LCD (AMLCD)의 경우 노트북, 디지털 카메라, 캠코더, 핸드폰 등으로 산업적 응용범위가 넓어지면서 디스플레이시장에서 CRT와 비교될 만큼 상업적 가치를 보이고 있다. 이러한 AMLCD의 대부분은 비정질 실리콘 (a-Si:H) 박막 트랜지스터 (thin-film transistor, TFT)를 pixel switch로 사용하고 있으나 낮은 전하이동도 ($< 1\ \text{cm}^2/\text{Vsec}$)로 인해 고해상도의 디스플레이 기술을 구현하기 어렵다는 단점이 있다. 이에 반해 저온 다결정 실리콘은 높은 이동도와 낮은 소비전력, 유리 기판 위에 제작할 수 있다는 장점 등으로 인해 고해상도가 요구되는 대화면 디스플레이에 적용될 수 있을 것으로 예상되고 있다. 이와 함께 디스플레이 기술이 점점 대형화, 고집적화 되고 궁극적으로 SOG (silicon on glass)가 구현되기 위해서 고품위 저온 다결정 실리콘 TFT 소자의 개발이 필요하다. 그러나 저온 다결정 실리콘 TFT는 공정의 균일성 문제와 함

께 결정립계에 존재하는 trap states 때문에 문턱전압과 누설전류가 높다는 문제점이 있다. 따라서 이러한 trap을 줄이기 위한 방안들이 연구되었으며 최근까지 수소화 (hydrogenation)가 전기적 성능을 향상시키는 최적의 방법으로 알려져 왔다. 그러나 최근 Kizilyalli et al.¹⁾이 보고한 중수소 (deuterium) metal post-annealing이나 Yeh-Jiun Tung et al.²⁾이 발표한 중수소와 수소 플라즈마 처리 비교분석연구에서 볼 수 있듯이 중수소가 다결정 실리콘의 결정 결함을 passivation하는 새로운 대안으로 떠오르고 있다.

본 연구에서는 Ni을 이용한 금속 유도화 결정법 (silicide mediated crystallization, SMC)³⁾으로 저온 결정화한 최소 채널 $2\ \mu\text{m}$ 의 short channel TFT소자의 active island 영역인 다결정 실리콘에 중수소 플라즈마 처리를 한 후, 표면 분석을 통하여 다결정실리콘 박막 트랜지스터의 특성변화를 분석하고자 하였다. 또한 제작된 소자의 BTS (bias temperature stressing) test를 통하여 중수소 플라즈마 표면처리가 hot carrier에 의한 TFT 소자 성능의 열화에 미치는 영향을 분석하고 TFT 소자의 신뢰성 (reliability) 향상효과를 검토하고자 하였다.

[†]E-Mail : solar@korea.ac.kr

2. 실험 방법

SMC 방법에 의해 비정질 Si (a-Si:H) 박막을 결정화하여 다결정 실리콘을 형성하였다. 다결정 실리콘 영역에 MA6 aligner를 이용하여 active layer를 형성한 후 capacitive-coupled plasma (CCP) 방식의 PECVD를 이용하여 중수소 플라즈마 처리를 하였다. 플라즈마 처리 시 변수는 가스의 유량, RF power, 기판의 온도, working pressure, 처리시간 등으로서 이 중 가스의 유량 50 sccm, RF power 40 W, 기판의 온도 300°C, working pressure 1000 mTorr로 고정하고 중수소 플라즈마 처리 시간을 변수로 하여 실험을 수행하였다. 제작된 소자의 구조는 coplanar type이며 TFT 소자 제작을 위한 세부 공정은 참고문헌에 제시되었다.⁴⁾ 제작된 소자는 HP4155B를 이용하여 전압특성 (V_g - I_d)과 출력특성(V_d - I_d)을 측정하였으며, 상온에서 V_g , V_d 를 각각 -10 V씩 최대 1000초간 인가하는 BTS측정으로 parameter 변화를 분석하여, 중수소를 이용한 active island의 표면처리가 소자의 안정성에 미치는 영향을 확인하였다.

3. 결과 및 고찰

3.1. 중수소 플라즈마 처리에 따른 표면 특성 분석

SiO₂/Si 계면의 표면 거칠기는 전자 이동도에 영향을 미치는 것으로 알려져 있으며⁵⁾ 따라서 플라즈마 처리 시 실리콘 표면의 거칠기가 변화하는 지 관찰하는 것이 필요하다. Fig. 1은 중수소 플라즈마의 처리 후의 표면 거칠기 변화를 보여준다. As-received 상태의 89 nm에 비해 9분 처리 시 184 nm로 RMS가 증가하다가 다시 감소하는 듯한 양상이 관찰되었다.

이러한 RMS 값의 변화는 중수소 플라즈마의 inhomogeneous etching에 의한 것으로서 free surface의 증가를

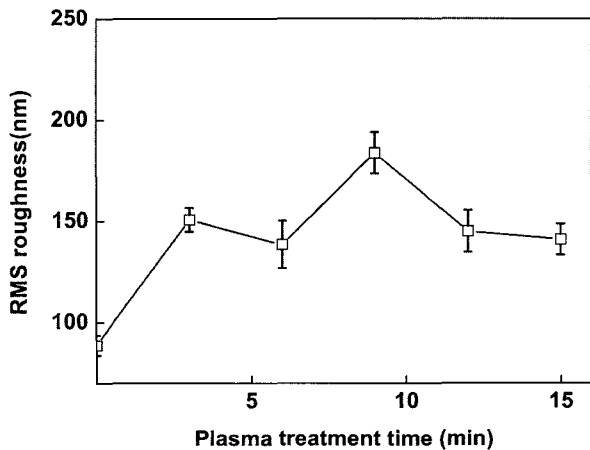


Fig. 1. RMS roughness change with deuterium plasma treatment as a function of the treatment time.

뜻한다. 이러한 free surface가 플라즈마 처리 시 초기상태의 핵생성과 결정성에 영향을 미칠 것으로 판단되어 x-선 회절 (XRD) 측정을 하였다. Fig. 2는 표면처리 시간에 따른 XRD data로서 as-received와 3 min, 15 min 처리의 경우 모두 2θ 값이 28.2°, 47.2°, 55.8°인 전형적인 다결정 실리콘의 peak값을 보여준다. 28.2°, 47.2°, 55.8°는 각각 (110), (220), (311) 면에 해당되며 전체적으로 뚜렷한 경향성은 보이지 않았으나 (311) peak가 감소하는 변화가 관찰되었다. SMC 결정화방법에서 최대온도가 500°C이고 플라즈마 처리 시 중수소의 확산을 고려하여 설정한 기판의 온도 300°C였음에도 불구하고 플라즈마 처리가 실리콘 박막의 미세조직에 영향을 미치는 것으로 보인다.

PECVD에 의한 중수소 플라즈마 처리가 active 영역에 미치는 화학적 결합의 변화를 보기 위해 FT-IR분석을 하였다. Fig. 3과 Fig. 4는 500~2000 cm⁻¹ 영역과

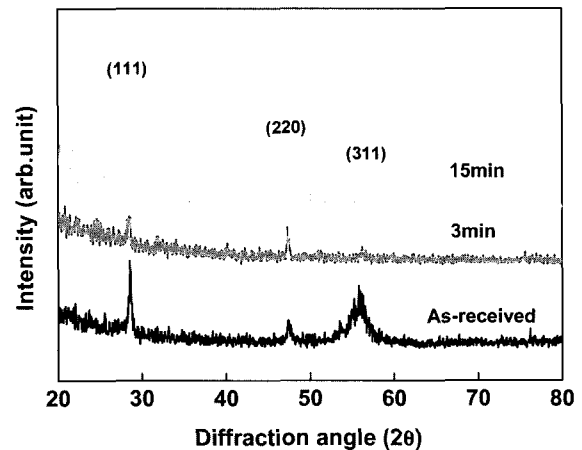


Fig. 2. XRD patterns for deuterium plasma-treated poly-silicon as a function of the treatment time

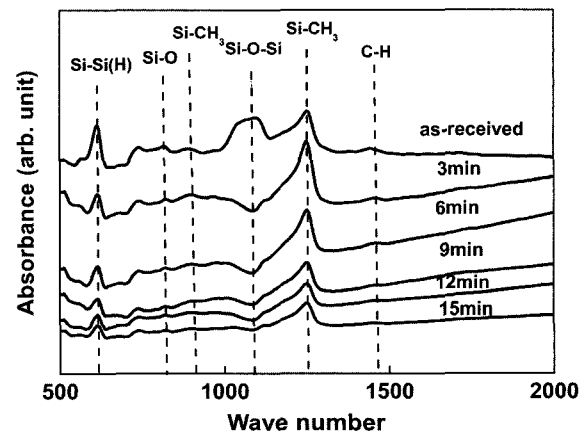


Fig. 3. FT-IR spectra of 500~2000 cm⁻¹ range with deuterium plasma treatment from zero to 15 min of treatment time.

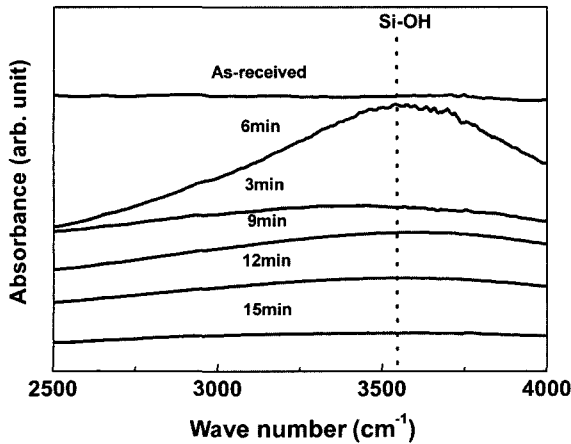


Fig. 4. FT-IR spectra of 2500~4000 cm⁻¹ range with deuterium plasma treatment from zero to 15 min of treatment time.

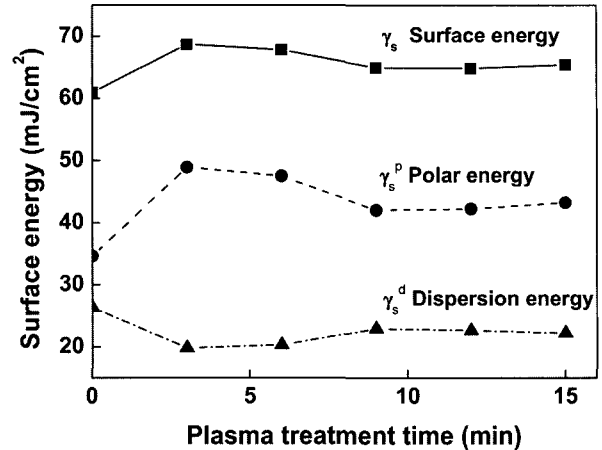


Fig. 5. Change of surface energies after deuterium plasma treatment.

2500~4000 cm⁻¹ 영역의 FT-IR spectra이다. Si-CH₃의 경우 각각 890 cm⁻¹(rocking mode)과 1250 cm⁻¹(symmetric deformation)⁶⁾의 wave number를 가지며 초기에 intensity가 증가하다 그 이후 감소하는 경향을 보인다. 3500 cm⁻¹ peak는 Si-OH 결합 (Silanol)⁷⁾에 의한 것으로서 플라즈마 처리 시간 6분에서 크게 나타났다. 이는 중수소 플라즈마 처리 시 사용하는 chamber 내 잔존하는 사이렌 가스 (SiH₄)와 O radical의 반응에 의해 Si-OH 결합이 발생한 결과로 생각된다. 이러한 hydroxyl 기는 표면에 존재하는 H₂O 와의 반응 (Si-OH + Si-OH ⇌ Si-O-Si + H₂O) 에 의해 발생하는 것으로서 Fig. 3과 4에서도 이러한 경향을 확인 할 수 있다. CVD organosilicate 물질인 Si-CH₃, Si-OH의 경우 각각 hydrophobic, hydrophilic 성질을 나타내므로 두 개의 결합이 서로 경쟁적으로 전체 다결정 실리콘 표면의 hydrophobic 내지 hydrophilic 성질을 결정하여 표면 adhesion에 영향을 미칠 것으로 판단된다. 이러한 화학적 결합의 변화가 다결정 실리콘 표면에 친수성내지 소수성을 부여했는지를 알기 위해 접촉각(contact angle)을 측정하여 표면에너지를 계산하였다. Fig. 5는 중수소 플라즈마 처리시간에 따른 표면에너지의 변화로서 표면 에너지가 초기에 증가하다가 포화됨을 알 수 있다. 이는 앞에서 언급했던 Si-CH₃와 Si-OH의 hydrophobic과 hydrophilic성질의 경쟁에 의해 시간에 따라 표면에너지의 변화가 생기게 되고 최종적으로 hydrophilic 성질이 우세하게 되어 다결정 실리콘 박막의 접촉성이 개선됨을 알 수 있다.

다결정 실리콘 내에 중수소의 확산이 일어났는지를 확인하기 위해 TOF-SIMS (time of flight secondary-ion mass spectrometry, PHI 7200)를 이용하여 depth profile을 분석하였다. Primary ion은 Cs⁺이고 sputter rate는 SiO₂를 기준으로 66Å/min으로 ²D와 H⁺이차이온을 30 sec

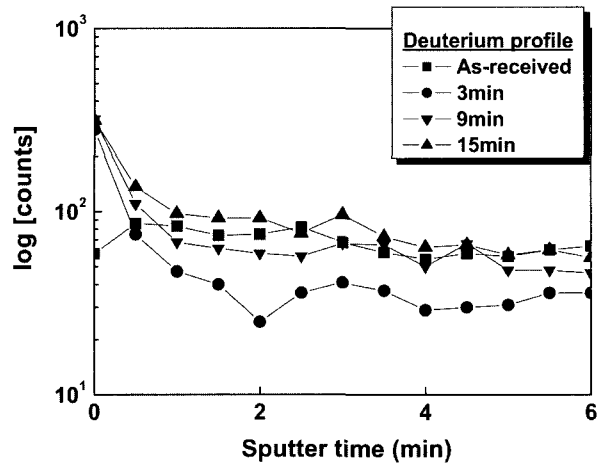


Fig. 6. SIMS depth profile of deuterium in poly-silicon.

간격으로 측정하였다. Fig. 6는 플라즈마 처리된 다결정 실리콘의 중수소 depth profile이다. 플라즈마 처리 시간이 증가하면서 중수소의 확산이 증가하는 경향을 확인할 수 있다. 데이터의 일관성이 부족해 보이는데 이는 SMC Si 자체의 불균일성과 다결정 Si 박막 내에 존재하는 결정립계의 영향 때문인 것으로 사료된다. Fig. 7은 수소의 depth profile로서 as-received 상태와 비교하여 전체적으로 플라즈마 처리시간이 증가하면서 수소의 농도가 감소하게 되는데 이는 각각 분자와 원자 상태의 중수소가 수소를 대체하는 반응 기구 (Si-H+D₂ → Si-D + HD과 Si-H + D → Si-D + H⁸⁾)에 의한 것으로 사료된다.

3.2. Short Channel TFTs의 전기적 특성

채널의 폭(W)과 길이(L)가 4μm/2μm, 4μm/4μm, 6μm/6μm, 8μm/4μm, 8μm/8μm, 10μm/10μm, 12μm/6μm인 다결정 실리콘 TFT를 제작하였다. 소자의 전달

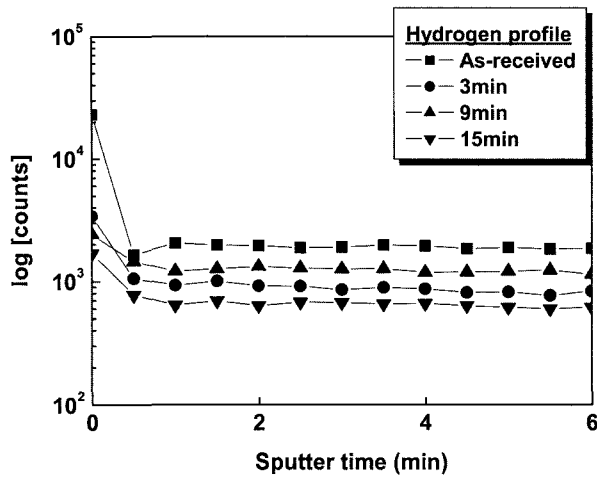


Fig. 7. SIMS depth profile of hydrogen in poly-silicon.

특성을 측정하여, drain voltage (V_d) 값 -0.1 V 를 기준으로 on current는 gate voltage (V_g) = -20 V , off current는 최소값으로 parameter를 추출하였다. 소자 전체적으로 누설전류의 경우 $9 \times 10^{-14}\text{ A}$ 에서 $2 \times 10^{-14}\text{ A}$ 사이의 낮은 값을 나타내었고 on/off 비는 1.05×10^6 에서 9.00×10^6 사이의 값을 보였다. 문턱전압은 $V_d = -0.1\text{ V}$ 조건의 $I_d = 10\text{ nA} \times (W/L)^9$ 에 만족하는 V_g 로 정의하였다. 이 실험에서 추출된 parameter를 Table 1에 정리하였다. Fig. 8는 중수소 처리를 하지 않은 TFT 소자의 출력특성이다. 출력특성에서 알 수 있듯이 소자의 채널 길이가 감소하면서 kink effect가 발생하여 drain전류가 포화되지 않고 증가하는 현상이 나타나게 된다. 이러한 현상은 impact ionization에 의한 것으로서 gate oxide와 Si 계면에 damage가 가해짐으로써 소자의 신뢰성에 영향을 미치게 된다.¹⁰⁾ 신뢰성 문제는 채널길이가 짧아지면서 중요하게 대두되는데, 이는 채널 내에 lateral electric field에 의해 이동하는 carrier 중 일부가 scattering 없이 가속되어, 매우 큰 kinetic energy를 가지게 되는 현상 즉 hot carrier의 존재로 인해 발생한다. 이러한 hot carrier는 크게 세 가지 결과를 초래한다. 첫째 interface state로 존재하거나 상대적으로 gate oxide/Si계면의 약한 Si-H결합을 끊어주는 역할을 한다. 둘째 drain depletion region에

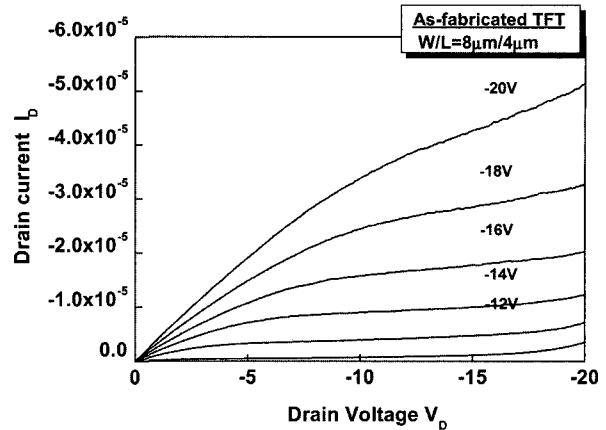


Fig. 8. Output characteristics of as-fabricated $W/L = 8\ \mu\text{m}/4\ \mu\text{m}$ TFTs.

축적되어 effective channel length를 짧게 하여 hot electron effect를 더욱 심화시키게 된다. 세 번째는 impact ionization에 의한 avalanche generation에 의해 생성된 electron/hole pair가 각각 기판방향으로 이동하여 누설전류를 증가시키거나 gate oxide로 주입되어 Si-H결합을 끊어주게 된다. 이렇게 끊어진 dangling bond들은 trap으로 작용하게 되어 소자의 신뢰성에 영향을 미치게 되므로 passivation 처리의 필요성이 증가된다.

3.3. BTS Test측정을 이용한 TFT 소자의 안정성 평가

중수소 표면처리에 의한 passivation의 효과를 알아보기 위하여 표면처리 시간을 달리하여 제작한 소자의 BTS (bias temperature stressing) 측정을 하였다. Fig. 9은 각각 $W/L = 12\ \mu\text{m}/6\ \mu\text{m}$ 인 소자의 as-fabricated, 15분 처리시의 BTS 측정 전후의 전달 특성비교이다. BTS측정 전의 전달특성과 비교하여 positive 방향과 upper 방향의 deviation이 발생하게 된다. 이러한 deviation은 6.59×10^5 에서 8.37×10^4 으로 on/off비의 감소와 1.82 V/dec 에서 2.5 V/dec 으로의 s-factor의 증가, 5.70×10^{-13} 에서 4.42×10^{-12} 으로 누설전류의 증가 등 소자의 열화를 초래한다. S-factor 값, 즉 $(\Delta V_g)/(\Delta \log I_d)$ 의 기울기 변화는 $\{s=(kt/q)$

Table 1. Summary of electrical characterization of p-type TFT

W(μm)	L(μm)	Ion(A)(-20 V기준)	s-factor(V/dec)	Ion/Ioff	Vth (V)	$\mu\text{fc}(\text{cm}^2/\text{V}\cdot\text{s})$
4	2	5.41×10^{-7}	0.69	6.01×10^6	-8.29	14.49
4	4	3.19×10^{-7}	0.75	3.19×10^7	-9.29	18.59
6	6	1.92×10^{-7}	0.65	1.92×10^7	-7.88	11.87
8	4	4.95×10^{-7}	1.26	6.19×10^6	-0.58	13.28
8	8	4.21×10^{-8}	2.25	2.78×10^6	-13.59	14.87
10	10	1.81×10^{-7}	0.80	9.11×10^6	-5.17	13.08
12	6	3.39×10^{-7}	0.59	3.78×10^6	-5.04	12.48

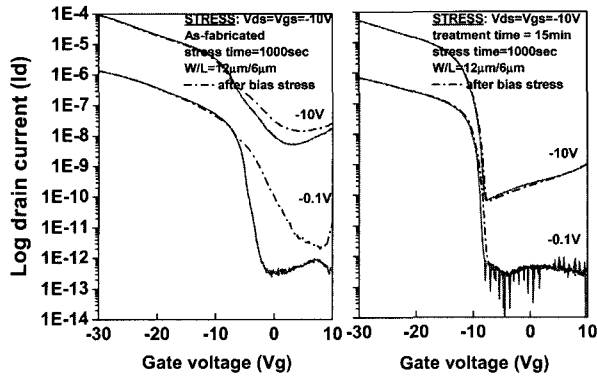


Fig. 9. Transfer characteristics variation of W/L = 12 $\mu\text{m}/6 \mu\text{m}$ TFT with deuterium plasma treatment after 1000 sec, $V_g = V_d = -10 \text{ V}$ stressing.

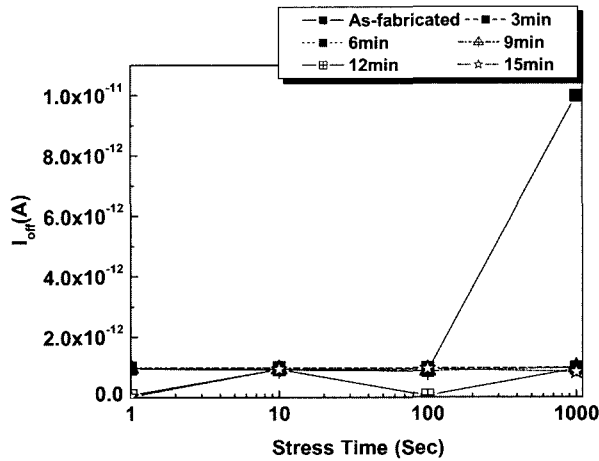


Fig. 10. Change of leakage current with bias stressing time for samples with various plasma treatment time.

$\log(1+(qD/C_i))$ 의 식¹¹⁾과 연관되며, s-factor의 증가는 gate oxide/Si 계면에 hot electron에 의한 interface defect level이 증가하였음을 나타낸다. 그러나 표면처리 시간을 증가시키에 따라 이러한 deviation이 감소하게 되어 15분 표면처리를 한 경우 s-factor, 누설전류, on/off 비의 감소 등 소자의 열화 정도가 감소하였음을 알 수 있다. Fig. 10은 누설전류의 변화 값으로서 중수소 표면처리 시 0.1 pA 이하로서 큰 변화가 없으나 as-fabricated 상태의 경우 100초 이후 10 pA 이상으로 누설전류가 증가하는 경향을 보여준다. Fig. 11은 중수소 플라즈마 처리에 따른 on/off 비의 변화율이다. 중수소 플라즈마 처리한 TFT 소자와 비교하여 as-fabricated 상태의 TFT는 초기 100 초까지는 상대적으로 변화율이 적으나 그 이후 구간에선 기울기가 가장 크게 증가하는 것을 볼 수 있다. 실제 TFT 소자의 구동시간을 고려하여 측정 시간을 길게 잡는다면 열화가 가장 클 것으로 예상된다. Fig. 12는 s-factor의 변화로서 중수소 플라즈마 처리 시 초기

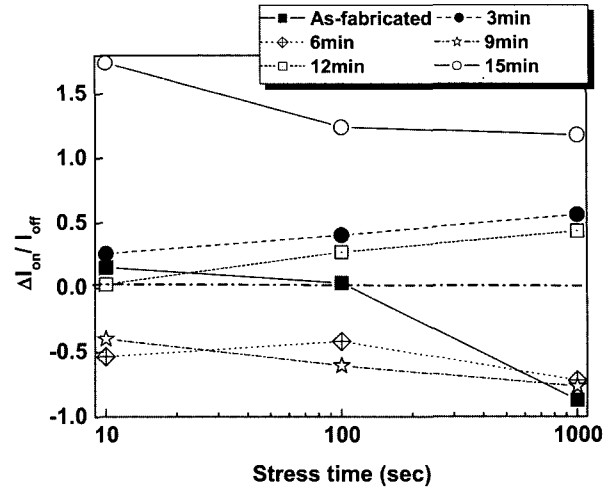


Fig. 11. Change of on/off current ratio with bias stressing time for samples with various plasma treatment time.

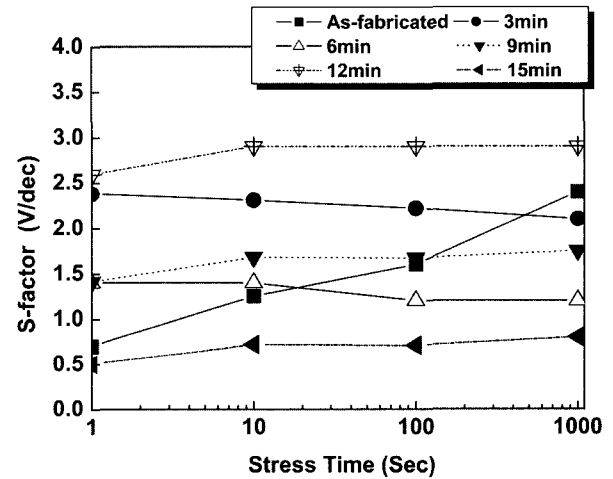


Fig. 12. Change of s-factor with bias stressing time for samples with various plasma treatment time.

에 defect농도가 증가하다 포화되는 경향을 보여주는데 반해 as-fabricated 상태의 경우 계속적으로 defect의 농도가 증가하는 경향을 보여준다. 이상의 on/of r의 변화율의 감소, s-factor, 누설전류의 감소와 같은 parameter 변화를 분석함으로써 실제 중수소 플라즈마 표면처리 시 소자의 안정성(reliability)이 향상되었음을 알 수 있다.

4. 결 론

다결정 실리콘박막에 PECVD를 이용하여 중수소 플라즈마 처리를 한 후 박막 특성의 변화를 분석하고 표면처리된 영역을 이용하여 TFT 소자 제작 후 소자 안정성의 변화를 관찰하였다. 플라즈마 처리를 통한 중수소의 확산을 확인하기 위해 측정된 SIMS 결과로부터 다

결정 실리콘 깊이 방향으로 중수소의 확산이 일어난 것을 확인하였다. 표면처리가 실제 소자의 안정성에 미치는 영향을 알아보기 위하여 드레인 전압과 게이트 전압을 각각 -10 V로 고정하고 최대 1000초간 전기적 stress를 가하는 BTS측정을 하였다. 측정 결과 as-fabricated 상태의 소자보다 on/off 전류비의 변화율 감소, s-factor와 누설전류 감소 등 소자의 안정성이 향상되었음을 확인하였다. 이러한 hot carrier에 의한 소자 성능의 열화 감소는 Si-D의 강한 결합에 의한 것으로서 중수소의 낮은 diffusivity를 고려하여, 기존의 중수소화 (deuteration) 방법과 달리 직접 다결정 실리콘표면을 중수소 처리함으로써 제작된 TFT device의 안정성이 향상되는 효과가 관찰되었다.

감사의 글

본 연구는 한국과학재단의 지원에(R01-2001-000002800) 의해 수행하였으며, 이에 감사드립니다.

참고 문헌

1. Kizilyalli, L. C Lyding and J. W Hess, IEEE Device Research Conference, Digest. 54th Annual, 14, (1996).
2. Y.-J. Tung, J. Boyce, J. Ho, X. Huang and T.-J. King, IEEE Electron Device Lett, **20**(8), 387 (1999).
3. Y. J. Choi, W. K. Kwak, S. Y. Yoon, C. O. Kim and J. Jang, Tech. Pap. Digest, SID (San Jose, CA), 508 (1999).
4. K. S Kim, Master's Thesis, Korea University, (2003).
5. C. Lombardi, S. Manzini, A. Saporito and M. Vanzi, IEEE Electron Device Lett, **11**, 1164 (1988).
6. An Shih, S-H Yeh and S-C Lee, J. Appl. Phys, **89**(10), 5355 (2001).
7. Y. Zhou and Guanghai XU, International conference of characterization metrology for ULSI technology(Hillsboro, USA), (2003).
8. K. Cheng, J. Lee and J. W. Lyding, Appl. Phys, **77**, 2358 (2000).
9. J.-W. Lee, N.-I. Lee and C.-H. Han, IEEE Electron Device Lett., **20**, 12 (1999).
10. Alexandre Acovic, Microelectron. Reliab, **36**(7/8), 845 (1996).
11. T. Noguchi. Jpn. J. Appl. Phys, **232**, 1584 (1993).