

펄스다중화 보조회로를 이용한 새로운 구조의 36-펄스 전압원 컨버터

論 文
54B-5-4

New Configuration of 36-pulse Voltage Source Converter Using Pulse-Interleaving Auxiliary Circuit

全永秀* · 白承澤** · 韓炳文†
(Young-Soo Jon · Seung-Taek Baek · Byung-Moon Han)

Abstract - This paper proposes a new configuration of 36-pulse voltage source converter which consists of two 6-pulse bridges and a pulse-interleaving auxiliary circuit. The system topology of proposed converter was derived to increase the pulse number of converter output voltage without increasing the number of 6-pulse bridges. The gate pulse generation was analyzed using the theoretical approach of multi-pulse switching converter. The operational feasibility of proposed system was verified by computer simulations with PSCAD/EMTDC software and experimental works with 2kVA hardware prototype. The proposed converter can be widely used for the uninterruptible power supply, the power quality compensator, and the distributed power generation, such as solar and fuel cell power system.

Key Words : 36-펄스 컨버터, STATCOM, 보조브리지회로

1. 서 론

전압원 컨버터에는 단일 브리지를 구성하고 있는 각 스위칭 소자를 PWM방식으로 동작하는 PWM 컨버터, 그리고 2기 이상의 브리지를 변압기로 결합하여 출력파형을 다중화하는 다중펄스 컨버터가 있다. PWM 컨버터의 경우 단일 브리지를 사용하므로 시스템구성이 간단하나 각 스위칭 소자를 교류한주기당 다수의 스위칭을 하므로 스위칭 손실이 커 대용량에 적용이 어렵다. 반면 다중펄스 컨버터는 교류한주기당 한번의 스위칭이기 때문에 스위칭 손실은 적으나 출력파형의 고조파레벨을 낮추기 위해 펄스수를 증가하여야 한다.

출력파형의 펄스수를 증가하기 위해 이미 다양한 방식이 사용되어 왔다[1,2]. 이중 가장 단순한 방식은 컨버터의 브리지수와 교류출력 단에 결합되는 변압기수를 증가하여 펄스수를 증가하는 것이다. 그러나 이 방식의 경우 브리지와 변압기의 수가 증가하여 시스템 외형이 크고 비용이 높은 단점을 갖는다. 이러한 단점을 보완하고자 변압기와 브리지 사이에 보조변압기를 두어 변압기수를 증가하지 않고 펄스수를 증가하는 방법이 사용되어 왔다[3]. 반면에 이 경우 보조변압기의 절선구조가 복잡하여 제작이 어렵고 비용절감수준도 높지 않

은 단점을 갖는다.

이러한 단점을 해결하기 위한 방법으로 직류 단에 보조회로를 삽입하여 직류커패시터에 걸리는 일정전압에 다중펄스 형태의 전압을 중첩하여 출력파형을 형성하는 방법이 몇몇 연구자에 의해 제안되었다[4,5,6]. 하지만 이 방식의 경우 보조회로에서 전압중첩을 위하여 탭-변압기를 사용하는데 탭-변압기는 외형이 크고 제작 상 변압비가 정확히 일치하기 어렵다. 따라서 출력파형의 대칭성이 결여되어 고조파 발생이 우려되고 또한 외형이 큰 단점을 갖는다.

본 연구에서는 탭-변압기 대신에 보통변압기를 사용하였고 H-브리지 대신 3-레벨 반브리지로 구성된 보조회로를 갖는 새로운 구조의 36-펄스 컨버터를 제안한다. 제안하는 컨버터의 동작과 성능을 검증하기 위해 PSCAD/EMTDC 소프트웨어에 의한 시뮬레이션을 실시하고 그 결과를 토대로 2KVA 용량의 하드웨어 시작품을 제작하고 실험을 실시한다.

2. 기존 다중펄스컨버터

그림 1(a)는 2개의 6-펄스브리지와 교류 단에 개방 Y-Y, Y- Δ 로 절선된 2대의 3상변압기를 가지고 12-펄스의 출력전압을 형성하는 대표적인 구성이다. 이러한 방식으로 36-펄스를 형성하기 위해서는 6개의 브리지와 6대의 3상변압기를 요한다. 그림 1(b)는 12-펄스 컨버터 교류 단에 보조변압기를 추가하여 24-펄스 컨버터를 구성한 것이다. 3상변압기 2대를 추가하는 대신 작은 용량의 보조변압기를 사용하여 외형의 크기와 비용의 절감이 가능하다.

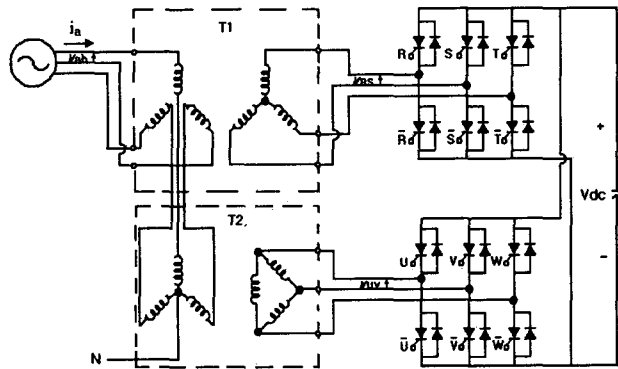
그림 1(c)는 12-펄스 컨버터 직류 단에 H-브리지와 탭-변

† 교신저자, 正會員 : 明知大 電氣工學科 教授 · 工博
E-mail : erichan@mju.ac.kr

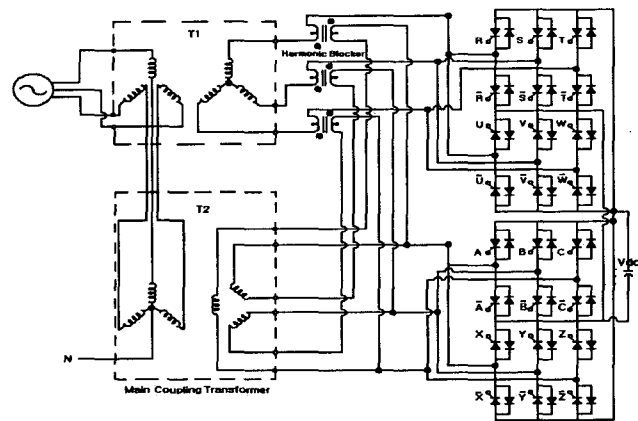
* 學生會員 : 明知大 電氣工學科 碩士課程

** 正會員 : 明知大 차세대전력기술연구소 연구원 · 工博
接受日字 : 2004年 11月 29日
最終完了 : 2005年 3月 15日

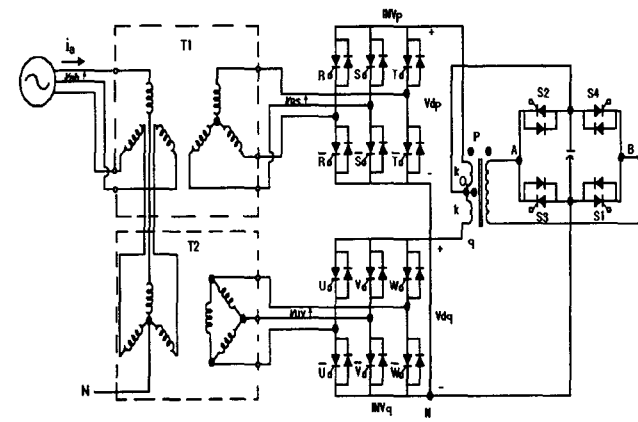
압기로 구성된 보조회로를 삽입한 36-펄스 컨버터이다. 각 6-펄스브리지에는 직류커패시터의 전압과 H-브리지와 탭-변압기로 형성되는 전압이 합쳐져 공급되고, 각 6-펄스 브리지에서 형성된 출력전압은 3상변압기에 의해 합쳐져 36-펄스의 출력파형이 형성된다. 이 시스템의 경우 보조회로의 구조가 간단하여 외형이 적고 비용이 저렴할 것으로 보인다. 다만 보조회로에 있는 H-브리지는 360Hz로 동작하여 스위칭 손실이 다소 증가하나 PWM 방식에 비해 대단히 적다.



(a) 대표적인 12-펄스 컨버터



(b) 보조변압기방식 24-펄스 컨버터



(c) 직류보조회로방식 36-펄스 컨버터
그림 1. 다중펄스 컨버터의 구성 방법
Fig. 1. Typical multi-pulse converter

3. 제안된 다중펄스 컨버터

앞에서 설명한 36-펄스 컨버터는 직류보조회로에 탭-변압기를 사용하기 때문에 외형이 크고 제작 상 변압비가 정확하지 않을 경우에 출력전압 파형의 대칭성이 결여되어 고조파 발생을 야기한다. 따라서 본 논문에서는 그림 2에서보인 것과 같이 직류 단에 보통변압기와 3-레벨 반브리지로 구성된 보조회로를 갖는 새로운 방식의 36-펄스 컨버터를 제안한다.

동작원리를 이해하기 쉽게 하기위해 컨버터가 이상적이라고 가정하면 DC 커패시터의 전압은 동일한 V_{dc} 로 정의할 수 있다.

그림 2에서 Y로 연결된 컨버터와 Δ 로 연결된 컨버터의 전압은 DC 커패시터 전압 V_{dc} 와 보조브리지의 주입 전압 v_{aux} 로 나타낼 수 있다.

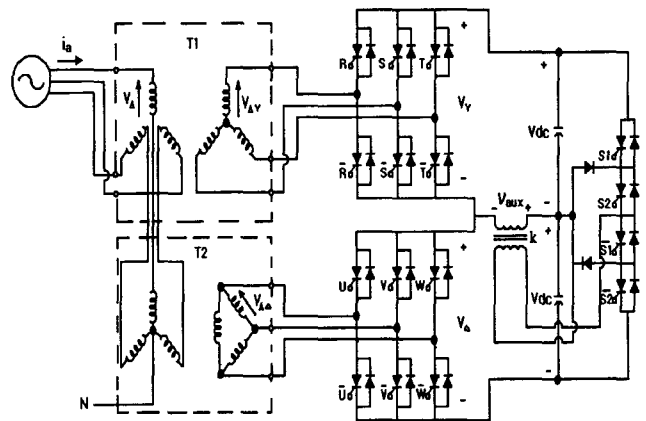


그림 2. 새로운 보조회로를 이용한 36-펄스 컨버터
Fig. 2. 36-pulse converter with new auxiliary converter

$$V_Y = V_{dc} + v_{aux} \quad (1)$$

$$V_{\Delta} = V_{dc} - v_{aux} \quad (2)$$

그러므로 주입전압 v_{aux} 에 의해서 두 대의 컨버터 출력 AC 전압을 동시에 조절할 수 있다. 주입전압 v_{aux} 는 보조브리지회로의 스위칭 패턴에 의해서 주입변압기의 비율이 결정된다. 주입전압 v_{aux} 는 0, kV_{dc} , $-kV_{dc}$ 인 3-레벨로 된다. 기본적으로 개방 Y-Y와 Y- Δ 변압기로 연결된 두 대의 컨버터 시스템은 상전압의 30° 위상차에 의해서 12펄스를 발생하게 되며 보조브리지회로는 30° 마다 변화되기 때문에 주입 전압 v_{aux} 는 기본 주파수에 6배에 해당하는 펄스를 형성하게 된다. 그렇기 때문에 컨버터 시스템의 변압기 1차측에 36펄스의 전압을 형성하게 된다. 그렇기 때문에 컨버터 시스템의 변압기 1차측에 36펄스의 전압을 형성하게 된다. 보조회로에 사용되는 변압기의 권선비 k 는 출력파형의 고조파수준을 최소화하도록 정하였는데 본 연구에서는 $k = 0.654$ 일 때 출력 상전압의 전고조파 왜형을 THD=4.83%로 최소가 된다[6].

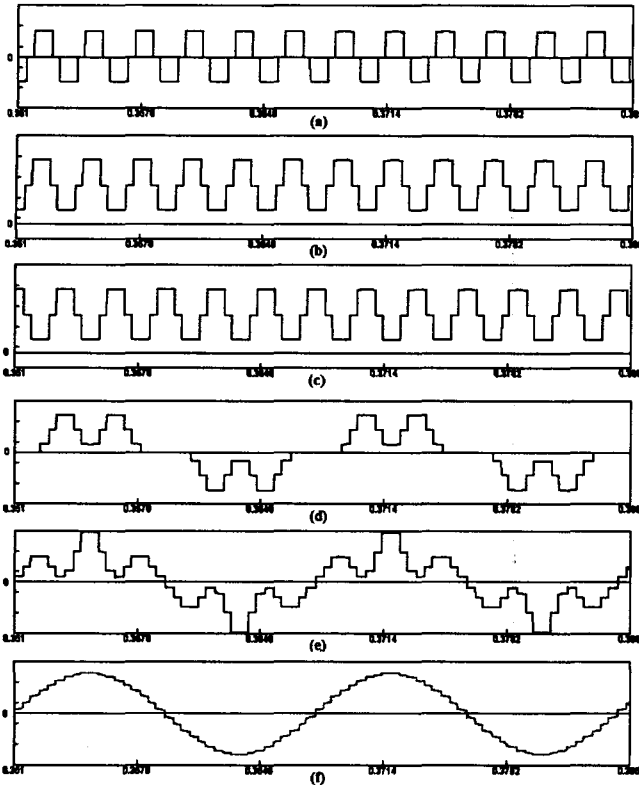


그림 3. 제안하는 컨버터의 중요부분파형
 Fig. 3. Waveforms of proposed 36-pulse converter
 (a) 보조브리지회로 3-레벨 V_{aux} 파형
 (b) DC 단 전압 V_d
 (c) DC 단 전압 V_y
 (d) Y- Δ 변압기 2차측 전압 V_{Ad}
 (e) 개방 Y-Y 변압기 2차측 전압 V_{AY}
 (f) 합성 1차측 전압 V_A

그림 4는 시뮬레이션의 데이터를 이용하여 펄스 다중화 보조브리지회로 36-펄스 전압원 컨버터의 출력 전원전압 파형 FFT를 MATLAB으로 분석한 것이며 12-펄스와 24-펄스 전압원 컨버터를 FFT 분석한 결과와 비교하여 고조파의 함유율이 현저히 낮음을 확인 할 수 있다.

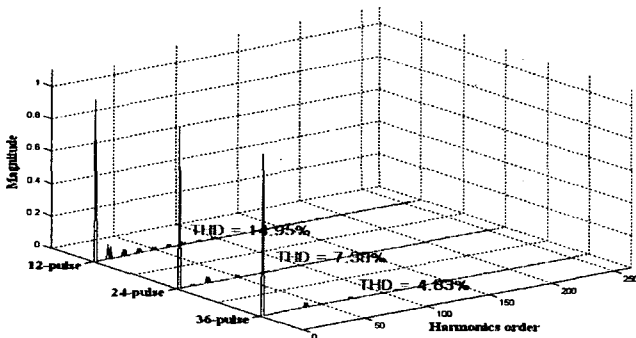


그림 4. 출력파형의 FFT 분석
 Fig. 4. FFT analysis result of multi-pulse output voltage

4. STATCOM

인버터식 무효전력보상기인 STATCOM(Static Synchronous Compensator)과 교류계통 사이에 교환되는 무효전력의 양은 인버터 출력전압의 크기에 따라 정해진다. 그림 5는 무효전력보상기가 교류계통에 연결된 것을 가상하여 보상기에서 들여다 본 테브난 단상등가회로를 나타낸 것이다.[7]

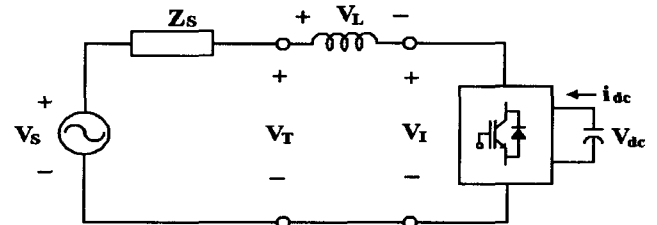


그림 5. STATCOM의 단상등가회로
 Fig. 5. Single-phase equivalent circuit of STATCOM

인버터와 교류계통 사이의 유·무효전력 교환은 인버터출력전압, 교류단자전압, 양단의 위상각에 의해 제어 가능하다. 만일 인버터출력전압 V_I 와 교류단자전압 V_T 가 동일한 위상각을 갖고 $V_I < V_T$ 이면, 교류계통은 보상기에 무효전력을 공급하고, $V_I > V_T$ 이면 교류계통은 보상기로부터 무효전력을 공급받는다. 그리고 $V_I = V_T$ 이면 무효전력의 출입은 0이 된다. 또한 인버터출력전압이 교류단자전압보다 진상이면 보상기는 유효전력을 교류계통에 공급하고 이때 직류 커패시터에 저장된 에너지가 계통으로 방출하게 되며, 인버터출력전압이 교류단자전압에 대해 지상이면 교류계통으로부터 유효전력을 흡수하여 DC 커패시터에 에너지를 저장한다.

인버터식 무효전력보상기가 진상영역에서 지상으로, 또는 지상에서 진상으로 상태 전환을 할 때 직류 커패시터의 전압을 가변 시켜야 하는데 이를 위해서도 위상차 조절은 보상기의 동작시 연속적으로 이루어진다. 결과적으로 인버터출력전압과 교류단자전압의 크기와 위상차에 의해 무효전력의 연속적인 동적보상이 가능하다.

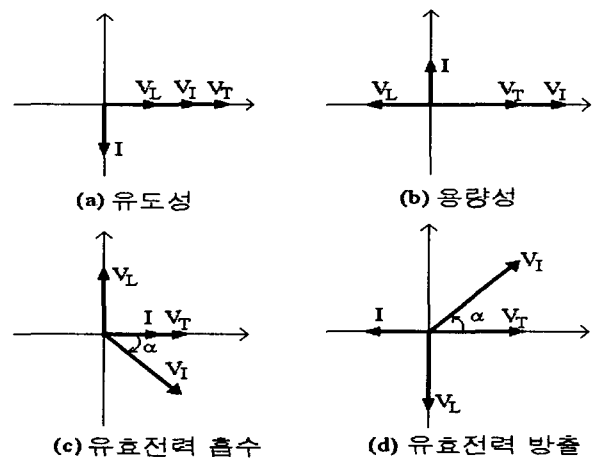


그림 6. STATCOM의 벡터선도
 Fig. 6. Vector diagram for STATCOM operation

그림 6은 보상기의 동작을 설명하기 위해 벡터선도로 인버터출력전압 VI, 교류단자전압 VT, 리액턴스전압 VL, 그리고 선로전류 I를 위상각 α에 대한 크기와 위상 관계를 나타낸 것이다. 그림 6(a)와 6(b)는 VI와 VT가 동상으로 크기에 따라 유도성과 용량성 무효전력을 생성하는 것을 보이고 있다. 그림 6(c)와 6(d)는 VI와 VT가 위상각 ±α를 갖고 유효전력을 교류계통으로부터 흡수 또는 공급하는 것을 보이고 있다.

위와 같은 방식으로 전원전압에 대한 인버터의 출력전압의 위상각 ±α를 변화함에 따라 전원측과 인버터 측의 전력흐름을 조절하여 DC 커패시터의 전압의 크기를 가변 할 수 있게 되고 인버터 출력전압의 크기를 제어할 수 있게 된다.[3]

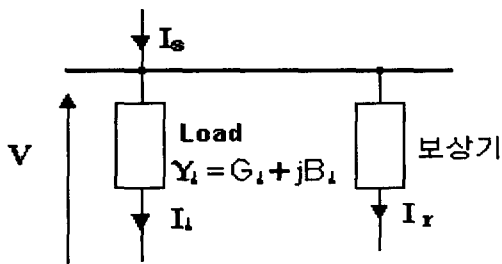


그림 7. 역률보상을 설명하기 위한 간단한 계통도
Fig. 7. System diagram for power factor correction

역률개선 기능을 설명하기 위하여 간단한 계통도를 다음의 그림 7에 나타내었으며, 부하단 지점의 역률을 개선하기 위하여 보상기가 병렬로 추가되어 있다.

부하전류 IL은 다음식 (3)과 같고 실수부 IR과 허수부 IX의 성분으로 표현되는데, 이에 대한 벡터도가 그림 8에 나타나고 있으며 부하의 R(G),X(B)의 성분에 의하여 φL이 결정된다.

$$I_L = V(G_L + jB_L) = VG_L + jVB_L = I_R + jI_X \quad (3)$$

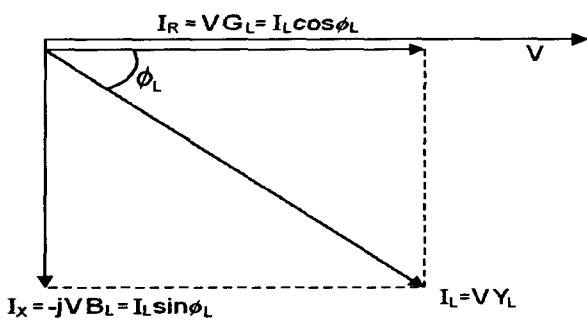


그림 8. 임의의 부하에서 전압 및 전류 벡터도
Fig. 8. Load vector diagram of voltage and Current

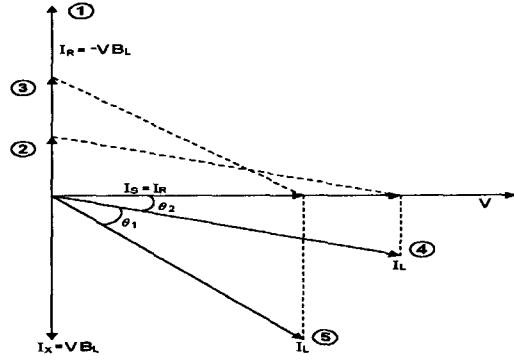


그림 9. 역률개선 기능의 벡터도
Fig. 9. Vector diagram for power factor correction

그림 9는 역률개선 기능의 벡터도로서 선로전류 Is와 부하단 전압 V의 위상이 동상이 되도록 제어됨을 알 수 있다. 부하는 유도성 부하로써 지상전류가 흐르도록 가정하였고 따라서 보상기의 전류는 용량성 전상전류가 되어야 효과적인 역률제어가 가능함을 알 수 있다. 어떠한 부하상태에서 부하전류 IL의 크기와 방향이 ⑤와 같이 정해졌다고 하면 이 때의 보상기전류 Ir 벡터의 크기와 방향은 ③과 같을 때에 전압 V와 전류 Is의 동상을 유지할 수 있게 된다.

또한 이 상태에서 Ir을 ①과 ②와 같이 크기를 조절하면 선로전류 Is를 진/지상으로 변화가 가능함을 알 수 있다. 결국 보상기전류 Ir의 크기를 제어함으로써 역률제어가 가능하며, 여기서는 부하단이 지상전류를 야기할 경우만의 예를 설명하고 있지만 용량성 부하일 경우도 보상기를 유도성으로 동작시킴으로써 역시 역률제어가 가능함을 알 수 있다.

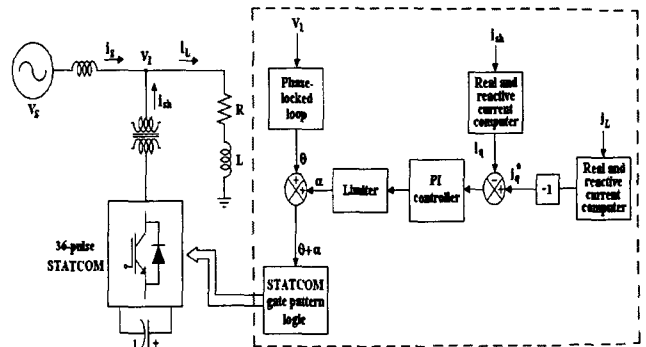


그림 10. STATCOM 제어 블록도
Fig. 10. Block diagram of STATCOM controller

그림 10은 STATCOM의 제어블록도로서 STATCOM이 역률을 개선하기 위해서 부하전류 IL을 검출한다. 이 값을 d-q 좌표 변환하여 무효분 iq와 크기는 같고 부호가 반대인 무효분 전류 -iq를 공급해야 하기 때문에 -iq는 iq*가 된다. 역시 iq*와 STATCOM 주입 전류의 무효분 iq가 비교된 후 그

차는 PI 전류제어기를 거쳐 36-펄스 전압원 컨버터의 점호각 α^* 를 형성한다. 따라서 부하전류의 무효분을 STATCOM의 무효전류로 보상함으로써 모선단의 역률을 1로 할 수 있다. 여기에서 점호각 α^* 는 전원전압 V_1 을 검출하여 PLL을 거친 θ 와 동기화 되어 있다.

5. 성능평가 시뮬레이션

펄스다중화 보조브리지회로를 이용한 36펄스 전압원 컨버터의 역률 보상시 동작특성 및 제어기의 성능해석을 위하여 EMTDC/PSCAD를 이용하여 모델링 하였다. 시뮬레이션 모형은 3상 220V, 2KVA로 구성하였으며 시뮬레이션에 사용된 회로정수는 표 1에 나타나 있다. 컨버터 직류단에 설치된 커패시터의 용량은 직류최대전압의 맥동을 고려하여 설계하였다. 아래의 식 (4)는 직류 커패시터에 나타나는 최대과전압을 나타낸다.

$$V_{dcmax} = \frac{1}{C_{dc}} \int_{t1}^{t2} i_{dc}(t) dt + V_{dc} \quad (4)$$

- 여기서, V_{dcmax} : 직류 커패시터의 최대전압
- V_{dc} : 직류 커패시터의 정상상태 전압
- $i_{dc}(t)$: 직류 커패시터에 흐르는 순시전류

식 (4)로부터 과도상태 시 전압맥동의 크기 ΔV 를 감당할 수 있는 커패시턴스는 다음과 같이 결정 될 수 있다.

$$V_{dcmax} - V_{dc} = \Delta V = \frac{1}{C_{dc}} \int_{t1}^{t2} i_{dc}(t) dt \quad (5)$$

$$C_{dc} = \frac{1}{\Delta V} \int_{t1}^{t2} i_{dc}(t) dt \quad (6)$$

이때 커패시터에 흐르는 순시전류는 각 스위칭 함수와 인버터 출력단 전류의 곱으로 정의되며, 위의 사항을 고려하여 본 논문에서는 3300uF 용량의 직류 커패시터를 사용하였다.

표 1. 시뮬레이션 회로정수
Table. 1. Simulation Circuit Parameter

모선 전압	3 ϕ 220[V]
모선 주파수	60[Hz]
전원인덕턴스	2[mH]
직류 커패시터	3300[uF]
부하역률	0.73
부하 (R,L)	20[Ω],50[mH]
부하용량	2[KVA]
위상변압기용량	2[KVA]
보조변압기용량	2[KVA]

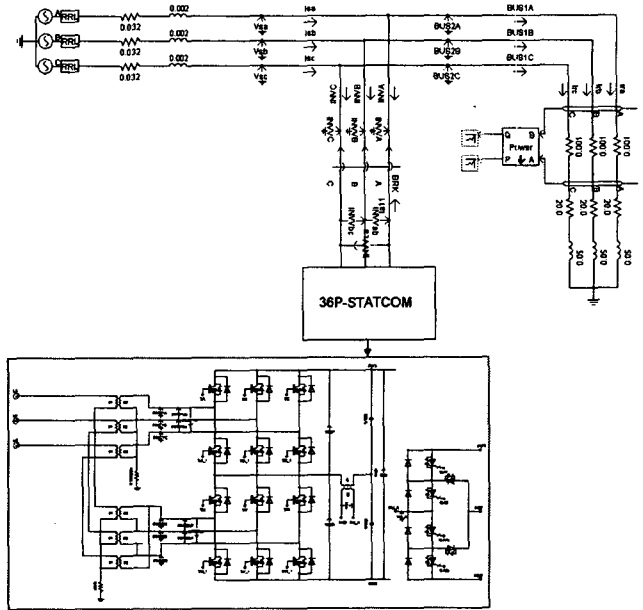


그림 11. EMTDC/PSCAD 시뮬레이션 모형
Fig. 11. Simulation model with EMTDC/PSCAD

그림 12에서 역률이 0.73인 이상부하의 전원전압과 전원전류 파형이 36-펄스 컨버터인 STATCOM 투입 시에 빠르게 응답하여 역률이 1이 되는 것을 확인할 수 있다. 그림 13에서는 STATCOM 제어 시에 기준값 i_q^* 와 추종값 i_q 의 추종 파형을 보여주고 있으며 비교 후의 이 값은 PI 전류제어기를 거쳐 36-펄스 전압원 컨버터의 점호각 α^* 를 형성하게 된다.

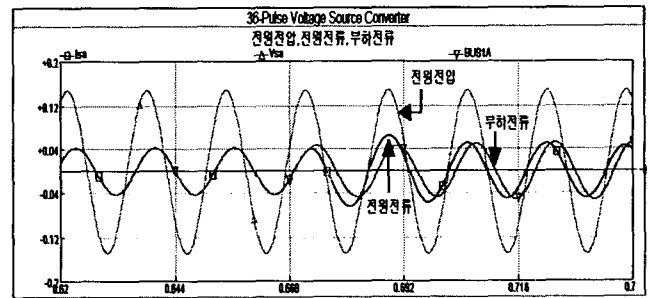


그림 12. 역률보상 시뮬레이션 결과
Fig. 12. Power factor correction

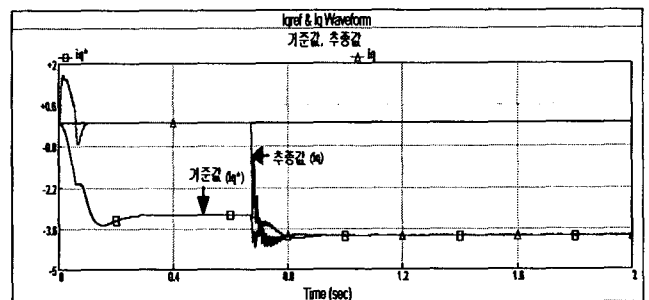


그림 13. 제어기 투입 시 무효전류의 추종 특성
Fig. 13. Tracking characteristics of reactive current

6. 하드웨어 프로토타입 실험

하드웨어 실험시에 사용된 회로정수는 표 2에 나타내었으며 하드웨어 프로토타입은 그림 14와 그림 15에서 제안하는 36-펄스 컨버터의 실제 실험 구성을 나타내었다. 2KVA의 정격을 갖는 컨버터가 개방 Y-Y, Y-Δ로 선로와 연결되어 있으며 시스템은 DSP TMS320CV33을 이용하여 PWM 펄스를 형성하도록 제어하고 있다.

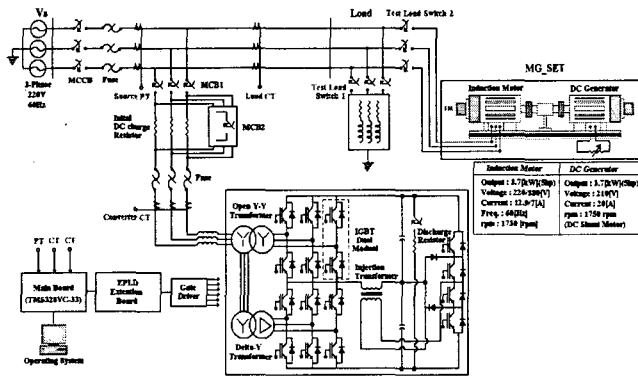


그림 14. 전체 시스템 회로도
Fig. 14. Circuit diagram for hardware prototype

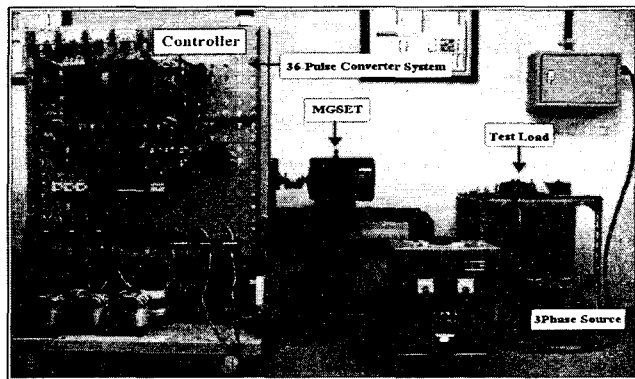


그림 15. 하드웨어 프로토타입
Fig. 15. Hardware Experimental Set-up

표 2. 하드웨어 실험 회로정수
Table 2. Hardware Circuit Parameter

전원 전압	3 ϕ 220[V]
주파수	60[Hz]
DC 커패시터	3300[uF]
부하역률	0.73
부하 (R,L)	20[Ω], 50[mH]
부하용량	2[KVA]
위상변압기 용량	2[KVA]
단상보조변압기 용량	2[KVA]
보조변압기비율	220V:144V
Dual IGBT	600V, 50A

그림 16은 위상 변압기에서 합성된 컨버터 출력 전압파형을 확대한 것과 보조브리지회로의 전압 v_{aux} 를 확대하여 나타낸 것이다. 이를 통하여 보조브리지회로에서 3-레벨을 형성하는 것을 확인할 수 있으며 위상변압기에서 합성된 전압파형이 정현파로 형성되는 것을 확인할 수 있다.

본 논문에서 제안하는 방식의 36-펄스 컨버터 시스템에 대하여 MG-SET를 부하로 이용하여 직류발전기의 부하를 변동시킴으로써 3상 전원과 연결된 유도전동기의 속도와 토크를 조절함으로써 제어되는 값들이 변화 하게 된다. 이와 같은 부하특성에 따라서 36-펄스 컨버터가 STATCOM 동작을 원활히 수행하는 것을 확인 하였다. 그림 17(a)는 MG-SET의 자여자 분권 직류발전기의 부하를 100[Ω]에서 60[Ω]로 가변 했을 때의 파형이다. 직류 발전기의 부하를 변동 했을 때 유도전동기의 속도와 토크를 변화시켜 전원전압으로부터 무효전력을 소모하게 된다. 이러한 변화 특성에 따라서 36-펄스 컨버터 STATCOM이 기준값 i_q^* 를 빠르게 추종하는 것을 확인 할 수 있다. 그림 17(b)는 제어기 투입시 i_q^* 기준값을 추종하는 파형과 STATCOM 제어기 투입시점에서 이루어지는 추종값의 과도상태와 전원전류의 역률보상을 확인한 파형이다. 그림 17의 실험결과를 바탕으로 제안하는 컨버터를 이용한 STATCOM은 지상부하 시 용량성으로 동작함으로써 요구되는 무효전력을 주입하여 역률이 1이 되는 것을 확인하였다.

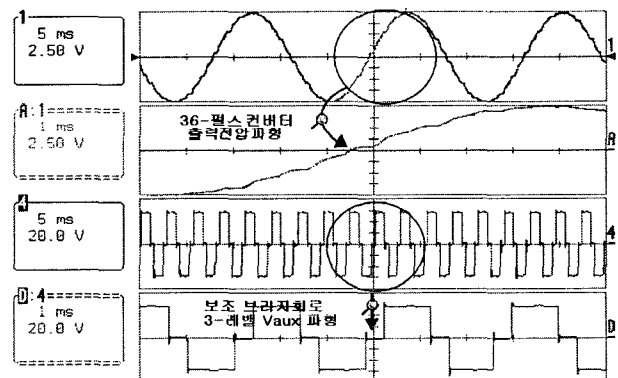
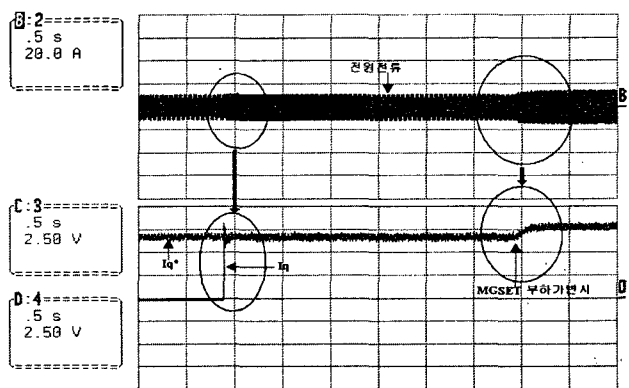
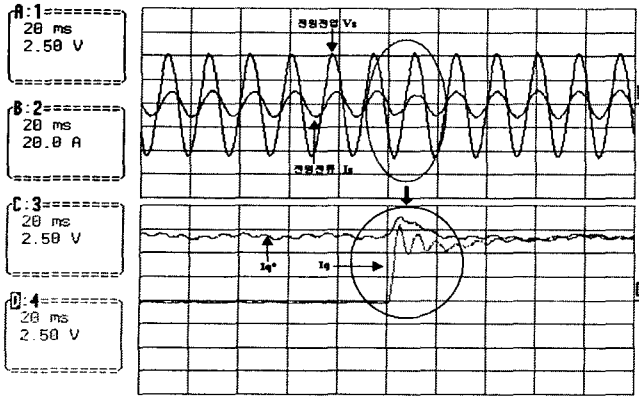


그림 16. 출력전압과 보조브리지전압 파형
Fig. 16. Converter output voltage and injection voltage



(a) 제어기 투입시 MG-SET 가변에 따른 무효전류 추종파형



(b) 전원전압, 전원전류, 무효전류 확대파형

그림 17. 제어기 투입시 i_q 의 기준값 추종 특성

Fig. 17. Tracking characteristics of reactive current i_q

6. 결 론

본 논문에서는 2대의 6-펄스 컨버터브리지와 변압기가 펄스다중화 보조브리지회로와 결합된 새로운 구조의 36-펄스 전력변환기를 제안하였다.

제안하는 시스템의 동작과 성능을 검증할 목적으로 PSCAD/EMTDC 소프트웨어를 이용하여 시뮬레이션을 실시하였다. 또한 하드웨어구현 타당성을 검증할 목적으로 2KVA 용량의 하드웨어 프로토타입을 제작하여 실험을 실시하였다. 시뮬레이션 결과와 실험 결과를 통하여 제안하는 컨버터는 대체에너지 전원장치와 전력품질 보상장치로 활용이 가능함을 알 수 있었다.

제안하는 전력변환기는 외형이 적고 비용이 낮아 대체에너지에서 생산된 전력을 공급하는 전원장치, 그리고 정보통신기와 자동화기기의 가용신뢰도 향상에 이용되는 전력품질 보상장치에 적극 활용 가능할 것으로 보인다.

감사의 글

본 연구는 에너지관리공단 2004년도 신재생에너지 학술진흥사업의 지원으로 이루어 졌으며 이에 감사드립니다.(과제번호 : 2004-01-0188-0-000)

참 고 문 헌

[1] S. Mori, et al., "Development of large static var generator using self-commutated inverters for improving power system stability", IEEE trans. on Power System, Vol. 8, No. 1, pp. 371~377, Feb. 1993.
 [2] C. Schauder, et al., "Development of a ± 100 Mvar static condenser for voltage control of transmission systems", IEEE Trans. on Power Delivery, Vol. 10, No. 3, pp. 1486~1493, July, 1995.
 [3] D. Ramey, "Design, Installation, and Operation of American Electric Power (AEP) 320MVA Unified Power Flow Controller (UPFC)", EPRI (Electric Power

Research Institute), Palo Altos, CA, Tech. Rep. TR-113839, Nov. 1999.

[4] S. Masukawa and S. Iida, "A Method for Reducing Harmonics in Output Voltages of a Double-Connected Inverter", IEEE Trans. on Power Electronics, Vol. 9, No. 5, pp. 543~550, September 1994.
 [5] K. Oguchi, et al., "A Novel Six-Phase Inverter System with 60-Step Output Voltage for High-Power Motor Drives, IEEE Trans. on Industry Applications, Vol. 35, No. 5, pp. 1141~1149, July, 1995.
 [6] Y. Liu, J. Arrillaga, N. Watson, "Multi-level voltage sourced conversion by voltage reinjection at six times the fundamental frequency", IEE Proceeding on Electrical Power Application, Vol. 149, No. 3, May 2002.
 [7] C. W. Edward, et al, "Advanced Static Var Generator employing GTO Thyristors", IEEE Trans. on Power Delivery, Vol. 3, NO. 4, Oct. 1988, pp. 1622~1627.

저 자 소 개



전 영 수 (全永秀)

1976년 11월 10일생. 2003년 명지대 전기공학과 졸업. 현재 명지대 전기공학과 대학원 석사과정

Tel : 031-335-6563, Fax : 031-321-0271

E-mail : chunjigan@mju.ac.kr



백 승택 (白承澤)

1971년 11월 24일생. 1997년 명지대학교 전기공학과 졸업. 1999년 동 대학원 전기공학과 졸업(석사). 2004년 동 대학원 전기공학과 졸업(공학). 현재 명지대 차세대전력기술 연구센터 전임연구원

Tel : 031-333-1542, Fax : 031-321-0271

E-mail : inverter@mju.ac.kr



한 병문 (韓炳文)

1953년 7월 5일생. 1976년 서울대 전기공학과 졸업. 1988년 미 아리조나주립대 대학원 전기공학과 졸업(석사). 1992년 동 대학원 전기공학과 졸업(공학). 미 Westinghouse 중앙연구소 선임연구원. 현재 명지대 전기공학과 교수

Tel : 031-330-6366, Fax : 031-321-0271

E-mail : erichan@mju.ac.kr