

저단락비 HVDC 시스템에서의 무효전력수급 최적방안 연구

論文
54A-9-2

Study on Optimized Scheme of Reactive Power Compensation for Low Short-Circuit-Ratio HVDC System

白承澤^{*} · 韓炳文[†] · 吳世丞^{**} · 張吉洙^{***}

(Seung-Taek Baek · Byung-Moon Han · Sea-Seung Oh · Gil-Soo Jang)

Abstract - This paper describes an optimized Scheme of reactive-power compensation for the low short-circuit-ratio AC system interconnected with the HVDC system. An HVDC system interconnected with the low SCR AC system is vulnerable to the ac voltage variation, which brings about the commutation failure of the converter. This problem can be solved using optimized compensation of reactive power. In this study, a benchmark system for HVDC system interconnected with low SCR AC system is derived using PSS/E simulation. Then an optimized scheme for reactive power compensation was derived using integer programming. The feasibility of proposed scheme was analyzed through simulations with PSS/E and PSCAD/EMTDC. The proposed scheme can compensate the reactive power accurately and minimize the number of switching for harmonic filters and shunt reactors.

Key Words : HVDC, PSS/E, PSCAD/EMTDC, SCR(Short Circuit Ratio)

1. 서 론

저단락비를 갖는 교류계통과 연계된 HVDC 시스템의 운전에서 발생하는 문제점에는 제어시스템의 안정도 부족에 따른 느린 제어성능, 과도한 무효전력 보상용량에 의한 교류전압 변동, 조상설비 스위칭에 따른 순간 과전압과 고조파 공진 등이 있다. 이러한 문제들을 해결하기 위해서는 교류계통에 추가적인 고가의 설비를 설치하거나, 계통에 최적화된 HVDC 운전안을 개발하는 것이 필요하다.[1,2]

저단락비 교류계통에 연계된 HVDC 시스템은 송전선로 고장 시 정류실패의 가능성이 크고 이를 방지하기 위한 대책이 필요하다. 또한 저단락비 교류계통에서는 HVDC 인버터단에서 순시 전압변동을 억제하는 대책이 반드시 필요한데 이를 해결하기 위해서는 다양한 운전 조건하에서 안정적으로 무효전력을 공급하기 위한 방안이 요구된다.[3,4]

저단락비 교류계통에 연계된 HVDC 시스템의 동작상 문제점을 해결하기 위해서는 정상상태뿐만 아니라 과도상태에서도 적절한 무효전력수급방안이 필요하다. 특히 무효전력의 과도부족분을 공급하기 위해 동기조상기를 상시 무효전력 공급설비로 운용하고 있는데, 이에 따른 무효전력의 안정적인 수급방안을 수립하는 것이 시급하다. HVDC 시스템이

요구하는 무효전력을 안정적으로 공급하기 위해서는 추가적인 무효전력원의 투입이 필요한데, 전체 계통의 안정운용이 좌우되는 경우 추가적인 무효전력설비 투입은 경제적으로도 충분한 타당성을 갖는다.[5,6]

저단락비 교류계통에 연계된 HVDC 시스템은 교류계통의 선로사고 시 전류 실패 현상을 유발하기 쉬우며 이러한 전류실패를 막기 위해서는 HVDC 시스템의 인버터 측 모션전압이 일정값보다 낮아지는 것을 과도적으로 보상하는 무효전력설비와 최적수급방안을 필요로 한다. 본 논문에서는 저단락비 교류계통에 연계된 HVDC 시스템에서 새로운 무효전력 수급방안을 제시하고 그 타당성을 PSS/E 소프트웨어와 PSCAD/EMTDC 소프트웨어로 분석한 내용을 기술한다.

2. 저단락비 HVDC 시스템

2.1 저단락비 모의계통

HVDC 시스템과 교류계통의 상호간섭현상은 시스템의 장인도와 관계되어 있는데, 시스템의 장인도를 측정할 수 있는 기준이 단락비(SCR: Short-Circuit Ratio)이다. 단락비는 교류계통의 단락용량과 HVDC 시스템의 송전용량의 비를 의미하는데, 이 값이 3 이상인 경우 시스템의 장인도가 높다고 하고 2 이하인 경우 시스템의 장인도가 낮다고 한다. 단락비가 정상상태에서는 높다고 하더라도 교류계통에 고장이 생기면 낮아질 수 있다. 단락비가 낮으면 교류계통의 전압변동이 크고 공진주파수가 낮아 연계된 HVDC 시스템에 악영향을 준다.

HVDC 시스템의 제어특성이나 동적특성을 연구하기 위한 모의전력계통은 통상 교류계통을 테브난 등가회로로 간이화하여 사용하였다. 그러나 이 경우 동기발전기의 여자체

* 교신저자, 正會員 : 明知大工大電氣工學科教授·工博
E-mail : erichan@mju.ac.kr
† 正會員 : 明知大 차세대전력기술연구센터·工博
** 正會員 : 高麗大工大電氣工學科博士課程
*** 正會員 : 高麗大工大電氣工學科教授·工博
接受日字 : 2005年 6月 7日
最終完了 : 2005年 7月 1日

어, 변압기의 텝-절환, 커패시터뱅크의 스위치-절환 등의 영향을 고려할 수 없다. 본 연구에서는 교류계통의 각종 선로 사고에 따른 단락비 변동과 계통요소의 특성을 비교적 상세하게 모델링 가능한 저단락비 모의전력계통을 제시하였다.[7] 그림 1은 본 연구에서 제시한 HVDC 시스템이 연계된 저단락비 모의전력계통을 나타낸 것이고 표 1은 HVDC 시스템의 데이터를 나타낸 것이다.

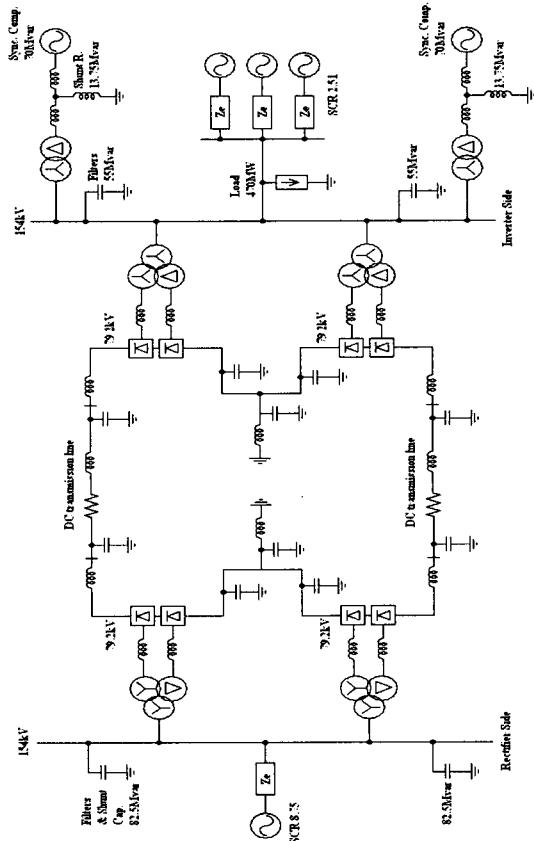


그림 1. 저단락비 HVDC 모의전력계통 구성도
Fig. 1. One-line diagram of low-SCR HVDC system

표 1. 저단락비 HVDC 모의전력계통 데이터
Table 1. Power system data of low-SCR HVDC system

정격 DC 전압	$\pm 180\text{kV}$ (1 p.u)
정격 DC 전류	$\pm 1.1\text{kA}$ (1 p.u)
정격 DC 전송전력	400 MW (2 pole)
변환소 변압기	삼상 240MVA (Y-Y-△)
필터	각 터미널 당 4개의 27.5MVAr, 154kv 필터
동기 조상기	인버터 변환소의 70MVA 2대

저단락비 교류계통에 투입되어 있는 HVDC 시스템의 정격송전용량은 400MW, 직류송전선로는 π 등가회로로 구성하였으며, 한 Pole당 전압 180kV, 전류 1.1kA의 Bipole 방식으로 구성되어 있다. 변환소 변압기는 용량이 240MVA이며 Y-Y-△결선으로 되어 있고 각 변압기의 변압비는 154kV/79.3kV/79.3kV이다. 또한 전력변환 과정에서 AC계통에 발생하는 고조파(11,13차)를 줄이기 위하여 정류기 측에는

27.5MVAr용량의 필터와 무효전력 보상을 위한 27.5MVAr의 커패시터 뱅크가 설치되어 있다. 인버터 측에는 고조파 필터와 무효전력 보상을 위한 동기 조상기 2기가 설치되어 있으며 Y-△변압기를 통하여 연결되어 있다.

2.2 무효전력 공급설비

HVDC 시스템은 수전 받는 유효전력의 양에 따라 무효전력을 소모하게 된다. 따라서 무효전력을 공급해주는 조상설비를 가지고 있거나 조상설비가 없는 경우 교류계통으로부터 공급받게 된다. 교류계통으로 공급받는 경우 교류계통의 무효전력 예비력이 충분하고 무효전력 공급원이 HVDC 시스템 근처에 존재하여 무효전력을 HVDC 시스템에 안정적으로 공급해 줄 수 있을 경우 문제가 없지만, 교류계통에서 발생한 외란으로 인하여 교류전압의 연동이 LTC의 대응 동작보다 빠르게 일어난다면 HVDC 컨버터는 직류 전압을 일정하게 유지하려고 점호각(firing angle)을 조정하게 된다. 교류전압의 강하가 매우 빠르고 순간적으로 일어나 컨버터의 점호각(α), 소호각(γ) 조절이 이에 대응하지 못하게 되면 전류실패(commutation failure)가 일어나게 된다. 전류실패가 일어나게 되면 직류 제어가 회복될 때까지 유효전력전송이 중단된다. 유효전력전송이 회복되는 동안 컨버터의 무효전력 요구량은 대략 증가되는 유효전력에 비례하여 증가하기 때문에 동적으로 제어되는 무효전력 공급원이 HVDC 시스템의 동적특성에 중요한 요소가 된다.

이러한 무효전력 보상장치 중 가장 일반적인 것은 커패시터뱅크로 값이 싸고 제어가 쉽다는 장점이 있다. 그러나 스위치, 특히 기계식 스위치를 이용하는 커패시터뱅크의 경우 동적으로 무효전력을 보상할 수 없으며 공급 무효전력이 모선전압에 비례하므로 전압이 낮은 상태에서는 필요한 무효전력을 공급하지 못하게 된다. 그러나 HVDC 시스템에는 고조파필터와 병렬리액터가 설치되어 있는데 이들은 유효전력의 변화에 따라 무효전력을 공급하는 역할을 한다.

표 2는 그림 1에 보인 저단락비 모의전력계통에 설치된 무효전력설비의 종류와 용량을 나타낸 것이다. 본 연구에서 유효전력을 전송하는 정류기측 교류계통은 강인한 것으로 가정하여 무효전력의 과도적 차이를 보상하기 위한 동기조상기와 같은 설비가 필요하지 않은 것으로 하였다. 따라서 본 연구에서는 인버터측 교류계통에서의 무효전력 수급방안을 도출하는 것에 대해서만 다루고자 한다.

표 2. 저단락 HVDC 시스템의 무효전력설비

Table 2. Reactive power facility of low-SCR HVDC system

설비명	해남측	제주측
고조파 필터	DTF 27.5MVAr × 2 대	DTF 27.5MVAr × 2 대
	HPF 27.5MVAr × 2 대	HPF 27.5MVAr × 2 대
조상설비	SC 27.5MVAr × 2 대	SH. R 27.5MVAr × 1 대 13.75MVAr × 2 대
동기조상기		70MVAr × 2 대

고조파 제거를 위해 설치되어 있는 필터는 기본적으로 항상 투입되어 있는 양이 있고 수전 유효전력량에 따라 이를 보상해주는 리액터가 있다. 따라서 유효전력에 따라 이들 필터와 리액터의 적절한 조합을 이루어 인버터 단에서 요구되는 무효전력을 적절하게 공급해주고자 한다.

3. 무효전력수급 최적화

그림 2는 인버터측 교류계통의 무효전력 수급관계를 나타내는 그림이다. 여기서 공급되는 무효전력과 소모되는 무효전력의 관계식은 식 (1)과 같이 표현된다.

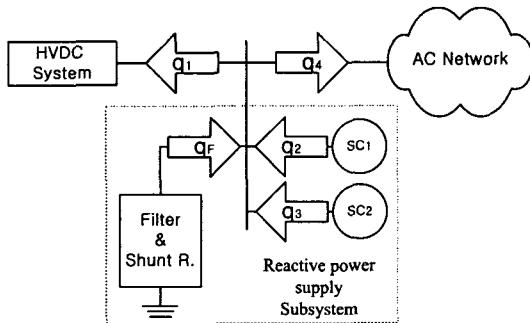


그림 2. 인버터측 무효전력수급

Fig. 2. Reactive power at the inverter terminal

$$\sum_{i=1}^4 q_i + q_F = 0 \quad (1)$$

이로부터 추가적인 무효전력 보상장치의 출력은 식 (2)와 같이 정의된다.

$$SC = -q_1 - q_F - q_4 \quad (2)$$

HVDC 시스템이 소모하는 무효전력 q_1 은 일반적으로 수전 유효전력의 50~65% 정도가 되며, 교류계통에서 공급받거나 소모되는 q_4 는 조류계산을 통하여 구하게 된다. 따라서 제어변수는 필터와 리액터가 공급하는 무효전력량 q_F 와 추가적인 무효전력 보상장치의 공급량 SC 가 된다.

그림 3은 제주-해남 HVDC 시스템의 무효전력 수급곡선을 나타낸 것이고 그림 4는 무효전력을 공급하기 위한 필터와 리액터 연결스위치의 온/오프 상태를 나타낸 것이다.

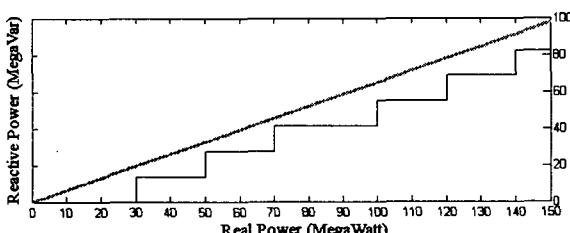


그림 3. 필터와 리액터 스위칭에 의한 무효전력 공급
Fig. 3. The existing reactive power compensation scheme

Pdc	0	10	20	30	40	50	60	70	80	90	100	110	120	130	140	150
DTF #1	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
DTF #2												✓	✓	✓	✓	✓
HPF #1	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
HPF #2												✓	✓	✓	✓	✓
SHNT. R. #1	✓	✓	✓													
SHNT. R. #2	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
SHNT. R. #3	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓

그림 4. 필터와 리액터 스위치의 On/Off 상태

Fig. 4. On-off sequence of the existing scheme

스위칭 최적화를 위한 목적함수와 제약 조건은 다음과 같다.

$$\begin{aligned} \min f(SC) \\ AX \leq 0.65P_{dc} \\ SC \leq 30MVar \\ P_a \leq \text{Step}_{\text{main}} \leq P_b \end{aligned} \quad (3)$$

필터에 의한 무효전력공급량이 HVDC 시스템이 요구하는 무효전력량과 같거나 작아야 하고 신뢰도를 높이기 위하여 동기 조상기의 출력량이 작아야 하며 주 운전구간에서는 필터 스위칭이 없는 것이 좋기 때문에 이 3가지 조건을 제약 조건으로 설정하였다.

목적함수를 제약조건하에서 만족시키기 위해 그림 5에 나타낸 Integer programming의 Branch and Bound 기법을 이용하여 제주-해남 HVDC를 예로 최적화를 수행하면 그림 6과 같은 결과를 얻는다.

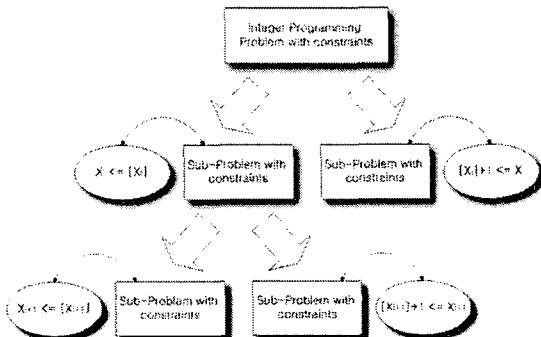


그림 5. Branch and Bound 기법

Fig. 5. Branch and Bound method

Pdc	0	10	20	30	40	50	60	70	80	90	100	110	120	130	140	150
DTF #1	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
DTF #2																
HPF #1	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓
HPF #2																
SHNT. R. #1	✓	✓	✓	✓	✓											
SHNT. R. #2	✓	✓	✓	✓	✓											
SHNT. R. #3	✓	✓	✓	✓	✓											

그림 6. 최적화 된 스위칭 scheme의 on/off 상태

Fig. 6. On-off sequence of the new scheme

그림 7은 그림 6의 스위칭 방식에 따른 무효전력 수급을 나타낸 것이다. 그림 4와 비교하여 최적화 된 조상설비 운영 scheme은 기존 것에 비해 스위칭 횟수가 적고 HVDC 주 운전 구간이 110~150MW로 기존 것에 비해 수전량이 많을 때 수전량 변화시 스위칭 횟수가 적은 장점을 가진다.

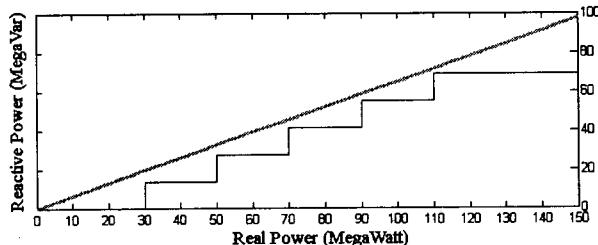


그림 7. 최적화 된 스위칭 scheme에 의한 무효전력 수급
Fig. 7. The new reactive power compensation scheme

4. 최적화 스위칭 고장해석

4.1 PSS/E를 이용한 무효전력 수급 최적화 운전방안

본 논문에서 제안한 새로운 무효전력 수급 최적화 운전방안을 검증하기 위해서 PSS/E를 이용하여 시뮬레이션을 실시하였다.

그림 8과 같이 모의 계통을 만들고 0.1초 3상 선로 고장을 모의 하였다.

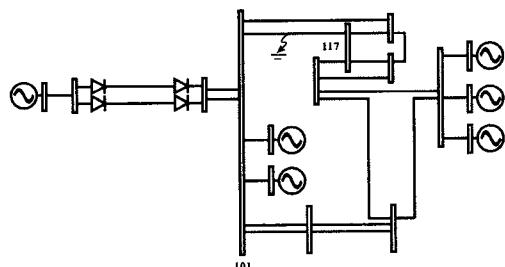


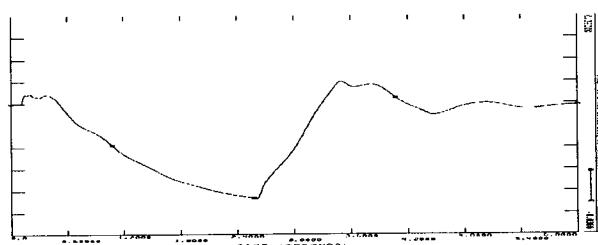
그림 8. 모의 계통

Fig. 8. One-line diagram for testing power system

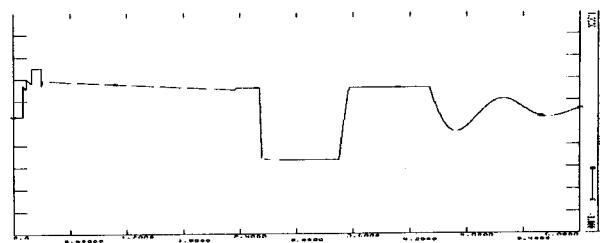
표 3. 시험계통 모의 조건

Table 3. The testing power system condition

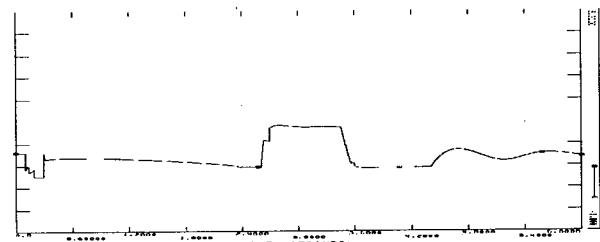
HVDC 수전량	부하량	동기조상기 용량
150[MW]	275[MW]	70[MVAr] X 2대



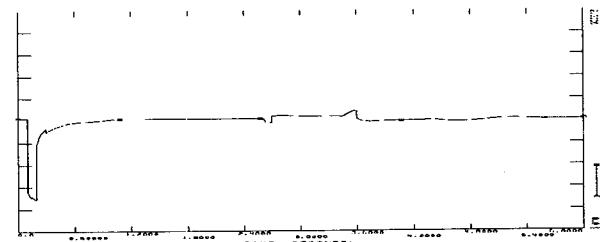
(a) 계통주파수



(b) HVDC 유효전력(P_{INV})



(c) HVDC 무효전력(Q_{INV})



(d) 인버터단 교류전압

그림 9. 무효전력 수급 최적화 운전안

Fig. 9. Operating scheme of reactive power compensation

그림 9(d)에서 보이는 바와 같이 고장 제거 후 HVDC 수전 전력의 변화로 인해 발생하는 필터 스위칭에 의한 과전압 발생 횟수가 줄어든 것을 볼 수 있다.

4.2 EMTDC를 이용한 최적화 스위칭 과도해석

본 논문에서 제안한 새로운 무효전력 수급 최적화 운전방안을 검증하기 위해서 EMTDC를 이용하여 시뮬레이션을 실시하였다. 제안하는 무효전력 수급 최적화 기법의 필터 스위칭은 그림 10에 나타낸 것과 같이 HVDC가 전송하는 전력을 150[MW]에서 64[MW]로 그리고 다시 82[MW]로 변경한 경우로 시뮬레이션을 실시하였다.

무효전력 수급 최적화 운전안 모의를 위한 시뮬레이션 시나리오는 표 4와 같이 설정하였다.

표 4. 시뮬레이션 시나리오

Table 4. Simulation scenario

시간[초]	0~12	12~14	14~18
HVDC 공급전력	150[MW]	64[MW]	82[MW]
스위칭 필터	DTF #1, HPF #1,2	DTF #1, HPF #1, SHNT. R. #2	DTF #1, HPF #1, SHNT. R. #1

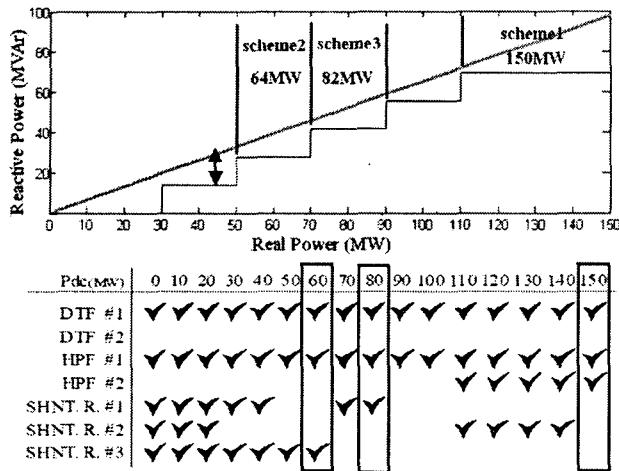
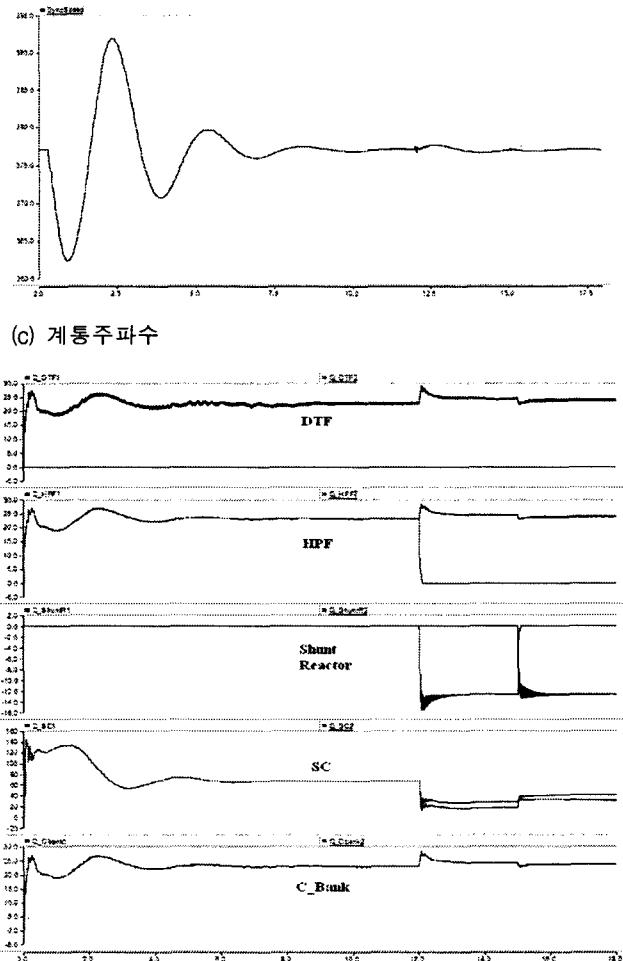


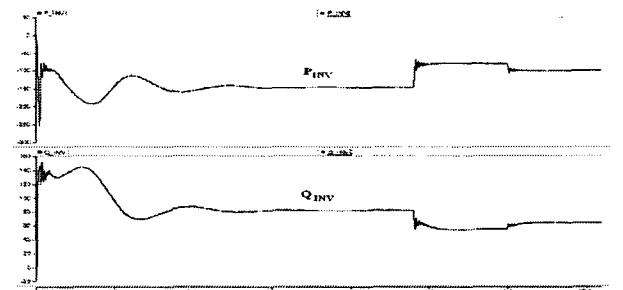
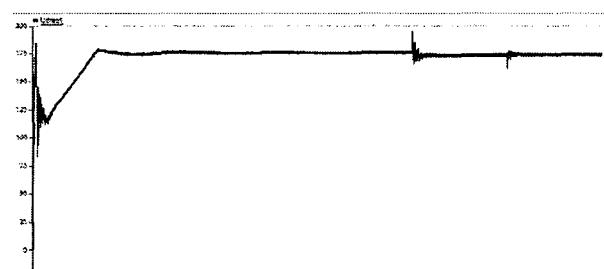
그림 10. 무효전력 수급 최적화 스위칭 기법

Fig. 10. Switching scheme for reactive power compensation

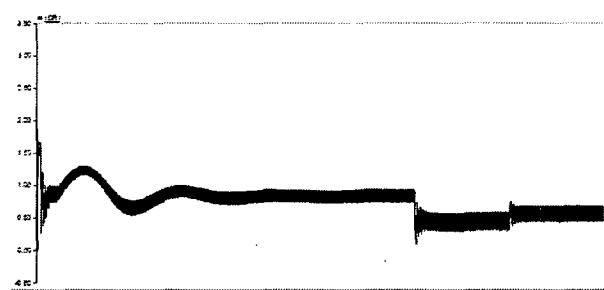
무효전력 수급 최적화를 위해서 기존의 HVDC 시스템에 설치되어 있는 필터(DTF, HPF, Shunt R)와 동기조상기(SC), 그리고 병렬캐패시터가 HVDC 전력공급량에 따라 필요한 무효전력을 공급하도록 하였다. 전송전력량 변화에 따른 무효전력을 공급하기 위해서 필터를 기계적인 스위치 동작으로 공급량을 조절하므로 스위치 개폐시 과전압이 발생할 수가 있다. 이는 필터의 소손이나 계통에 과전압을 발생시킬 수 있는 악영향을 초래할 수 있다. 그림 11은 무효전력 수급 최적화 운전안 모의를 위한 시뮬레이션 결과를 나타낸 것이다. 필터와 병렬캐패시터에서 공급하고 있는 무효전력과 HVDC에서 요구하는 무효전력의 차만큼을 동기조상기에서 공급하고 있다.



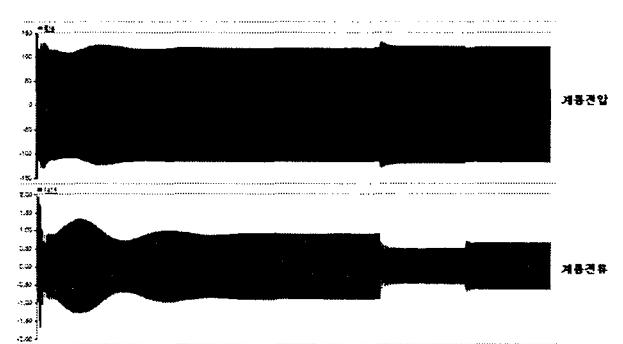
(d) 필터, 동기조상기, 병렬캐패시터가 공급하는 무효전력

(e) HVDC 유효전력(P_{INV})과 무효전력(Q_{INV})

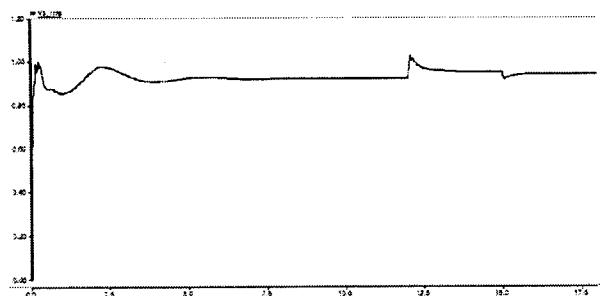
(a) 직류전압



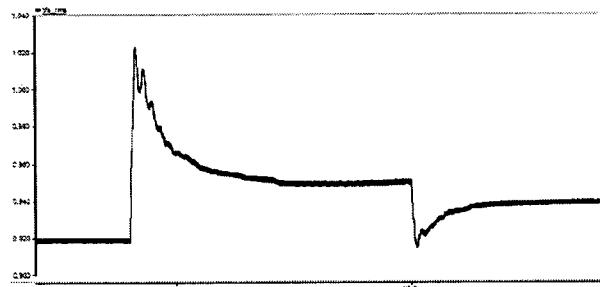
(b) 직류전류



(f) 계통전압 및 전류



(g) 계통전압의 RMS 값



(h) 계통전압의 RMS 값의 확대파형

그림 11. 무효전력 수급 최적화 운전안

Fig. 11. The results of simulation

그림 11(a)와 (b)는 HVDC의 직류전압과 직류전류를 보여주고 있다. 그림 10의 무효전력 수급 최적화 스위칭 기법에 따라 HVDC 전송전력을 변화시키고 있음을 알 수 있다. 따라서 전송전력에 따라 요구되는 무효전력을 필터와 병렬 캐패시터, 동기조상기가 공급하게 된다. 그림 11(c)는 전송전력 변화에 따른 계통 주파수의 변화를 나타낸 것이다. 그림 11(d)는 HVDC의 인버터측 계통에 설치되어 있는 필터와 동기조상기, 병렬캐패시터에 의해서 공급되고 있는 무효전력을 나타낸 것이다. 그림 11(e)는 HVDC 인버터단의 유효전력과 무효전력을 나타낸 것이다. 그림 11(f)는 인버터측 계통전압과 전류를 나타낸 것이다. 그림 11(g)는 계통전압을 RMS 값으로 나타낸 파형이다. 그림 11(h)의 파형에서 알 수 있듯이 무효전력 수급 최적화 스위칭 기법에 따라 필터를 투입·차단함으로써 계통에 과전압이 정상적인 계통전압에 대해서 0.1 p.u. 이상으로 발생하고 있음을 알 수가 있다.

5. 결 론

본 논문에서는 저단락비 교류계통과 연계된 HVDC 시스템의 동특성을 효과적으로 분석할 목적으로 무효전력의 최적공급방안을 도출하는데 적합한 모의전력계통을 구성하였다. 그리고 이를 바탕으로 Integer-Programming을 이용하여 HVDC 시스템의 무효전력수급설비인 고조파필터와 병렬리액터의 최적 스위칭방안을 제안하였다. 제안하는 스위칭방안은 기준방안에 비해 스위칭 횟수를 절감하고 계통에서 요구되는 무효전력의 양을 가능한 최적으로 공급하는 장점을

갖는다.

제안된 스위칭방안의 타당성을 확인할 목적으로 두 가지 방식의 시뮬레이션을 실시하였다. 인버터측 선로 고장시 HVDC 시스템의 안정적인 동작을 확인하기 위해 PSS/E로 시뮬레이션을 실시하였고 스위칭 동작시 과도특성을 상세히 분석할 목적으로 PSCAD/EMTDC를 사용한 시뮬레이션을 실시하였다. 분석한 결과 제안하는 스위칭기법은 저단락비 교류계통과 연계된 HVDC 시스템에서 전체 계통의 안정적 운용을 가능하게 하는 무효전력공급방안임을 확인할 수 있었다.

감사의 글

본 연구는 2002년도 한국전력공사의 전력산업연구 개발사업과제 “저단락 계통연계형 HVDC 시스템의 무효전력 최적공급방안 개발” 지원으로 이루어 졌으며, 이에 감사 드립니다.

참 고 문 헌

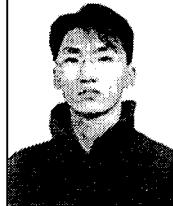
- [1] K. R. C. Mamander, "Emergency Adjustment to Var Control to Alleviate Over-Voltages, Under-Voltages, and Generator Var limit Violations", *IEEE Transactions on Power Apparatus and Systems*, Vol. PAS-101, No.5, pp.1040-1047, 1982..
- [2] A. E. Hammad, W. Kuhn, "A Computation Algorithm for Assessing Voltage Stability at AC/DC Interconnections", *IEEE Transactions on Power Systems*, Vol. PWRS-1, No.1, pp.209-216, 1986
- [3] O. B. Nayak, A. M. Gole, D. G. Chapman, and J. B. Davies, "Dynamic performance of static and synchronous compensators at an HVDC inverter bus in a very weak ac system," *IEEE Trans. Power Syst.*, vol. 9, pp. 1350-1358, Aug. 1994
- [4] M. De Oliveira, M. Poloujadoff, A. Le Du, and P. G. Therond, "Supply of an entirely passive AC system through an HVDC link," *J. Elect. Power Energy Syst.*, vol. 16, no. 2, pp. 111-116, 1994.
- [5] B. R. Andersen, J. L. Haddock, R. Burgess, and S. I. Kim, "Korean mainland to Cheju island HVDC link," *Modern Power Systems*, Apr. 1994.
- [6] A. M. Gole, M. Meisingset, "Capacitor commutated converter for long-cable HVDC transmission," *Inst. Elect. Eng. Power Eng. J.*, vol. 16, no. 3, pp. 129-134, June 2002.
- [7] M. Szechtmann, T. Wess, and C. V. Thio, "First benchmark model for HVDC control studies," *Electra*, vol. 135, pp. 55-73, Apr. 1991.

저 자 소 개



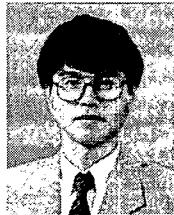
백승택 (白承澤)

1971년 11월 24일생.
1997년 명지대 전기공학과 졸업.
1999년 동 대학원 전기공학과 졸업(석사).
2004년 동 대학원 전기공학과 졸업(공박).
현재 명지대 차세대전력기술연구센터
전임연구원.
Tel : 031-333-1542
FAX : 031-321-0271
E-mail : baekst@mju.ac.kr



오세승 (吳世丞)

1974년 2월 23일생.
2001년 고려대 전기전자전파공학과 졸업.
동대학원 전기공학과 졸업(석사).
동 대학원 전기 공학과 박사과정.
Tel : 02-3290-3675
FAX : 02-3290-3697
E-mail : shung@korea.ac.kr



한병문 (韓炳文)

1953년 7월 5일생.
1976년 서울대 전기공학과 졸업.
1988년 미 아리조나주립대 대학원 전기
공학과 졸업(석사).
1992년 동 대학원 전기공학과 졸업(공박).
미 Westinghouse중앙연구소 선임연구원.
현재 명지대 전기공학과 교수
Tel : 031-330-6366
FAX : 031-321-0271
E-mail : erichan@mju.ac.kr



장길수 (張吉洙)

1967년 10월 26일생.
1991년 고려대 전기공학과 졸업.
1994 동 대학원 전기공학과 졸업(석사)
1997년 Iowa 주립대. 전기 및 컴퓨터공
학과 졸업(공박)
2000년 ~ 현재 고려대 전기공학과
부교수
Tel : 02-3290-3246
FAX : 02-3290-3692
E-mail : gjjang@korea.ac.kr