
직접 변환 방식을 이용한 주파수 혼합기

임채성**·김성우*·최혁환*·이명교*·권태하*

Mixer using the direct-conversion method

Chae-sung Lim*·Sung-woo Kim*·Hyun-suk Oh*·Myoung-kyo Lee*·Tae-ha Kwon*

이 논문은 2001학년도 부경대학교 기성회 학술연구조성비에 의하여 연구되었음

요 약

본 연구에서는 RF 수신단에 적용할 수 있는 직접 변환 방식의 주파수 혼합기를 설계하였다. 직접 변환 방식의 주파수 혼합기는 기존의 헤테로다인 방식에 비해 고집적화가 가능하고 저전력 및 저가의 설계가 가능한 구조이다. 제안된 주파수 혼합기는 0.35 μm CMOS 공정을 이용한 2.4GHz대에서 동작하는 RF CMOS 주파수 혼합기로써, HSPICE를 이용하여 시뮬레이션 하였고, 레이아웃은 멘토사의 IC Station을 이용하여 수행하였다. 기본 single-balanced Gilbert Cell의 출력단에 추가 변환을 수행하였고, 각 변환단의 전달 컨덕턴스 값을 조절하여 결과적으로 출력단에 나타나는 2차 혼변조 성분이 differential 출력에 의해 충분히 개선되도록 하였다. 3.3V의 공급전압으로 29dB의 높은 전압이득을 얻었고 3.5mA의 전류소모가 발생하였다. 2차 혼변조 성분을 줄이기 위한 구조적인 변화를 통해 63dBm의 IIP2 값을 얻었다.

ABSTRACT

In this paper, Mixer using the direct-conversion method intended to use in front-end of a RF receiver is designed. The direct conversion Mixer is an alternative wireless receiver architecture to the well-established superheterodyne, particularly for high integration, low power, and low cost.

It operates at 2.4GHz band, and is designed and simulated with a 0.35 μm CMOS technology and HSPICE simulator. Layout is implemented with a Mentor IC Station. The 2.4GHz CMOS Mixer employs a modified single-balanced Gilbert Cell with additional MOSFET in the output stages to improve IIP2, which is a standard of linearity in direct conversion receiver. Additional conversion-stages's transconductances are controlled by each MOSFET's physical properties. The HSPICE simulation results show that the 2.4GHz CMOS Mixer has voltage gain of 29dB, IIP2 of 63dBm, respectively. The Mixer also draws 3.5mA from a 3.3V supply.

키워드

Mixer, Direct-Conversion, CMOS, Gilbert Cell, IIP2, IM2

I. 서론

무선 통신 장비가 발달함에 따라 송수신단의 제작에 있어서 구조적인 측면 및 경제적인 측면에 대한 많은 요구가 대두되고 있다.

이런 요구의 해결책으로써 direct conversion 방식을 이용한 주파수 혼합기의 개발 및 성능에 대한 연구가 계속 진행 중에 있다. 이러한 방식은 channel 선택에 있어서 다음 단계 비교적 sharp한 특성을 갖는 하나의 LPF(low pass filter)만을 요구하며 zero IF를 이용함으로써 앞단의 RF image 제거용 필터 사용이 불필요하여 크기면에서 소형화를 이룰 수가 있다. 또한 IF 선택용 SAW(surface acoustic wave) filter의 역할을 LPF나 베이스단 증폭기가 대신함으로써 제작하기가 쉬운 장점을 가지고 있다.

집적회로의 기술이 급속도로 소형화, 집적화 되어가고, 또한 소비자들이 저가의 제품을 요구하는 추세에 맞추어 구조적으로 간단한 direct-conversion 방식을 이용한 주파수 혼합기의 연구가 절실히 필요한 때라고 본다. 본 연구의 목적 또한 구조적인 개선을 통한 문제점 해결에 초점을 맞추어 direct-conversion 방식의 성능을 향상시키고자 하였다. 이러한 제한들을 최대한 줄임으로써 송수신단의 성능 향상을 기대할 수가 있으며 고집적화로 인한 제품의 소형화에 큰 기여를 할 수 있다.

따라서, 본 연구에서는 direct-conversion 방식을 이용하여 필터 사용을 최소화시킨 소형화, 저전력 소비 및 저가의 CMOS RF 주파수 혼합기의 성능 향상에 초점을 맞추고자 한다. 제안된 주파수 혼합기는 2.4GHz 주파수에서 동작하는 0.35 μ m 하이닉스 Full-Custom 공정을 이용하였고, HSPICE를 이용하여 시뮬레이션 하였고 그 결과를 비교, 분석하였다. 레이아웃은 Mentor IC Station을 통해 수행되었다. 2.4G Hz대에서 29dBm의 전압이득, 63dBm의 IIP2 값을 나타내었으며, 3.3V 공급전압으로 3.5mA의 전류를 나타내었다.

II. 주파수 혼합기 동작원리

2.1. 멀티플라이어 주파수 혼합기

일반적으로 그림 1의 주파수 혼합기는 입력되는 두

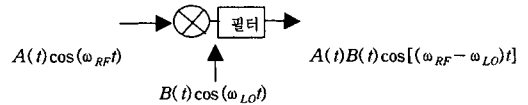


그림 1. 멀티플라이어 주파수 혼합기
Fig. 1 Mixer using the Multiplying

$$A(t) \cos(\omega_{RF}t) \cdot B(t) \cos(\omega_{LO}t) \tag{1}$$

$$= \frac{1}{2} A(t)B(t) \{ \cos(\omega_{RF} - \omega_{LO})t + \cos(\omega_{RF} + \omega_{LO})t \}$$

신호를 곱해서 주파수 변환을 수행한다. 이상적인 멀티플라이어는 식 (1)과 같이 입력된 두 신호 주파수의 합과 차의 값을 갖는 신호로 변환되며, 이들 값에서 원하는 신호만을 필터링 한다.

비이상적인 멀티플라이어는 소자의 비선형 특성으로 인해 원하는 신호뿐만 아니라 LO 조화파 및 여러 변형된 신호들을 발생시키며, 마찬가지로 필터링을 통해 원하는 신호만을 통과시킨다. 소자의 비선형성은 식 (2)와 같이 나타난다.

$$I = a_0 + a_1 V + a_2 V^2 + a_3 V^3 \dots \tag{2}$$

2.2. 스위칭 주파수 혼합기

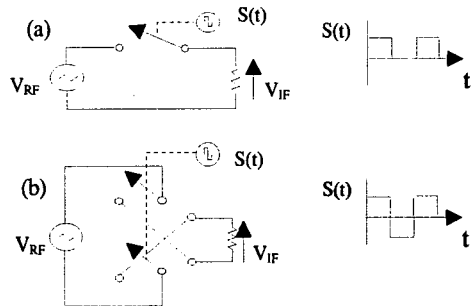


그림 2. 스위칭 주파수 혼합기
Fig. 2 Mixer using the Switching

주파수 혼합기를 구현하기 위한 또 다른 방법으로 스위칭 방식을 이용할 수 있다. 즉, 주기적인 LO 신호에 따라 스위칭이 일어나고 그로 인해 RF 파형이 출력단에 나타나게 되는데, 이때 그림 2와 같이 50%의 듀티 사이클을 스위칭 주기로 갖는 방법과 주기적으로 RF 파형 극성을 바꿔서 출력단으로 보내는 방법으

로 나뉘게 된다. 전자는 출력 신호가 기본 주파수를 갖는 조화파와 DC성분들을 포함하는 많은 변형된 신호들을 가지게 되어, 원하는 신호를 얻기 위해서 반드시 필터링을 거쳐야 되지만, 후자는 전자와는 달리 DC 성분과 기본 주파수 신호들을 포함하지 않아 필터링에 있어서 전자보다 많은 이점을 가지고 있다. 위 두 가지 방식의 출력 형태는 식 (3)과 같다.

$$V_{IF} = I_{RF} R \{ a + bS(t) \} \quad (3)$$

($a = b = 0.5$ or $a = 0, b = 1$)

III. 직접 하향 변환 주파수 혼합기

3.1. 직접 하향 변환 주파수 혼합기

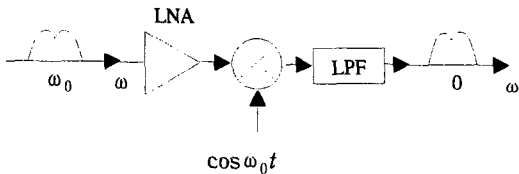


그림 3. 직접 하향 변환 주파수 혼합기
Fig. 3 Direct Downconversion Mixer

일반적으로 Homodyne, zero-IF 구조라고도 불리며, 국부 발진기 신호 주파수 크기가 입력 캐리어 주파수와 같게 입력되어 단 한번의 변환으로 출력 신호의 중심 주파수를 0Hz로 변환시키는 구조이다. 채널 선택은 주파수 혼합기 후단에 위치하는 비교적 간단한 저역 통과 필터에서 수행되고, 그림 3에서처럼 변환된 중심 주파수가 0Hz이기 때문에 이미지 성분이 사라지게 된다. 따라서, 기존 헤테로다인 방식에서 사용되었던 이미지 제거용 필터 및 채널 선택용 SAW 필터가 필요 없게 된다. 또한, 헤테로다인 방식에서 채널 선택용 IF SAW 필터와 추가 변환단의 역할을 저역 통과 필터 및 베이스밴드 증폭단이 대신하기 때문에 주파수 혼합기의 크기를 크게 줄일 수 있는 장점이 있다. 본 논문에서는 직접 변환 방식에서 선형성의 척도가 되는 2차 혼변조 왜곡(IM2)을 개선하고, 또한 필터 사용을 최소화시킨 소형화, 저전력 및 저가의 직접 하향 주파수 혼합기의 연구에 초점을 맞추고자 하였다.

3.2. 2차 혼변조 왜곡(IM2)

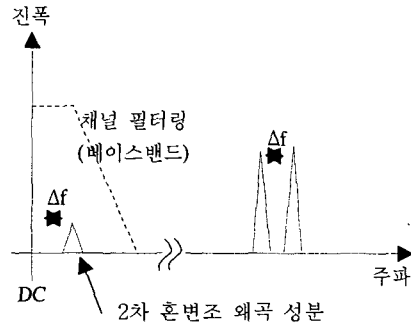


그림 4. 2차 혼변조 왜곡의 발생
Fig. 4 IM2 Origin

일반적으로 식 (2)와 같은 비선형성을 나타내는 주파수 혼합기가 강한 간섭 신호에 노출될 때, 식 (2)의 $a_2 V^2$ 성분으로 인해 원하지 않는 성분이 발생한다. 먼저, 그림 4에서 두 개의 강한 간섭 신호, $\cos \omega_1 t$ 와 $\cos \omega_2 t$ 가 Δf 만큼의 주파수 차이를 가지고 주파수 혼합기로 입력된다고 가정한다. 이 신호들은 비선형 회로 동작으로 인해 원하지 않는 베이스밴드 신호 및 DC 성분으로 변환된다. 변환식은 식 (4)와 같다.

$$(\cos \omega_1 t + \cos \omega_2 t)^2 = 1 + 0.5 \cos 2\omega_1 t + 0.5 \cos 2\omega_2 t + \cos(\omega_1 + \omega_2)t + \cos(\omega_1 - \omega_2)t \quad (4)$$

두 번째로, 진폭 및 위상이 시간에 따라 변하는 하나의 강한 간섭 신호가 입력 신호에 포함되어 들어왔을 때, 마찬가지로 비선형 회로 특성으로 인해 아래의 식 (5)와 같이 베이스 밴드 신호를 만들어낸다.

$$a(t) \cos(\omega t + \phi(t))^2 = a^2(t)/2(1 + \cos(2\omega t + 2\phi(t)))$$

$a^2(t)/2$: 원하지 않는 베이스밴드 신호

여기서, $a(t)$ 가 일정한 A_c 값을 유지한다면, 주파수 혼합기는 원하지 않는 DC성분만을 만들어내지만, 시변하는 신호 $a(t) = A_c(1 + m(t))$ 라면 주파수 혼합기 출력은 DC 성분뿐만 아니라 베이스밴드 성분까지 만들어낸다. 변환식은 아래 식 (6)과 같다.

$$a^2(t)/2 = 1/2 [A_c(1+m(t))]^2 \tag{6}$$

$$= A_c^2/2 [1 + 2m(t) + m^2(t)]$$

$A_c^2/2$: DC 성분

$A_c^2/2[2m(t) + m^2(t)]$: 베이스밴드 성분

이러한 2차 혼변조 성분들 또한 출력단에서 원하는 작은 신호를 손상시킬 수 있고, 나아가 주파수 혼합기 후단의 회로를 포화시켜 회로 동작을 비정상적으로 만들기 때문에 구조적인 개선을 통해서 그 크기를 최소화시킬 필요가 있다.

IV. 직접 하향 변환 주파수 혼합기 설계

먼저, 설계하고자 하는 회로의 특성을 파악하고 적절한 공정 및 소자를 선택하여 회로를 설계한다. 회로 설계 시, 이론에 입각한 근사를 통해 임의적인 값들을 대입시킨다. 설계된 회로는 반복적인 시뮬레이션을 통해서 최적의 출력값을 얻어낸다. 이때, 회로를 구성하는 소자 값들을 변화시키는 튜닝이라는 과정을 수행한다. 튜닝을 통해 얻어진 값들을 이용해서 초기에 선택했던 공정 규칙에 맞는 레이아웃을 하고, 마지막으로 칩을 제작하게 된다. 그림 4에 전반적인 칩 설계 과정을 간략화 하였다

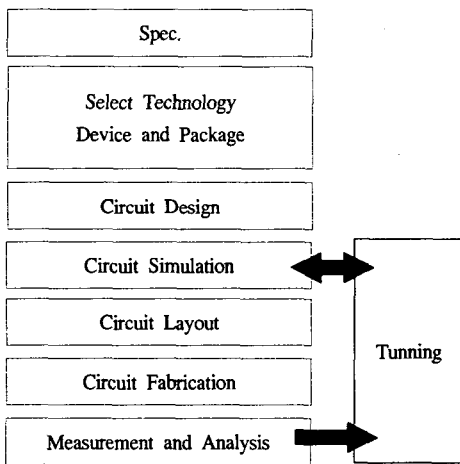


그림 4. 설계 순서
Fig. 4 Design Flow

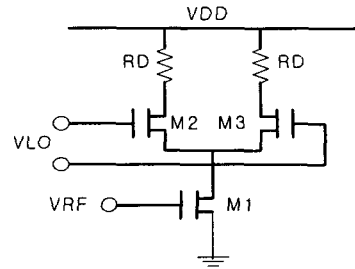


그림 5. 기본 Single-balanced Gilbert Cell
Fig. 5 Basic Single-balanced Gilbert Cell

제안된 주파수 혼합기는 그림 5의 기본적인 single-balanced Gilbert Cell을 이용해서 제작되었다. Gilbert Cell의 원리는 입력된 RF 전압이 전류로 바뀌고, LO 신호는 변환된 전류 신호와 멀티플라잉 된다. LO 신호는 M1, M2를 교대로 스위칭 시키고, 완전한 스위칭을 위해 신호 크기는 충분히 커야 한다. 수학적 표현은 아래 식 (7)과 같다.

$$i_{out}(t) = \left[\sum_{n=1,3,5,\dots}^{\infty} \frac{4V_{LO}}{n\pi} \sin n \omega_{LO} t \right] \{ I_{BIAS} + I_{RF} \cos \omega_{RF} t \} \tag{7}$$

식 (7)에서 보는 바와 같이 스위칭 사각파는 기본파의 홀수차 조화파들로 구성되기 때문에, 아래 그림 8에서와 같은 출력 스펙트럼을 나타낸다. 출력 스펙트럼은 충분히 큰 LO 신호가 DC 바이어스 전류와 멀티플라잉된 LO 신호의 홀수차 조화파 성분, RF 신호가 LO 신호와 멀티플라잉된 두 신호 주파수의 합과 차의 값을 주파수로 갖는 성분으로 구성된다. 여기서 출력에 LO 신호가 존재하는 형태의 주파수 혼합기를 single-balanced 구조라고 부른다.

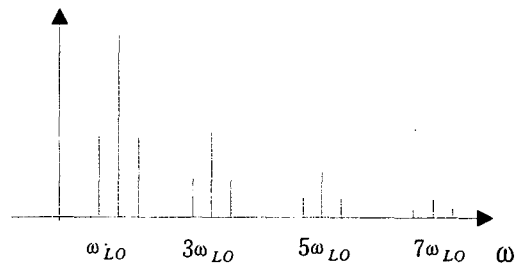


그림 6. Single-balanced 주파수 혼합기 스펙트럼
Fig. 6 Single-balanced Mixer Spectrum

그림 7은 제안된 주파수 혼합기의 전체 블록을 나타낸다. 앞서 설명했듯이 출력단의 추가 변환을 위해 M4, M5를 사용하였다. 각 변환단이 다른 전달 컨덕턴스 값을 갖도록 하기 위해 각 MOSFET의 채널 폭을 변화시켜 주었고, 그림 7에 그 값을 나타내었다.

RF 입력단을 살펴보면, L1, L2, M1의 채널 폭 및 Cgs를 통해 구성된 매칭 네트워크를 통과한 RF 전압이 M1을 거치면서 전류로 변환된다. 이때 M1의 비선형성으로 인해 2차 혼변조 성분이 발생하게 된다. 먼저, CB는 저잡음증폭기 출력이나 외부로부터 입력되어지는 DC 성분을 블라킹하는 역할을 한다. VBIAS는 입력단에 바이어스 전류를 만들고, 이 바이어스 값을 게이트 입력에 충분히 공급하기 위해 큰 RB를 선택하였다. 입력단 회로에 병렬로 연결된 큰 RB 값은 전체 입력 저항값을 낮춰 결과적으로 저항성 노이즈 성분을 크게 줄이는 효과를 가져온다. L2는 입력단의 매칭성능 개선 및 선형성 향상을 목적으로 추가시켰다. 또한, 소스단에 L2를 사용하여 저항성 성분과는 달리 VDD의 감소 없이 저전압, 저전력용으로 설계가 가능하도록 하였다.

입력 매칭 네트워크에서 전류형태로 변환된 RF 신호는 스위칭작용을 거쳐 베이스밴드 신호로 변환되어진다. 그림 7과 같이 VLO 신호를 통해서 스위칭을 수행하였다. 국부 발진기에서 만들어진 VLO 신호는 M2, M3를 교대로 스위칭 시키며, 출력단에는 VRF 신호와 사각파 형태를 갖는 VLO 신호와의 멀티플라잉 형태로 나타난다. 이상적인 스위칭작용을 위해서 VLO 신호의 크기를 충분히 크게 하였다. 필요에 따라서 VLO balun

신호를 만들어내기 위해 외부적으로 balun 회로를 구성하기도 하지만, 본 설계에서는 생략하였다.

각각의 출력단에 나타나는 2차 혼변조 성분 크기가 충분히 같아지도록 하기 위하여, 그림 7에서와 같이 출력단에 M4, M5를 사용해서 추가 변환을 수행하였다. 추가 변환 시, 각 변환단이 다른 전달 컨덕턴스 값을 갖도록 하기 위해서 각 MOSFET의 채널 폭을 변화시켜 주었다. M4, M5를 통해서 변환된 2차 혼변조 성분은 Cb1, Cb2를 거쳐서 피드백 되어지고, 그 결과 출력단에서 2차 혼변조 성분의 크기 값이 충분히 같아지도록 하였다. RD1, RD2, R1, R2, Cb1, Cb2는 출력단에서 저역 통과 필터를 구성하여 출력 신호 중 베이스밴드 신호만을 필터링하게 되며 최종 출력은 2차 혼변조 성분이 충분히 개선된 원하는 신호만을 출력하게 된다.

V. 시뮬레이션 결과

2.4GHz 직접 하향 변환 주파수 혼합기의 모의실험은 회로 시뮬레이터인 H-SPICE를 이용하였다. 공정은 0.35μm CMOS 공정을 이용하였다. 입력 매칭단의 VRF 신호는 2.4GHz에서 매칭되도록 하였고, 스위칭단의 VLO 신호는 각각의 MOSFET을 충분히 온-오프 시킬 수 있도록 크게 하였다. 실제 모의실험에서는 입력단의 매칭상태, HSPICE AC 해석을 통한 출력단의 전압이득, 그리고 직접 하향 변환 주파수 혼합기에서 2차 혼변조 성분의 정도를 나타내는 IIP2 성분을 고려하였다.

전압이득을 모의실험하기 위해서 HSPICE의 AC 해석을 이용하여 식 (8)과 같이 모델링하였다.

$$G_C = 20 \log \left[\frac{BBF_{amplitude}}{RF_{amplitude}} \right] \quad (8)$$

※BBF: 베이스밴드 주파수

그리고 IIP2의 모의실험을 위해서는 과도해석 후 시간 도메인에서 주파수 도메인으로 변환하기 위해서 푸리에 변환을 이용하였고, 시간은 3000ns로 모의실험을 하였다. 그리고 크기는 같고 주파수가 다른 두 신호를 이용하는 투 톤 혼변조 방법을 이용하였다. 이를 위해서는 입력 신호전력에 대한 기본과 출력전력,

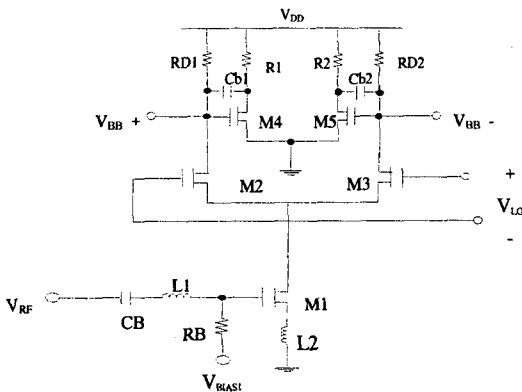


그림 7. 제안된 하향 변환 주파수 혼합기
Fig. 7 Proposed Direct-Down-Conversion Mixer

2차 혼변조파 출력전력이 필요하다. 입력 신호전력은 아래 식 (9)와 같다

$$P_{in} = \left[\frac{2 * fft_{max}(vin)}{\sqrt{2}} \right]^2 / [50] \quad (9)$$

$(f_{RF} = 2.401GHz, 2.403GHz)$

기본파 출력 전력은 식 (10)과 같다.

$$P_{out} = \left[\frac{2 * fft_{max}(vout)}{\sqrt{2}} \right]^2 / [50] \quad (10)$$

$(f_{out} = f_{RF1} - f_{LO}, f_{RF2} - f_{LO})$

식 (10)에서 $fft_{max}(vout)$ 은 1MHz와 3MHz에서 출력신호의 크기를 푸리에 변환한 값이다. 2차 혼변조파 출력전력은 아래 식 (11)과 같다.

$$P_{im2} = \left[\frac{2 * fft_{max}(vout)}{\sqrt{2}} \right]^2 / [50] \quad (11)$$

$(f = f_{out1} \pm f_{out2} = 2MHz, 4MHz)$

식 (11)에서 f_{out} 는 1MHz와 3MHz를 나타내며, $fft_{max}(vout)$ 은 2MHz에서 출력 신호를 푸리에 변환한 값이다. IIP2 또한 IIP3와 마찬가지로 직접 하향 변환 방식을 이용한 수신기에서 전체 수신기의 선형성을 결정하므로 가능한 높은 IIP2를 요구한다.

5.1. 전압이득

그림 8에 출력단에서 베이스밴드 신호와 입력 RF신호와의 비를 dB 값으로 나타내었다. 비교적 낮은 주파

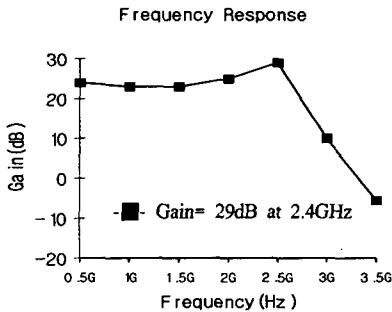


그림 8. 전압이득
Fig. 8 Voltage Gain

수에서 일정한 전압이득을 유지하다가 2.4GHz에서 29dB의 가장 높은 전압이득 값을 나타내고, 그 이상의 주파수에서는 전압이득이 큰 폭으로 감소하는 것을 확인하였다.

5.2. The second intercept Point(IIP2)

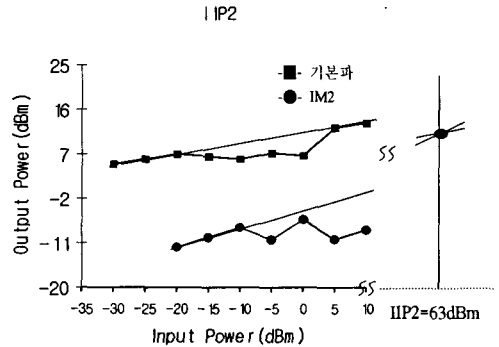


그림 9. IIP2 특성
Fig. 9 IIP2 Characteristic

일반적으로 2차 혼변조 성분은 크게 몇 가지 원인으로 나타날 수가 있는데, 본 연구에서는 채널에 근접한 하나의 강한 간섭 성분을 입력 신호와 동시에 입력하는 방법으로 IIP2를 측정하였다. 그림 9에서 IIP2 값을 도식하였다. 일반적으로 70dBm 이상의 IIP2를 나타낼 때 직접 변환 방식의 수신기에 응용이 가능한 것으로 본다. 본 연구에서는 그 값에는 미치지 못하지만, 새로운 구조를 적용해서 무선 통신 장비 송·수신단으로의 응용 가능성(63dBm)을 제시하였다.

VI. 레이아웃

제안된 회로는 0.35μm 2-폴리, 4-메탈 CMOS 공정을 이용하여 멘토사의 IC Station을 통해서 레이아웃 하였다. 전원 전압을 연결해주는 일반패드 및 신호의 입·출력 패드는 메탈1에서 최상층인 메탈4까지 모두 사용했다. 인덕터는 Hollow spiral로 최상층에 제작하였다. 전체 칩의 크기는 4mm²이고, 실질적인 회로의 크기는 0.7×1.5mm²이다. 그림 10에 회로와 각 패드간 평행한 여러 메탈 라인을 확인할 수가 있다. 이러한

메탈 라인들은 실제 칩 제작 과정에서 기생 R, L, C 성분을 발생시키고, 이러한 성분들은 실제 칩 측정 시 측정값에 영향을 미칠 것으로 예상된다.

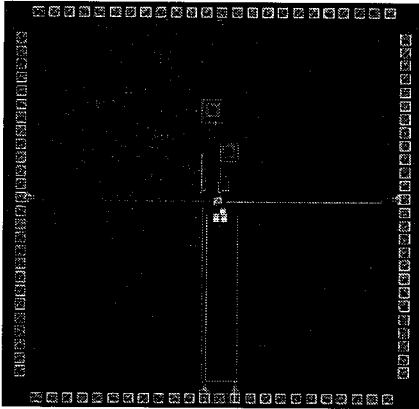


그림 10. 레이아웃 결과
Fig. 10 Layout

VII. 결 론

본 논문에서, $0.35\mu\text{m}$ CMOS 공정을 이용하여 2.4GHz 직접 하향 변환 주파수 혼합기를 설계 및 시뮬레이션 하였다. 기본 single-balanced Gilbert Cell의 구조적인 변화를 통해 정상적인 동작이 이루어짐을 확인하였고, 3.3V의 공급전압으로 29dB의 높은 전압이득을 나타냈지만, 3.5mA의 다소 많은 전류소모가 발생하였다. 2차 혼변조 성분을 줄이기 위한 구조적인 변화를 통해 63dBm의 IIP2 값을 얻었으며 CMOS를 이용한 RF 송·수신기의 온-칩화 가능성을 확인하였다.

본 논문에서 설계한 직접 하향 변환 주파수 혼합기는 선형성의 척도가 되는 IIP2 값을 63dBm까지 향상시켜, RF 무선 통신 장비의 송·수신단에 충분한 응용가능성을 확인하였다. 하지만, 2차 혼변조 성분의 발생 원인들 중 한 가지 사항만을 적용시켰고, 나머지 원인들에 대한 사항은 검증되지 않았다. 향후 이러한 사항들을 고려한 연구가 요구된다.

감사의 글

본 연구는 2001학년도 부경대학교 기성회 학술연구구조성비에 의하여 이루어진 연구로서, 관계부처에 감사 드립니다.

참고문헌

- [1] Thomas H. Lee, "The Design of CMOS Radio-Frequency Integrated Circuits", Cambridge University Press, pp. 308-340, 1998.
- [2] Behzad Razavi, "RF Microelectronics", Prentice Hall, pp. 11-25, 118-163, 1998.
- [3] Aarno Parssinen, "DIRECT CONVERSION RECEIVERS IN WIDE-BAND SYSTEMS", Kluwer Academic Publishers, pp. 142-150, 2001.
- [4] 배기성, "CMOS RF 주파수 하향 변환기 설계", 충북대학교 대학원, 공학석사논문, pp14-37, 2001.
- [5] Stephen A. Maas, "Microwave Mixers", Artech House, Boston · London, Second Edition, pp. 3-5, 1993.
- [6] Won Namgoong; Meng, T.H. "Direct-conversion RF receiver design" Communications, IEEE Transactions on , Volume: 49 Issue: 3 , March, pp. 518 -529, 2001.
- [7] Goldfarb, M.; Palmer, W.; Murphy, T.; Clarke, R.; Gilbert, B.; Itoh, K.;Katsura, T.; Hayashi,R.; Nagano, H. "Analog baseband IC for use inirect conversion W-CDMA receivers" Radio Frequency Integrated Circuits (RFIC) Symposium, 2000. Digest of Papers. 2000 IEEE, Page(s): 79-82, 2000.
- [8] Strange, J.; Atkinson, S. "A direct conversion transceiver for multi-band GSM application" Radio Frequency Integrated Circuits (RFIC) Symposium, 2000. Digest of Papers. 2000 IEEE, Page(s): 25 -28, 2000.
- [9] Kivekas, K.; Parssinen, A.; Jussila, J.; Ryyanen, J.; Halonen, K. "Design of low-voltage active mixer for direct conversion receivers" Circuits and Systems, 2001. ISCAS 2001. The 2001 IEEE International Symposium on, Volume: 4 , 6-9 May, pp. 382 -385, 2001.
- [10] Won Namgoong "Performance of a direct-conversion receiver with AC coupling" Circuits and Systems II: Analog and Digital Signal Processing IEEE Transactions on , Volume: 47, Dec. pp. 1556 -1559, 2000.

- [11] Bautista, E.E.; Bastani, B.; Heck, J. "A high IIP2 downconversion mixer using dynamic matching" Solid-State Circuits, IEEE Journal of , Volume:35 Issue: 12 , Dec. pp. 1934 -1941, 2000.
- [12] 김성우, "저전압 2단 CMOS Class E RF 전력증폭기에 관한 연구", 부경대학교 대학원, 공학석사논문, pp. 1-37, 2002.
- [13] Behzad Razavi, "Design of Analog CMOS Integrated Circuits", McGRAW-HILL INTERNATIONAL EDITION, pp. 9-158, 2001.
- [14] Sang-Gug Lee, Vladimir Krizhanovskii, "Technology trends in direct conversion receiver", 전자공학회지, 제29권 9호, pp. 48-64, 2002.
- [15] 오현숙, " 2.4G H z CMOS 저잡음증폭기 설계", 전자공학회 부산,경남지부 추계 종합학술 논문발표회, 발표논문, pp.41-46, 2002. 12. 7.

저자약력



임채성(Chae-Sung Lim)

- 2001년 부경대학교 전자공학과 공학사
- 2003년 부경대학교 전자공학과 공학석사.
- 2004년 ~ 현재 (주)블루윈크 주임 연구원

※ 관심분야 : Mixer, 전력증폭기, LNA, CMOS RF 집적회로설계



김성우(Sung-Woo kim)

- 2000년 부경대학교 전자공학과 공학사
- 2002년 부경대학교 전자공학과 공학석사.
- 2004년 ~ 현재 부경대학교 전자컴퓨터정보통신공학부 시간강사

※ 관심분야 : 전력증폭기, LNA, Mixer, CMOS RF 집적회로설계

최혁환(Hyek-Hwan Choi)

- 1979년 경북대학교 전자공학과 공학사.
- 1982년 ~ 1988년 MBC 문화방송사.
- 1990년 Arizona state University 공학석사.
- 1993년 Arizona state University 공학박사.
- 1994년 ~ 현재 부경대학교 전자컴퓨터정보통신공학부 부교수.

※ 관심분야 : 적외선 센서 제작 분야, 유전체 비휘발성 메모리 제작 분야, 박막형 초전도체 제작 분야, 태양전지 제작 분야, RF 집적 회로 설계

이명교(Myoung-Kyo Lee)

- 1963년 경북대학교 물리학과 공학사
- 1990년 동아대학교 전자공학과 공학석사
- 1993년 동아대학교 전자공학과 공학박사
- 1980년 ~ 현재 부경대학교 전자컴퓨터정보통신공학부 교수

※ 관심분야 : 전자공학, 전자재료, 전자물성

권태하(Tae-Ha Kwon)

- 1975년 경북대학교 전자공학과 공학사.
- 1990년 경북대학교 전자공학과 공학석사.
- 1993년 경북대학교 전자공학과 공학박사.
- 1982년 ~ 현재 부경대학교 전자컴퓨터정보통신공학부 교수.

※ 관심분야 : 적외선 센서 제작 분야, 유전체 비휘발성 메모리 제작 분야, 박막형 초전도체 제작 분야, 태양전지 제작 분야, RF 집적 회로 설계