차세대 시스템패키지를 위한 세라믹 기술 (SoP-C) 개발

글 _ 김효태, 남중희, 여동훈, 신효순, 왕종희, 김종희 || 요업기술원 시스템모듈사업단
hytek@kicet.re.kr(김효태), kjh9150@kicet.re.kr(김종희)

1. 차세대 시스템 패키지(SoP)를 위한 요소 기술

차세대 SoP를 위한 요소기술은 i) 무연 솔더나 새로운 underfill 및 flux 등의 wafer level interconnection 기술, ii) 초저손실, 초박형의 유전체 및 초고밀도 배선과 관련된 micro via 및 유전체 기술, iii) 유기 또는 복합재료로 구성된 high modulus, low CTE package, iv) 유기 또는 무기 소재의 embedded decoupling capacitors, v) 내장형 안테나, 필터, 스위치, 인덕터 및 VCO와 같은 embedded RF/IP 부품, vi) wave guide/grating, 광 detector 및 laser 와 같은 embedded chip to chip optoelectronics, vii) carbon nano tube등으로 만들어진 nano heat transfer materials, viii) ceramic/organic SoP package, ix) 3차원 패키징(3D SoP) 기술 등이 있다.

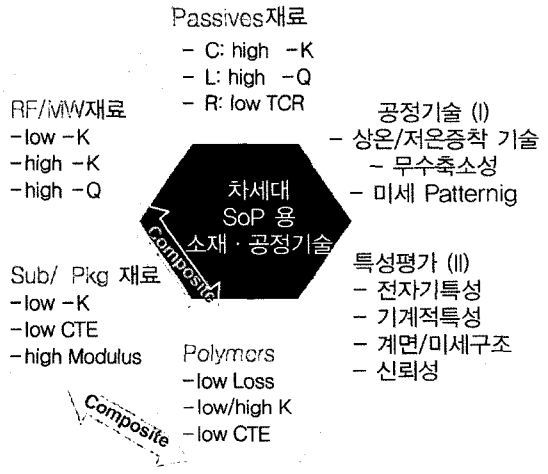

Fig. 1. 차세대 SoP 용 소재 및 공정 기술.

이러한 차세대 SoP를 위한 요소기술들 중에서 전자기 기능성 소재 및 공정 기술에 관한 내용을 Fig. 1에 나타내었다. 이들을 중 그룹으로 분류한다면 i) low-K, low loss 계 RF 재료 및 소자, ii) hi-K, hi-Q, low TCR계의 (embedded) passive 재료 및 소자, iii) low-k, low loss 계의 유기 및 무기 기판재료 및 iv) 이들 재료 및 소자의 제조공정 및 특성평가 기술이다.

1.1 "SoP-C" 기술 : 왜 세라믹 제조공정 기반인가?

지금까지의 RF 및 passive 소자가 내장된 module solution은 RF회로내의 수동부품을 복합화한 경우로 기판의 소재에 따라 ceramic계인 LTCC module과 수지계인 organic module로 분류 된다. 최근에는 가공성에서 우수한 유기(PCB 등 polymer) 기판에 다양한 RF/passive 소자를 내장화 (embedded) 기술 등으로 집적화하는 연구가 많이 이루어지고 있으며, 이러한 embedded 기술은 향후 시스템 집적화 모듈 및 패키지 (SoP) 에서 그 수요가 증가할 것으로 전망된다. 이 경우 RF/MW 용 기능성 소자를 폴리머 기판상에 구현하기에는 고주파 품질계수나 온도계수의 안정성 등이 세라믹 소자에 비해 낮아 실용화에 걸림돌이 된다. 따라서 이러한 내장형 소자 (embedded devices)의 고성능화를 위해서는, 적어도 세라믹과 동등 내지는 우수한 특성의 폴리머 재료가 개발되

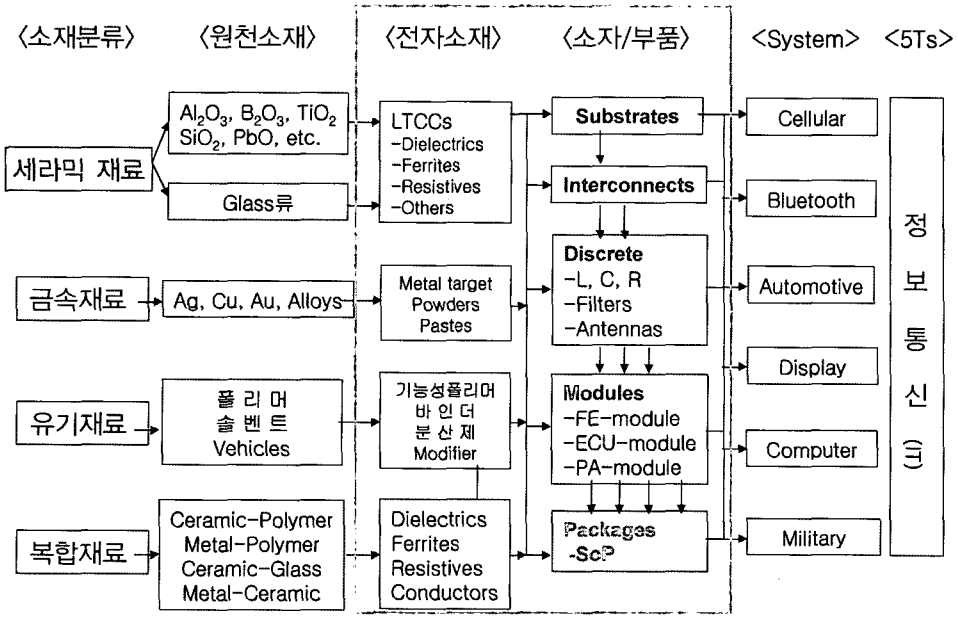

Fig. 2. 차세대 SoP 기술에서의 소재-부품-시스템 연계도.

지 않는 한, 폴리머 또는 세라믹 기판상에 세라믹 소재로 된 기능 소자를 형성하는 것이 바람직하다.

그러나 현재의 세라믹 공정, LTCC를 포함하는, 기술에서는 기존의 후막공정에 기반을 둔 MCM (multi-chip-module) 기술이 대표적이며, 이 기술은 향후 요구되는 초미세 고해상도 배선, 폴리머 기판 호환성 등 고집적화 회로 및 소자를 구현하는데 한계에 다다랐다. 따라서 이러한 한계를 극복하고자 하는 새로운 세라믹 공정 기술이 필요하며, 이를 기존의 MCM 기술과 차별화 하여 "시스템 패키지 대응 세라믹 기술: SOP-C (ceramic)"로 칭하며 차세대 시스템 패키지 기술의 solution으로 제안한다.

1.2 S~Ka band 무선통신 기술

S-band 는 통상 1.550~5.200 GHz 대역의 주파수를 일컫는다. 현재 C-band나 Ku-band의 사용량이 포화됨에 따라 상용 위성통신 서비스를 위해서 Ka-band에 대한 관심이 고조되고 있다. Ka-band 는 20~30 GHz의 주파수 대역을 말하며, Ka-band를 사용하여 광대역 데이터를 전송함으로써, VOD, 인터넷, 화상통신을 동시에 사용할 수 있는 서비스를 제공할 수 있게 한다. 여기에는 Ka-band 용 LNB나 transceiver 등 각종 고주파 부품이 사용된다. Ka-band는 bandwidth가 2~3GHz로서 Ku-band의 2배, C-band의 약 5배나 된다. Ka-band용 부품은 파장이 더 작아짐에 따라 더 소형화되기 때문에 같은 사이즈의 플랫폼에 더 많은 소자와 더 작은 안테나를 탑재할 수 있다.

1.3 S~Ka band 대응 SoP에서 세라믹 소재의 중요성

최근의 2.5세대 이상의 이동통신기기는 2GHz이상의 주파수 대역을 사용하고 있으며, Wireless LAN등 network관련 기기와 자동차관련 부품의 사용주파수는 더욱 높아져 S band를 넘어 Ka band이상의 초고주파 대역을 사용주파수로 하고 있다. 또한 2010년 이후의 유비쿼터스 환경에서는 통일된 IP를 가지는 초고속 광대역 통신망이 실현되어 단순한 음성, 문자 및 영상뿐만이 아닌 고품질의 비디오 streaming이 가능하게 될 것이다. 이렇게 고주파수의 대역에서 대용량의 multimedia 정보를 높은 품질과 고속으로 서비스하기 위해서는 높은 전송속도(transmission speed)와 낮은 전송손실(transmission loss)이 요구되며 이를 실현할 수 있는 기판소재가 필요하게 된다.

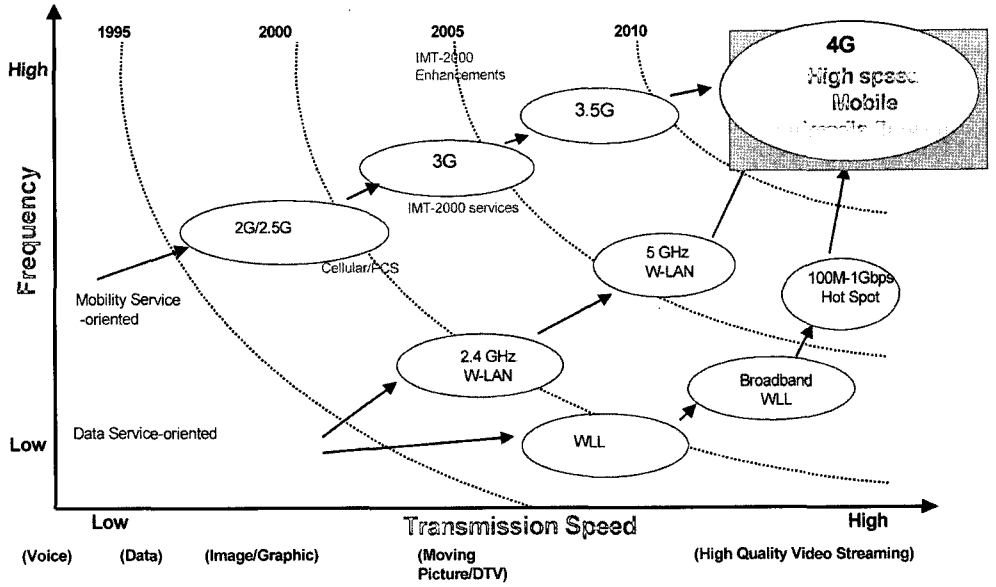

Fig. 3. Evolution of mobile communication.

이와 같이 향후 기판소재의 특성을 결정짓는데 중요한 요소가 되는 전송속도와 손실이 소재특성과 어떠한 관계를 가지는지 간단하게 고찰을 해보기로 하자. 먼저 전송속도와 전송손실을 나타내는 식은 아래와 같이 표시할 수 있다.

$$\text{Transmission Speed} = K \times (C / \sqrt{\varepsilon}) \quad (1)$$

$$\text{Transmission loss} = K \times (\text{Frequency} / C) \times \tan\delta \sqrt{\varepsilon} \quad (2)$$

위의 식 (1)에서 전송속도는 유전상수의 제곱근에 반비례하는 것을 알 수 있으며, 이때 전송속도를 높이기 위해서는 가능한 한 유전상수가 낮은 기판소재가 요구되며, 전송손실은 사용주파수, loss tangent($\tan\delta$) 및 유전상수의 제곱근에 비례한다(식 (2)). 그러므로 고주파영역에서 전송손실을 낮추기 위해서는 loss tangent값과 유전상수가 작은 소재를 선택하여야 하는데, 특히 loss tangent값이 제곱근에 비례하는 유전상수보다 전송손실에 미치는 영향은 더 크다고 볼 수 있다. 이러한 전송속도와 손실에 관한 수식으로부터 향후의 시스템모듈에 사용되는 기판소재의 특성은 가능한 한 유전상수와 loss tangent값이 낮은 소재가 유리하다는 것을 알 수 있다.

현재 상용화되어 있는 기판소재들은 크게 세 가지로 나눌 수 있는데 대부분의 board에서 chip 패키징용 기판까지 광범위하게 사용되는 polymer기판소재인 FR-4와 고주파영역에서 discrete 수동부품 및 복합모듈의 기판으로 쓰여져 온 LTCC, 그리고 반도체 칩용 기판으로 Si기판을 들 수 있다. 여기서 이 세 가지 소재의 특성을 Table 1에 비교하여 정리해 보았다. 유전상수면에서 보면, LTCC가 다른 두 종류의 소재에 비해 많게는 1.5배정도 커서 전송속도 면에서는 약간 불리한 점이 있으나, loss tangent가 FR-4의 1/10, SiO_2의 1/35정도로 작은 값을 나타내고 있어 유전상수와 loss tangent값을 고려한 전송손실은 LTCC에 비해 FR-4는 15배, SiO_2는 28배 가량 높아 전송손실 면에서는 LTCC가 다른 두 종류의 기판소재보다 유리하다는 것을 알 수 있다.

특히, 전송손실은 주파수에 비례하여 증가하므로 손실치의 절대 값은 향후 수십 GHz대역에서 사용하는 기기에

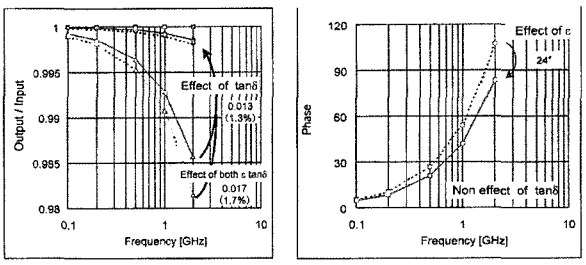

Fig. 4. 전송속도와 전송손실에서 유전상수와 유전손실의 영향.

Table 1. 대표적인 기판 소재의 특성 비교[3]

구 분	Organic (FR4)	Ceramic (LTCC)	Thin-film (SiO_2)
Dielectric constant	4.5 @1MHz	5.6 @5GHz	3.8-4.3 @5GHz
Loss tangent	0.02	0.0012	0.04
CTE	15-20*10-6/K	5.9*10-6/K	3-17*10-6/K
Relative Transmission Loss @5GHz	0.042 (×15) (+0.0392)	0.0028 (×1)	0.08 (×28) (+0.0772)
Relative Transmission Loss @10GHz	0.084 (+0.0784)	0.0056 (+0)	0.16 (+0.1544)

서는 좀 더 심각한 문제가 될 수 있다. 지금까지의 IT기기들의 주파수 영역이 2GHz 이하였으므로 전송손실에 대해서 심각하게 받아들여지지 않았고 FR-4라는 소재로도 어느 정도 대응이 가능한 상황 이었다. 그러나 앞에서 언급했듯이 향후 상용주파수 영역이 S밴드를 넘어 수십 GHz대역까지 확대될 전망이며 대부분의 기기가 초저전력화를 꾀하고 있는 상황이어서 저손실의 polymer소재가 새롭게 개발되지 않는 한 전송손실 특성이 우수한 세라믹 소재(LTCC)에 대한 기판소재로서의 새롭고 긍정적인 평가가 불가피하게 되었다.

1.4 RF/Microwave/mm-wave용 세라믹스

지금까지 알려진 RF, 마이크로웨이브용 유전체 소재는 크게 고온소성 세라믹스를 근간으로 하는 저·중유전율(10~40)이 가장 많았다. 대표적인 상용 조성으로는 60년대 이후 초고속 컴퓨터의 CPU 칩용 기판재료로서 알루미나를 기반으로 하는 저유전율계 세라믹 기판재료(K<10), MT-CT, 중유전율계 조성으로는 BZT, BZN,

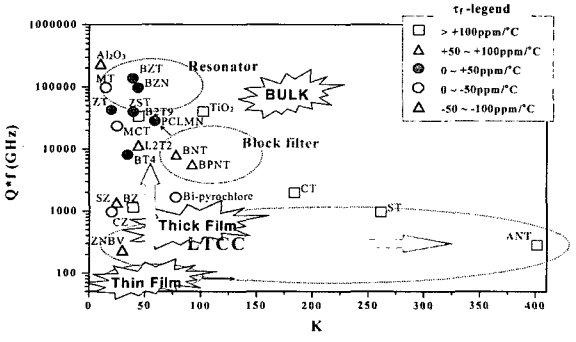

Fig. 5. High frequency dielectric ceramics.

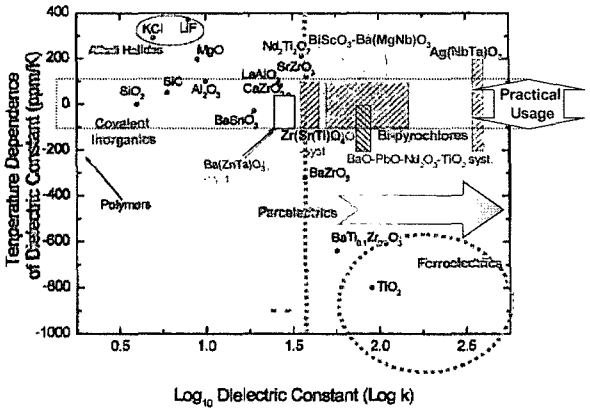

Fig. 6. Modified Harrop plot: TCC vs. permittivity.

ZST 등으로 주로 공진기(resonator)용 bulk재료로 사용되고 있으며, 유전율 60이상의 고유전율계로는 BNT, BPNT를 들 수 있고 block filter 등에 사용된다. 이들 재료는 통상 1250~1450℃의 고온에서 소결해야 치밀한 미세구조를 얻을 수 있다. 최근에는 세라믹 후막 공정기술(thick film technology)로부터 발전된 저온동시소성 세라믹스(LTCC; low-temperature co-fired ceramics)를 이용한 MCM (multi-chip module)의 개발이 이루어져 왔으며, 이 경우에는 주로 유전율 10이하의 저유전율 재료로서 다층 기판회로의 제작 및 RF 모듈, FEM/ASM/PA module/Blue tooth module 등, 에 많이 사용되고 있다. 더욱이 최근 들어 유전율 10이상의 중-고유전율 LTCC 유전체 소재를 이용한 RF 소자 및 내장형 RF소자의 개발이 활발히 진행되고 있다. 한편, 30GHz 이상의 밀리미터파용 소자 및 회로 구현을 위해서는 저유전율, 저손실 LTCC 소재 (Q>1,000)의 개발이 절실하다.

한편, RF 소자의 소형화를 위해서는 고주파 유전체 LTCC 소재의 고유전율(high permittivity)화가 절실하다. 최근에는 유전율이 80-100 부근의 소재 개발이 활발하며, 이 범위의 조성으로는 Bi-pyrochlore계 및 BPNT계, 그리고 유전율 350~400 범위의 ANT계를 들 수 있겠다. 위의 Harrop plot에도 제시된 바와 같이 저유전율계는 대체로 공유결합화합물, 중유전율계는 상유전체, 그리고 유전율 100이상의 저손실 소재는 대체로 anti-ferro 내지는 weak ferroelectric계의 화합물로 구성된다. 고유전율 고주파 유전체 소재의 가장 큰 기술적 난제는 역시 온도

계수의 안정화와 품질계수의 개선이다.

2. 차세대 SoP를 위한 세라믹 기판소재의 개발동향

S~Ka band용 세라믹기판소재의 개발방향은 Fig. 7에 나타나 있듯이 크게 세가지 방향으로 나누어 생각할 수 있는데, 첫째는 전통적으로 기판이 가져야 할 기본 조건인 저손실과 높은 전송속도의 실현이 가능한 소재이다. 이에 대한 설명은 앞에서 언급된 데로 LTCC가 양호한 손실계수를 보이고 있어 현재 상용화된 기판소재 중에서는 가장 유리한 상황이나 향후에는 세라믹소재의 유전상수를 2~3까지 감소시키는 개발이 필요하다. RF회로에서는 저손실에 대한 요구이외에 내장되는 회로의 크기를 소형화하는 것이 전체 모듈의 크기를 결정하는데 매우 중요한 factor가 되고 있으며, 이러한 회로의 크기는 식 (3)에 의해서 결정되는 회로의 파장에 비례하게 된다.

$$\lambda_0 \approx \lambda / \sqrt{\varepsilon} \qquad (3)$$

위의 식으로부터 회로의 소형화를 위해서는 유전상수가 클수록 파장이 작아짐에 따라 유리해짐을 알 수 있다. 그러나 유전상수가 커지면 앞에서 언급된 손실에 문제가 야기되므로 60이상의 유전상수를 갖는 소재에서도 적어도 Q*f가 5,000 이상인 재료의 개발이 필요할 것으로 사료된다.

디지털회로에서는 높은 전송속도의 특성이 요구되는 점 이외에도 다수의 고용량 Decoupling capacitor가 필요하며 이러한 capacitor의 소형화를 위해서는 고유전율의 소재가 필요하다. 그러나 대부분의 기판소재 유전율이 매우 낮기 때문에 단위면적당 수십 nF의 대용량 capacitor를 실현하는 것이 현실적으로 매우 어려운 상황이다. 이러한 문제를 해결하기 위하여 수년전부터 여러 가지 연구가 시도되고 있는데, 그중 하나는 LTCC의 조성을 변화시켜 유전상수 100 정도까지 증가시키려는 연구, polymer matrix 내에 고유전율의 세라믹 분말을 분산시키는 polymer/ceramic composite에 대한 연구와 Sol-Gel 및 수열합성법등 여러 가지 박막형성 방법에 의해 세라믹이나 polymer기판상에 고유전율 세라믹 박막을 형성시키는 방법 등 다양한 연구개발이 이루어지고 있으나 아직 확실한 실용화가 가능한 연구개발은 이루어지지 않고 있는 상황이다.

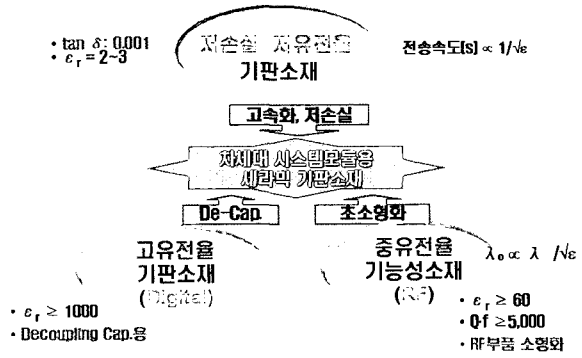

Fig. 7. 차세대 시스템모듈용 세라믹 기판소재 개발방향.

3. 차세대 SoP를 위한 세라믹 공정기술 개발

기존의 세라믹소재가 S~Ka band 대응 차세대 SoP용 기판소재로서 적용되기 위해서는 크게 세 가지의 공정적인 문제점을 가지고 있다. 첫째, 소성 시의 큰 소성 수축율 (일반적으로 14%이상), 둘째 후막 스크린 인쇄공정에서의 미세패턴 형성의 한계 (해상도 100um이하 어려움), 그리고 세번째 문제점은 높은 소결온도로서 대부분의 기능성 세라믹이 소성되는 온도가 850℃이상이어서 폴리머 또는 hybrid형의 기판과의 호환성이 없다는 점 등이다.

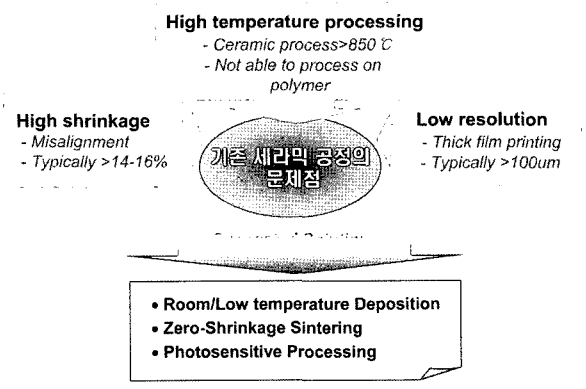

Fig. 8. Challenges in conventional ceramic technology for SoP.

우선 수축율 문제를 보면, 차세대 시스템모듈에서 하나의 패키지에 여러 회로가 포함됨으로써 기판 내부에 여러 수동소자들이 내장되고 이들 소자들을 3차원적으로 연결하기 위해서는 다수의 via hole이 필요하게 된다. 특히 부품의 집적도를 높이기 위해서는 via hole의 내경도 기존의 100um에서 30~50um으로 감소된 초미세 via hole이 요구된다. 이러한 via hole이 제대로 적용되기 위해서는 각 층에 존재하는 hole간의 정확한 alignment가 요구되고 있는데, 기존의 LTCC는 소성 시 의 큰 수축율로 인해 이러한 초미세 via hole들을 정확하게 align하는 데에는 결정적인 장애가 되며, 소성 수축율을 1% 이내로 감소시켰을 때만 가능할 것으로 사료된다. 무수축 세라믹 기판에 관한 특허는 크게 3개 기업에 집중되고 있다: i) 첫째는 미국의 Dupont 사가 원천특허를 가지고 있으며, 동사의 일본특허는 평성 8년에 등록되었으며, 마쓰시다사와 크로스 라이선스 계약을 맺었으며, 또한 스미토모금속 electro device 사와도 크로스 라이선스 계약을 하였다. ii) IBM 사가 1994년 4월에 등록한 이 특허는 소결과정 중에 그린세라믹의 양면에 압력을 가해 x-y 평면내의 수축을 억제하는 방법이다. 이 특허는 마쓰시다 전기산업(일)과 포괄적 크로스 라이센스를 맺었다. iii) 마쓰시다 전기산업이 1998년 5월에 등록한 특허는 가장 현실적인 다층기판 제조공정기술에 가까운 출원으로서, 스미토모금속 electro device 사와는 이의 신청 중이다. 그 내용은 전극페이스트로 패턴을 인쇄한 glass-ceramic 기판의 양면에 소결하지 않은 무기 조성물로 된 그린시트를 적층하여 소성처리를 한 후, 소결되지 않은 양면의 무기 조성물을 제거하는 방식이다. 특히 IBM 특허를 무라타 (村田), 교세라 등이 회피하려고 노력 중이나 잘되지 않으며, 무수축 기술이 없이는 대면적 소성이 되기 어려우며 고정밀도를 얻을 수 없다. Dupont사의 constrained sintering기술은 국내에서도 이에 대한 연구가 진행되고 있고 일부 실용화된 것으로 알려져 있다. 이러한 constrained sintering은 LTCC 양면에 각각 한 층의 높은 소성온도를 갖는 Al_2O_3 희생층을 형성시켜 LTCC의 소성수축을 억제하는 방식이었다. 그러나 층수가 증가하고 내부에 여러 가지 복합소재층의 형성이 요구되고 via

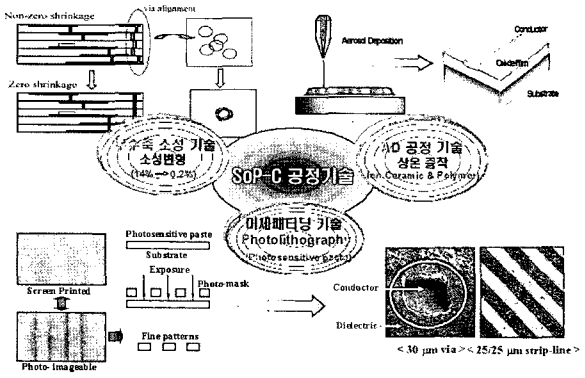

Fig. 9. Suggested solution for SoP-C technology.

hole의 내경이 30um이하로 작아져 좀 더 정확한 소성제어가 요구되는 시스템모듈의 제조에서는 다층의 모듈 제조 시 모듈 중간 부위로 갈수록 수축율 제어가 어려워지는 문제점이 예상된다. 최근 이러한 문제를 해결하기 위한 방법으로 LTCC 그린시트의 단위층 내부에 각각 constrained layer를 삽입시키는 방법이 제안되고 있다. 이러한 방법을 internal constrained (또는 internal locking) layer 법이라 하며, Heraeus사가 원천기술을 보유하고 있다. 무수축 소성기술을 확보하기 위해서는 i) 무수축화 메커니즘 연구로서 우선 무수축화 선진기술 확보 및 신기술 개발을 시도하고, ii) 무수축 그린시트 제조 기반 기술을 확보 및 양산화 기술연구, iii) 무수축 소성 공정 연구, 그리고 iv) 무수축 시트 가공 및 적층 기술 연구가 필요하다.

차세대 시스템모듈의 기판에 내장되는 회로는 실장밀도를 높이기 위하여 선폭과 선간 거리가 기존의 스크린 인쇄공정의 한계인 50um~ 70um에서 반 정도로 감소된 30/30um의 초미세 패턴이 요구되고 있다. 이러한 초미세 패턴을 형성시키는 방법으로는 감광성을 부여한 전극페이스트를 스크린 인쇄하고 UV를 mask 패턴을 통해 조사하여 미세 패턴을 형성하는 photolithography기술을 이용하는 것이 제안되고 있다.[7] 이 기술을 이용하면 전극뿐만이 아니라 기판소재 세라믹분말도 감광성 페이스트로 제조하여 via hole의 형성이 필요한 층에 적용한다면 30um 이하의 초미세 hole가공에도 활용할 수 있을 것으로 보인다. 복잡형상의 미세가공이 요구되는 광회로 및 센서회로

형성 시에도 이러한 개념의 가공방법 활용이 가능할 것으로 보여 앞으로 많은 연구개발이 필요한 영역으로 주목받고 있다. 이러한 감광성 페이스트를 개발하기 위해서는 i) 폴리머, 솔벤트, 감광제, UV 흡수제 등 감광성 유기물 조성개발, ii) 감광성 세라믹(LTCC) 페이스트 제조를 위한 조합비, 레올로지 컨트롤 및 인쇄성 등의 연구, iii) 감광성 페이스트의 광식각 공정조건 확립, iv) 미세 패턴의 전기적, 기계적 특성 평가에 대한 연구가 필요하다.

폴리머 또는 하이브리드 기판상에 상온 내지는 저온에서 기능성 후막을 증착하기 위한 세라믹 후막층 형성방법으로 aerosol deposition방법을 들 수 있는데, 이 연구는 일본의 산업총합연구소 (AIST)를 중심으로 몇 개의 대학과 기업이 컨소사엄을 이루어 활발히 진행되고 있다. 이 방법은 sub-micro의 aerosol분말을 carrier gas를 이용하여 200~400 m/sec의 고속으로 기판에 분사하면 고밀도의 세라믹 층이 형성되는데, 막 형성기구에 대해서는 아직 정설이 확립되지는 않았으나, 고속으로 기판에 부딪힌 aerosol분말이 수 nanometer 사이즈로 분쇄되면서 상온에서 순간적인 치밀화 반응이 일어나서 고밀도의 세라믹 후막이 형성되는 것으로 보고 있다. 기존에도 이와 비슷한 저온 막 형성방법이 있었으나 대부분 기판이나 carrier gas를 가열해야 하는 공정조건이었으나, 이 방법은 상온에서 모든 공정이 이루어지고 있다. 또한 이 방법은 aerosol분사 시에 기판온도도 거의 상승하지 않는 것으로 알려져 있다. 현재까지의 연구는 Al_2O_3와 $BaTiO_3$ 후막형성에 대한 여러 편의 보고[4-6]가 있으며, 그 예로서 $BaTiO_3$ 막을 증착한 decoupling capacitor와 Al_2O_3 후막을 이용한 10GHz 대역용 band-pass filter 등을 구현한 예가 보고 되었다. 이러한 aerosol deposition은 상온에서의 적용도 가능하므로 적용온도가 300 ℃이하인 polymer공정에도 사용이 가능하며, 기계적 특성의 향상이 요구되는 세라믹 후막 형성에도 적용 가능할 것으로 보인다. 신후막 공정에 의한 기능성 후막제조 및 소자제작을 위해서는, i) 상온증착용 소재합성 및 시료준비, ii) AD용 aerosol 제조, iii) AD 증착 장비 구축 및 증착 최적공정조건 확립, iv) 세라믹 및 폴리머 기판상의 기능성 후막 증착기술 개발 및 v) Hi-K 및 Mid-K 유전체 막 증착 및 성능 평가 등의 연구가 이루어져야 한다.

4. 맺음말

차세대 시스템 집적화 기술에 대응하기 위한 새로운 소재 및 부품기술의 개발 필요성이 증대되는 요구에 따라 설계, 소재, 공정, 부품제조 등 다양한 부문에서의 접근이 필요하겠지만, 본고에서는 특히 세라믹 기술을 기반으로 한 "SoP-C" 기술에 대해 논하였다. 향후 제3세대 및 제4세대 이동통신 기술에 적합한 초고주파 세라믹 소재는 대체로 기존의 고주파 소재기술에서 저유전율화, 저손실화 및 고유전율화로 개발 목표가 지향되어야겠다. 그러나 차세대 SoP 기술에 있어서 무엇보다 중요한 것은 이들 기능성 소재를 부품화 내지 모듈화 함에 있어서 공정기술의 중요성이 더욱 부각된다고 볼 수 있다. 여기서 우리는 소성시의 무수축화 기술, 감광법을 이용한 미세패터닝 기술, 그리고 상온 후막 증착기술을 SoP-C 대응 솔루션의 하나로 예시하였으나 향후 좀 더 획기적이고 실용화 가능한 기술이 제안되기를 기대해 본다.

참고문헌

(1) 김종희, "차세대 시스템모듈의 필요성 및 기술동향" 월간세라믹스 2005. 6, pp.79~82.

(2) Rao R. Tummala, "SOP: A New Microsystem-Integration Technology Paradigm-Integration of Miniaturized Convergent Systems of the next decade.", *IEEE Tansactions on advanced packaging*, Vol. 27, No.2, May 2004, pp.241~249.

(3) Manos M. Tentzeis, Joy Laskar, John Papapolymerou, R. Li, G. DeJean, "3-D Integrated RF and Milimeter-Wave Functons and Modules Using LCP System on Package Technology", IEEE Tansactions on advanced packaging, Vol. 27, No.2, May 2004, pp.332~340.

(4) Jun Akedo, 日経エレクトロニクス, 2004年9月27日号, P34.

(5) 今中佳彦, 明渡純:セラミックス, 39 (8) , 584- 589 (2004) .

(6) Nam, Song-min, "衝撃固化法により作製したチタン酸バリウムの誘電特性." 日本セラミックス協會第17回秋季シンポジウムポスター最優秀賞, 2004.9.17.

(7) 김효태, "세라믹 미세패턴용 감광성 페이스트 및 응용기술," 세라미스트, 제8권3호 (2005).

◉◎ 김효태

- 1987-1990 삼성전기(주)
- 1990-1992 AVX/Kyocera 한국지사
- 1992-1998 한국과학기술연구원 학생연구원
- 1992-1998 고려대학교 석박사과정 수료
- 1999-1999 Jozef Stefan Institute, Post-doc.
- 1999-2001 펜실베니아 주립대, Post-doc.
- 2002-현재 요업기술원, 선임연구원

◉◎ 남중희

- 1997. 8 공학박사학위 취득(인하대 대학원)
- 1997. 9-1999. 12 박사 후 연구원(Unversity of Missouri-Rolla, MRC)
- 2000. 1-11 인하대 소재연구소 전임연구원
- 2000. 12-현재 요업기술원 선임연구원
- 2004. 3-현재 한국산업기술대 신소재공학과 겸임교수

◉◎ 신효순

- 1997년 2월 경북대학교 무기재료공학과(박사)
- 1997년-1998년 New York State College of Ceramic(Alfred) Post-Doc
- 1998년-1999년 한국과학기술연구원 Post-Doc
- 1999년-2000년 경원쉐라이트공업 책임연구원
- 2000년-2005년 삼성전기(주) 책임연구원
- 2005년-현재 요업기술원 선임연구원

◉◎ 여동훈

- 1992년 성균관대학교 전기공학과(학사)
- 1996년 성균관대학교 전기공학과(박사)
- 1998년 3월-2000년 2월 펜실베니아주립대학교 post-doc.
- 200년 3월-2004년 1월 (주)한원마이크로웨이브 연구소장
- 20004년 1월-현재 요업(세라믹)기술원 선임 연구원

◉◎ 왕종회

- 1993년 한양대학교 화학공학과(학사)
- 1995년 한국과학기술원 화학공학과(석사)
- 1999년 한국과학기술원 화학공학과(박사)
- 1997년-2003년 LG실트론 결정성장연구팀 선임연구원
- 2003년-현재 요업(세라믹)기술원 선임연구원
- 2005년-현재 한국산업기술대학교 신소재 공학과 겸임교수

◉◎ 김종희

- 1975-1979 한양대학교 재료공학(학사)
- 1985-1987 Univ. of Washington(Seattle) Materials Science & Engineering(석사)
- 1991-1994 동경공업대학 무기재료공학(박사)
- 1979-1984 국방과학연구소 연구원
- 1989-1991 한국 뉴세라믹연구소 선임연구원
- 1995-2004 삼성전기 부장, 연구임원(상무)
- 2004. 11-현재 요업(세라믹)기술원 사업단장