

## Patterned substrate을 이용하여 MOCVD법으로 성장된 고효율 질화물 반도체의 광특성 및 구조 분석

김선운 · 김제원<sup>†</sup>  
삼성전기

### Investigation of Structural and Optical Properties of III-Nitride LED grown on Patterned Substrate by MOCVD

Sunwoon Kim and Je Won Kim<sup>†</sup>  
Samsung Electro-Mechanics Co.

(2005년 8월 2일 받음, 2005년 9월 10일 최종수정본 받음)

**Abstract** GaN-related compound semiconductors were grown on the corrugated interface substrate using a metalorganic chemical vapor deposition system to increase the optical power of white LEDs. The patterning of substrate for enhancing the extraction efficiency was processed using an inductively coupled plasma reactive ion etching system and the surface morphology of the etched sapphire wafer and that of the non-etched surface were investigated using an atomic force microscope. The structural and optical properties of GaN grown on the corrugated interface substrate were characterized by a high-resolution x-ray diffraction, transmission electron microscopy, atomic force microscope and photoluminescence. The roughness of the etched sapphire wafer was higher than that of the non-etched one. The surface of III-nitride films grown on the hemispherically patterned wafer showed the nano-sized pin-holes that were not grown partially. In this case, the leakage current of the LED chip at the reverse bias was abruptly increased. The reason is that the hemispherically patterned region doesn't have (0001) plane that is favor for GaN growth. The lateral growth of the GaN layer grown on (0001) plane located in between the patterns was enhanced by raising the growth temperature and lowering the reactor pressure resulting in the smooth surface over the patterned region. The crystal quality of GaN on the patterned substrate was also similar with that of GaN on the conventional substrate and no defect was detected in the interface. The optical power of the LED on the patterned substrate was 14% higher than that on the conventional substrate due to the increased extraction efficiency.

**Key words** patterned substrate, metalorganic chemical vapor deposition, GaN, X-ray diffraction, extraction efficiency.

### 1. 서 론

질화물 반도체는 청색 및 녹색 발광 다이오드, 레이저 다이오드, 수광 소자 뿐만 아니라 고효율 및 고온용 전자소자에 응용할 수 있기 때문에 많은 연구가 진행되어 오고 있다.<sup>1)</sup> 최근에는 신호등, 천연색 전광판, 액정 디스플레이용 백라이트 등에 급속도로 적용되고 있으며 가까운 미래에는 기존의 형광등과 백열등을 대체하는 조명용으로 응용될 것으로 기대되고 있다.<sup>2)</sup> 하지만 현재의 백색 발광 다이오드는 형광등 수준의 광출력에는 미치지 못하고 있어 조명용으로 응용되기 위해서는 광출력 향상을 위한 노력이 절실한 상황이다. 형광체와 발광 다이오드의 조합을 통한 고효율의 백색 발광 다이오드를 만들기 위

해서는 고효율의 형광체 뿐만 아니라 높은 외부 양자 효율을 갖는 고품위 박막 성장 기술이 요구된다. 외부 양자 효율은 내부 양자 효율과 추출 효율의 곱으로 표현되며 여기서 내부 양자 효율이란 외부에서 주입된 전류에 의해 발광 다이오드 내에서 생성된 빛의 비율을 의미하며 이것은 에피택시 성장된 박막의 막질과 발광 다이오드의 적층 구조에 의해 결정된다. 추출 효율이란 발광다이오드의 활성층에서 생성된 빛이 외부로 빠져 나오는 빛의 비율을 의미하며 이것은 칩 내부에서의 광 경로에 의해 결정된다. 최근의 결정 성장 기술의 발달로 인해 내부 양자 효율은 70% 이상으로 크게 향상되었으나 추출 효율의 경우는 개선이 요구되고 있다.<sup>3)</sup> 질화물계 반도체 재료와 사파이어 기판, 에폭시 및 공기 간의 굴절률 차이가 있기 때문에 발광 다이오드의 활성층에서 생성된 빛이 외부로 빠져나가지 못하고 Snell' law에 의해

<sup>†</sup>E-Mail : jwkim@samsung.com

소자 내부에서 전반사를 일으키면서 소멸되는 비율이 높다. 발광 다이오드의 소자 크기가 커질수록 칩 내부의 재 흡수로 사라지는 빛의 비율이 더욱 높아지고 많은 열이 발생하게 되므로 발광 다이오드의 효율은 더욱 감소하게 된다.<sup>4)</sup>

발광 다이오드의 낮은 추출 효율을 향상시키기 위해 많은 연구가 진행되어 왔다. P형 질화물 표면의 거칠기를 증가시킬 경우 질화물 반도체와 에폭시 사이에서 일어나는 내부 전반사 효과를 감소시켜 추출 효율을 높일 수 있으며, 투명 전극으로 투과율이 90% 이상으로 높은 ITO 물질을 이용함으로써 기존에 사용되고 있는 Ni/Au 투명 전극에서 흡수되는 빛을 줄여 광출력을 높일 수 있다.<sup>5-7)</sup> 최근에는 광 결정 개념을 이용하여 주기적으로 굴절률이 변화되는 영역을 발광 다이오드에 구비함으로써 광출력을 크게 향상시킨 연구들이 보고되고 있으며 자외선 발광 다이오드의 경우 광출력이 2.5배까지 향상되었다.<sup>8,9)</sup> 또한 레이저 lift-off 장치를 이용하여 사파이어 기판을 제거한 후 반사판이 구비된 Si submount에 접합 시킴으로써 광추출은 크게 개선한 결과도 보고되고 있다.<sup>5)</sup>

본 연구에서는 발광 다이오드의 추출 효율을 높이기 위해 사파이어 기판 표면을 반구형태의 패턴(corrugated interface substrate, CIS)을 형성하였으며 그 위에 질화물 및 발광 다이오드 구조를 유기금속화학기상증착법(metal organic chemical vapor deposition, MOCVD)을 이용하여 성장하였다. 패턴이 형성되지 않은 기존 사파이어(planar) 기판과 비교하여 성장 메커니즘과 구조적 및 광학적 특성을 고찰하였으며 발광 다이오드 소자를 제작하여 발광 특성을 비교하였다. 본 연구에서 구현된 Flip 형태의 발광 다이오드에서는 소자 내부에서 발생한 빛이 질화물과 사파이어 계면 그리고 사파이어 기판과 에폭시 계면에 입사 된다. 에폭시, 사파이어 기판 및 GaN의 굴절율이 각각 1.5, 1.78 및 2.4 이므로 각 계면에서 내부 전반사 현상이 일어나지만 사파이어 기판과 질화물 계면에서의 내부 전반사가 더욱 크기 때문에 사파이어 기판 표면에 패턴이 형성된 기판을 이용하여 광출력 향상을 고찰하였다.

## 2. 실험 방법

(0001) 면을 가지는 사파이어 기판을 플라즈마를 이용한 반응성 이온에칭(inductively coupled plasma reactive ion etching, ICP-RIE) 장치를 이용하여 반구형태의 패턴을 형성하였다. RF 소스와 바이어스 출력은 500 W와 80 W이며 바이어스 전압은 380 V였다. 공정 압력은 3 mTorr, 사용된 에칭 가스는  $\text{BCl}_3$ 로서 유량은 30 sccm이며 에칭 속도는 50 nm/min으로 측정되었다. 질화물 반도체층의 성장은 MOCVD 설비를 이용하였으며 Ga와 N

소스 물질로는 트리메틸갈륨과 고순도 암모니아를 사용하였다. 설비에 장착된 사파이어 기판은 표면의 오염을 제거하기 위해 1200°C에서 10분 동안 수소 분위기에서 열처리하였다. 30 nm 두께의 버퍼층을 560°C에서 성장한 후 1060°C에서 3 $\mu\text{m}$  두께의 GaN를 성장하였다. CIS 기판과 planar 기판에 따른 질화물 성장 메커니즘을 비교하기 위해 성장 온도를 1060~1080°C, 성장 압력을 300~100Torr로 변화시켜 성장하였다. 구조 분석을 위한 고분해능 X선 회절 분석기(x-ray diffraction, XRD) 측정을 진행하였으며, 사용된 장비는 PHILIPS X'Pert MRD를 이용하였다. 상온 광발광(photoluminescence) 측정은 325 nm의 He-Cd 레이저가 장착된 Agilent RPM-2000을 사용하였다. 성장된 질화물 반도체 박막의 표면 분석을 위하여 원자현미경(atomic force microscopy, AFM) 측정을 진행하였으며, 장비는 Digital Instruments D-3000을 사용하였다.

## 3. 결과 및 고찰

Fig. 1은 ICP-RIE를 이용하여 식각된 사파이어 기판 표면의 주사전자현미경 사진이다. 반구형태와 원뿔의 중간 형태이며 패턴의 지름은 3  $\mu\text{m}$ 이며 패턴 사이 간격은 2  $\mu\text{m}$ , 높이는 1  $\mu\text{m}$ 로 균일하게 식각 되었다. 질화물의 성장은 기판의 결정 방향인(0001)면에서 시작되므로 식각된 기판 표면 상태는 질화물 박막 층의 결정성에 큰 영향을 주게 된다. 식각된 기판 표면의 거칠기를 확인한 결과로는 에칭 전의 사파이어 기판 표면의 거칠기(root mean square, RMS)가 0.12 nm였으며, 에칭 후에는 0.21 nm로 증가하였으며 기판의 결정 방향에 따라 굴곡이 형성됨을 확인할 수 있었다. 반구 형태의 패턴이 형성된 기판과 패턴이 형성되지 않은 기존의 기판 위에 성장되는 질화물 박막 층의 성장 모드를 비교하기 위해서 MOCVD 설비에 장착된 반사율 측정 장비를 이용하여 반사 정도를 관찰하였다. 패턴이 형성되지 않은 기판(planar)과 반구 형

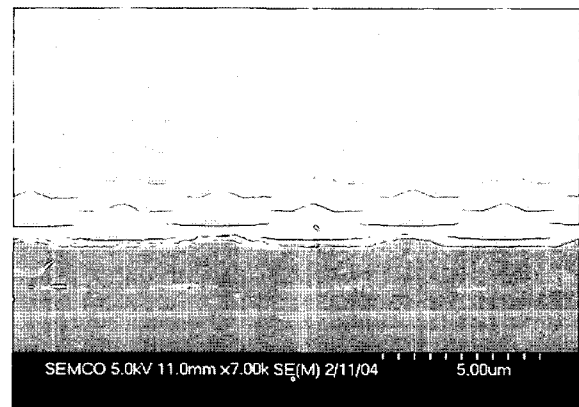
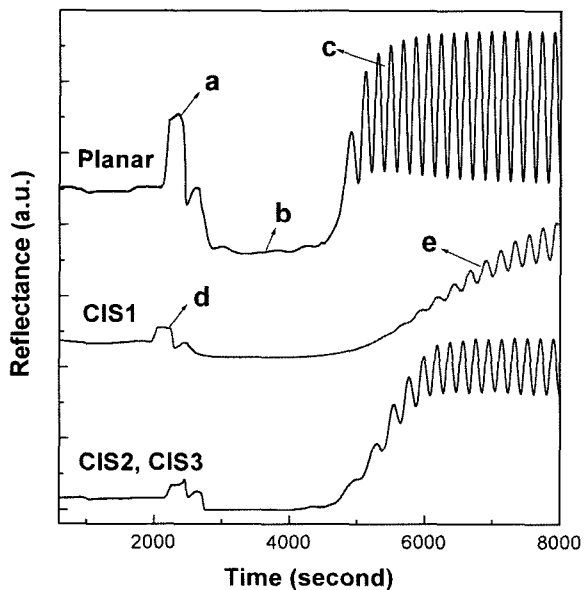
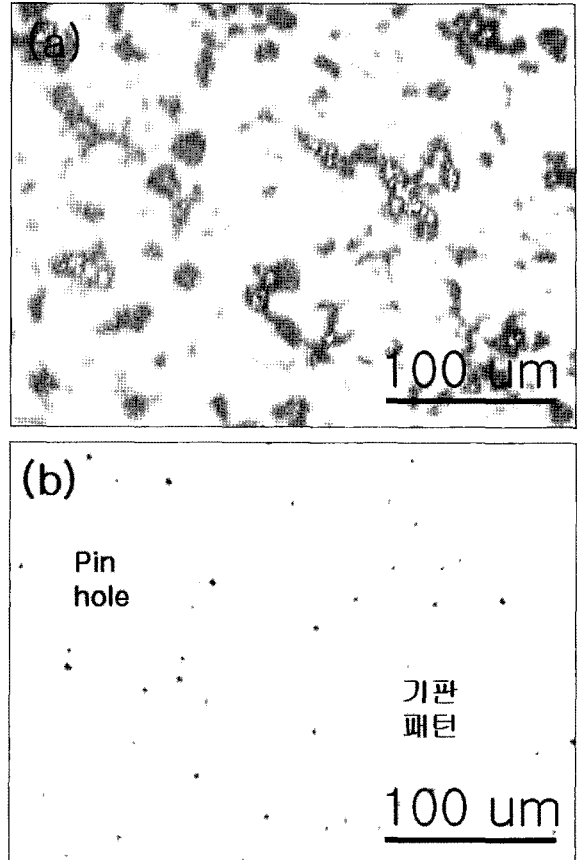


Fig. 1. SEM image of patterned sapphire substrates.

**Table 1.** Growth conditions of GaN layer on different substrates.

Sample	Temperature (°C)	Pressure (mbar)
Planar	1060	500
CIS 1	1060	500
CIS 2	1060+1080	500+300
CIS 3	1060+1090	500+200

태의 패턴이 형성된 기판(CIS)을 이용하여 질화물을 1060°C, 500mbar에서 동시에 성장하였다(Table 1). 패턴이 형성되지 않은 기판에 성장된 GaN 층의 반사율 그래프에서 (a) 위치는 버퍼 성장이 이루어지는 영역이며 사파이어 기판 위에 저온의 버퍼층의 두께가 증가함에 따라 반사율이 높아진다.<sup>10)</sup> 상기 과정 이후 저온 버퍼층의 결정화 과정 및 고온에서 초기 GaN 성장이 진행되면서 섬(island) 형태의 표면이 형성되고 이로 인해 표면이 거칠어져서 반사율이 감소하게 된다(b 지점). 성장이 진행됨에 따라 융합(coalescence) 단계가 시작되면 섬 형태의 표면이 평탄해지면서 반사율도 빠른 속도로 증가하게 된다(c 지점). 평탄한 GaN 표면의 두께가 두꺼워지면 입사된 빛의 보강 및 상쇄 간섭에 따라 반사율 곡선이 진동(oscillation)을 반복하게 된다.<sup>11)</sup> 패턴이 형성된 기판인 CIS-1의 경우 패턴이 형성되지 않은 기판과 동일 조건으로 성장 되었으나 기판 표면에 형성된 패턴에 의해(Fig. 2)와 같이 다른 경향을 나타내었다. 동일 두께의 저온 버퍼층이 성장되었으나 패턴이 형성되지 않은 기판보다 낮은 반사율 상승을 보였는데(d 지점) 이는 이미 형성된 패턴 때문에 기판에 입사된 빛이 산란 되었기 때문으로 추정된다. 버퍼층 성장 이후 고온 GaN 성장

**Fig. 2.** Reflectance traces of GaN layer on different substrates.**Fig. 3.** Microscope images of GaN layer grown on (a) CIS-1 and (b) CIS-2 substrate.

이 시작됨에 따라 반사율 강도가 약간 낮아졌으나 일정 시간이 지난 후에도 강도가 회복되지 않고 매우 느리게 상승하였다(e 지점). 또한 진동이 시작 되는 시간이 지연 되었으며 진동폭도 planar 기판보다 감소하였다. 이것은 융합 단계에서 섬간의 평탄화가 진행 되듯이 Fig. 1과 같이 형성된 패턴 사이에서도 평탄화가 이루어져야 하지만 Fig. 3(a)의 현미경 사진과 같이 GaN 층의 성장이 패턴 때문에 제대로 이루어지지 않았기 때문이다.

융합 성장 단계에서 패턴 사이의 (0001)면 영역부터 성장이 시작된 GaN 층이 측면 성장을 향상시켜 기판 패턴 위에서도 평탄하게 성장하기 위해 성장 조건을 두 단계로 나누었다. 첫번째 단계에서는 온도와 압력을 1060°C, 500mbar로 하여 기존 조건과 동일하게 하며, 기판 패턴의 높이인 1 μm까지 성장하였다. 이후부터는 측면 성장을 위해 1080°C, 300mbar로 성장하였다. 성장 온도가 높을수록 ad-atom의 이동도가 향상되고 압력이 낮을수록 mean free path 길이가 길어지기 때문에 측면 성장이 향상되는 것으로 보고되고 있다.<sup>12)</sup> 상기 조건으로 성장된 CIS-2 기판의 반사율은 Fig. 2와 같이 일정 시간이 지난 뒤에야 강도가 회복 되었으며 planar 기판과 같이 규칙적인 진동이 반복되었다. 하지만 진동의 폭은 planar 기

판 보다 감소하였는데, 이러한 현상은 GaN 층과 사파이어 기판의 계면이 패턴 형성으로 인해 평탄하지 않기 때문인 것으로 판단 된다. 반사율 측정에서 관찰한 현상과 유사하게 Fig. 3(b)의 현미경 사진에서도 표면 형상이 개선된 것을 확인할 수 있었다. 따라서 성장 온도와 압력의 변화가 CIS 기판 위에 성장하는 GaN의 막질에 큰 영향을 주는 변수임을 확인할 수 있었다. Fig. 3(b)의 현미경 사진에서는 규칙적인 원형 무늬의 CIS 패턴 뿐만 아니라 CIS 패턴이 있을 위치에 불규칙한 pin-hole 형태의 검은색 점이 관찰되었다. 그 생성 원인을 분석하기 위해 질화물 박막층 표면을 원자현미경으로 측정하였다. Fig. 4에서 보는 바와 같이 원자현미경 사진에서도 검은 점을 관찰할 수 있었으며 line 측정을 통해서 검은 점의 깊이가 20 nm 이상이며 폭은 1 μm 이하의 hole 형태임을 확인할 수 있었다. 따라서 pin-hole의 생성 원인은 기판 패턴의 형태가 불규칙하거나 식각된 (0001) 면의 거칠기가 크게 거칠어짐으로 인해 질화물 박막층이 기판 패턴 위에서 측면 성장이 진행될 때 융합이 완전하게 이루어지지 않았을 것으로 판단된다. 또한 Fig. 5와

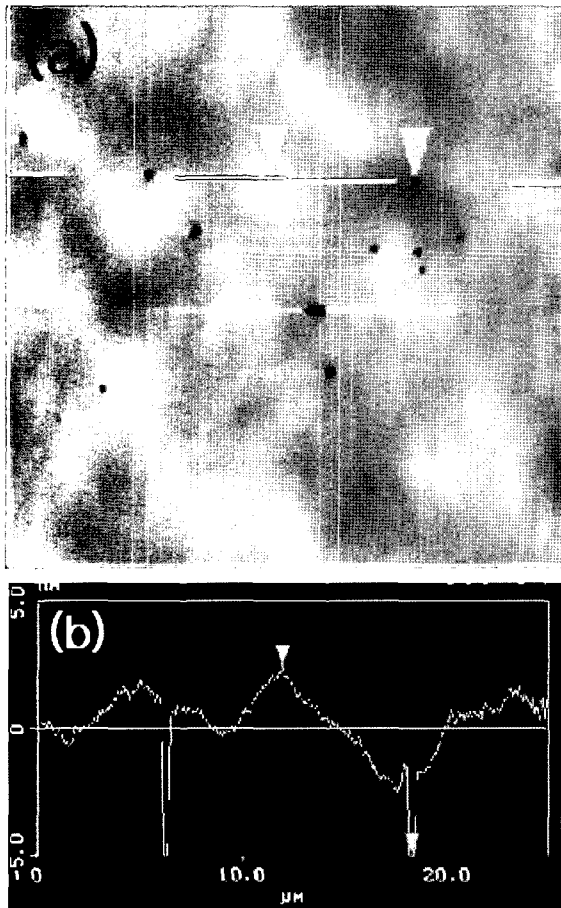


Fig. 4. AFM images of GaN layer grown on CIS-2 substrate. (a) 2-dimensional image (25 μm × 25 μm), (b) tracing line (horizontal 25 μm, vertical 10 nm).

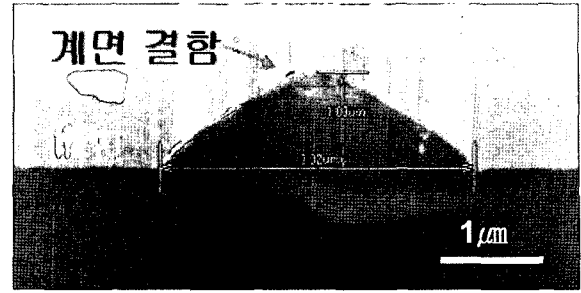


Fig. 5. Cross sectional SEM image of the interface between GaN layer and CIS-2 substrate.

같이 계면에서 void와 같은 결함이 생성되었을 가능성도 추정될 수 있다. CIS-2 공정을 최적화하기 위해 성장 온도를 높이고 압력을 더 낮춘 CIS-3 시편에서는 측면 성장이 향상되어 pin-hole 생성을 억제할 수 있었다.

패턴이 형성된 기판 위에 성장된 질화물 박막층의 구조적 특성을 확인하기 위하여 투과전자현미경(transmission electron microscope, TEM) 분석을 하였다. Fig. 6(a)는 CIS-2 기판에서 성장된 샘플의 패턴 영역을 관찰할 것으로서 (0001) 면에서는 관통 전위(threading dislocation)가 관찰 되었으나, 패턴이 형성된 곡면 주위에서는 관찰 되지 않았다. 또한 Fig. 6(b)와 같이 평탄한 (0001) 면에서는 일반적으로 보고되는 stacking fault가 많은 저온 버퍼층이 사파이어 기판과 GaN 층의 계면에서 관찰되었으나<sup>13)</sup> 패턴이 형성된 영역의 계면에서는 40 nm 두께의 전이층이 관찰되었다. 전이층이 형성된 원인을 분석하기 위해서 계면을 확대한 사진이 Fig. 6(c)이며 이 영역에서 moire fringe가 관찰되었다.<sup>14)</sup> 이러한 moire fringe는 TEM 장치의 전자가 중첩된 층을 통과하면서 이중회절 현상이 일어날 때 관찰되는 것이므로 이번 시편의 전이층에서도 두 종류의 박막이 중첩되었다는 것이다. 중첩된 층을 확인하기 위해 전이층과 GaN 층에서 각각의 회절패턴을 측정하였으며, 전이층의 회절 패턴은 GaN 층의 회절 패턴과 같이 Hexagonal Closed Packed (HCP) 구조를 유지하였고 그 주변으로 회절 패턴이 존재하므로 동일한 HCP 구조가 중첩된 것임을 알 수 있었다. 따라서 본 시편의 경우 HCP 구조인 사파이어 기판과 GaN 층이 중첩된 영역으로 판단된다. TEM 측정에서 moire fringe가 관찰된 원인은 기판 위에 형성된 패턴이 반구 형태이기 때문에 시편의 절단면이 반구의 중앙보다 앞쪽일 경우 패턴 높이가 낮아서 중앙 단면이 앞쪽 단면과 겹쳐서 반구의 경계면을 따라 전이층이 관찰되는 것으로 판단된다. 기판 패턴 유무에 따른 GaN 층의 결정성을 확인하기 위해 XRD rocking curve를 측정하였다. Table 2에서 보는 바와 같이 CIS-1의 경우 성장 조건이 안정화되지 않아 동일 조건의 planar 기판보다 결정성이 크게 나빠졌으나 공정 조건을 안정화한 CIS-2와 표면의 pin

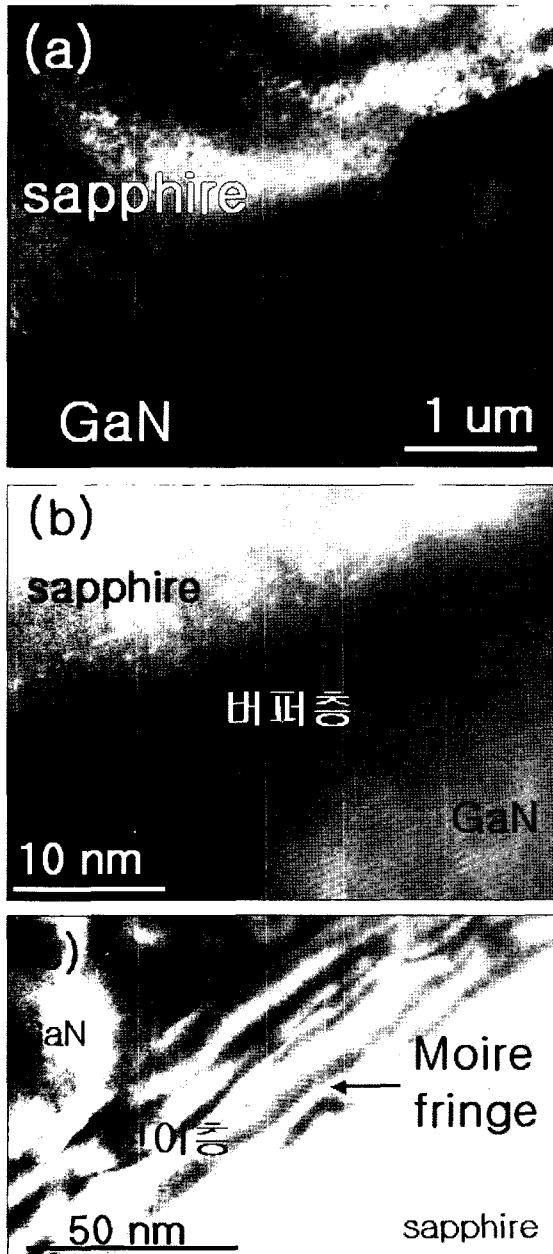


Fig. 6. TEM images of GaN layer grown on CIS-2 substrate.

Table 2. Full width at half maximum of the x-ray diffraction rocking curve on (001) and (102) planes.

Sample	(002) FWHM (arcsec)	(102) FWHM (arcsec)
Planar	260	391
CIS 1	442	566
CIS 2	316	326
CIS 3	309	356

hole을 억제 시킨 CIS 3의 경우 (102) 결정면의 반치폭은 오히려 planar 기판보다 개선되었다. (002) 결정면의 경우 식각 공정으로 인해 사파이어 기판 표면의 거칠기

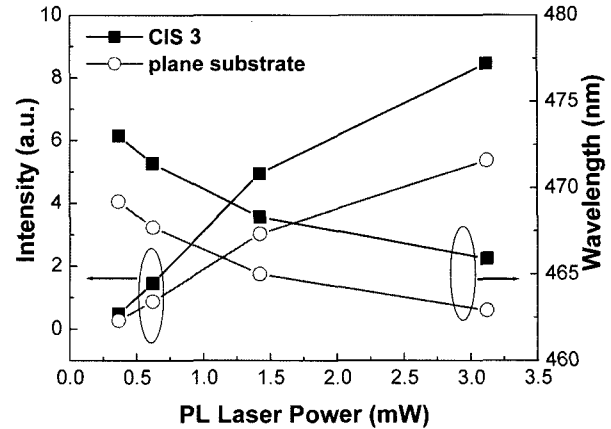


Fig. 7. Results of room temperature PL measurement with the laser power.

가 증가하였기 때문에 반치폭이 증가한 것으로 판단된다.

CIS 3과 같이 최적화된 성장 조건을 이용하여 LED 구조를 성장하였다. Fig. 7은 planar 기판을 사용한 것과 CIS 기판을 사용한 LED의 상온 PL 결과를 나타낸 것이다. 레이저 강도가 높아짐에 따라 두 시료 모두 band filling effect에 의해 파장이 짧아지는 현상이 나타났으며,<sup>15)</sup> planar 기판 대비 CIS 기판의 PL 강도 증가율은 PL laser power가 3 mW에서 58%였으며 laser power 감소할수록 77%까지 증가하였다. 이러한 PL 강도의 증가는 기판에 형성된 패턴으로 인해 LED 활성층에서 생성된 빛의 추출 효율이 상승하였기 때문으로 판단된다. 시뮬레이션을 통해서 기판에 패턴을 형성할 경우 추출 효율이 크게 상승한다는 보고 자료가 있으며, 이에 의하면 일반적인 발광 다이오드 구조에서는 윗면으로 23.9%, 측면으로 51.8%, 기판쪽으로 24.3%의 빛이 발산되지만 기판에 패턴을 형성할 경우에는 각각의 비율이 26%, 19.9%, 54.1%로 변경되었음을 보여 주었다.<sup>16)</sup> 사파이어 기판의 굴절율이 GaN 보다 낮기 때문에 활성층에서 생성된 빛이 내부 전반사 효과에 의해 윗면이나 기판쪽으로 빠져나가지 못하고 GaN 층 내에서 광 경로가 형성되어 측면으로 방출되는데 사파이어 기판에 패턴을 형성할 경우 측면으로 빠져나갈 빛이 기판쪽으로 광 경로가 변경됨으로써 추출 효율이 개선되는 것이다.

두 시편을 이용하여 310×310 μm 크기의 flip chip 구조 발광 다이오드를 제작하였으며 전류에 따른 발광 특성을 Fig. 8에 나타내었다. CIS 기판을 사용하였을 경우 20 mA에서의 광도가 planar 기판을 사용한 것보다 14%가 증가하였으며 이는 상온 PL 측정에서의 상수로부터 크게 낮았다. 이 원인 중 한가지는 PL 측정시 사용된 laser의 optical power가 flip chip에 주입된 전류의 electric power 보다 낮기 때문이다. PL 측정 시 laser power가 높아짐에 따라 앞서 설명한 것과 같이 파장이 짧아지고

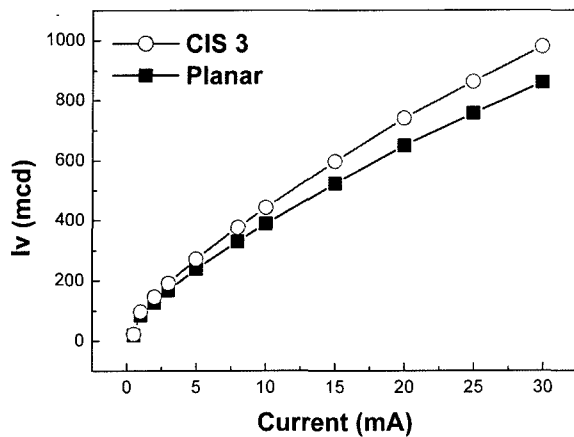


Fig. 8. L-I characteristics of LEDs with planar and CIS substrate.

planar 기판과 CIS 기판과의 강도 차이가 감소한다. 20 mA flip chip의 파장이 3 mW PL 측정 시 얻은 파장보다 8 nm 짧기 때문에 20 mA 전류 주입이 laser optical power 3 mW 보다 큰 에너지임을 확인하였으며 기판 차이에 따른 추출 효율에 의한 강도 차이가 58% 이상 가 될 것으로 예상할 수 있다. 다른 한가지 원인은 서로 다른 종류의 기판을 사용할 경우에 flip chip에서의 지향각 특성이 다르기 때문이다. 본 실험 방법에서는 빛이 발산한 공간에서의 적분값을 측정한 것이 아니라 일정한 위치에서 측정한 광속이기 때문에 지향각 특성이 달라지면 발광 다이오드의 광속도 바뀌게 된다. 따라서 기판 종류에 따라 발광 다이오드의 지향각 특성 변화와 빛의 공간 적분값을 계산하면 보다 정확한 광도 변화를 확인할 수 있을 것으로 판단된다. 전류 및 전압 특성의 경우 기판 종류에 따라 동일하였다. CIS 종류에 따른 역전압 누설 전류를 측정할 결과로는 GaN 성장 조건이 안정화되지 않은 CIS-2 시편의 경우 pin hole이 형성되어 역전압 누설전류가 기판 전체의 median 값 1.01  $\mu$ A로 크게 증가하였다. Pin hole 부분이 역전압에서의 current path로 작용한 것으로 예상되어 GaN 공정 조건 개선을 통해서 pin hole을 제거한 CIS 3 경우 median 값이 0.01  $\mu$ A로 크게 개선되었다.

#### 4. 결 론

발광 다이오드의 추출 효율을 높이기 위해 사파이어 기판 표면을 반구형태의 패턴을 형성하고 그 위에 GaN layer 및 발광 다이오드 구조를 성장하여 기판의 종류에 따른 특성을 비교 분석하였다. ICP RIE 설비로 사파이어 기판을 식각 하여 반구형태의 패턴을 형성할 수 있었으며 (0001) 면 거칠기가 거칠어졌다. CIS 기판 위에

GaN를 성장시켰을 때 패턴 영역에서 성장이 이루어지지 않았으며 이를 개선하기 위해 측면 성장이 향상되는 고온 및 저압 공정을 적용하여 평탄한 표면을 얻을 수 있었다. 패턴이 형성된 계면에서는 낮은 비퍼층이 성장되지 않았으며 (0001) 면에서 성장된 GaN가 측면으로 성장하여 HCP 구조의 GaN층이 존재함을 확인할 수 있었다. CIS 기판에서 성장된 발광 다이오드의 PL 강도는 planar 기판보다 58% 이상 향상되었으나 전류 주입에 따른 광도 증가는 flip chip 구조에서 14%였다. 이것은 측정시 적용된 electrical power와 optical power의 차이에 의한 것과 지향각 특성 변화에 의해 것으로 판단된다. CIS 기판 위에 성장되는 GaN층 공정 최적화를 통해서 역전압 누설전류 특성이 크게 개선되었다.

#### 참 고 문 헌

1. F. Scholz, V. Harle, H. Bolay, F. Steuber, B. Kaufmann, G. Reyher, A. Dornen, O. Gfrorer, S. J. Im and A. Hangleiter, *Solid-State Electron.*, **41**, 141 (1997).
2. K. Orita, S. Tamura, T. Takizawa, T. Ueda, M. Yuri, S. Takigawa and D. Ueda, *Jpn. J. Appl. Phys.*, **43**, 5809 (2004).
3. Y. Kawakami, Y. Narukawa, K. Omae, S.G. Fujita and S. Nakamura, *Phys. Status Solidi*, (a) **178**, 331 (2000).
4. R. Zheng and T. Taguchi, *Proc. of SPIE*, **4996**, 105 (2003).
5. T. Fujii, Y. Gao, R. Sharma, E. L. Hu, S. P. DenBaars and S. Nakamura, *Appl. Phys. Lett.*, **84**, 855 (2004).
6. C. Huh, K. Lee, E. Kang and S. Park, *J. Appl. Phys.*, **93**, 9383 (2003).
7. S. J. Chang, C. S. Chang, Y. K. Su, R. W. Chuang, W. C. Lai, C. H. Kuo, Y. P. Hsu, Y. C. Lin, S. C. Shei, H. M. Lo, J. C. Ke and J. K. Sheu, *IEEE Photon. Technol. Lett.*, **16**, 1002 (2004).
8. J. Shaky, K. H. Kim, J. Y. Lin and H. X. Jiang, *Appl. Phys. Lett.*, **85**, 142 (2004).
9. J. J. Wierer, M. R. Krames, J. E. Epler, N. F. Gardner, M. G. Craford, J. R. Wendt, J. A. Simmons and M. M. Sigalas, *Appl. Phys. Lett.*, **84**, 3885 (2004).
10. S. Kim, J. Oh, J. Kang, D. Kim, J. Won, J. W. Kim and H. Cho, *J. Crys. Growth*, **262**, 7 (2004).
11. J. Han, T. B. Ng, R. M. Biefeld, M. H. Crawford and D. M. Follstaedt, *Appl. Phys. Lett.*, **71**, 3114 (1997).
12. B. Beaumont, Ph. Vennegues and P. Gibart, *Phys. Stat. Sol.*, (b) **227**, 1 (2001).
13. X. H. Wu, D. Kapolnek, E. J. Tarsa, B. Heying, S. Keller, B. P. Keller, U. K. Mishra, S. P. DenBaars and J. S. Speck, *Appl. Phys. Lett.*, **68**, 1371 (1996).
14. Quan Li, I. W. Kim, S. A. Barnett and L. D. Marks, *J. Mater. Res.*, **17**, 1224 (2002).
15. J. Bai, T. Wang and S. Sakai, *J. Appl. Phys.*, **88**, 4729 (2000).
16. I. Niki, Y. Narukawa, D. Morita, S. Sonobe, T. Mitani, H. Tamaki, Y. Murazaki, M. Yamada and T. Mukai, *Proc. of SPIE*, **5187**, 1 (2004).