

논문 2005-42SC-1-3

PECL과 역메사형 HFF를 이용한 소형세라믹 VCXO 개발

(Development of a Small Size Ceramic VCXO using the PECL and Inverted Mesa Type HFF)

윤 달 환*, 이 재 경**

(Dal-Han Yoon and Jae-Kyung Lee)

요 약

통신시스템의 경박단소화와 고부가가치 기술 추세에 따라 전압제어 수정발진기(VCXO)도 소형화와 경량화를 향하고 있다. 기존의 VCXO는 $9 \times 14 mm$ 의 크기가 주류를 이루었으나 양의 에미터결합논리(PECL)와 적층 세라믹 SMD 패키지기술을 통하여 $5 \times 7 mm$ 의 크기로 소형화한 VCXO를 개발한다. 이는 역메사형 HFF 수정설계 기술과 세라믹 SMD 공정선을 접목시키고 생산프로세스를 단축하는 효과도 얻는다.

Abstract

Recently, the multimedia and high speed telecommunication systems needs a high frequency and high stability oscillator. The VCXO(voltage controlled -crystal oscillator) have continually downsized to gratify a thin and small size of the telecommunication systems. In his paper, we have developed the small ceramic PECL(positive emitter-coupled logic) VCXO of the $5 \times 7 mm$ size for gratifying the requested specifications from user, and then use the multilayer ceramic SMD(surface mounted device) package technology. The ceramic SMD PECL VCXO is operating at the 3.3 Voltage and have the frequency range of 120MHz-180MHz. The Q factor is over 5K and it has the low jitter characteristics of 3.5 ps and low phase noise.

Keywords : PECL, VCXO, inverted mesa HFF, jitter, phase noise

I. 서 론

정보통신 부품의 세계시장은 소형, 경량화 및 저전력화와 함께 안정적인 품질의 통신을 위한 높은 주파수대의 수정진동자의 개발을 요구하고 있다. 전압제어발진기(VCXO)는 아날로그 및 디지털 회로에서 기준 주파수를 출력하는 전자 부품으로 $k\text{Hz} - GHz$ 영역에서 사용된다^[1, 2]. 이러한 VCXO에 사용되는 수정 진동자는 두께에 따라 주파수를 발생 시키는 압전기결정 소자로

서 수정편과 전극으로 구성되며, 수정의 압전기 역효과를 이용하여 주파수를 발생 시킨다. 이때 수정(SiO_2)을 원하는 주파수에 맞추어 얇게 가공한 후 전압을 인가하기 위한 전극을 구축하고, 외부 회로와 연결하기 위해 외부 패키지(package)를 사용하거나 직접회로에 적용할 수 있다^[3, 4].

기존에 사용되는 50 MHz 이상의 수정진동자는 ASIC 및 회로기술에 힘입어 수정 진동자의 3차 상음(overtone)을 이용하여 발진 주파수를 형성하고 있으나 점차 발전하는 IC 방식의 발진은 세계시장의 진화에 품질이 적응하지 못하는 실정이다^[5].

발진기 설계에 있어 공통적으로 사용되는 인터페이스는 PECL (Positive Emitter-Coupled Logic), LVDS (Low-Voltage Differential Signals)과 CML (Current Mode Logic) 등이 있다. 이에 구형 HFF 수정 (high fundamental frequency crystal)을 사용하는

* 정희원, 세명대학교 전자공학과
(Dept. of Electronic Engineering, Semyung University)

** 정희원, 세명대학교 대학원 전기전자과
(Graduate School of Electric and Electronic Engineering, Semyung University)

※ 본 연구는 2004년도 세명대학교 교내학술연구비 지원에 의해 수행된 연구임
접수일자: 2005년1월7일, 수정완료일: 2005년1월8일

PECL(positive emitter coupled logic) 전압제어 수정발진기는 기본모드의 발진을 통하여 안정적인 고주파수를 발진 시키며, 높은 주파수에 신호 처리를 위한 고부가 가치 전자통신 제품에 응용되고 있다.

신호를 제공하는 TTL(Transistor Transistor Logic)의 경우 지연시간은 10 ns정도인데 비해 PECL의 동작지연 시간은 2ns이하에서 동작하여 고속 연산 IC에 적합한 기준 주파수를 제공 한다. 이러한 논리동작은 비포화 동작을 하고, 출력 레벨은 상위측이 2.3 V이상이고 하위측은 1.68V이하를 사용한다^[6].

본 연구에서는 수정편을 이용하며 절단, 외경 연삭, 연마 및 표면 연마 및 에칭 등, 기준 가공 공정 방법을 벗어나 역메사에칭 방법을 도입하여 150 MHz 영역의 수정진동자를 개발한다. 개발된 제품은 3.3V를 사용하고 저전력하에서 120MHz-180MHz의 주파수를 발진하며, Q인자는 5 K이상, 3.5 ps rms의 낮은 지터(Jitter)와 위상잡음 특성을 나타낸다.

II. 발진기 이론

1. 수정의 특성과 전기적 모델링

수정은 기계적인 진동을 이용한 압전진동 소자로서 압전효과(piezo electric effect)에 의해 공진기로 사용되며, 여러 가지 축에서의 정해진 각도에서 절단된 방식에 따라 좌우된다^[7]. 만일 전압이 일정한 교류를 발생시키면 수정은 진동하기 시작할 것이고 안정된 신호를 발생하게 된다. 따라서 수정의 진동은 고조파와 비고조파 신호를 발생시키며, 주파수 또는 진동율은 절삭 크기 및 공진의 형태에서 결정된다^[8, 9].

수정발진 등가회로는 커패시터, 인덕터 및 저항으로 구성된다. 커패시터는 증착된 전극의 크기와 수정편의 두께에 의하여 결정되는 용량성 커패시턴스 성분이고, 인덕터는 수정의 유도성 인덕턴스로써 진동시 수정의 기계적 질량으로 결정되므로 측정이 매우 어렵다. 주파수가 낮아지면 낮아질수록 (두껍고 큰 수정편의 경우) 수 헨리(H) 정도로 동작을 하고, 주파수가 높아지면 높아질수록 (얇고 작은 수정편의 경우) 수 mH에서 동작한다^[10].

등가회로 구성에서 직렬성분 C_1 , L_1 및 R_1 과 병렬성분 C_0 을 가정하여 구성할 수 있다^[11]. 이때 등가회로에서 병렬성분 C_0 에 의해 형성되는 임피던스 Z_0 와 직렬성분에 의한 임피던스 Z_1 은 다음과 같다.

$$Z_0 = -j \frac{1}{wC_0} \quad (1)$$

$$Z_1 = R_1 + j \left(wL_1 - \frac{1}{wC_1} \right) \quad (2)$$

수정발진기 등가회로는 그림 1처럼 저항성분 $R_e(f)$ 와 리액턴스성분 $X_e(f)$ 이 직렬로 연결된 등가회로를 얻을 수 있다. 식(1)과 (2)를 이용하여 주파수함수로 $R_e(f)$ 와 $X_e(f)$ 에 대한 수식은 다음과 같다^[10, 11].

$$R_e(f) = \frac{R_1}{\left(\frac{R_1}{X_0} \right)^2 + \left(\frac{X_m}{X_0} - 1 \right)^2} \quad (3)$$

$$X_e(f) = \frac{X_m \left(1 - \frac{X_m}{X_0} - \frac{R_1^2}{X_m X_0} \right)}{\left(\frac{R_1}{X_0} \right)^2 + \left(\frac{X_m}{X_0} - 1 \right)^2} \quad (4)$$

여기서 $X_0 = \frac{1}{wC_0}$, $X_m = wL_1 - \frac{1}{wC_1}$ 이다. 위 식들을 이용해서 R_1 을 고려함에 따라 임계주파수를 구할 수 있다. 첫째, 저항 R_1 을 무시했을 경우 수정 임피던스의 허수부분이 0이 되는 주파수로 직렬공진주파수(f_s)와 병렬공진주파수(f_p)를 다음과 같다.

$$f_s = \frac{1}{2\pi\sqrt{L_1 C_1}} \quad (5)$$

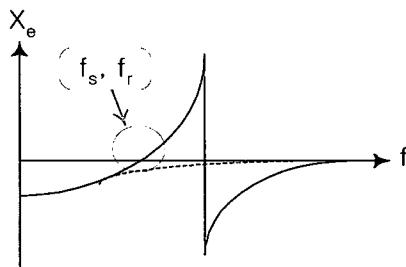
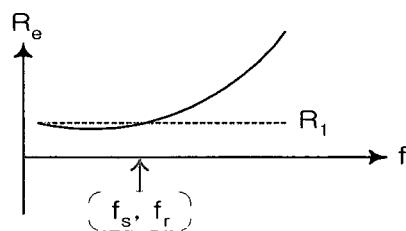
$$f_p = \frac{1}{2\pi} \sqrt{\frac{1}{L_1 C_1} + \frac{1}{L_1 C_0}} \approx f_s \left(1 + \frac{C_1}{2C_0} \right) \quad (6)$$

둘째, 저항 R_1 을 고려한 주파수로써 어드미턴스 성분 중 서셉턴스가 0이 되어 임피던스가 실수인 저항 성분만으로 이루어지는 경우로서 공진조건인 허수부를 0으로 둔 경우이다. 두 가지의 주파수로써 낮은 주파수를 공진주파수(f_r)이라하고 그보다 높은 주파수를 반공진주파수(f_a)라 한다.

$$f_r = f_s \left(1 + \frac{\gamma}{2Q^2} \right) \quad (7)$$

$$f_a = f_p \left(1 + \frac{1}{2\gamma} - \frac{\gamma}{2Q^2} \right) \quad (8)$$

여기서 $\gamma = \frac{C_0}{C_1}$ 이고, $Q = \frac{wL_1}{R_1} = \frac{1}{wR_1 C_1}$ 이다.

그림 1. 주파수에 대한 X_e 변화율Fig. 1. The X_e ratio to the frequency.그림 2. 주파수에 대한 R_e 변화율Fig. 2. The R_e ratio to the frequency.

윗 식에서 f_a 는 f_p 보다 $-\gamma/2Q^2$ 만큼 주파수 차이가 나고, $f_r > f_s$ 및 $f_a > f_p$ 에서는 Q^2 에 반비례하므로 그 값이 대단히 적다. 그림 1은 주파수(f)에 대한 리액턴스(X_e)의 특성이고, 점선은 X_{C_0} 특성이고, 원형은 주파수 f_s 와 f_r 성분의 요소 구간을 나타낸다.

그림 2는 주파수(f)에 대한 저항(R_e)의 특성과 주파수 f_s 와 f_r 성분의 요소 구간을 나타낸다.

2. 발진회로

발진회로는 교류신호를 지속적으로 발생하며, 그 원리는 부저항에 의해서 발진회로의 손실을 보상하고 지속발진을 유지시키는 방법과 귀환 증폭회로에서 최대 증폭을 허용하는 특성을 유지함으로서 지속발진을 얻는 방법이 있다. 그러나 이 두 가지는 서로 등가 환산을 할 수 있으므로 회로의 종류에 따라 편리한 방법으로 해석하고 설계한다.

일반적으로 저주파수에서는 능동소자 내부의 출력으로부터 입력으로 귀환되는 신호의 양이 적기 때문에 발진조건을 만족하기 위해서 외부에 귀환회로를 추가하여 증폭된 신호 크기와 귀환된 신호의 위상관계를 해석하는 정귀환 증폭기형을 주로 설계한다. 그러나 주파수가 점점 상승할수록 능동소자 내부의 귀환량이 점점 상승하여 외부에 별도의 귀환회로를 추가하지 않아도 원하는 주파수에서 발진조건을 만족할 수 있으므로 루프이

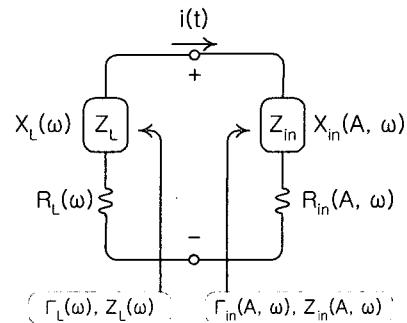


그림 3. 부성저항 발진기의 등가 회로망

Fig. 3. The equivalent circuit of the negative resistor oscillator.

득과 위상의 개념보다는 임피던스의 관계로 해석하는 것이 유용하다.

가. 부성저항에 의한 발진

그림 3은 부성저항 발진기에 대한 등가회로망 해석을 나타낸다. 여기서 A 는 진폭이고, Γ 는 반사계수를 나타낸다.

회로의 입력부를 입력전류의 진폭(A)과 주파수의 입력임피던스로 다음과 같이 나타낼 수 있다.

$$Z_{in}(A, w) = R_{in}(A, w) + jX_{in}(A, w) \quad (9)$$

이는 능동소자의 입력임피던스가 입력전류의 진폭과 주파수에 의존함을 알 수 있다. 발진조건이 성립하는 능동소자의 입력임피던스의 실수부 $R_{in}(A, w)$ 는 발진 주파수 w 에서 부성저항을 가져야 한다. 발진기는 부성 저항을 갖는 능동소자와 다음의 부하 임피던스를 갖는 수동소자로 구성된다.

$$Z_L(w) = R_L(w) + jX_L(w) \quad (10)$$

회로의 전류진폭이 A_0 일 경우 주파수 w_0 에서 발진이 일어나기 위해 만족할 조건은 다음과 같다^[11].

$$\Gamma_{in}(A_0, w_0)\Gamma_L(w_0) = 1 \quad (11)$$

위의 식을 적용하기 위하여 임피던스를 반사계수로 나타내면 다음과 같다.

$$\Gamma_{in}(A_0, w_0) = \frac{Z_{in}(A_0, w_0) - Z_0}{Z_{in}(A_0, w_0) + Z_0} \quad (12)$$

$$\Gamma_L(w_0) = \frac{Z_L(w_0) - Z_0}{Z_L(w_0) + Z_0} \quad (13)$$

식(12)과 (13)을 식(11)에 대입하여 정리하면 다음과

같은 발진조건을 나타낼 수 있다.

$$Z_{in}(A_0, w_0) + Z_L(w_0) = 0 \quad (14)$$

식(14)에 식(9)와 (10)를 대입하여 정리하면, 실수부와 허수부로 분리되고 발진조건을 구할 수 있다.

$$R_{in}(A_0, w_0) + R_L(w_0) = 0 \quad (15)$$

$$X_{in}(A_0, w_0) + X_L(w_0) = 0. \quad (16)$$

위의 식에서 부하임피던스의 실수부 $R_L(w_0)$ 는 0이 아닌 양의 값이므로 결국 능동소자의 입력임피던스 실수부인 $R_{in}(A_0, w_0)$ 가 특정 주파수 w_0 에서 부성저항 값을 가져야 함을 의미한다. 또한 리액턴스 성분인 $X_{in}(A_0, w_0)$ 와 $X_L(w_0)$ 는 크기가 같고 부호가 반대여야 하므로 한쪽이 유도성 소자이면 다른 한쪽은 용량성 소자가 되어야 한다. 발진은 식(17)을 만족할 동안 계속되며 점차적으로 증가하던 전류의 진폭은 능동소자의 부성 저항 값을 감소시켜 결국 정상상태인 $|R_{in}(A_0, w_0)| = R_L(w_0)$ 에 도달하게 된다. 따라서 주파수 w_0 에서 발진시작 조건은 다음과 같다.

$$R_{in}(A_0, w_0) + R_L(w_0) < 0 \quad (17)$$

$$X_{in}(A_0, w_0) + X_L(w_0) = 0 \quad (18)$$

또한 주파수 w_0 에서 발진안정 조건은 식(15)과 (16)이 된다.

나. 귀환에 의한 발진

귀환회로의 기본 블록도는 그림 4와 같고, 출력전압이나 전류의 일부를 입력측으로 귀환하는 방법에 따라 직렬전압귀환, 직렬전류귀환, 병렬전압귀환 및 병렬전류귀환 등 4가지의 유형이 있다^[9, 10].

그림 4에서 A_v 는 귀환경로가 없는 경우의 증폭기의 입력신호 X_i 와 출력신호 X_o 간의 전달이득으로서 개방루프이득(open loop gain)이라고 하며, β 는 귀환회로의

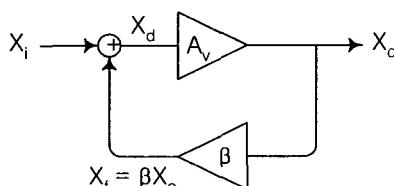


그림 4. 귀환회로

Fig. 4. Feedback circuit.

역전달함수이다.

정귀환회로는 귀환신호 X_f 와 입력신호 X_i 가 가산동작을 하고, 부 귀환회로는 감산동작을 하며, 입력신호와 귀환신호의 합류지점에서의 위상차에 의해 결정된다. 귀환신호 X_f 의 이득 및 위상은 폐루프회로에 의해 결정되며, 만일 개방루프이득 A_v 가 양의 상수값을 갖게 되면 증폭기를 통과한 후의 위상편이는 0° 이고 정귀환이 되기 위해서는 귀환회로를 통과한 위상편이 역시 0° 혹은 360° 의 정수배가 되어야 한다^[9, 12, 13]. A_v 가 음이면 증폭기 출력에서 위상편이 180° 일 경우이며, 이때 귀환회로를 통과한 위상이 180° 혹은 $180^\circ \pm 360^\circ$ 의 정수배가 되어야 귀환회로와 입력신호간의 합류지점에서의 위상편차가 0° 혹은 360° 의 정수배가 되어 정귀환회로를 형성하게 된다. 그림 5에서 X_d , X_o 및 X_f 로부터 폐루프이득 A_{vf} 를 구하면 다음과 같다.

$$A_{vf} = \frac{X_o}{X_i} = \frac{X_o}{X_d - X_f} = \frac{A_v}{1 - \beta A_v} \quad (19)$$

발진이 일어나기 위해서는 입력신호가 인가되지 않아도 출력신호가 존재하므로 위의 식(19)에서 폐루프회로의 이득 A_{vf} 는 무한대의 값을 갖고, 우변의 분모항은 0이어야 하므로 다음의 조건이 성립된다.

$$1 - \beta A_v = 0 \quad (20)$$

식(20)은 발진의 필요충분조건으로 폐루프이득 A_{vf} 가 1이어야 한다는 것을 나타낸다. 이 조건을 Barkhausen 발진조건이라고 한다.

다. 발진기의 구조

상용화되고 있는 대부분의 발진기 구조는 그림 5와 같은 콜렉터접지 구조의 콜피츠(Colpitts) 회로를 채용하고 있고, 주파수 조정을 용이하게 하기 위하여 공진부의 인덕터와 병렬로 전압에 의한 용량 가변소자인 바렉터 다이오드와 이를 교류적으로 결합하기 위한 직렬 커페시터를 접속한 구조로 되어 있다^[2, 9].

그림 5에서 수정진동자 양단의 신호를 C1, C2의 커패시터로 분압하고, 한쪽 단자를 발진부의 입력단의 C1에, 다른 한쪽은 출력측의 C2에 접속한 형태이다. 수정발진기의 등가회로는 그림 5(b)와 같이 나타낼 수 있는데 수백 MHz 이상의 고주파용으로는 Gummel-Poon 등가모델을 적용하여 해석한다. 수정진동자에서 발진부

로 들여다 본 임피던스는 부하용량 C_L 과 부성저항 R_i 의 직렬회로로 나타낼 수 있다. 이때 수정진동자 측은 등가적으로 유도성 실효 인덕턴스 L_e 와 부하시 등가 직렬저항 R_e 로 나타낼 수 있다. 발진기의 L_e 에 의해 결정되는 C_L 에 따른 위상조건은

$$wL_e = \frac{1}{wC_L} \quad (21)$$

$R_L \leq |R_i|$ 를 만족하는 부성저항에서 진폭조건이 결정되며, 부하시 등가직렬저항은 다음과 같다.

$$R_L = R_i \left(1 + \frac{C_0}{C_L}\right)^2, R_i \quad (22)$$

진폭조건은 발진부의 부성저항이 부하시의 수정진동자의 등가 직렬저항에 비해 최소 5배이상 충분한 값을 갖도록 설계하는 것이 필요하다.

콜피츠 발진회로의 입력임피던스 중 부성저항성분

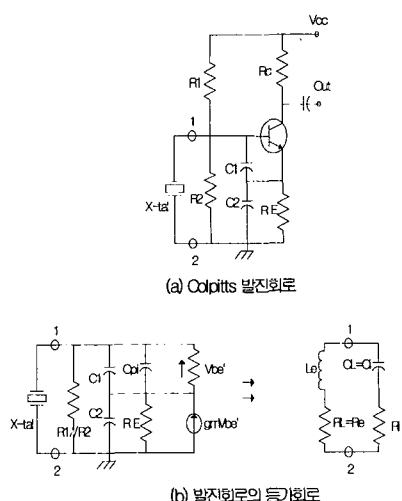


그림 5. 전형적인 콜피츠 귀환증폭기
Fig. 5. Colpitts feedback amplifier.

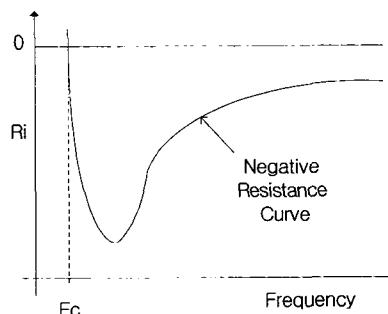


그림 6. 소신호 입력임피던스의 주파수 특성
Fig. 6. The frequency characteristics of small signal input impedance.

R_i 의 주파수 특성은 소신호에서 측정한 경우 일반적으로 그림 6과 같은 특성으로 나타난다. 발진을 위해 사용 주파수 영역에서 부성저항의 진폭조건은 회로정수 계산으로 구하여지고, $C1, C2$ 의 리액턴스가 병렬저항소자보다 비교적 작게 되는 주파수에서는 근사적으로 다음식이 적용된다.

$$R_i = -\frac{g_m}{w^2 C_1 C_2} \quad (23)$$

III. 발진기 개발

1. 역메사형 HFF 수정편 설계

일반적으로 회로에서의 주파수는 식(5)와 같이 정하여지나, 기계적인 진동을 하는 AT-cut 수정편을 이용한 수정진동자는 식 (27)과 같이 주파수가 결정된다^[9].

$$f(MHz) = \frac{K \times N}{두께} \quad (24)$$

여기서 K 는 수정진동자의 두께상수로 $AT-cut$ 일 경우 1670 kHz/mm 이고 $BT-cut$ 일 경우 2560 kHz/mm 값을 갖는다. N 은 발진 방식($1, 3, 5, 7 \dots$)에 따른 기계적인 진동의 체배를 나타낸다.

발진기 수정편을 외부 충격으로부터 보호하기 위해 진동부와 보호부로 나누어 개발한다. 이때 그림 7과 같이 동근형 HFF 수정편과 같은 형식의 역메사형으로 기본적인 형상을 설계한다.

$AT-cut$ 은 Z-Y로 면이 형성되어 있고 Y축을 길이 방향, Z축을 폭으로 형성하여 설계되어 진다. 이때 Y-축 변수를 고정으로 하고 주파수에 따라 Z-축의 변수를 조정하여 설계 되어진다.

HFF 수정편의 온도에 대한 주파수 변화를 확인하기 위해 $3^{\circ}00'00'' \pm 1$, $2^{\circ}58'30'' \pm 1'$ 및 $2^{\circ}56'00'' \pm 30''$ 의 각도를 실험하였다. $3^{\circ}00'00'' \pm 1'$ 와 $2^{\circ}58'30'' \pm 1'$ 각도는 주파수에 대한 온도 특성이 10°C 이하에서 지속적으로 감소하고, $+40^{\circ}\text{C}$ 이상에서 지속적으로 증가하여 상온에서는 양호 하나 극한 온도 지점에서는 부접합하다. 따라



그림 7. 역메사형 구조
Fig. 7. An inverse Mesa structure.

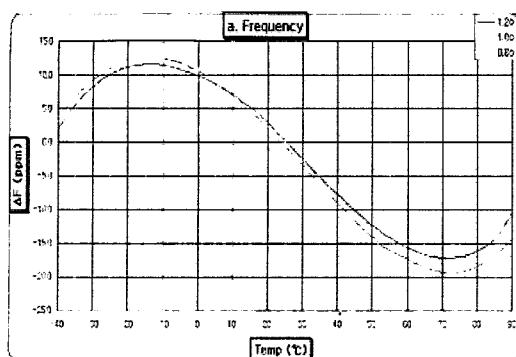


그림 8. 주파수에 대한 온도 특성곡선
Fig. 8. The thermal characteristics to the frequency.

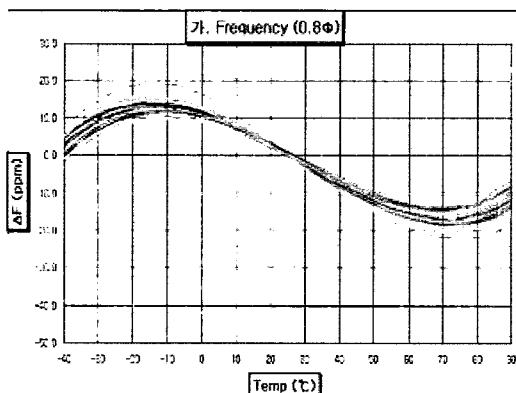


그림 9. 전극반경 0.8φ의 온도에 대한 주파수특성
Fig. 9. The frequency characteristics to the thermal.



그림 10. 0.8φ AU 박막의 수정편
Fig. 10. 0.8φ crystal.

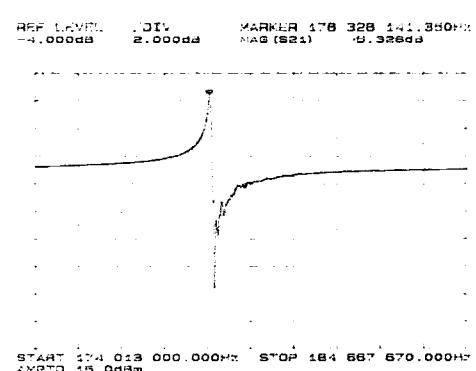


그림 11. 수정편의 기본발진
Fig. 11. The oscillation of crystal.

서 설계기준에 적합한 $2^{\circ}56'00'' \pm 30''$ 을 선택하고, 그림 8은 주파수에 대한 온도특성곡선을 나타낸다.

전극 설계는 수정편에 압전현상을 발생시키기 위해 금속전극을 형성한다. 실제 제품 제작에 있어 온도에 대한 출력신호는 전극크기에 민감하다. 그림 9는 전극 반경 0.8ϕ 와 주파수 편차가 작은 수정편 시험결과이다.

전극반경이 0.8ϕ , 1.0ϕ 및 1.2ϕ 를 실험한 결과 반경이 클수록 편차특성이 불안정하다. 따라서 0.8ϕ 인 경우 온도에 대한 주파수 편차가 작고 이를 이용한 박막 수정편은 그림 10과 같다.

그림 11은 예청이 끝난 HFF 수정편을 회로분석기 (network analyzer)를 통해 기생 발진을 검사한 것이다. 여기서 주파수는 178 MHz이고, 최대 형성 전압이 다른 모드의 전압에 비해 6dB 이상이 되어 필요로 하는 3dB 이상의 양호한 특성을 갖고 있다

2. IC 분석

먼저 구형 HFF 수정 샘플로 $5 \times 7 mm$ 용 세라믹

표 1. 실험 특성

Table 1. The experimental results.

항 목	규격	측정 결과	평가
주파수	155.520 MHz	155.520 MHz	
온도범위	-40°C ~ 85°C		
안정도	50 ppm	+/-40 ppm	
소비전류	100 mA max	48 mA	
V_{oh}	2.275 V min	2.35 V	
V_{ol}	1.680 V min	1.35 V	
$T_{risingtime}$	2 nS max	400 pS	pass
$T_{fallingtime}$	2 nS max	358 pS	
Duty Cycle	60 %	48.0 %	
Jitter	3.5 ps max	58.45 fs	

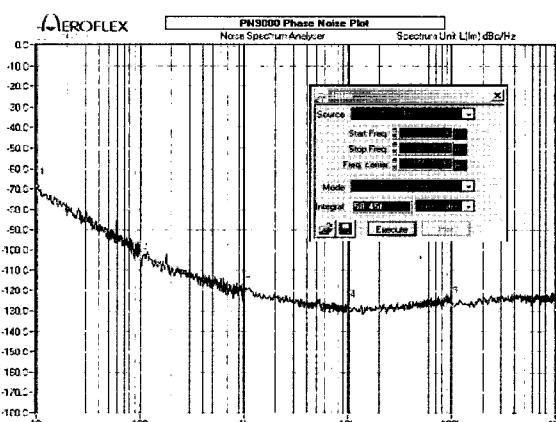


그림 12. 위상잡음과 지터 특성

Fig. 12. Phase noise and Jitter characteristics.

PECL VCXO를 연결시켜 IC를 실험한다. IC크기는 $1.55 \times 1.475 mm$, 결합점 31개, 출력주파수 $120 MHz$ 및 출력전류 $60 mA$ 를 사용한다. 표 1은 실험 측정 결과이다

그림 12는 출력주파수 $155.518 MHz$, 루프대역 $93.7 Hz$ 인 위상잡음과 지터 특성을 나타낸다.

IV. 실험결과

표 2는 $5 \times 7 mm$ PECL 세라믹 SMD VCXO를 평가하는 목표수준을 나타낸다.

세라믹 패키지에 PECL칩을 장착 후 딥접착 및 선결선을 완료한 제품은 그 길이 및 패키지 내부의 패턴 등에 의하여 기생 인덕턴스 및 커패시턴스가 발생한다. 이것은 칩 자체의 발진부 입력 임피던스에 영향을 주기 때문에 칩이 패키지에 장착된 상태에서 발진부 입력임피던스 및 내부 가변용량의 범위를 제어전압을 가변하며 측정한다.

그림 13은 PECL VCXO 칩의 내부 발진부의 부성저항이고, 그림 14는 제어전압을 $0\sim3.3 V$ 까지 $0.8 V$ 스텝으로 가변하면서 측정한 발진부 리액턴스를 나타내고 있다.

입력 임피던스는 등가적으로 부성저항 R_i 와 커패시턴스 C_i 와 직렬회로로 구성되어 있다. 부성저항은 $155.52 MHz$ 에서 가변용량 제어전압을 $0\sim3.3V$ 로 가변할 경우 $-96 \Omega\sim-466 \Omega$ 까지 변하는 것을 나타내고 있으며, 그림 15는 제어전압에 대한 가변용량의 변화를 나타낸 것으로 $2.5\sim9.0 pF$ 까지 변화특성을 보이고 있다.

그림 16은 제어전압에 대한 가변용량이 수정측에 대하여는 부하용량으로 보이므로 이 용량변화에 의한 주파수변화를 나타낸다.

표 2. $5 \times 7 mm$ 세라믹 SMD PECL 규격
Table 2. The specification of $5 \times 7 mm$ SMD.

평가항목(규격)	목표수준
주파수범위	$180 MHz$
공급전압	$3.3 V$
허용 PPM	$75 PPM$
온도범위	$-40^\circ C \sim 85^\circ C$
출발시간	$10 ms$
지터	$3.5 psrms$
상승/하강시간	$2 ns$
소모전류	$80 mA$
위상잡음	$-95 dBc/Hz@100Hz$

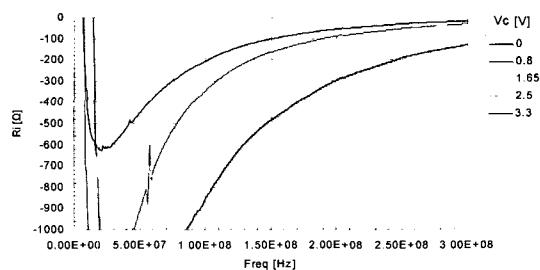


그림 13. PECL칩의 발진부 부성저항

Fig. 13. The negative oscillation resistor of PECL chip.

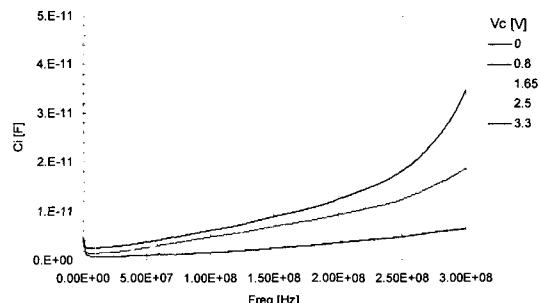


그림 14. PECL칩의 발진부 리액턴스

Fig. 14. The oscillation reactance of PECL chip.

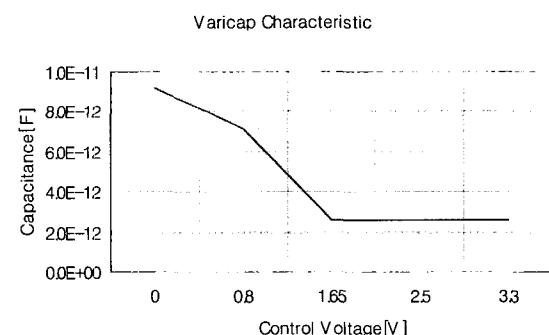


그림 15. 제어전압에 대한 가변용량의 변화특성

Fig. 15. The change characteristics of varitative capacitance to the control voltage.

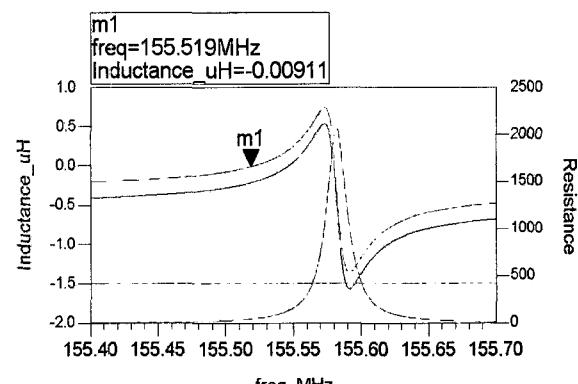
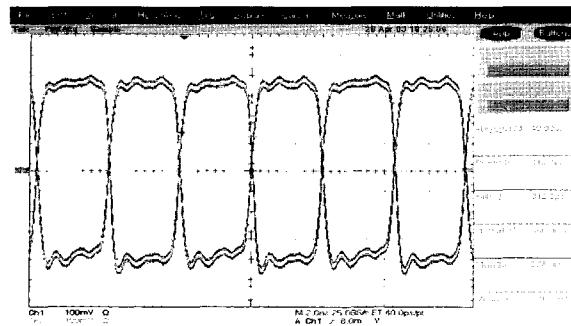
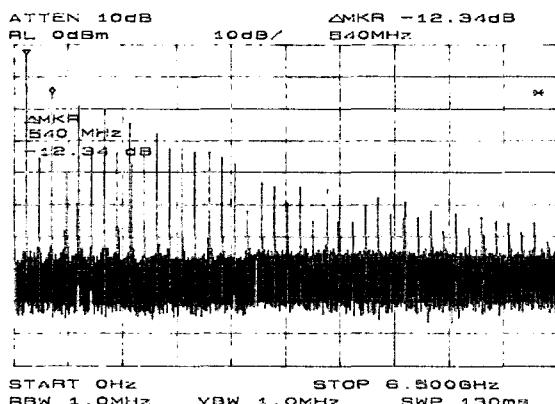


그림 16. 주파수변화 실험

Fig. 16. The experiment of the variable frequency.



(a) PECL VCXO 출력파형



(b) PECL VCXO 스펙트럼

그림 17. PECL VCXO 스펙트럼

Fig. 17. The output signal and spectrum of PECL VCXO.

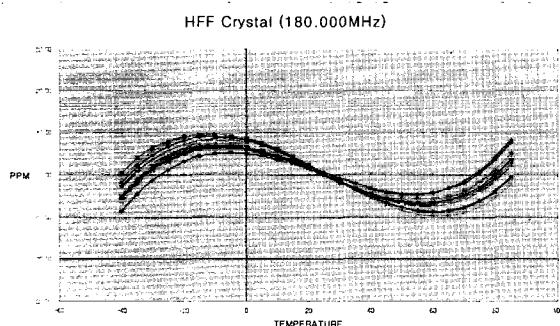


그림 18. PECL VCXO 온도특성

Fig. 18. The thermal characteristics.

그림 17(a)는 180.000MHz 최종 PECL VCXO의 출력파형이고, (b)는 출력스펙트럼이다. 여기서 상승시간(rising time)은 345 ps이고, 하강시간(falling time)은 312 ps로서 설계규격 2 ns이하 대비 대단히 양호한 특성을 나타내며, Duty Cycle은 49.99%와 주파수 안정도면에서도 우수한 특성을 나타내었다.

그림 18은 180 MHz에서 -40°C ~ 85°C 범위내 VCXO 온도특성을 나타낸다. 온도 주파수 곡선변화폭은 10 PPM 이내로 상온에서뿐만 아니라 낮은 온도와 높은

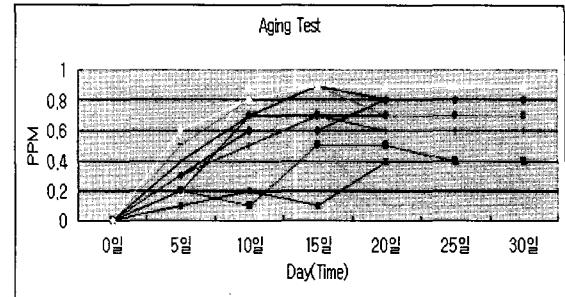


그림 19. 155.520MHz 고온에서의 경화실험

Fig. 19. The weaken experiment in the high thermal.

온도에서도 좋은 특성을 나타낸다

신뢰성 시험은 환경변화에 대한 주파수의 변화를 관찰함으로서 제품의 결함 여부를 판단하였다. PCB는 FR-4, t=1.0mm를 사용하였으며 전송선로의 특성임피던스를 50Ω를 기준하여 설계하였다.

먼저 -40°C~85°C의 온도변화에 대한 출력 주파수의 변화를 측정하였고 ±20ppm 이내의 양호한 온도 안정도를 나타내었다. 내구성에 대한 가속수명 시험은 85°C 고온 챔버(Chamber)에서 30일 동안 노화에 대한 주파수 변화를 실험하였다. 그림 19는 고온저장 경화실험 결과를 나타낸다.

V. 결 론

본 연구에서는 발진기의 소형화 및 경량화 추세에 따라 신호전달의 기준으로서 PECL을 이용한 $5 \times 7 \text{ mm}$ 크기의 세라믹 SMD VCXO를 개발하였고, 155.52 MHz에서 제어전압을 0~3.3V로 가변할 경우 부성저항은 $-96 \Omega \sim -466 \Omega$ 까지 변하고, 가변용량은 2.5~9.0 pF까지 변화는 특성을 얻었다. 또한 180 MHz 실험에서 출력파형의 상승시간(rising time)은 345 ps이고, 하강시간(falling time)은 312 ps로서 설계규격 2 ns이하 대비 대단히 양호한 특성을 얻었고, -40°C ~ 85°C 범위내 VCXO 온도 특성은 변화폭이 ±20ppm 이내로 상온에서 뿐만 아니라 낮은 온도와 높은 온도에서도 좋은 특성을 얻었다. Duty Cycle은 49.99%와 주파수 안정도면에서도 우수한 특성을 얻었다.

참 고 문 헌

- [1] www.vectron.com
- [2] B. Leonard and K. Lear, "Saw-based ECL VCO provides Low-Jitter Performance for SONET

- Applictaions," Applied Microwave & Wireless,
www.sawtech.com
- [3] www.conexant.com
- [4] R. W. Rhea, Oscillator Design and Computer
Simulation, Noble, 1995.
- [5] (주)K.Q.T, "Technical Information for Crystal
Oscillator & VCXO," 2002.
- [6] NPC Nippon Precision Circuits Inc., 330 MHz
PECL-output Oscillators ICs, CF5034 Series
- [7] U. L. Rohde, "Nonlinear Effects in Oscillators
and Synthesizers," IEEE MTT-S, pp. 1-23, May
2001.
- [8] R. L. Filler, "The Effect of Vibration on
Frequency Standards and Clocks," Proc. 35th
Annu. Symp. Freq. Control, pp. 31-39, May 981
- [9] www.kqt.co.kr, www.temex.com
- [10] D. R. Leeson, "A Simple Model of Feedback
Oscillator Noise Spectrum," Proc. of the IEEE,
pp. 329-330, April 1966.
- [11] W. Boyles, "The Oscillator as a Reflection
Amplifier : an Intuitive Approach to Oscillator
Design," Microwave Journal, pp. 83-98, June
1986.
- [12] Conexant System, Inc., Phase Noise Application
Note, 2001.
- [13] www.vectron.com, Jitter in Clock Sources

저 자 소 개



윤 달 환(정희원)
1984년 한양대학교 전자공학과
학사 졸업.
1986년 한양학교 전자공학과
석사 졸업.
1994년 한양대학교 공대 대학원
박사 졸업

1995~현재 세명대학교 전자공학과 교수
<주관심분야: 통신 및 신호처리, 의용전자, 모바일 및 마이컴제어 >



이 재 경(정희원)
2002년 세명대학교 전자공학과
학사 졸업.
2004년 세명학교 전자공학과
석사 졸업.
2005년 세명대학교 전자공학과
박사 과정

<주관심분야: 통신 및 신호처리, 모바일 및 마이
컴 제어>

