

# $\alpha$ -레벨 집합 분해에 의한 서보제어용 퍼지추론 연산회로 구현

論 文
54D-2-6

## Implemented Circuits of Fuzzy Inference Engine for Servo Control by using Decomposition of $\alpha$ -Level Set

洪正杓\* · 洪淳一†  
(Jeng-pyo Hong · Soon-ill Hong)

**Abstract** - This paper presents hardware scheme of fuzzy inference engine, based on  $\alpha$ -level set decomposition of fuzzy sets for fuzzy control of DC servo system. We propose a method which is directly converted to PWM actuating signal by a one body of fuzzy inference and defuzzification. The influence of quantity  $\alpha$ -levels on input/output characteristics of fuzzy controller and output response of DC servo system is investigated. It is concluded that quantity  $\alpha$ -cut 4 give a sufficient result for fuzzy control performance of DC servo system. The experimental results shows that the proposed hardware method is effective for practical applications of DC servo system.

**Key words** :  $\alpha$ -Level Set Decomposition, Fuzzy Inference Engine, Quantity  $\alpha$ -Cut

### 1. 서 론

현재 실용화되고 있는 PID제어는 파라미터 결정에서 사전에 제어대상의 정확한 수학적 모델이 필요하고, 모델을 아는 경우는 대단히 유효한 제어방법이다. 그러나 수학적 모델이 알려져 있지 않은 경우 혹은 알게 되어도 대단히 복잡할 경우는 숙련된 전문가의 조작에 의존하고 있는 실정이다. 이에 비하여 퍼지제어는 과거 제어에서 얻은 전문가의 경험적 제어지식을 반영시킬 수 있으므로 복잡한 플랜트 제어 등에 실용화되어 있다 [1, 2].

퍼지제어에서 퍼지추론 연산을 소프트웨어적으로 처리하는 경우 연산시간이 소요되므로 서보계 등 응답속도가 빠른 것을 대상으로 한 시스템에는 적절하지 않다. 따라서 로봇과 같은 복합 시스템의 서보제어는 연산이 복잡한 것은 컴퓨터 프로그램에 의해 CPU에서 연산하고 수식화 할 수 없는 전문가 지식은 퍼지제어기의 하드웨어 연산회로로 실현할 필요가 있다 [3].

최근, 퍼지이론을 고속 하드웨어로 취급하기 위한 연구가 진행되고 있으며 하드웨어는 크게 나누어 디지털회로와 아날로그 회로에 의한 것이 있다. 퍼지제어기의 디지털회로는 퍼지논리에 잘 사용되고 연산에 시간이 많이 소요되는 min · max 등의 연산을 하는 경우가 많다. 반

면에 아날로그 회로는 소속함수의 값을 전압, 전류 등의 아날로그 양으로 표현하여 퍼지추론 연산을 행하는 방법이다. 이 방법은 대집합을 이산화할 때 요소수가 적은 경우에 적합하다 [4].

퍼지집합은 소속함수의 정도(Grade)로 나타내는 방법과 분해원리에 의해 소속함수를 어떤 정도의 값  $\alpha$ 로 한정되는  $\alpha$ -레벨 집합으로 표현하는 방법이 있다.  $\alpha$ -레벨 집합에 의한 퍼지추론은 소속함수를 2치로 양자화하여 연산을 행하기 때문에 하드웨어화가 쉽다. 또한 연산을 할 때 각  $\alpha$ -레벨 집합군을 병렬로 처리할 수 있기 때문에 고속연산이 가능하다 [5, 6].

실수의 불룩(凸) 퍼지집합에서  $\alpha$ -레벨은 구간이 되고 상한과 하한의 2치로 표현할 수 있다. 퍼지집합을  $\alpha$ -레벨분해에 의해 상한과 하한을 아날로그 값으로 취급하면 대집합을 연속적으로 처리할 수 있다. 소속함수를  $\alpha$ -레벨로 양자화할 때 양자화 수가 많으면 연산회로가 크게 되므로 설계자가 주관적으로 결정하는 양자화 수는 적게 하는 것이 좋다.

본 연구의 목적은 컴퓨터 도움 없이 독립으로 서보시스템의 퍼지제어를 위한 퍼지제어기 하드웨어 회로 개발이다. 본 논문은 퍼지집합의  $\alpha$ -레벨 분해 원리를 이용하여 퍼지추론에서 비퍼지화까지 통일적으로 연산하는 구체적인 계산식을 나타낸다. 그리고 퍼지제어기의 입력력 관계와 계단응답의 시뮬레이션에 의해 퍼지제어기 회로구성에 가장 적합한 소속함수의  $\alpha$ -컷 분해수에 대해서 고찰하였다. 도출한 계산식에 기초하여 퍼지제어기 연산회로의

† 교신저자, 正會員 : 부경대학교 전기제어계측공학과 교수  
Email : sihong@pknu.ac.kr

\* 正會員 : 부경대학교 기계공학과 박사과정  
接受日字 : 2004年 5月 11日  
最終完了 : 2004年 11月 13日

구성법을 제안하였다. 퍼지추론과 비퍼지화에 의해 펄스 폭 변조(PWM) 조작 신호를 출력하는 퍼지제어기 하드웨어 연산회로를 실현하였다. 하드웨어로 실현한 퍼지제어기는 전력제어가 쉽게 행하여지고 직류 서보제어제에 유용함을 나타내었다.

## 2. $\alpha$ -레벨 집합에 의한 퍼지제어 계산

### 2.1 $\alpha$ -레벨 집합에 의한 퍼지추론

퍼지규칙은 오차  $e$ 와 변화분  $\Delta e$ 의 입력에서 제어규칙  $n$ 개라 하면 (1)과 같이 표현된다.

$$R_i : \text{if } e \text{ is } A_i \text{ and } \Delta e \text{ is } B_i \text{ then } u \text{ is } C_i \quad (1)$$

$$(i = 1 \dots n)$$

여기서,  $A_i, B_i, C_i$ 는 퍼지집합이다. if 절에 주어진  $e, \Delta e$ 는 전건부(antecedent part) 이고 then 절에 주어진  $u$ 는 후건부(consequents part)이며 퍼지제어기 출력이다.  $\min \cdot \max$  법에 의한 퍼지추론 계산은 (2)으로 표현된다.

$$\begin{aligned} \mu_c'(u) &= \bigvee_{i=1}^n [\mu_{A_i}(e) \wedge \mu_{B_i}(\Delta e)] \wedge \mu_{C_i}(u) \\ &= \bigvee_{i=1}^n \mu_{C_i}'(u) \end{aligned} \quad (2)$$

여기서,  $\mu_A, \mu_B, \mu_C$  : 퍼지집합 A, B, C 의 소속함수

$C_i'$  : 각 제어규칙의 추론결과 퍼지집합

$C'$  : 최종 추론결과의 퍼지집합

$\alpha$ -레벨 퍼지집합  $F_\alpha$ 는 (3)으로 정의되고  $\alpha$ -컷이라 부른다.

$$F_\alpha = \{x \mid \mu_F(x) \geq \alpha\}, \alpha \in [0, 1] \quad (3)$$

여기서  $0 < \alpha < 1$  이다. 최종 퍼지추론 결과 (2)는 (3)의  $\alpha$ -레벨 집합을 이용하여 (4)이다.

$$\begin{aligned} C'_\alpha &= \{u \mid \mu_{C'}(u) \geq \alpha\} \\ &= \bigcup_{i=1}^n \{u \mid \mu_{C_i}'(u) \geq \alpha\} \\ &= \bigcup_{i=1}^n C'_i \end{aligned} \quad (4)$$

여기서, 각 규칙의 추론결과  $C'_i$ 는 제어규칙 수를  $m$ ,  $\alpha$ -컷 양자화 수를  $n(i = 1, 2, \dots, m, \alpha = 1, 2, \dots, n)$ 라 하면 (5)과 같다.

$$\begin{aligned} C'_{i\alpha} &= \{u \mid (\mu_{A_i}(e) \wedge \mu_{B_i}(\Delta e)) \wedge \mu_{C_i}(u) \geq \alpha\} \\ &= \begin{cases} C'_{i\alpha} & \mu_{A_i}(e) \wedge \mu_{B_i}(\Delta e) \geq \alpha \\ \emptyset & , \text{otherwise} \end{cases} \\ &= \begin{cases} C'_{i\alpha} & e \in A_{i\alpha} \text{ and } \Delta e \in B_{i\alpha} \\ \emptyset & \text{otherwise} \end{cases} \end{aligned} \quad (5)$$

여기서 퍼지집합  $A_{i\alpha}, B_{i\alpha}, C'_{i\alpha}, C'_\alpha$ 는  $\alpha$ -레벨 퍼지집합이고  $\cap$ (블록) 조건을 취한다. 따라서 퍼지추론의 최종결과  $C'_\alpha$ 는 (6)과 같다.

$$\begin{aligned} C'_\alpha &= \bigcup_{i=1}^m C'_{i\alpha} \\ &= \begin{cases} l_\alpha = \min(l_{ij}) \\ r_\alpha = \max(r_{ij}) \end{cases} \end{aligned} \quad (6)$$

이 퍼지집합을 좌단치와 우단치로 나타내면 식 (7)이다.

$$C'_\alpha = [l_\alpha, r_\alpha] \quad (7)$$

단,  $l_\alpha, r_\alpha$ 는 후건부 합성 사다리꼴  $\alpha$ -레벨 퍼지집합  $M$ (그림 1에서)의 좌단치와 우단치이다. 식(6), (7)은 퍼지제어기를 회로화하기 쉽도록 구체적으로 퍼지추론의 계산 방법을 나타낸 것이다.

### 2.2 중심법에 의한 비퍼지화

퍼지제어기의 출력이 되는 추론 최종결과  $C'_\alpha$ 의 중심값  $u$ 는 그림 1과 같이 2차원적으로 생각하여 적분순서를 교환하여 나타내면 (8)과 같다.

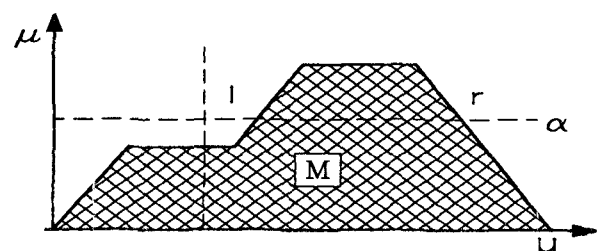


그림 1 비퍼지화의 적분범위  
Fig. 1 Region of integral for defuzzification.

$$u = \frac{\int_M u da du}{\int_M 1 da du} = \frac{\int_0^1 \left[ \int_{C_a} u du \right] da}{\int_0^1 \left[ \int_{C_a} 1 du \right] da} \quad (8)$$

[  $M = \{(\alpha, u) \mid u \in C_a\}$  ]

여기서  $u$ 의 적분은 대집합  $U$  전체를 적분 범위로 하는 정적분이고 구간의 단점으로 나타내면 (9)이 된다.

$$u = \frac{\int_0^1 1/2(r_a - l_a)(r_a + l_a) da}{\int_0^1 (r_a - l_a) da} = \frac{N}{D} \quad (9)$$

이 식은 PWM 조작신호 발생에 추론에서 비퍼지화까지 하드웨어 실현에 편리하다.

### 3. $\alpha$ -레벨 양자화 영향의 평가

#### 3.1 퍼지제어기 입출력 특성

시물레이션에서 퍼지추론은 표 1의 제어규칙과 그림 2에 나타낸 소속함수로써 한다. 그림 3은  $\alpha$ -레벨 양자화 수  $\alpha=1, 2, 4, 8$ , 단계로 변경하여  $\alpha$ -레벨 퍼지집합에 의한 추론 연산에서 입력  $e, \Delta e$ 와 출력  $u$ 의 관계를 나타낸 것이다.  $\alpha=1$  일 때는 후진부 각 소속함수 크리스퍼 집합으로 추론되는 것과 등가로 되어 퍼지규칙에 따른 추론결과도 크리스퍼한 계단상의 모양이 된다.  $\alpha$ -컷 분해수를 증가하면 계단의 폭이 좁아지고 평탄해서 더욱 선형에 가까워지는 것을 알 수 있다.

표 1 제어규칙  
Table 1. Control rules

		$\Delta e$				
		NB	NS	ZR	PS	PB
e	PB	PB				
	PS	NM	ZR	PS	PM	PB
	ZR	NB	NS	ZR	PS	PB
	NS	NB	NM	NS	ZR	PM
	NB	NB				

여기서, 각 라벨은 다음과 같다.

- NB: Negative Big, NS: Negative Small,
- NM: Negative Middle
- ZR: Zero, PB: Positive Big, PS: Positive Small,
- PM: Positive Middle

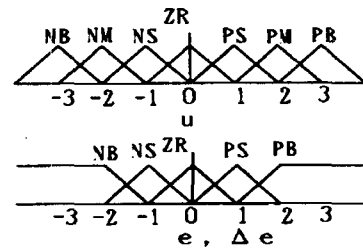
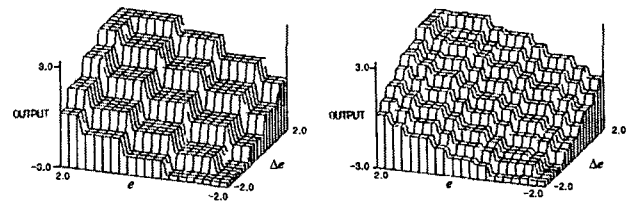
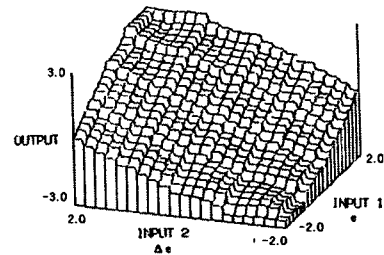


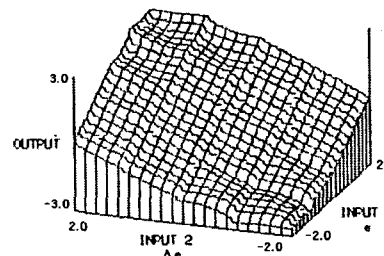
그림 2 소속함수  
Fig. 2 Membership functions.



(a)  $\alpha=1$                       (b)  $\alpha=2$



(c)  $\alpha=4$



(d)  $\alpha=8$

그림 3 파라미터  $\alpha$ 에 대한 입출력 특성  
Fig. 3 Input-output characteristics with parameter  $\alpha$ .

#### 3.2 서보계의 위치응답

서보계는 퍼지제어를 이용한 DC 서보 전동기에 의한 위치제어이고 전달함수는  $V(s) = \frac{K_m}{s(1+T_m s)}$  이다. 표 2는 서보계에 사용한 전동기정수 및 파라미터이다. 퍼지제어기 입력은 제어편차  $e = (\theta^* - \theta) \times \pi \text{ [rad]}$ ,  $\Delta e$ 이고  $\theta$ 는 제어량,  $\theta^*$ 는 목표값이다. 샘플링 주기  $\Delta T = 0.05 \text{ [sec]}$  이고 조작량(제어기 출력)  $u$ 는 [V] 이다.

표 2 전동기 파라미터  
Table 2 Motor parameters

토크정수 ( $K_T$ )	0.0647 [N.m/A]
전기자 저항 ( $R_a$ )	1.3 [ohm]
인덕턴스 ( $L_a$ )	1.7[mH]
유기기전력 정수 ( $K_e$ )	0.0649
관성모멘트(J)	0.28[ $kg \cdot cm^2$ ]
시정수 ( $T_m$ )	0.5[sec]
이득 ( $K_m$ )	5

그림 4는 소속함수 양자화 수  $\alpha=1, 2, 4, 8$  에서 직류 서보전동기의 위치응답 시뮬레이션 결과를 나타내었다. 대체적으로 응답 특성의 차이가 적은 것을 알 수 있다. 이것은 퍼지 제어성능은 주로 제어 규칙베이스의 구조에 따라 결정되고 중간의 소속함수 값은 미세 조정의 역할을 한다고 생각할 수 있다.

이상 시뮬레이션 검토에서 퍼지제어기는 회로화할 경우 회로의 간단성, 안정성 등을 고려하여  $\alpha$ -컷 단계는 4단계 가 적합하다.

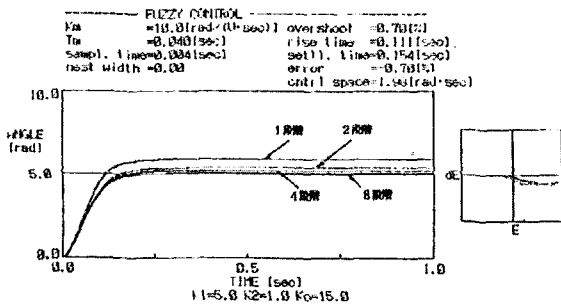


그림 4 파라미터  $\alpha$ 에 대한 위치응답 시뮬레이션  
Fig. 4 Position response by simulation with parameter  $\alpha$ .

#### 4. 퍼지제어기의 하드웨어 실현

##### 4.1 하드웨어 구성

그림 5는 퍼지제어기 하드웨어에 의한 서보 제어이고 퍼지제어기는 퍼지추론 블록과 비퍼지화 블록으로 구성하고 추론블록은 입력회로, 제어규칙회로, 소속함수 회로가 있다. 비퍼지화 블록은 추론에서 직접 조작신호를 얻기 위한 PWM회로를 포함한다.

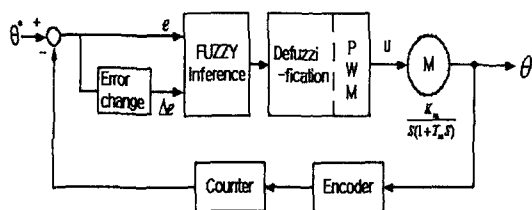


그림 5 직류 서보전동기 구동용 퍼지제어기 하드웨어 구성  
Fig. 5 Hardware configuration of fuzzy controller for dc servo motor drive

##### (1) 퍼지추론 블록

소속함수  $\alpha$ -레벨 분할은  $\alpha=0.8, 0.6, 0.4, 0.2$ (전압분할)의 4단계이고  $\alpha$ -레벨 퍼지집합에서 구간의 단점을 전압으로 나타내며 전압은 전압분압 회로에서 얻는다. 추론블록은 각 단계를 병렬로 처리하기 위해 동일한 4개의 회로로 구성한다.

(a) 제어기 입력신호 회로는 펄스인코더에서 얻은 위치 정보를 10진 카운터 한 디지털 출력을 DAC0800에서 0~5V의 아날로그 신호로 변환된 오차  $e$  와  $\Delta e$ 을 얻는다.

전건부 소속함수 합성은 입력이  $\alpha$ -레벨 집합을 나타내는 구간의 단점과 비교하여 그 범위에 있는지 없는지에 따라 출력한다. 이것은 광역 컴패레이터(C339)를 이용해서 입력신호가 전건부 소속함수 값이 어떤 퍼지 레벨에 적합할지 레벨 컨버터(Level Converter)를 이용하여 설정한다. 비교기 양단에는 전건부 소속함수의 전압값을 미리 설정해 둔다. 그림 6은 전건부 소속함수  $e$  의 합성회로를 나타내고 소속함수  $\Delta e$  회로도 동일하다.

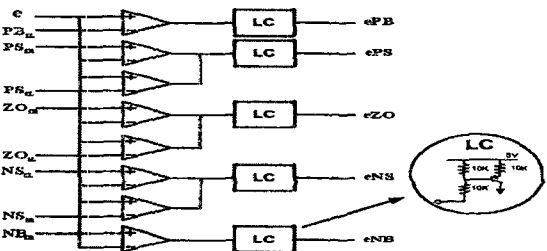


그림 6 전건부 소속함수 합성회로  
Fig. 6 Composition circuits of antecedent membership function.

(b) 제어규칙 회로는 (1)에 의해서 Table 1의 제어규칙에 대응하여 입력 2진 신호(라벨)를 논리곱(AND)으로 17개 규칙을 조합하여 그 결과 적용된 각 규칙의 전건부 소속함수 라벨의 전압값을 구한다.

(c) 퍼지추론은  $\min \cdot \max$ 연산을 하는 것이고 좌단치  $l_i$ 에는  $\min$ 연산, 우단치  $r_i$ 에는  $\max$  연산을 실현한다.  $\min$ 연산  $\cdot \max$ 연산에서 후건부  $\alpha$ -레벨 집합 사이에 하한과 상한의 대소 관계는 전건부 소속함수에서 결정되어 있기 때문에 이 경우, 최소의 하한과 최대의 상한을 갖는 라벨을 디지털적으로 선택 출력하는 것으로 한다.

(5)에서 각 규칙의  $\alpha$ -컷 추론결과  $C'_{ij}$  회로는 각 규칙에 대응하여 입력 2진 신호를 논리곱으로 조합하여 각 규칙의 결과가 공집합인가 아닌가를 결정한다. 일반적으로 복수개의 규칙이 발생하기 때문에 각 출력을 단일 집합으로 합성하여야 한다.

이 연산회로는 그림 7과 같이 프라이어리티 인코더 (Priority encoder 74LS348)에서 구한 라벨을 코드화 하여 아날로그 멀티플렉서(Multiplexes, 4051)에서 대응하

는 후건부 소속함수 각 라벨의 단점을 0~5V의 전압값으로 선택한다.

그리고 (6)에서 추론 최종결과  $C'_\alpha$  합성은 합집합을 구하는 것이기 때문에 하한  $l_\alpha$ 에는 min연산, 상한  $r_\alpha$ 에는 max 연산 회로를 실현한다. 그림 7은 식(6)에서  $\min \cdot \max$  추론의 합성결과  $C'_\alpha$  을 계산하는 회로이다.

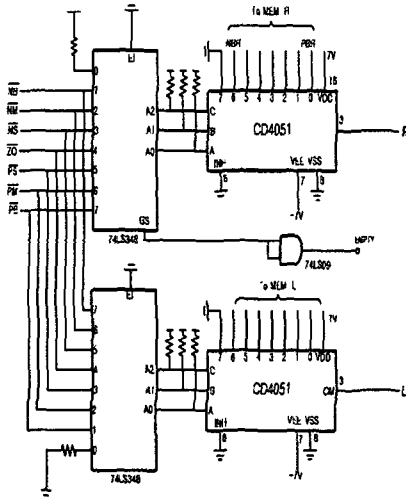


그림 7 (6)  $C'_\alpha$ 의 연산회로  
Fig. 7 Circuit to obtain  $C'_\alpha$  of equation (6).

그림 8은 최종 추론결과 식(7)  $C'_\alpha$ 의 좌단치(Left end-value)  $l_\alpha$  과 우단치(Right end-value)  $r_\alpha$  을 계산하기 위한 회로이다.

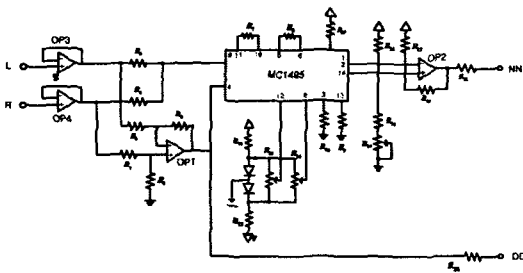


그림 8 (7)의  $r_\alpha$  와  $l_\alpha$  의 연산회로  
Fig. 8 Circuit to obtain  $r_\alpha$  and  $l_\alpha$  of equation (7).

(2) 비퍼지화 블록

(9)에서 중심값  $u$ 의 계산은 나눗셈을 하지 않고 직접 전동기 입력전압의 PWM 조작신호를 얻는 방법을 제안한다. 그림 9는 PWM 조작신호  $u$ 를 얻는 원리도이고 식 (9)에서 분모 D에 비례하는 진폭을 갖는 삼각파를 생성하고 이것과 분자 N을 비교기로 비교하여 그 결과 N/D에 비례한 평균 출력을 얻을 수가 있다.

삼각파 발생은 적분기와 히스테리시스 비교기를 사용한다. 기울기가 분모D에 비례하는 삼각파를 발생시킴으로 스위칭 주파수는 일정하게 유지된다.

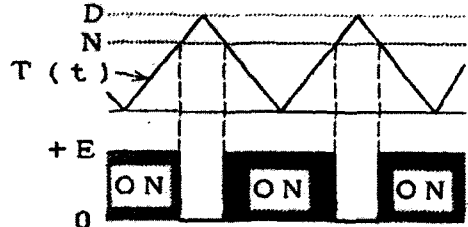


그림 9 분모(D), 분자(N)에서 PWM 발생원리  
Fig. 9 Principle of PWM generation from N and D input.

(9)의 회로화는 분자(N), 분모(D)에서 좌단치의 2승  $\beta_1^2$ 와 우단치의 2승  $\beta_2^2$ 가 필요하지만 이것은 후건부  $\alpha$ -레벨 집합의 단점이므로 미리 대응하는 값으로 결정해 놓고 이것을 후건부 합성의 경우에 선택한다. 그러나 (5)에서 각 제어규칙에 의한 추론결과가 모든  $\alpha$ -레벨에서 공집합으로 되는 경우 결과는 부정으로 된다. 이 경우도 제어기에서는 어떤 값을 출력할 필요가 있다.

그림 10은 (5)에서 공집합 일 때 부정 억제를 위해서 각 레벨의 프라이오리티 인코드에서 공집합을 검출하고 모든 레벨에서 공집합이 되면 샘플링홀드 회로에서 직전의 값을 유지하도록 하는 부정 억제 회로와 식(9)의 분자(N), 분모(D)를 구하는 회로이다.

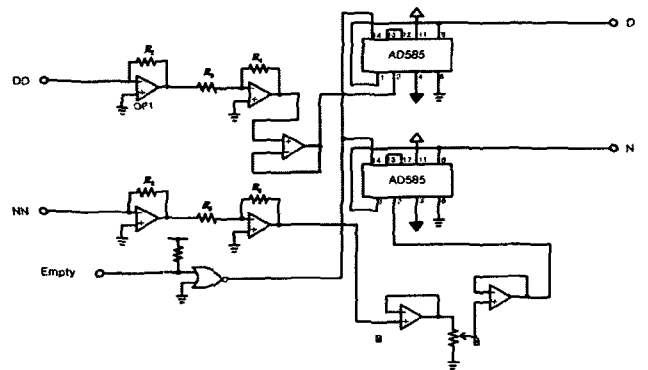


그림 10 식(9)의 N과 D 연산 및  $\emptyset$ 집합 처리회로  
Fig. 10 Circuit to obtain D, N equ.(9) and empty set( $\emptyset$ ) processing.

그림 11은 (9)의 분자 N과 분모 D에 해당하는 전압 출력을 받아 직접 PWM 조작신호 얻는 회로이고 삼각파 발생은 적분기와 히스테리시스 비교기를 사용한다.

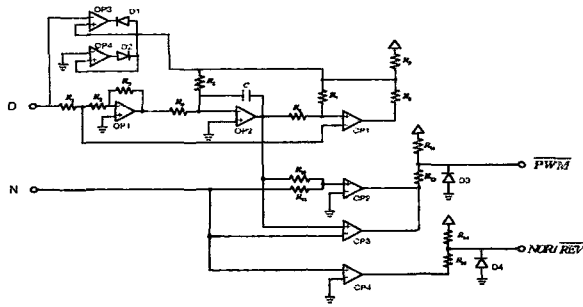


그림 11 제안한 PWM 발생회로  
Fig. 11 Proposed PWM generation circuit

4.2 하드웨어에 의한 실험

실험장치는 펄스인코드가 취부된 dc 서보전동기와 전동기 축에 리드스크루(lead screw)를 설치하여 전동기 회전  $\omega$  [rev/sec]와 각변위  $\theta$  [rad]를 측정할 수 있도록 되어있다. 실험은 시뮬레이션과 같은 조건으로 행하고 위치 설정은  $\theta^*=100$ [rad], 속도 설정은  $\omega^*=50$ [rev/sec]이며 설계한 퍼지추론 연산회로에서 조작량  $u$ 가 출력되어 전동기 입력전압을 조절한다.

그림 12는 위치지령  $\theta^*=100$ [rad]하고 직류 서보시스템에 하드웨어로 구성된 퍼지로지 제어기에 의해 위치제어 한 경우 위치응답, 제어편차  $e$  및 변화분  $\Delta e$ 을 나타낸다. 위치제어 응답은 정상편차(Error and Error change) 없고(X축에 0으로 나타남) 오버슈트 없이 안정하게 동작하고 있으며 그림 4의  $\alpha=4$  단계 시뮬레이션 응답 결과와 일치하고 있는 것을 알 수 있다. 그러나 여기서 부동작 시간이 있는 것은 전동기 축에 설치한 리드스크루(lead screw)의 영향 때문이라 생각된다.

그림 13은 직류 서보시스템에 하드웨어 퍼지로지 회로에 의해 제어 한 경우, 사다리꼴 속도지령  $\omega^*=50$ [rev/sec]에 대한 서보전동기 속도응답과 기준신호를 나타낸다. 응답 특성은 상승과 하강 시에 지령치와 거의 동일하게 일치하는 빠른 응답 특성을 나타내고 있으며 원활하게 제어되고 있음을 알 수 있다. 응답특성에 고조파가 발생하는 것은 H-브릿지 형의 DC/DC 컨버터의 PWM제어 시 반도체 스위칭 소자의 특성 때문이라 생각된다.

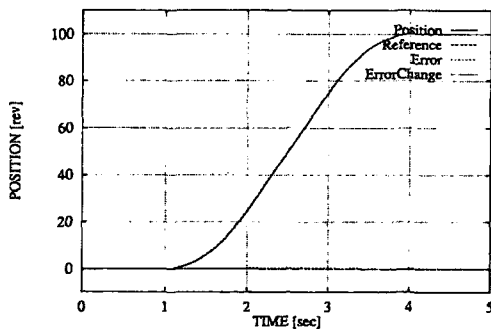


그림 12 위치 실험 결과  
Fig. 12 Experiment result of position response.

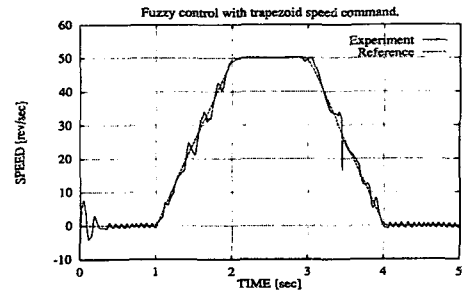


그림 13 속도 실험 결과  
Fig. 13 Experiment result of speed response.

퍼지제어기는 비퍼지화에 중심법을 이용하였기 때문에 제어기 출력은 각  $\alpha$ -레벨 평균이 출력되어 일부 레벨의 회로를 제거하여도 동작한다. 그러나 최상위  $\alpha$ -레벨의 1회로만의 실험에서는 비교적 큰 진동이 발생하고 정상적인 동작이 행하지 않았다. 이 현상은  $\alpha$ -레벨 집합의 폭이 좁고 입력공간을 충분히 크게 하지 않기 때문에 어떤 제어규칙에도 적용된 출력이 부정으로 되는 경우가 많다고 추정된다.

5. 결 론

- 1)  $\alpha$ -레벨 퍼지집합 분해에 기초하여 DC 서보 시스템의 퍼지제어를 위해 퍼지추론 연산의 하드웨어에 대하여 나타내었다.
- 2) 퍼지추론에서 비퍼지화까지 일체적으로 퍼지추론 연산에 의해 직접 PWM 조작신호를 얻는 방법이 제안되었다. 이 방법은 아날로그 회로로 쉽게 구현할 수 있다.
- 3) 퍼지제어기 입력력 특성과 직류서보 전동기 퍼지제어 응답특성에서  $\alpha$ -레벨 양자화 효과에 대하여 검토한 결과 양자화 수  $\alpha=4$  단계가 충분한 것을 알 수 있다.
- 4) 제안한 퍼지제어기의 하드웨어 방법은 직류 서보시스템의 퍼지제어에 유용함을 시뮬레이션과 실험을 통하여 구명하였다.

참 고 문 헌

[1] Sang Yeal Lee and Hyung Suck Cho, "A Fuzzy Controller an Aerology Simulator Using Phase Plane Method", IEEE Transactions on Control System the Technology, Vol. 9, No. 6, pp. 791-801, 2001.  
 [2] T. Yamakawa and T. Miki, "The Current Mode Fuzzy Logic Integrated by the standard CMOS Process", IEEE, Trans. on Computer, Vol. C5-2, pp. 161-167, 1986.  
 [3] Stamatis Bourasm, Manousos Kotronakis, "Mixed Analog-Digital Fuzzy Logic Controller with

Continuous-Amplitude Fuzzy Inference and Defuzzification”, IEEE Transaction on Fuzzy System, Vol. 6, No. 2, pp. 205~215, 1998.

- [4] 上原 “Analog/membership grade 變換機能お 有する ファジイ推論 Engine”, 情報處理學會 研究報告, Vol. AI-60-4, 1996.
- [5] Shing-Jen Wu and Chin-Teng Lim, “Discrete-Time Fuzzy Controller Design : Global Concept Approach”, IEEE Transaction on Fuzzy System, Vol. 10, No. 1, pp. 21~37, 2002.
- [6] Emmanuel G. Collins, and M. F. Selekwa “A Fuzzy Logic Approach to Design with Variance Constrains”. IEEE Transactions on Control System the Technology, Vol. 10, No. 1, pp. 32-42, 2002.

---

## 저 자 소 개



### 홍정표 (洪正杓)

2004년 현 부경대학교 기계공학부 박사과정, 1998년 부경대학교 전기공학 과 졸, 2001 부산대학교 대학원 공학석 사, 관심분야 퍼지 시스템설계, 전동기 벡터제어, 리터턴스 전동기 제어 설계.



### 홍순일 (洪淳一)

2004 현 부경대학교 전기제어계측공학 부 교수, 1981 부산대학 공학석사(전력 전자), 1986 한국해양대학 공학박사(제어 공학) 1999 일본전기 통신대학 연구교수, 2000 대한전기학회 부산지부 회장. 편수 위원, 현 평의원  
관심분야 : 퍼지 시스템설계, 서보시스템 설계, 전동기 벡터제어.