

DC Link 전압리플과 환류 다이오드를 고려한 스위치드 릴럭턴스 전동기의 유한요소해석 기법

論 文

54B-1-1

The Finite Element Methodology of Switched Reluctance Motor Considering DC Link Voltage Ripple and Freewheeling Diodes

崔在學^{*} · 金泰亨^{*} · 張基鳳^{*} · 李相敦^{**} · 李柱^{***}
(Jae-Hak Choi · Tae Heoung Kim · Ki-Bong Jang · Sang-Don Lee · Ju Lee)

Abstract – This paper presents a characteristic analysis of switched reluctance motor (SRM) considering switching control method and DC link voltage ripple by using time-stepped voltage source finite element method in which the magnetic field is combined with drive circuit. We also examine the influence of freewheeling diodes and DC link voltage ripple on the performance of the SRM such as torque ripples and radial force on the surface of the teeth. The freewheeling diodes and DC link voltage ripples must be taken into account to predict the performance of SRM.

Key Words : 스위치드 릴럭턴스 전동기, DC link 전압리플, 비대칭브리지컨버터, 환류다이오드, 유한요소법

1. 서 론

SRM(Switched Reluctance Motor)의 기본 개념은 1838년 경에 발표되었으나 릴럭턴스 작용의 비선형성 때문에 발생하는 제어상의 기술적인 문제로 인하여 실현되지 못하다가, 최근에는 전력전자 기술의 발달에 의해 산업용에서부터 가정용까지 적용이 널리 확대되어가고 있다.

SRM은 고정자와 회전자 구조가 간단하며, 제조과정이 간단할 뿐만 아니라 제조비용이 낮으며, 높은 토크를 갖는 장점을 가지고 있다. 대부분의 발열이 고정자 권선에서 나타나므로 냉각이 빠르고 용이하며, 회전자에 영구자석이 없으므로 영구 자석형 전동기에 비하여 온도 상승에 따른 문제가 적다는 장점을 가진다. 반면에 높은 토크리풀이 발생하고, 소음과 진동이 심하며, 위치센서가 필요하다는 단점이 있다. 이런 단점은 기하학적인 모터의 형상 설계와 전기적인 제어 기술로 줄일 수 있다 [1].

일반적으로 스위치드 릴럭턴스 전동기의 구동은 엔코더와 같은 위치 검출 센서로부터 회전자 위치 정보를 받아 상 권선을 순차적으로 여자(excitation)하는 스위칭 동작으로 이루어지기 때문에 전동기 구동을 위해서는 컨버터 등을 포함한 구동 회로가 필요하다. 스위칭 동작은 권선의 저항과 인덕턴스 성분으로 인하여 즉시 이루어지지 않는다. 이것은 스위칭 리풀의 원인이 되어 스위칭 리풀 토크를 발생 하며, 따라서 스위칭 시 발생하는 토크 리풀 성분으로 인하여 정밀 제어 분야의 정속도 운전에 장애가 되고 있다. 이러한

문제를 해결하고 예측하기 위해서 전동기 구동 및 제어 측면과도 연계된 해석 기법이 요구되고 있다.

SRM에서 고 토크를 얻기 위해서는 높은 입력전압, 전류, 상 인덕턴스를 필요로 한다. 그러나 가격과 크기 문제 때문에 SRM 구동회로의 정류기에 소용량 캐패시터를 사용함으로써 DC link 전압에 리풀을 발생시킨다. 이와 같은 현상들은 극 표면의 방사방향의 전자력과 전동기 토크특성에 나쁜 영향을 미치므로 반드시 고려되어야 한다[2]. 일반적으로 SRM을 해석할 때, 환류 다이오드와 캐패시터의 충전과 방전으로 인한 DC link 전압리풀을 고려하지 않고 전압이 일정하다는 가정 하에 해석해 왔었다. 본 논문에서는 구동 드라이브와 DC link 캐패시터에 충전과 방전을 통해 발생하는 DC link 전압리풀을 고려하여 시간 차분 유한요소법을 이용하여 SRM의 수치해석기법을 제시하였으며, 스위칭 방식 중에 하드초핑에 따른 전동기의 특성 해석결과와 실험결과를 비교하여 해석 방법의 타당성을 검증하였다. 그리고 제안된 해석 방법의 타당성을 검증하기 위하여 전동기를 제작하였으며, TMS320C240 TI(Texas Instruments) DSP 보드를 이용하여 실험 장치를 구성하였다.

2. 전동기와 구동회로

2.1 해석모델과 구동회로

그림 1은 본 논문의 해석 모델인 고정자 극호 30°이고, 회전자 극호 50°인 6/4 SRM 구조를 나타내고 있다 [3].

표 1은 해석모델의 제원을 나타내고 있다. 그림 2의 회로는 입력 AC 전원을 DC 전원으로 바꿔주는 단상 전파 정류기와 모터에 구동 전원을 공급하는 비대칭 브리지 컨버터 드라이브로 구성되어 있다. CPU는 전력 변환 장치의 제어 신호인 PWM 신호를 용이하게 변조할 수 있는 PWM 발생 회로가 내장되어 있고 16채널의 10bit A/D 변환기와 속도 검출 회로, 타이머, 보호회로, I/O 회로 등 구동 회로를 외부

* 교신저자, 正會員 : 漢陽大 電氣工學科 博士課程

E-mail : ivy@ihanyang.ac.kr

* 正會員 : 漢陽大 電氣工學科 博士課程

** 正會員 : 國立原州大 電氣工學科 副教授 · 工博

*** 正會員 : 漢陽大 電氣工學科 副教授 · 工博

接受日字 : 2004年 7月 8日

最終完了 : 2004年 11月 10日

에 별도로 설계하지 않아도 SRM 구동에 적합하도록 여러 기능으로 구성되어 있는 TMS320F240으로 선정하였다. SRM 위치, 속도 검출용 센서는 1회전당 2048펄스를 출력하는 오픈 콜렉터형 엔코더를 이용하였으며, CPU에서 디지털로 계산된 전류, 전압 등의 변수들을 외부에서 모니터링 하기 위한 D/A 변환부로 표현하였다. 그림 2에서와 같이 상 권선에 연결되어 있는 DC link 전압(V_{dc})은 스위치 S1과 S2을 췌핑온 했을 때, 전류는 A상 권선에 흐른다. A상 권선에 흐르는 전류는 자속을 발생시키고 회전자는 릴럭턴스 최소 방향, 즉 인덕턴스 최대방향으로 당겨지게 된다. 연속적인 토크를 발생시키기 위해서 구동회로의 스위치를 연속적으로 제어해야 하며, 부 토크를 방지하기 위해서는 여자된 전류를 정렬위치에서 빨리 소호시켜야 한다[4].

일반적으로 췌핑 제어방법 중에 하드챔핑과 소프트 췌핑과 단일펄스 구동이 있는데 췌핑시 모터에 인가되는 전압 변동폭($+V_{dc}$, $-V_{dc}$)이 크게 나타나는 하드챔핑 제어방법으로 해석 및 실험을 하였다.

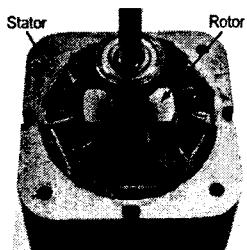


그림 1 스위치드 릴럭턴스 모터의 구조

Fig. 1 Configuration of Switched reluctance motor

표 1 해석모델의 제원

Table 1 The specifications of the analysis model

구분	제 원	구분	제 원	
고정자	극 수	6	극 수	4
	극 호 각	30°	극 호 각	50°
	상 수	3	외 경	36 [mm]
	외 경	80.4 [mm]	적 총 폭	80 [mm]
	적 총 폭	80 [mm]	공극 길이	0.4 [mm]
	상당턴수	60 [turn]	최대 전압	18 [V]
	선간저항	0.46 [Ω]	무부하속도	3000 [rpm]

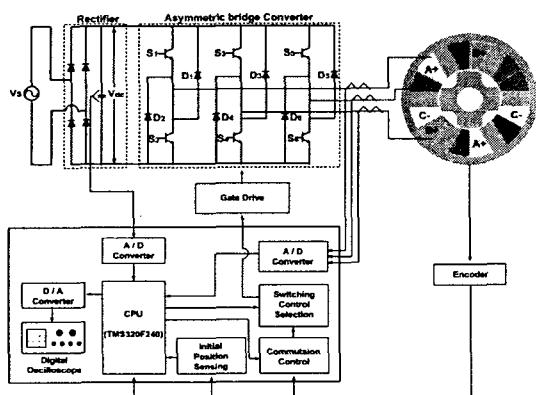


그림 2 스위치드 릴럭턴스 모터의 구동회로

Fig. 2 Drive circuit of switched reluctance motor

그림 3은 스위치 제어 방법 중에 하드챔핑을 나타내고 있다. 췌핑은 저속에서 전류를 제어하는데 필요하며, 그림 3(a)에서 나타낸 것과 같이 스위치 S1과 S2를 췌핑온 했을 때, 전류는 한 상 권선에 흐르며, 상 전환할 때까지 S1과 S2를 뉴티 사이클로 동시에 췌핑온·챔핑오프 하여 구동하는 방법이다. 그림 3(b)에서처럼 스위치 S1과 S2를 췌핑오프·턴오프 할 때, 자계에 저장된 에너지는 환류 다이오드 D1과 D2를 통해 흐르고 자계 에너지는 DC link 양단에 재저장 되거나 다음 상에 영향을 준다. 그림 3(c)은 스위칭 동작에 따른 전압, 전류 등의 파형을 나타내고 있다. 양쪽 스위치가 췌핑온하면 $+V_{dc}$ 전압이 인가되며, 양쪽 스위치가 췌핑오프이면 $-V_{dc}$ 전압이 인가되면서 높은 주파수로 스위칭 된다. 빈번한 스위칭으로 스위칭 손실이 증가하며, DC link 전압 변화를 크게 되고 많은 리플전류를 흘리게 되어 DC 링크 캐패시터에 나쁜 영향을 주어 캐패시터의 수명을 단축시킬 수 있다. 반면에 중첩이 되는 극 코너에서 큰 전류를 발생하지 않고, 중첩이 시작될 때 낮은 전류를 낼뿐만 아니라 일정하게 제어 할 수 있다 [5].

2.2 유한 요소 정식화

2.2.1 지배 방정식

자기 벡터 포텐셜과 전류밀도가 z 축 성분을 가진다면 SRM의 2차원 지배방정식은 자기 벡터 포텐셜 A 에 의해 다음과 같이 표현 되어진다.

$$\frac{1}{\mu} \left[\frac{\partial}{\partial x} \left(\frac{\partial A_z}{\partial x} \right) + \frac{\partial}{\partial y} \left(\frac{\partial A_z}{\partial y} \right) \right] + J_o = 0 \quad (1)$$

여기서 A_z 는 z 성분의 자기 벡터 포텐셜, J_o 은 전류밀도이고 μ 는 투자율이다[6].

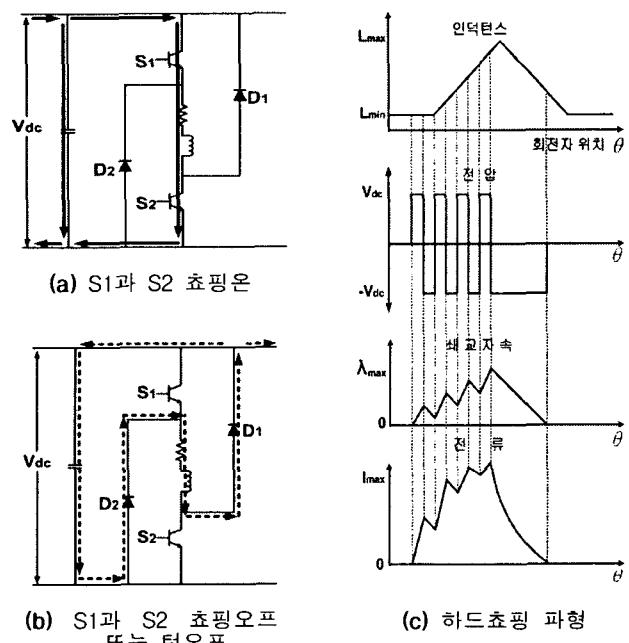


그림 3 SRM 드라이브의 하드챔핑 구동

Fig. 3 Hard chopping of SRM drive

2.2.2 회로 방정식

비대칭 브리지 컨버터에 의해 구동되는 SRM의 회로 방정식은 DC link 캐패시터가 충전과 방전을 반복하고 각 상마다 스위칭에 따른 전류(Commutation)가 일어남에 따라 4 가지 경우로 구성되어진다. 본 논문에서는 전류가 3상 모두에 흐르는 경우는 생략하였다. 식 (2)는 전압원 회로 방정식을 나타낸다.

$$V = RI + L_i \frac{dI}{dt} + E \quad (2)$$

여기서 R 은 상 권선의 저항, L_i 은 고정자 코일 단부의 누설 인덕턴스, E 는 상 권선의 역기전력, V 는 상전압 그리고 I 는 상전류이다[4].

그림 4는 하드쵸핑 구동에서 도통각 (Dwell angle)이 30[deg]일 때, 3상의 촉평온·오프와 턴오프의 스위칭 상태를 나타내고 있으며, 이에 따라 캐패시터의 충전구간과 방전구간으로 분류하였다. 회로의 동작 상태는 그림 4와 5에 나타낸 것과 같이 8가지로 분류되며, 캐패시터 충전과 방전구간으로 나누어진다. 캐패시터 충전구간에서는 입력전압 크기로 충전되기 때문에 캐패시터 전압은 입력 전압과 같아져서 캐패시터 전압이 미지수가 되지 않지만, 캐패시터 방전구간에서는 캐패시터 전압이 입력 전압보다 크기 때문에 캐패시터 전압은 미지수가 된다.

1) State A: 캐패시터 충전구간에서 촉평온 시 한 상에 전류가 흐를 때 (예. A상 촉평온)

충전 상태에서 캐패시터의 전압(V_{dc})은 정류된 입력전압(V_s)의 크기로 충전 된다. 그림 5(a)에서 보이는 것처럼 스위치 S_1 과 S_2 가 촉평온 되었을 때, 상전류 I_a 에 대한 회로의 전압 방정식은 다음과 같이 표현되어진다.

$$V_d = R_a I_a + L_i \frac{dI_a}{dt} + E_a - V_d \quad (3)$$

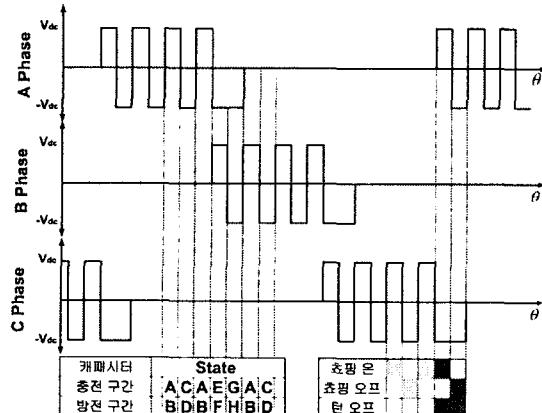


그림 4 캐패시터 충·방전구간에서 하드쵸핑 구동의 스위칭 상태

Fig. 4 The switching state of hard chopping drive in capacitor charging and discharging section

2) State B: 캐패시터 방전구간에서 촉평온 시 한 상에 전류가 흐를 때 (예. A상 촉평온)

정류된 입력전압(V_s)이 캐패시터 전압(V_{dc})보다 낮아진다면, 캐패시터는 방전하게 된다. 캐패시터가 방전하고 A상 스위치(S_1, S_2)가 촉평온 되었을 때, 전류는 그림 5(b)에서 보이는 것처럼 실선을 따라 흐른다. 이때 회로 방정식은 식 (3)과 동일하지만 캐패시터가 방전함에 따라 캐패시터 전압이 미지수 값이 되기 때문에 방전시의 전압 방정식이 추가적으로 필요하다. 여기서 C 는 정전용량이다.

$$\frac{dV_d}{dt} = -\frac{1}{C} I_d = -\frac{1}{C} I_a \quad (4)$$

3) State C: 캐패시터 충전구간에서 촉평오프 시 한 상에 전류가 흐를 때 (예. A상 촉평오프)

충전 상태에서 캐패시터의 전압(V_{dc})은 정류된 입력전압(V_s)의 크기로 충전 된다. A상의 스위치(S_1, S_2)가 촉평오프 되었을 때, A상에 흐르던 전류는 그림 5(c)에서 나타낸 것처럼 점선을 따라 환류 다이오드 D_1 과 D_2 를 통해 캐패시터에 재충전 되어진다. 스위치(S_1, S_2) 촉평오프 되었을 때, 환류 다이오드 통해 흐르는 전류의 전압 방정식은 식 (5)와 같다. 식 (5)에서 스위치(S_1, S_2) 촉평오프 되었을 때, 환류 다이오드 통해 흐르는 전류에 의한 다이오드 전압강하를 고려하였다.

$$-V_d = R_a I_a + L_i \frac{dI_a}{dt} + E_a - V_d \quad (5)$$

4) State D: 캐패시터 방전구간에서 촉평오프 시 한 상에 전류가 흐를 때 (예. A상 촉평오프)

정류된 입력전압(V_s)이 캐패시터 전압(V_{dc})보다 낮아진다면, 캐패시터는 방전하게 되는데, 그림 5(d)에 나타낸 것처럼 방전은 일어나지 않는다. 그러나 A상 스위치가 촉평오프 되었을 때 그림 5(d)에 나타낸 것처럼 전류는 환류 다이오드 D_1 과 D_2 를 통해 흘러 DC link 캐패시터를 재충전시킨다. 회로 방정식은 식 (5)와 동일하며, 캐패시터가 방전구간에서 재충전함에 따라 캐패시터 전압이 미지수 값이 되기 때문에 방전구간에서 재충전시의 전압 방정식이 추가적으로 필요하다.

$$\frac{dV_d}{dt} = -\frac{1}{C} I_d = -\frac{1}{C} (-I_a) = \frac{1}{C} I_a \quad (6)$$

5) State E: 캐패시터 충전구간에서 두 상에 전류가 흐를 때 (예. A상 턴오프, B상 촉평온)

충전 상태에서 캐패시터의 전압(V_{dc})은 정류된 입력전압(V_s)의 크기로 충전 된다. 연속적인 토크를 발생하기 위해서 A상 스위치 S_1 과 S_2 는 턴오프하고 B상의 스위치 S_3 과 S_4 를 촉평온 시킨다. A상의 스위치(S_1, S_2)가 턴오프 되었을 때,

A상에 흐르던 전류는 그림 5(e)에서 나타낸 것처럼 점선을 따라 환류 다이오드 D₁과 D₂를 통해 캐패시터에 재충전 되거나 다른 상으로 전류가 흐른다. B상의 스위치(S₃, S₄)가 쿠픽온 되면, 그림 5(e)에 나타낸 것처럼 실선을 따라 전류가 흐른다. 스위치(S₁, S₂) 턴오프 되고 스위치(S₃, S₄) 쿠픽온 되었을 때의 전압 방정식은 식 (5)와 식 (7)과 같다.

$$V_d = R_b I_b + L_i \frac{dI_b}{dt} + E_b \quad (7)$$

6) State F: 캐패시터 방전구간에서 두 상에 전류가 흐를 때 (예. A상 턴오프, B상 쿠픽온)

그림 5(f)에서 보이는 것처럼 회로 방정식은 식 (5), (7)와 동일하다. 캐패시터가 방전할 때 캐패시터의 전압은 미지수의 값이 되기 때문에 식 (8)이 추가적으로 필요하다. A상 스위치가 턴오프 되었을 때 전류는 환류 다이오드 D₁과 D₂를 통해 흐른다. 전류는 그림 5(f)에 나타낸 것처럼 점선을 따라 흐르며 DC link 캐패시터에 재저장 되거나 다른 상으로 흐른다. 전류는 B상의 스위치가 쿠픽온 되었을 때 그림 5(f)에 나타낸 것처럼 실선을 따라 흐른다. A상의 스위치가 턴오프 되었을 때, A상의 환류 되는 전류가 B상의 전류 보다 클 때에는 캐패시터는 충전되고 A상의 환류 되는 전류가 B상의 전류보다 작아지면 캐패시터는 방전한다.

$$\frac{dV_d}{dt} = -\frac{1}{C} I_d = -\frac{1}{C} (-I_a - I_b) = \frac{1}{C} (I_a - I_b) \quad (8)$$

7) State G: 캐패시터 충전구간에서 두 상에 전류가 흐를 때 (예. A상 턴오프, B상 쿠픽오프)

충전 상태에서 캐패시터의 전압(V_{dc})은 정류된 입력전압(V_s)의 크기로 충전 된다. A상 스위치 S₁과 S₂는 턴오프하고 B상의 스위치 S₃과 S₄를 쿠픽오프 되었을 때, 그림 5(g)에서 나타낸 것처럼 A상에 흐르던 전류는 점선을 따라 환류 다이오드 D₁과 D₂를 통해 흐르며 회로방정식은 식 (5)와 동일하다. 또한, B상에 흐르던 전류도 점선을 따라 환류 다이오드 D₃과 D₄를 통해 흐른다. A상의 환류 되는 전류와 B상의 환류 되는 전류가 합해져서 캐패시터에 재충전된다. 스위치(S₃, S₄) 쿠픽오프 되었을 때의 전압 방정식은 식 (9)와 같이 표현 되어진다.

$$-V_d = R_b I_b + L_i \frac{dI_b}{dt} + E_b - V_s \quad (9)$$

8) State H: 캐패시터 방전구간에서 두 상에 전류가 흐를 때 (예. A상 턴오프, B상 쿠픽온)

정류된 입력전압(V_s)이 캐패시터 전압(V_{dc})보다 낮아진다면, 캐패시터는 방전하게 되는데, 그림 5(h)에 나타낸 것처럼 방전은 일어나지 않는다. 그러나 캐패시터가 방전구간에서 A상 스위치(S₁, S₂)가 턴오프 되었을 때 전류는 그림 5(h)에서 보이는 것처럼 점선을 따라 흐르며, 회로 방정식은

식 (5), (9)와 동일하다. 캐패시터가 방전구간에서 재충전함에 따라 캐패시터 전압이 미지수 값이 되기 때문에 방전구간에서 재충전시의 전압 방정식이 추가적으로 필요하며, 식 (10)과 같이 표현되어진다. A상 스위치 S₁과 S₂는 턴오프하고 B상의 스위치 S₃과 S₄를 쿠픽오프 되었을 때, 그림 5(h)에서 나타낸 것처럼 A상에 흐르던 전류는 점선을 따라 환류 다이오드 D₁과 D₂를 통해 흐르며, B상에 흐르던 전류도 점선을 따라 환류 다이오드 D₃과 D₄를 통해 흐른다. A상의 전류가 소호될 때까지 A상의 환류 되는 전류와 B상의 환류 되는 전류가 합해져서 캐패시터에 재충전된다.

$$\frac{dV_d}{dt} = -\frac{1}{C} I_d = -\frac{1}{C} (-I_a - I_b) = \frac{1}{C} (I_a - I_b) \quad (10)$$

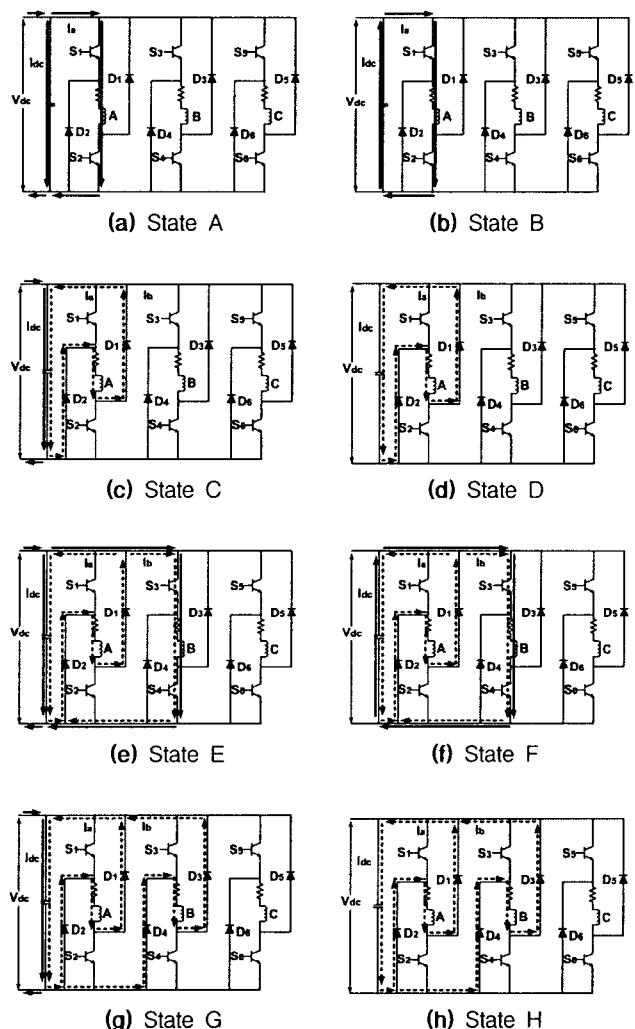


그림 5 구동 회로에서 전류흐름

Fig. 5 Current flow in the circuit

2.3 계 행렬 방정식

식 (1)에 Galerkin법을 적용하여 식 (3)~(10) 전압 방정식을 결합하면 자기 벡터 포텐셜, 전류 그리고 DC link 전압을 미지수로 하는 계 행렬 방정식을 구성할 수 있다. 회

로 방정식에서 시간의 미분항을 처리하기 위하여 후퇴 차분법을 적용하였다. 캐패시터가 충전구간에서 전류가 한 상 또는 두 상(State A, C, E, F)으로 흐를 때는 식 (11)과 같은 계 행렬 방정식으로 나타내고, 캐패시터가 방전구간에서 전류가 한 상 또는 두 상(State B, D, F, H)으로 흐를 때는 식 (12)와 같은 계 행렬 방정식으로 나타낸다. 여기서 Q는 고정자 권선에 관한 요소이며, F는 역기전력 관계 요소를 나타낸다. 스위치가 턴오프 되었을 때, 환류 다이오드의 전압강하($-V_d$)는 식 (11)과 (12)에 추가되었다. 하지만 스위치가 쿠핑온 되었을 때는 환류 다이오드의 전압강하 ($V_d=0$)는 0이 될 것이다.

표 2는 그림 5(a)~(h)를 표현한 식 (11)과 식(12)의 스위칭 조건을 나타내었다. 표 3은 그림 5(b), (d), (f), (h)를 표현한 식 (12)의 스위칭 조건에 따른 DC link 캐패시터의 방전 또는 방전구간에서 재충전 상태를 나타낸다.

$$\begin{bmatrix} [S] & Q_a & Q_b & Q_c \\ F_d/\Delta t R_a + L_d/\Delta t & 0 & 0 & I_a \\ F_b/\Delta t & 0 & R_b + L_d/\Delta t & 0 \\ F_c/\Delta t & 0 & 0 & R_c + L_d/\Delta t \end{bmatrix} \begin{bmatrix} [A] \\ I_a \\ I_b \\ I_c \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ F_d/\Delta t L_d/\Delta t & 0 & 0 \\ F_b/\Delta t & 0 & L_d/\Delta t & 0 \\ F_c/\Delta t & 0 & 0 & L_d/\Delta t \end{bmatrix} \begin{bmatrix} [A] \\ I_a \\ I_b \\ I_c \end{bmatrix} + \begin{bmatrix} 0 \\ K_a(V_d) \\ K_b(V_d) \\ K_c(V_d) \end{bmatrix} + \begin{bmatrix} 0 \\ -V_d \\ -V_d \\ -V_d \end{bmatrix} \quad (11)$$

$$\begin{bmatrix} [S] & Q_a & Q_b & Q_c & 0 \\ F_d/\Delta t R_a + L_d/\Delta t & 0 & 0 & -K_a & I_a \\ F_b/\Delta t & 0 & R_b + L_d/\Delta t & 0 & -K_b & I_b \\ F_c/\Delta t & 0 & 0 & R_c + L_d/\Delta t & -K_c & I_c \\ 0 & K_a(1/Q) & K_b(1/Q) & K_c(1/Q) & 0 & V_d \end{bmatrix} \begin{bmatrix} [A] \\ I_a \\ I_b \\ I_c \\ V_d \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 & 0 \\ F_d/\Delta t L_d/\Delta t & 0 & 0 & 0 \\ F_b/\Delta t & 0 & L_d/\Delta t & 0 \\ F_c/\Delta t & 0 & 0 & L_d/\Delta t \\ 0 & 0 & 0 & 0 & 1/\Delta t \end{bmatrix} \begin{bmatrix} [A] \\ I_a \\ I_b \\ I_c \\ V_d \end{bmatrix} + \begin{bmatrix} 0 \\ -V_d \\ -V_d \\ -V_d \\ 0 \end{bmatrix} \quad (12)$$

표 2 회로의 스위칭 상태

Table 2 Switching state of circuit

State	A 상		B 상		C 상	
	식(11), 식(12) (K _a)	그림 5 (on)	식(11), 식(12) (K _b)	그림 5 (on)	식(11), 식(12) (K _c)	그림 5 (on)
One phase (A), (B)	+1	S ₁ , S ₂	0	.	0	.
	0	.	+1	S ₃ , S ₄	0	.
	0	.	0	.	+1	S ₅ , S ₆
One phase (C), (D)	-1	D ₁ , D ₂	0	.	0	.
	0	.	-1	D ₃ , D ₄	0	.
	0	.	0	.	-1	D ₅ , D ₆
Two phase (E), (F)	-1	D ₁ , D ₂	+1	S ₃ , S ₄	0	.
	0	.	-1	D ₃ , D ₄	+1	S ₅ , S ₆
	+1	S ₁ , S ₂	0	.	-1	D ₅ , D ₆
Two phase (G), (H)	-1	D ₁ , D ₂	-1	D ₃ , D ₄	0	.
	0	.	-1	D ₃ , D ₄	-1	D ₅ , D ₆
	-1	D ₁ , D ₂	0	.	1	D ₅ , D ₆

● 식 (11), 식(12)의 계 행렬에서 계수(K_a , K_b , K_c)

표 3 회로의 스위칭 조건에 따라 캐패시터의 방전구간에서 충·방전 상태

Table 3 Capacitor charging and discharging state of circuit in discharging section

State	Capacitor State	Current state	A 상	B 상	C 상
			식 (12) (K _a)	식 (12) (K _b)	식 (12) (K _c)
One phase (B)	방 전	I _a	+1	0	0
		I _b	0	+1	0
		I _c	0	0	+1
One phase (D)	충 전	-I _a	-1	0	0
		-I _b	0	-1	0
		-I _c	0	0	-1
Two phase (F)	충 전	-I _a > I _b	-1	+1	0
		-I _a < I _b			
	충 전	-I _b > I _c	0	-1	+1
	방 전	-I _b < I _c			
	충 전	-I _c > I _a	+1	0	-1
Two phase (H)	충 전	-I _c < I _a			
		-(I _a +I _b)	-1	-1	0
		-(I _b +I _c)	0	-1	-1
		-(I _c +I _a)	-1	0	-1

● 식 (12)의 계 행렬에서 계수(K_a , K_b , K_c)

3. 해석결과

그림 6은 하드초핑 모드에서 환류 다이오드와 DC link 전압을 고려한 해석과 실험 결과를 나타내었다. 본 해석결과는 실험에서 나타내는 DC link 전압의 리플을 정확하게 묘사할 수 있음을 알 수 있으며, 실험치와 거의 일치한 결과를 얻을 수 있었다. DC link 전압의 주요 리플(Major ripple)은 캐패시터 용량에 따라 결정되며, DC link 전압의 소 리플(Minor ripple)은 방전구간에서 스위칭에 따른 상전류의 전류(Commutation)에 의해 발생된다. 이 현상은 스위치를 턴오프 했을 때, 상전압이 반대로 인가되어 순간적인 전류의 변화율이 커지기 때문에 큰 전압이 발생한다. 이 전압은 역기전력 중에 변압기 기전력이며 DC link 캐패시터 전압보다 커지면, 전류는 DC link 캐패시터로 흐르거나 다음 상으로 흐르고 DC link 캐패시터 전압보다 작으면 DC link 캐패시터로 전류가 흐르지 못하고 다음 상으로만 흐른다. 즉, 식 (8)에서 나타낸 것과 같이 환류 다이오드를 따라 흐르는 전류가 다음 상의 전류와 같아질 때 까지 DC link 캐패시터에 재충전 되거나 다음 상으로 흐른다. 반면에, 환류 다이오드를 따라 흐르는 전류가 다음 상 전류 보다 작을 때에는 DC link 캐패시터로 전류가 흐르지 못하고 다음 상으로만 흐른다.

그림 7은 속도 3000rpm에서 정전용량의 변화에 따른 DC link 전압리플을 보여준다.

표 4는 캐패시터의 정전용량 변화에 따른 DC link 전압리플과 효율 및 역률을 나타내었다. 가격과 공간의 제약으로 인해 $330\mu F$ 캐패시터를 사용하면 DC link 전압 리플이 크지만, $1000\mu F$ 이상의 캐패시터를 사용하면 DC link 전압리플을 상당히 줄일 수가 있다. 그러나 DC link 캐패시터 사용시 컨버터 입력단 역률보다 정류기 출력단 역률이 더

낮아 구동회로를 포함한 시스템 역률이 전반적으로 떨어짐을 알 수 있다. 결국, 다양한 정전용량 중에서 $1000\mu F$ 캐퍼시터 사용시 정류기 출력단 역률이 가장 높고, DC link 전압리플도 10%대로 줄일 수 있어 $1000\mu F$ 캐퍼시터를 선정하는 것이 경제적이며 효과적임을 알 수 있다.

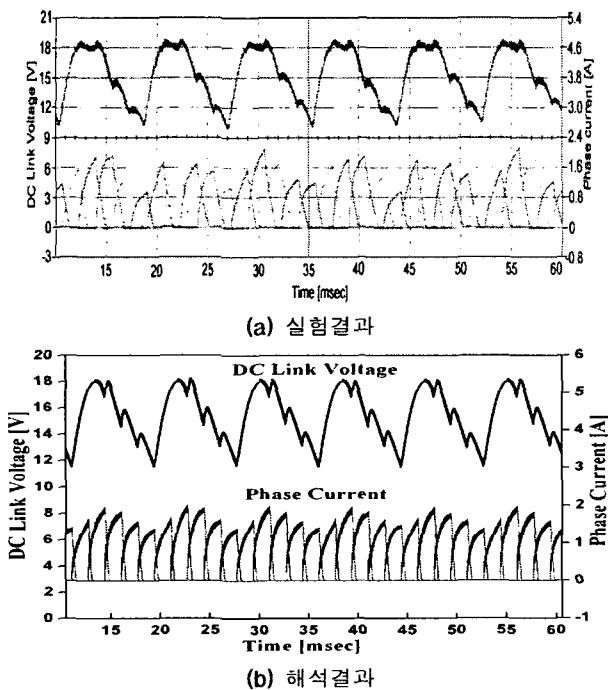


그림 6 DC link 전압 리플과 상전류 (3000rpm)

Fig. 6 DC link voltage ripples and phase current (3000rpm)

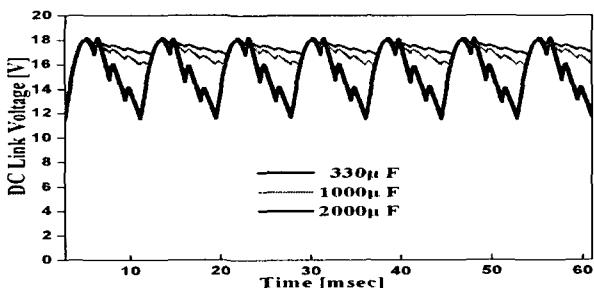


그림 7 캐퍼시턴스의 변화에 따른 DC link 전압 리플

Fig. 7 DC link voltage ripples with variation of capacitance

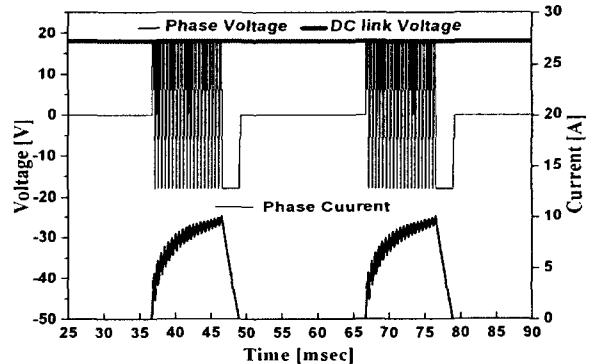
표 4 캐퍼시터 용량 변화에 따른 DC link 전압 리플율과 역률 및 효율

Table 4 DC link voltage ripple rate according to capacitance variation

캐퍼시터 용량	DC link 전압리플율	효율	정류기 출력단 역률	컨버터 입력단 역률
$330\mu F$	37.17 [%]	43.5 [%]	10.4 [%]	20.5 [%]
$1000\mu F$	11.95 [%]	42.7 [%]	12.3 [%]	20.3 [%]
$2000\mu F$	6.84 [%]	42.8 [%]	11.8 [%]	20.2 [%]
$4000\mu F$	3.67 [%]	42.8 [%]	11.5 [%]	20.2 [%]
$6000\mu F$	2.51 [%]	42.9 [%]	11.3 [%]	20.1 [%]
$8000\mu F$	1.89 [%]	42.9 [%]	11.0 [%]	20.1 [%]

그림 8은 부하 시 유한요소법을 이용하여 환류 다이오드와 DC link 전압 리플을 고려했을 때와 고려하지 않았을 때, 한 상의 전류와 한 상의 전압을 나타내었다. 그림 8(a)에서 보이는 것처럼 상전류의 파형과 폭은 주기적이지만 그림 8(b)에서 전류는 주기적이지 않다. 또한 그림 8(a)의 전류의 최대값은 그림 8(b)의 전류 보다 크다는 것을 알 수 있으며, 이는 토크 성능에 차이를 의미한다. DC link 전압이 일정한 경우에는 매 스위칭시 주기적인 전류 파형을 나타낸다. 그러나 DC link 전압 리플과 환류 다이오드를 고려한 경우에는 매 스위칭시 비 주기적인 전류 파형을 나타낸다. 회전 속도에 따라 스위칭 시간이 변화한다. 그림 6에 나타낸 것과 같이 속도 3000rpm에서는 하드초핑의 한상의 스위칭 시간은 1.66[msec]이며, 500rpm에서 한상의 스위칭 시간은 10[msec]이다. 스위칭 순간마다 상전류 파형은 리플이 있는 DC link 전압의 영향을 받아서 속도와 위치에 따라 다르게 나타나는 것을 알 수 있다.

그림 9는 유한요소법을 이용하여 500rpm에서 환류 다이오드와 DC link 전압 리플을 고려한 것과 고려하지 않은 토크리풀과 회전자 표면의 방사방향의 힘을 나타내었다. 환류 다이오드와 DC link 전압 리플을 고려한 방사방향의 힘과 토크리풀이 고려하지 않은 것보다 낮게 나타난 것을 알 수 있다. 이유는 상전류가 작게 흐르기 때문이다. 위와 같은 결과로부터 살펴보면 SRM의 성능을 정확히 예측하고 분석하기 위해서는 반드시 구동부의 환류 다이오드와 정류부의 DC link 전압 리플을 고려해야 한다.



(a) Without DC link capacitor and freewheeling diodes

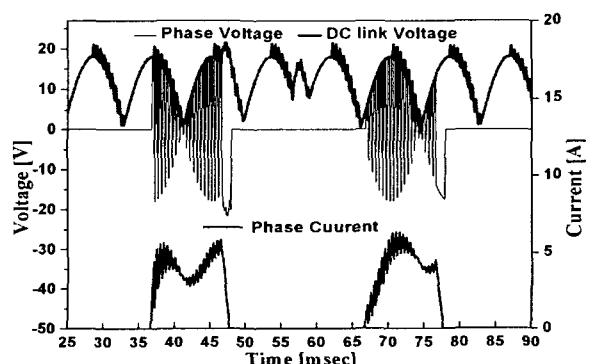
(b) With DC link capacitor and freewheeling diodes
그림 8 한 상 전류와 한 상 전압 (500rpm)

Fig. 8 Voltage and current of single phase (500rpm)

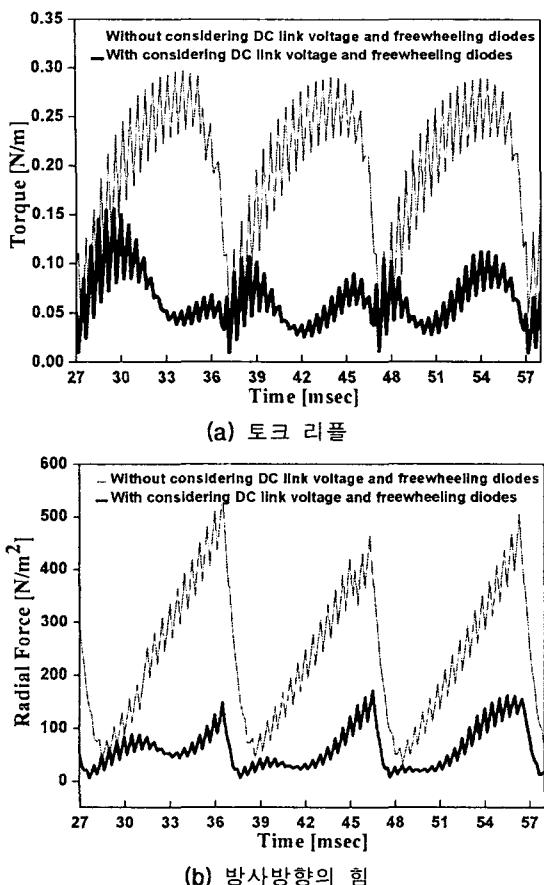


그림 9 토크리플과 방사방향의 힘 (500rpm)

Fig. 9 Torque ripple and radial force (500rpm)

4. 결 론

본 논문에서는 DC link 전압 리플과 환류 다이오드를 고려하여 시간 차분 전압원 유한요소 수치해석 방법으로 스위치드 릴럭턴스 전동기의 구동 특성분석 실험을 통해 타당성을 검증하였다. 또한 제안된 유한요소해석 기법을 검증하기 위하여 전동기를 제작하고 실험 장치를 구성하였으며, 실험을 통해 해석결과의 타당성을 검증하였다. 가격과 크기 문제 때문에 SRM 구동회로의 정류기에 소용량 캐패시터를 사용함으로써 DC link 전압에 리플을 발생 시킨 것을 알 수 있었으며, 정전용량에 따라 리플이 많이 변화한다는 것을 알 수 있었고, 환류 다이오드와 DC Link 전압 리플 고려한 SRM의 토크 특성 및 방사방향의 힘에 미치는 영향을 알 수 있었다. SRM의 성능을 정확히 예측하기 위해서는 반드시 구동부의 환류 다이오드와 DC link 캐패시터를 고려하여야 하며, 제시된 방법은 SRM과 구동 드라이브가 결합된 설계 및 해석에 효과적으로 이용될 수 있을 것으로 사료된다.

감사의 글

본 연구는 산업자원부의 중점추진 과제인 신·재생에너지 발전의 계통연계 기초기술개발 연구 (과제 번호 : R-2004-B-125)의 지원으로 수행되었습니다.

참 고 문 헌

- [1] T. J. E. Miller, Switched Reluctance Motors and their control, Oxford University Press, 1993.
- [2] T. H. Kim, J.-H. Choi, K. C. Ko, and J. Lee, "Finite-Element Analysis of Brushless DC Motor Considering Freewheeling Diodes and DC Link Voltage Ripple," IEEE Transaction on Magnetics, vol. 39, no. 5, pp. 3274-3276, Sep 2003.
- [3] Y. H. Kim, J. H. Choi, S. I. Jung, Y. D. Chun, J. Lee, M. S. Chu, K. J. Hong, and D. H. Choi, "Optimal design of switched reluctance motor using two-dimensional finite element method," Journal of Applied Physics, vol. 91, no. 10, 6967, May 2002.
- [4] T. J. E. Miller, Electronic Control of Switched Reluctance Machines: Newnes, 2001.
- [5] R. KRISHAN, Switched Reluctance Motor Drives (Modeling Simulation Analysis Design and Applications), CRC press, 2001.
- [6] S. J. Salom, Finite Element Analysis of Electric Machines, Kluwer Academic Publishers, 1995.

저 자 소 개



최재학(崔在學)

1973년 8월 9일 생. 1999년 한양대 전기 공학과 졸업. 2001년 한양대 대학원 전기 공학과 졸업(석사). 2001년~현재 동 대학원 전기공학과 박사과정.

Tel : 02-2290-0349

E-mail : ivy@ihanyang.ac.kr



김태형(金泰亨)

1969년 4월 3일 생. 1993년 한양대 전기 공학과 졸업. 1995년 동 대학원 전기공학과 졸업(석사). 1995~2002년 LG전자 DA 연구소 선임연구원. 2001년~현재 동 대학원 전기공학과 박사과정.

Tel : (02) 2290-0349

E-mail : ktheoung@dreamwiz.com



장기봉(張基鳳)

1970년 5월 25일 생. 1994년 한양대 전기 공학과 졸업. 1996년 한양대 (석사). 1996~2001년 대우중공업 연구원. 2002년~현재 한양대 전기공학과 박사과정.

Tel : 02-2290-0349

E-mail : kebin70@ihanyang.ac.kr



이 상 돈 (李 相 敦)

1958년 6월 14일 생. 1981년 한양대학교 공과대학 전기공학과 졸업. 1986년 동 대학원 전기공학과 졸업(석사). 1996년 동 대학원 전기공학과 졸업(박사). 1988년~1995년 국방과학연구소 선임연구원. 2003년~2004년 Simon Fraser Univ. 방문교수. 1995년~현재 국립원주대학 전기과 부교수.
Tel : 033-760-8421
Fax : 033-760-8420
E-mail : leesd@wonju.ac.kr



이 주(李 柱)

1963년 8월 30일 생. 1986년 한양대 전기공학과 졸업. 1988년 동 대학원 전기공학과 졸업(석사). 1988~1993년 국방과학연구소 연구원. 1997년 일본 큐슈대학교 SYSTEM 정보과학연구과 졸업(공박). 1997년 한국철도기술연구원 선임연구원. 1997년~현재 한양대 공대 전자전기컴퓨터공학부 부교수.
Tel : (02) 2290-0342
Fax : (02) 2295-7111
E-mail: julee@hanyang.ac.kr