

상호결합효과와 리액턴스효과를 제거한 765kV 비연가 송전선로 보호용 거리계전 알고리즘

論 文
54A-1-4

A New Distance Relaying Algorithm Immune to Mutual Coupling Effect and Reactance Effect for 765kV Untransposed Parallel Transmission Lines

安龍珍^{*} · 姜相熙^{*}
(Yong-Jin Ahn · Sang-Hee Kang)

Abstract - An accurate digital distance relaying algorithm which is immune to mutual coupling effect and reactance effect of the fault resistance and the load current for the line faults in 765kV untransposed transmission lines is proposed. The algorithm can estimate adaptively the impedance to a fault point independent of the fault resistance. To compensate the magnitude and phase of the apparent impedance, this algorithm uses the angle of an impedance deviation vector. The impedance correction algorithm for phase-to-ground fault and phase-to-phase short fault use a voltage equation at fault point to compensate the fault current at fault point. A series of tests using EMTP output data in a 765kV untransposed transmission lines have proved the accuracy and effectiveness of the proposed algorithm.

Key Words : Distance Relaying Algorithm, Untransposed Transmission Lines, Mutual Coupling Effect, Reactance Effect

1. 서 론

전력계통이 복잡화·대형화·초고압화 되어감에 따라 이에 대한 보호시스템도 매우 복잡해져 가고 있다. 따라서 계통의 어느 한 부분에서 고장이 발생한 경우 보호시스템이 적절한 보호능력을 상실한다면 사고파급범위와 강도는 매우 커질 수밖에 없으며, 보호계전기가 고장을 정확하게 검출하지 못한다면 보호협조의 원칙에 따라 정전구간이 커지게 된다. 송전선의 후비보호 계전기 모두와 대부분의 주보호 계전기는 방향성 거리계전기로 저항 지락고장 시 검출능력이 떨어지게 된다. 더구나 송전계통이 복잡해지면서 중조류가 흐르는 송전구간의 평균 길이가 짧아짐에 따라 고장저항과 부하전류의 결합작용인 리액턴스 효과에 의한 계전기 성능 저하는 큰 문제점으로 대두되고 있다[1].

병행 2회선 송전선로에 저항이 개입한 고장이 발생하면 고장점까지의 영상분 상호작용 및 부하조류의 상태에 따라 고장의 양상 및 특성이 상이하여 보호기기 동작에 부정적인 영향을 미친다[2]. 보호구간의 근단에서 고장이 발생할 경우에는 고장 전 전압을 이용하여 방향을 판별하는 것이 이용되었고[3], 보호구간의 원단에서 고장이 발생할 경우에는 보호구간의 저항과 리액턴스의 정정값을 조정하거나 계전기 동작 특성 곡선의 기울기를 조정하여 대응하여 왔다[4].

우리나라의 전력계통은 수요증가에 따라 확대되어 왔으며 765kV 송전계통이 운전 중에 있다. 765kV 계통에서는 송전

선에 6복도체를 적용하고 있는데 선로의 정전용량이 매우 커져서 큰 충전전류로 인한 보호상 문제점이 발생할 수 있으며, 고장의 발생·제거 시에 생기는 과도적 진동전류는 거리계전기의 오동작을 유발할 수 있다. 또한, 선로의 저항분이 적어서 회로의 시정수가 길어지므로 긴 시정수를 가진 직류(DC-offset)분 전류로 인해 CT가 포화될 수 있으며, 이는 보호계전기의 동작에 영향을 줄 수 있다[5].

현재 국내 전력계통에 운용중인 디지털 송전선로 보호용 거리계전기의 임피던스 계산 및 고장점 표정은 연가된 송전선로를 전제로 하고 있다. 비연가 병행회선 송전선로의 경우 병행회선사이의 불평형 상호 인덕턴스 때문에 측정오차가 발생하며, 고장점 표정을 위한 보상계수도 단일회선일 때는 효과가 있지만 병행회선일 경우는 인근회선의 각상 전류 보상 없이는 정확한 거리추정을 기대할 수 없다. 거리계전기의 경우도 인접회선의 전류보상이 없을 경우 언더리치 현상이 발생하며, 현재 사용하고 있는 디지털 거리계전기의 인근회선 영상전류보상 기능도 인근회선 고장시 오버리치 현상 때문에 적용에 어려움이 있을 것으로 판단된다[6, 7].

본 논문에서는 연가된 송전선로를 전제로 대부분을 사용하여 계통을 해석하는 기존 거리계전 알고리즘의 단점을 보완하고자 각 상별 직접 해석 방법을 사용하여 고장저항과 부하전류의 결합으로 생기는 리액턴스 효과와 불평형 상호 임피던스의 상호결합 효과를 제거하는 거리계전 알고리즘을 제안하였다. 제안된 알고리즘은 계전기 설치 점에서의 전압과 전류 정보만을 사용하며, 고장점 저항을 수식에서 소거함으로써 리액턴스 효과를 제거하였고, 대칭분 임피던스 사용이 아닌 각각의 선로임피던스를 사용하여 불평형 상호임피던스로 인한 상호결합 효과를 보상하였다. 사례 연구 결과 제안된 알고리즘은 다양한 고장에 대하여 양호한 결과를 보였다.

† 교신저자, 正會員: 柳湖電氣工業(株) 第二研究所 所長 · 工碩
E-mail: yjahn@youho.co.kr

* 正會員: 明知大 次世代電力技術研究센터 教授 · 工博
接受日字: 2004年 10月 13日
最終完了: 2004年 11月 24日

2. 본 론

본 논문에 사용되는 기호를 표 1에 정의하였다.

표 1 기호정의

Table 1 Nomenclature

기 호	정 의	단 위
V_{Sa}, V_{Sb}, V_{Sc}	자기단에서의 a, b, c상 전압	V
I_{Sa}, I_{Sb}, I_{Sc}	자기단에서의 a, b, c상 전류(고장회선)	A
I_{Ra}, I_{Rb}, I_{Rc}	상대단에서의 a, b, c상 전류(고장회선)	A
I_{Ta}, I_{Tb}, I_{Tc}	자기단에서의 a, b, c상 전류(인접회선)	A
I_{fa}, I_{fbc}	고장점 전류	A
Z_{xx}	송전선로의 자기 및 상호 임피던스(단위길이)	Ω/km
Z_{Lxx}	송전선로의 자기 및 상호 임피던스(전체길이)	Ω
Z_{Dxx}	계전기 설치점에서 고장점까지 선로 임피던스	Ω
R_f	고장점 저항	Ω
d	계전기 설치점에서 고장점까지 거리	P.U

2.1 리액턴스 효과[2]

송전선로에서 고장이 발생하면 계전기는 자기 보호구간 여부를 판단하여 차단 신호를 보낸다. 만약, 보호구간의 경계지점에서 고장저항을 포함하는 고장이 발생하면, 계전기가 추정하는 임피던스는 리액턴스 효과에 의하여 그림 1에 보인 바와 같이 실제 선로 임피던스에 대하여 크기와 위상의 차이를 갖는다.

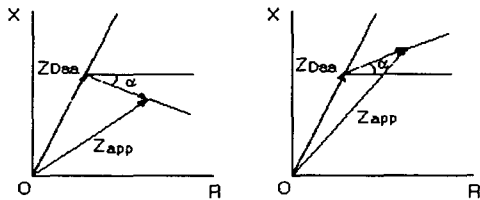


그림 1 리액턴스 효과
Fig. 1 The reactance effects

리액턴스 효과는 부하전류, 고장위치, 고장타입과 고장저항의 크기에 의존한다. 위상각 α 는 고장점에 의하여 분리되는 계통의 위상차이고[8], 부하전류의 방향에 의존하기 때문에 언더리치 현상과 오버리치 현상을 가져오며, 근단 고장에 대하여 작고, 원단 고장의 경우에 크다.

2.2 거리계전 알고리즘[2]

본 논문에서 제시한 거리계전 알고리즘에서 리액턴스 효과를 제거하는 임피던스 보정 방법을 그림 2에 도시하였다.

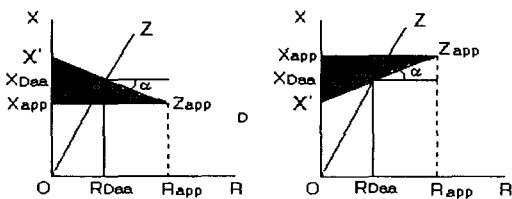


그림 2 임피던스 보정
Fig. 2 The impedance correction

그림 2에서 직선 $Z_{app}-X'$ 와 직선 O-Z(선로)의 교점이 선로임피던스임을 알 수 있고, 추정임피던스 $Z_{app}(R_{app}, X_{app})$ 와 위상각 α 를 안다면 계전기 설치점에서 고장점까지의 실제 선로임피던스 $Z_{Da}(R_{Da}, X_{Da})$ 를 구할 수 있다.

$$R_{Da} = \frac{X'}{X_{aa}/R_{aa} - (X_{app} - X')/R_{app}} \quad (1)$$

$$X_{Da} = \frac{X_{aa}}{R_{aa}} \square \frac{X'}{X_{aa}/R_{aa} - (X_{app} - X')/R_{app}}$$

여기서,
 $X' = X_{app} \pm R_{app} \square \tan \alpha$

2.3 단상지락고장 시 거리계전 알고리즘[9, 10]

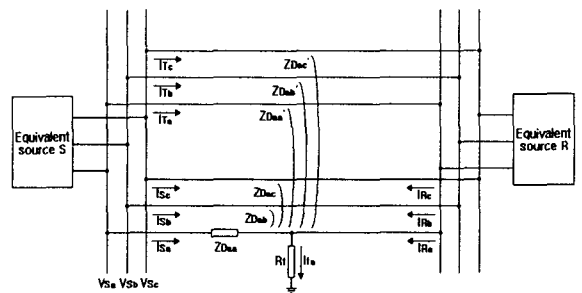


그림 3 단상지락고장 시 계통도 I
Fig. 3 Circuit I of a single phase-to-ground fault

그림 3은 고장저항이 개입한 단상지락고장 시에 계통도이며 계전기 설치 점에서 고장상의 전압은 다음과 같다.

$$V_{Sa} = (Z_{Da} Z_{Db} Z_{Dc}) \begin{pmatrix} I_{Sa} \\ I_{Sb} \\ I_{Sc} \end{pmatrix} + (Z_{Da'} Z_{Db'} Z_{Dc'}) \begin{pmatrix} I_{Ta} \\ I_{Tb} \\ I_{Tc} \end{pmatrix} + R_f I_{fa} \quad (2)$$

$$= Z_{Da} \left[\left(1 - \frac{Z_{Db} Z_{Dc}}{Z_{Da} Z_{Da}} \right) \begin{pmatrix} I_{Sa} \\ I_{Sb} \\ I_{Sc} \end{pmatrix} + \left(\frac{Z_{Da'} Z_{Db'} Z_{Dc'}}{Z_{Da} Z_{Da} Z_{Da}} \right) \begin{pmatrix} I_{Ta} \\ I_{Tb} \\ I_{Tc} \end{pmatrix} \right] + R_f I_{fa}$$

계전기가 추정하는 임피던스는 계전기 설치 점에서 측정되는 전압과 전류의 비로 표현된다.

$$Z_{app} = \frac{V_{app}}{I_{app}} \quad (3)$$

여기서,
 $V_{app} = V_{Sa}$
 $I_{app} = \left(1 - \frac{Z_{Db} Z_{Dc}}{Z_{Da} Z_{Da}} \right) \begin{pmatrix} I_{Sa} \\ I_{Sb} \\ I_{Sc} \end{pmatrix} + \left(\frac{Z_{Da'} Z_{Db'} Z_{Dc'}}{Z_{Da} Z_{Da} Z_{Da}} \right) \begin{pmatrix} I_{Ta} \\ I_{Tb} \\ I_{Tc} \end{pmatrix}$

식 (2)와 (3)을 정리하면 계전기가 추정하는 임피던스 Z_{app} 는 실제 선로 임피던스 Z_{Da} 에 R_f 가 포함된 항만큼 오차를 포함하고 있다.

$$Z_{app} = Z_{Da} + R_f \frac{I_{fa}}{\left(1 - \frac{Z_{Db} Z_{Dc}}{Z_{Da} Z_{Da}} \right) \begin{pmatrix} I_{Sa} \\ I_{Sb} \\ I_{Sc} \end{pmatrix} + \left(\frac{Z_{Da'} Z_{Db'} Z_{Dc'}}{Z_{Da} Z_{Da} Z_{Da}} \right) \begin{pmatrix} I_{Ta} \\ I_{Tb} \\ I_{Tc} \end{pmatrix}} \quad (4)$$

$$= Z_{Da} + R_f \frac{I_{fa}}{\left(1 - \frac{Z_{Db} Z_{Dc}}{Z_{Da} Z_{Da}} \right) \begin{pmatrix} I_{Sa} \\ I_{Sb} \\ I_{Sc} \end{pmatrix} + \left(\frac{Z_{Da'} Z_{Db'} Z_{Dc'}}{Z_{Da} Z_{Da} Z_{Da}} \right) \begin{pmatrix} I_{Ta} \\ I_{Tb} \\ I_{Tc} \end{pmatrix}}$$

여기서,

$$\alpha = \text{Arg} \left\{ \left(1 - \frac{Z_{Dab}}{Z_{Daa}} \frac{Z_{Dac}}{Z_{Daa}} \right) \begin{pmatrix} I_{S_a} \\ I_{S_b} \\ I_{S_c} \end{pmatrix} + \begin{pmatrix} Z_{Dad'} & Z_{Dad''} & Z_{Dad'''} \\ Z_{Daa'} & Z_{Daa''} & Z_{Daa'''} \end{pmatrix} \begin{pmatrix} I_{T_a} \\ I_{T_b} \\ I_{T_c} \end{pmatrix} \right\} \quad (5)$$

식 (5)에서 위상각 α 는 기지 값인 자기단 전류, 송전선로 임피던스와 미지 값인 고장점 전류 I_{fa} 로 구성되어 있으며 고장점 전류 I_{fa} 를 구하는 과정을 다음에 서술한다.

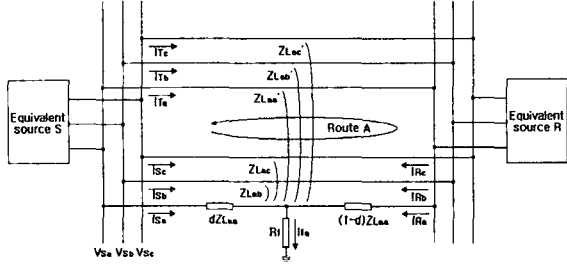


그림 4 단상지락고장 시 계통도 II
Fig. 4 Circuit II of a single phase-to-ground fault

그림 4의 Route A에 각 상별로 KVL(Kirchhoff's Voltage Law)을 적용하면 다음을 얻을 수 있다.

$$d \begin{pmatrix} a_{11} \\ a_{12} \\ a_{13} \end{pmatrix} \begin{pmatrix} I_{S_a} \\ I_{S_b} \\ I_{S_c} \end{pmatrix} - (1-d) \begin{pmatrix} a_{11} \\ a_{12} \\ a_{13} \end{pmatrix} \begin{pmatrix} I_{R_a} \\ I_{R_b} \\ I_{R_c} \end{pmatrix} + \begin{pmatrix} b_{11} \\ b_{12} \\ b_{13} \end{pmatrix} \begin{pmatrix} I_{T_a} \\ I_{T_b} \\ I_{T_c} \end{pmatrix} = 0 \quad (6)$$

$$d \begin{pmatrix} a_{21} \\ a_{22} \\ a_{23} \end{pmatrix} \begin{pmatrix} I_{S_a} \\ I_{S_b} \\ I_{S_c} \end{pmatrix} - (1-d) \begin{pmatrix} a_{21} \\ a_{22} \\ a_{23} \end{pmatrix} \begin{pmatrix} I_{R_a} \\ I_{R_b} \\ I_{R_c} \end{pmatrix} + \begin{pmatrix} b_{21} \\ b_{22} \\ b_{23} \end{pmatrix} \begin{pmatrix} I_{T_a} \\ I_{T_b} \\ I_{T_c} \end{pmatrix} = 0 \quad (7)$$

$$d \begin{pmatrix} a_{31} \\ a_{32} \\ a_{33} \end{pmatrix} \begin{pmatrix} I_{S_a} \\ I_{S_b} \\ I_{S_c} \end{pmatrix} - (1-d) \begin{pmatrix} a_{31} \\ a_{32} \\ a_{33} \end{pmatrix} \begin{pmatrix} I_{R_a} \\ I_{R_b} \\ I_{R_c} \end{pmatrix} + \begin{pmatrix} b_{31} \\ b_{32} \\ b_{33} \end{pmatrix} \begin{pmatrix} I_{T_a} \\ I_{T_b} \\ I_{T_c} \end{pmatrix} = 0 \quad (8)$$

여기서,

$$\begin{pmatrix} a_{11} & a_{12} & a_{13} \\ a_{21} & a_{22} & a_{23} \\ a_{31} & a_{32} & a_{33} \end{pmatrix} = \begin{pmatrix} Z_{Laa} - Z_{La'a} & Z_{Lab} - Z_{La'b} & Z_{Lac} - Z_{La'c} \\ Z_{Lba} - Z_{Lb'a} & Z_{Lbb} - Z_{Lb'b} & Z_{Lbc} - Z_{Lb'c} \\ Z_{Lca} - Z_{Lc'a} & Z_{Lcb} - Z_{Lc'b} & Z_{Lcc} - Z_{Lc'c} \end{pmatrix}$$

$$\begin{pmatrix} b_{11} & b_{12} & b_{13} \\ b_{21} & b_{22} & b_{23} \\ b_{31} & b_{32} & b_{33} \end{pmatrix} = \begin{pmatrix} Z_{Laa'} - Z_{La'a'} & Z_{Laa''} - Z_{La'a''} & Z_{Laa'''} - Z_{La'a'''} \\ Z_{Lba'} - Z_{Lb'a'} & Z_{Lba''} - Z_{Lb'a''} & Z_{Lba'''} - Z_{Lb'a'''} \\ Z_{Lca'} - Z_{Lc'a'} & Z_{Lca''} - Z_{Lc'a''} & Z_{Lca'''} - Z_{Lc'a'''} \end{pmatrix}$$

a상 지락고장의 경우 미지 값인 상대단 전류 I_{Ra} 는 식 (6), (7)과 (8)을 정리하여 구하며, b와 c상 지락고장의 경우에도 같은 방법으로 상대단 전류를 구한다.

$$I_{R_a} = \frac{d m_{11} I_{S_a} + m_{12} I_{T_a} + m_{13} I_{T_b} + m_{14} I_{T_c}}{(1-d) m_{11}} \quad (9)$$

여기서,

$$m_{11} = (a_{33}a_{12} - a_{13}a_{32})(a_{23}a_{11} - a_{13}a_{21}) - (a_{23}a_{12} - a_{13}a_{22})(a_{33}a_{11} - a_{13}a_{31})$$

$$m_{12} = (a_{33}a_{12} - a_{13}a_{32})(a_{23}b_{11} - a_{13}b_{21}) - (a_{23}a_{12} - a_{13}a_{22})(a_{33}b_{11} - a_{13}b_{31})$$

$$m_{13} = (a_{33}a_{12} - a_{13}a_{32})(a_{23}b_{12} - a_{13}b_{22}) - (a_{23}a_{12} - a_{13}a_{22})(a_{33}b_{12} - a_{13}b_{32})$$

$$m_{14} = (a_{33}a_{12} - a_{13}a_{32})(a_{23}b_{13} - a_{13}b_{23}) - (a_{23}a_{12} - a_{13}a_{22})(a_{33}b_{13} - a_{13}b_{33})$$

따라서, 고장점 전류 I_{fa} 는 다음과 같다.

$$I_{fa} = I_{S_a} + I_{R_a} = \frac{m_{11} I_{S_a} + m_{12} I_{T_a} + m_{13} I_{T_b} + m_{14} I_{T_c}}{(1-d) m_{11}} \quad (10)$$

식 (5)에 식 (10)에서 구한 I_{fa} 를 대입하여 정리하면 위상

각 α 는 다음과 같다.

$$\alpha = \text{Arg} \left\{ \frac{m_{11} I_{S_a} + m_{12} I_{T_a} + m_{13} I_{T_b} + m_{14} I_{T_c}}{(1-d) m_{11}} \begin{pmatrix} I_{S_a} \\ I_{S_b} \\ I_{S_c} \end{pmatrix} + \begin{pmatrix} Z_{Daa'} & Z_{Daa''} & Z_{Daa'''} \\ Z_{Daa'} & Z_{Daa''} & Z_{Daa'''} \end{pmatrix} \begin{pmatrix} I_{T_a} \\ I_{T_b} \\ I_{T_c} \end{pmatrix} \right\} \quad (11)$$

식 (11)에서 $1/(1-d)$ 은 스칼라 값이기에 위상각 α 를 결정하는데 영향을 미치지 않으므로 위상각 α 는 다음과 같이 구할 수 있다.

$$\alpha = \text{Arg} \left\{ \frac{m_{11} I_{S_a} + m_{12} I_{T_a} + m_{13} I_{T_b} + m_{14} I_{T_c}}{m_{11}} \begin{pmatrix} I_{S_a} \\ I_{S_b} \\ I_{S_c} \end{pmatrix} + \begin{pmatrix} Z_{Daa'} & Z_{Daa''} & Z_{Daa'''} \\ Z_{Daa'} & Z_{Daa''} & Z_{Daa'''} \end{pmatrix} \begin{pmatrix} I_{T_a} \\ I_{T_b} \\ I_{T_c} \end{pmatrix} \right\} \quad (12)$$

식 (3)과 (12)에서 추정임피던스 Z_{app} 와 위상각 α 를 구하였으므로, 식 (1)을 사용하여 리액턴스 효과를 제거한 거리계전 알고리즘을 구현한다.

2.4 상간단락고장 시 거리계전 알고리즘[9, 11]

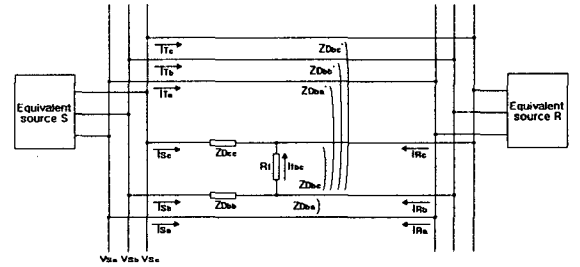


그림 5 상간단락고장 시 계통도 I
Fig. 5 Circuit I of a phase-to-phase short fault

그림 5는 고장장항이 개입한 상간단락고장 시 계통도이며 계전기 설치 점에서 고장상의 전압은 다음과 같다.

$$V_{Sb} - V_{Sc} = \begin{pmatrix} Z_{Dba} - Z_{Daa} \\ Z_{Dbb} - Z_{Dab} \\ Z_{Dbc} - Z_{Dac} \end{pmatrix} \begin{pmatrix} I_{S_a} \\ I_{S_b} \\ I_{S_c} \end{pmatrix} + \begin{pmatrix} Z_{Dba'} - Z_{Daa'} \\ Z_{Dbb'} - Z_{Dab'} \\ Z_{Dbc'} - Z_{Dac'} \end{pmatrix} \begin{pmatrix} I_{T_a} \\ I_{T_b} \\ I_{T_c} \end{pmatrix} + R_f I_{fbc}$$

$$= Z_{Dbb} \left\{ \begin{pmatrix} Z_{Dba} - Z_{Daa} \\ Z_{Dbb} \\ 1 - \frac{Z_{Dab}}{Z_{Dbb}} \end{pmatrix} \begin{pmatrix} I_{S_a} \\ I_{S_b} \\ I_{S_c} \end{pmatrix} + \begin{pmatrix} Z_{Dba'} - Z_{Daa'} \\ Z_{Dbb'} \\ Z_{Dba'} - Z_{Daa'} \\ Z_{Dbb'} - Z_{Dab'} \\ Z_{Dbc'} - Z_{Dac'} \\ Z_{Dbb'} \end{pmatrix} \begin{pmatrix} I_{T_a} \\ I_{T_b} \\ I_{T_c} \end{pmatrix} \right\} + R_f I_{fbc} \quad (13)$$

단상지락고장 시와 마찬가지로 계전기가 추정하는 임피던스는 계전기 설치 점에서 측정되는 전압과 전류의 비로 표현된다.

$$Z_{app} = \frac{V_{app}}{I_{app}} \quad (14)$$

여기서,

$$V_{app} = V_{Sb} - V_{Sc}$$

$$I_{app} = \begin{pmatrix} Z_{Dba} - Z_{Daa} \\ Z_{Dbb} \\ 1 - \frac{Z_{Dab}}{Z_{Dbb}} \\ Z_{Dbc} - Z_{Dac} \\ Z_{Dbb} \end{pmatrix} \begin{pmatrix} I_{S_a} \\ I_{S_b} \\ I_{S_c} \end{pmatrix} + \begin{pmatrix} Z_{Dba'} - Z_{Daa'} \\ Z_{Dbb'} \\ Z_{Dba'} - Z_{Daa'} \\ Z_{Dbb'} - Z_{Dab'} \\ Z_{Dbc'} - Z_{Dac'} \\ Z_{Dbb'} \end{pmatrix} \begin{pmatrix} I_{T_a} \\ I_{T_b} \\ I_{T_c} \end{pmatrix}$$

식 (13)과 (14)에서 다음을 유도할 수 있다.

$$Z_{app} = Z_{Dbb} + R_f \left[\frac{Z_{Dba} - Z_{Dca}}{Z_{Dbb}} \left(\begin{matrix} I_{Sa} \\ I_{Sb} \\ I_{Sc} \end{matrix} \right) + \frac{Z_{Dba}' - Z_{Dca}'}{Z_{Dbb}} \left(\begin{matrix} I_{Ta} \\ I_{Tb} \\ I_{Tc} \end{matrix} \right) \right] \quad (15)$$

$$= Z_{Dbb} + R_f \left[\frac{Z_{Dba} - Z_{Dca}}{Z_{Dbb}} \left(\begin{matrix} I_{Sa} \\ I_{Sb} \\ I_{Sc} \end{matrix} \right) + \frac{Z_{Dba}' - Z_{Dca}'}{Z_{Dbb}} \left(\begin{matrix} I_{Ta} \\ I_{Tb} \\ I_{Tc} \end{matrix} \right) \right] e^{\alpha} \quad (16)$$

여기서,

$$\alpha = \text{Arg} \left\{ \frac{Z_{Dba} - Z_{Dca}}{Z_{Dbb}} \left(\begin{matrix} I_{Sa} \\ I_{Sb} \\ I_{Sc} \end{matrix} \right) + \frac{Z_{Dba}' - Z_{Dca}'}{Z_{Dbb}} \left(\begin{matrix} I_{Ta} \\ I_{Tb} \\ I_{Tc} \end{matrix} \right) \right\} \quad (16)$$

식 (15)와 (16)에서 추정임피던스 Z_{app} 는 실제 선로임피던스 Z_{Dbb} 에 R_f 가 포함된 항만큼의 오차를 갖는다. 식 (16)에서 위상각 α 는 기지 값인 자기단 전류, 송전선로 임피던스와 미지 값인 고장점 전류 I_{fbc} 로 구성되어 있으며 고장점 전류 I_{fbc} 를 구하는 과정을 다음에 서술한다.

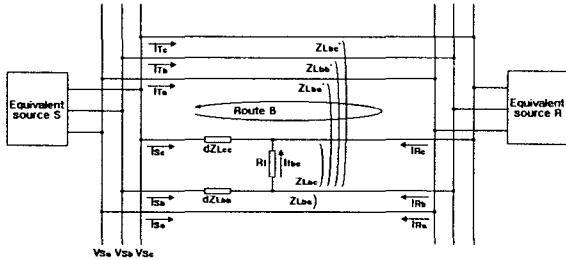


그림 6 상간단락고장 시 계통도 II
Fig. 6 Circuit II of a phase-to-phase short fault

그림 6의 Route B에 상별 KVL을 적용하면 식 (6), (7)과 (8)을 구할 수 있으며 bc상 단락고장이므로 미지값인 상대단 전류 I_{Rb} 와 I_{Rc} 는 식 (6), (7)과 (8)을 정리하여 구한다.

$$I_{Rb} = \frac{dm_{21}I_{Sb} + m_{22}I_{Ta} + m_{23}I_{Tb} + m_{24}I_{Tc}}{(1-d)m_{21}} \quad (17)$$

$$I_{Rc} = \frac{dm_{31}I_{Sc} + m_{32}I_{Ta} + m_{33}I_{Tb} + m_{34}I_{Tc}}{(1-d)m_{31}} \quad (18)$$

여기서,

$$\begin{aligned} m_{21} &= (a_{31}a_{13} - a_{11}a_{33})(a_{21}a_{12} - a_{11}a_{22}) - (a_{21}a_{13} - a_{11}a_{23})(a_{31}a_{12} - a_{11}a_{32}) \\ m_{22} &= (a_{31}a_{13} - a_{11}a_{33})(a_{21}b_{11} - a_{11}b_{21}) - (a_{21}a_{13} - a_{11}a_{23})(a_{31}b_{11} - a_{11}b_{31}) \\ m_{23} &= (a_{31}a_{13} - a_{11}a_{33})(a_{21}b_{12} - a_{11}b_{22}) - (a_{21}a_{13} - a_{11}a_{23})(a_{31}b_{12} - a_{11}b_{32}) \\ m_{24} &= (a_{31}a_{13} - a_{11}a_{33})(a_{21}b_{13} - a_{11}b_{23}) - (a_{21}a_{13} - a_{11}a_{23})(a_{31}b_{13} - a_{11}b_{33}) \\ m_{31} &= (a_{31}a_{12} - a_{11}a_{32})(a_{21}a_{13} - a_{11}a_{23}) - (a_{21}a_{12} - a_{11}a_{22})(a_{31}a_{13} - a_{11}a_{33}) \\ m_{32} &= (a_{31}a_{12} - a_{11}a_{32})(a_{21}b_{11} - a_{11}b_{21}) - (a_{21}a_{12} - a_{11}a_{22})(a_{31}b_{11} - a_{11}b_{31}) \\ m_{33} &= (a_{31}a_{12} - a_{11}a_{32})(a_{21}b_{12} - a_{11}b_{22}) - (a_{21}a_{12} - a_{11}a_{22})(a_{31}b_{12} - a_{11}b_{32}) \\ m_{34} &= (a_{31}a_{12} - a_{11}a_{32})(a_{21}b_{13} - a_{11}b_{23}) - (a_{21}a_{12} - a_{11}a_{22})(a_{31}b_{13} - a_{11}b_{33}) \end{aligned}$$

따라서, 고장점 전류 I_{fbc} 는 다음과 같다.

$$I_{fbc} = I_{Sb} + I_{Rb} - I_{Sc} - I_{Rc} = \frac{\left(\begin{matrix} m_{31}m_{21} \\ -m_{21}m_{31} \end{matrix} \right) \left(\begin{matrix} I_{Sb} \\ I_{Sc} \end{matrix} \right) + \left(\begin{matrix} m_{31}m_{22} - m_{21}m_{32} \\ m_{31}m_{23} - m_{21}m_{33} \\ m_{31}m_{24} - m_{21}m_{34} \end{matrix} \right) \left(\begin{matrix} I_{Ta} \\ I_{Tb} \\ I_{Tc} \end{matrix} \right)}{(1-d)m_{21}m_{31}} \quad (19)$$

식 (16)에 식 (19)에서 구한 I_{fbc} 를 대입하여 정리하면 위상각 α 는 다음과 같다.

$$\alpha = \text{Arg} \left\{ \frac{\left(\begin{matrix} m_{31}m_{21} \\ -m_{21}m_{31} \end{matrix} \right) \left(\begin{matrix} I_{Sb} \\ I_{Sc} \end{matrix} \right) + \left(\begin{matrix} m_{31}m_{22} - m_{21}m_{32} \\ m_{31}m_{23} - m_{21}m_{33} \\ m_{31}m_{24} - m_{21}m_{34} \end{matrix} \right) \left(\begin{matrix} I_{Ta} \\ I_{Tb} \\ I_{Tc} \end{matrix} \right)}{(1-d)m_{21}m_{31}} \left[\frac{Z_{Dba} - Z_{Dca}}{Z_{Dbb}} \left(\begin{matrix} I_{Sa} \\ I_{Sb} \\ I_{Sc} \end{matrix} \right) + \frac{Z_{Dba}' - Z_{Dca}'}{Z_{Dbb}} \left(\begin{matrix} I_{Ta} \\ I_{Tb} \\ I_{Tc} \end{matrix} \right) \right] \right\} \quad (20)$$

식 (20)에서 $1/(1-d)$ 은 스칼라 값이기에 위상각 α 를 결정하는데 영향을 미치지 않으므로 $1/(1-d)$ 을 제외하고 위상각 α 를 구한다. 식 (14)와 (20)에서 추정임피던스 Z_{app} 와 위상각 α 를 구하였으므로, 식 (1)을 사용하여 리액턴스 효과를 제거한 거리계전 알고리즘을 구현한다.

3. 사례 연구

3.1 시험 계통

본 논문에서 제시한 거리계전 알고리즘을 검증하기 위하여 그림 7에 도시한 765kV, 138(km) 비연가 송전선로를 EMTP의 Line Constants[12]를 이용하여 모의하였으며, 시험계통 전원 데이터는 표 2에 도시하였고, 부하전류의 영향을 고려하기 위하여 양단 전원의 상차각을 10°로 하였다.

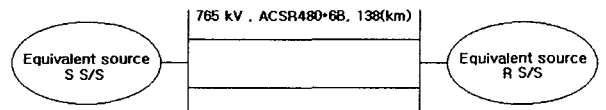


그림 7 모델 계통
Fig. 7 Model system

표 2 모델 계통 전원 데이터(Ω)
Table 2 Model system source impedance data(Ω)

구분	S 모선	R 모선
정상분	0.7607925+j35.9328150	1.5801075+j42.487335
역상분	0.7607925+j35.7572475	1.5801075+j42.136200
영상분	3.2772600+j39.9708675	6.905655+j62.5605525

제안된 알고리즘의 시험을 위한 거리계전기는 전체선로 138(km)의 80(%)지점인 110(km)까지를 보호 구간으로 선정하였으며, 전압과 전류 데이터는 60(Hz) 송전계통에서 한 주기에 96 샘플(5760(Hz))을 취득하였으며, 중첩방지(anti-

aliasing) 및 고조파 제거를 위하여 차단주파수 300(Hz), 이득 0.1의 저역필터를 통과한 후, 한 주기 이산푸리에 변환(Discrete Fourier Transform)을 사용하여 전력주파수 성분을 추출하였다. 오차는 계전기 설치점에서 고장점까지의 실제 값(선로임피던스)에 대한 추정 값(추정임피던스)의 백분율로 나타내었다.

3.2 시험 결과

그림 8과 9는 상호결합효과와 리액턴스효과를 고려하지 않은 대칭분을 사용한 기존 알고리즘의 시험결과이며 앞서 기술한 식 (4)와 (15)에서 살펴본 바와 같이 고장저항이 포함된 항만큼의 오차를 갖는다.

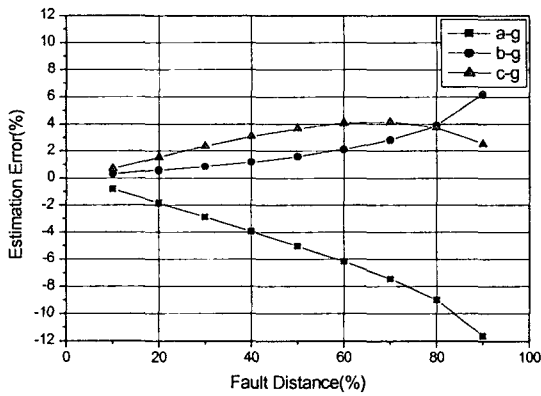


그림 8 단상지락고장 시 거리별 오차(%)
(고장위상각 0°, 고장저항 20(Ω))
Fig. 8 Estimation error(%) for phase-to-ground fault with fault inception angle 0° and fault resistance 20(Ω)

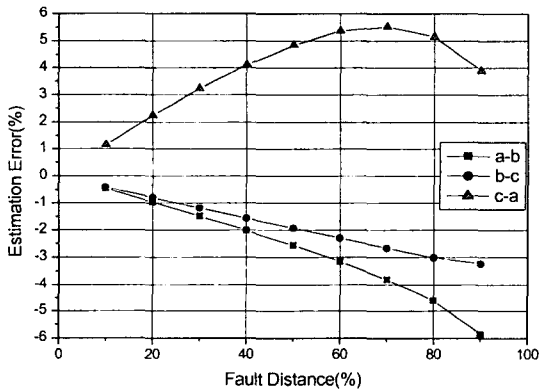


그림 9 상간단락고장 시 거리별 오차(%)
(고장위상각 0°, 고장저항 20(Ω))
Fig. 9 Estimation error(%) for phase-to-phase short fault with fault inception angle 0° and fault resistance 20(Ω)

표 3~6은 송전선로 고장 시 본 논문에서 제시한 알고리즘의 시험결과이다. 단상지락고장과 상간단락고장에서 고장저항이 없을 경우에 양호한 결과를 보였으며, 고장저항이 개입한 경우에도 상호결합효과와 리액턴스효과 제거를 통하여 a상 지락고장 시 최대 0.54%, ab상 단락고장 시 최대 0.71%의 오차를 보였다.

표 3 단상지락고장 시 계산 오차(고장위상각 0°)
Table 3 Estimation error on phase-to-ground fault(Fault inception angle 0°)

고장상	고장지점 (%)	고장저항 (Ω)	저항(Ω)		리액턴스(Ω)		오차 (%)
			실제값	추정값	실제값	추정값	
a	10	0	0.7267	0.7264	5.9095	5.9077	0.03
		20	0.7267	0.7264	5.9095	5.9077	0.03
	40	0	2.9067	2.9040	23.6382	23.6169	0.09
		20	2.9067	2.9040	23.6382	23.9240	0.06
	80	0	5.8134	5.7854	47.2763	47.0493	0.48
		20	5.8134	5.7924	47.2763	47.1061	0.36
b	10	0	0.6445	0.6443	6.7347	6.7326	0.03
		20	0.6445	0.6443	6.7347	6.7326	0.03
	40	0	2.5779	2.5758	26.9389	26.9173	0.08
		20	2.5779	2.5766	26.9389	26.9254	0.05
	80	0	5.1558	5.1362	53.8778	53.6730	0.38
		20	5.1558	5.1398	53.8778	53.7107	0.31
c	10	0	0.6397	0.6395	7.0833	7.0811	0.03
		20	0.6397	0.6395	7.0833	7.0811	0.03
	40	0	2.5590	2.5572	28.3333	28.3134	0.07
		20	2.5590	2.5579	28.3333	28.3219	0.04
	80	0	5.1180	5.1021	56.6666	56.4909	0.31
		20	5.1180	5.1092	56.6666	56.5702	0.17

표 4 단상지락고장 시 계산 오차(고장위상각 90°)
Table 4 Estimation error on phase-to-ground fault(Fault inception angle 90°)

고장상	고장지점 (%)	고장저항 (Ω)	저항(Ω)		리액턴스(Ω)		오차 (%)
			실제값	추정값	실제값	추정값	
a	10	0	0.7267	0.7264	5.9095	5.9071	0.04
		20	0.7267	0.7264	5.9095	5.9071	0.04
	40	0	2.9067	2.9032	23.6382	23.6098	0.12
		20	2.9067	2.9049	23.6382	23.6240	0.06
	80	0	5.8134	5.7820	47.2763	47.0210	0.54
		20	5.8134	5.7924	47.2763	47.1051	0.36
b	10	0	0.6445	0.6442	6.7347	6.7320	0.04
		20	0.6445	0.6443	6.7347	6.7326	0.03
	40	0	2.5779	2.5756	26.9389	26.9119	0.10
		20	2.5779	2.5766	26.9389	26.9254	0.05
	80	0	5.1558	5.1336	53.8778	53.6461	0.43
		20	5.1558	5.1413	53.8778	53.7269	0.28
c	10	0	0.6397	0.6394	7.0833	7.0804	0.04
		20	0.6397	0.6395	7.0833	7.0811	0.03
	40	0	2.5590	2.5566	28.3333	28.3078	0.09
		20	2.5590	2.5579	28.3333	28.3219	0.04
	80	0	5.1180	5.0985	56.6666	56.4512	0.38
		20	5.1180	5.1087	56.6666	56.5646	0.18

표 5 상간단락고장 시 계산 오차(고장위상각 0°)
Table 5 Estimation error on phase-to-phase short fault (Fault inception angle 0°)

고장상	고장지점 (%)	고장저항 (Ω)	저항(Ω)		리액턴스(Ω)		오차 (%)
			실제값	추정값	실제값	추정값	
ab	10	0	0.7267	0.7264	5.9095	5.9077	0.03
		20	0.7267	0.7264	5.9095	5.9077	0.03
	40	0	2.9067	2.9040	23.6382	23.6169	0.09
		20	2.9067	2.9040	23.6382	23.6169	0.09
	80	0	5.8134	5.7814	47.2763	47.0162	0.55
		20	5.8134	5.7849	47.2763	47.0446	0.49
bc	10	0	0.6445	0.6443	6.7347	6.7326	0.03
		20	0.6445	0.6443	6.7347	6.7326	0.03
	40	0	2.5779	2.5753	26.9389	26.9119	0.10
		20	2.5779	2.5755	26.9389	26.9146	0.09
	80	0	5.1558	5.1248	53.8778	53.5545	0.60
		20	5.1558	5.1295	53.8778	53.6030	0.51
ca	10	0	0.6397	0.6395	7.0833	7.0811	0.03
		20	0.6397	0.6395	7.0833	7.0811	0.03
	40	0	2.5590	2.5556	28.3333	28.2964	0.13
		20	2.5590	2.5569	28.3333	28.3106	0.08
	80	0	5.1180	5.0878	56.6666	56.3322	0.59
		20	5.1180	5.0949	56.6666	56.4116	0.45

표 6 상간단락고장 시 계산 오차(고장위상각 90°)
Table 6 Estimation error on phase-to-phase short fault
(Fault inception angle 90°)

고장상	고장지점 (%)	고장저항 (Ω)	저항(Ω)		리액턴스(Ω)		오차 (%)
			실제값	추정값	실제값	추정값	
ab	10	0	0.7267	0.7264	5.9095	5.9071	0.04
		20	0.7267	0.7265	5.9095	5.9077	0.03
	40	0	2.9067	2.9026	23.6382	23.6051	0.14
		20	2.9067	2.9043	23.6382	23.6192	0.08
	80	0	5.8134	5.7721	47.2763	46.9406	0.71
		20	5.8134	5.7849	47.2763	47.0446	0.49
bc	10	0	0.6445	0.6442	6.7347	6.7320	0.04
		20	0.6445	0.6443	6.7347	6.7326	0.03
	40	0	2.5779	2.5742	26.9389	26.9011	0.14
		20	2.5779	2.5755	26.9389	26.9146	0.09
	80	0	5.1558	5.1207	53.8778	53.5114	0.68
		20	5.1558	5.1295	53.8778	53.6030	0.51
ca	10	0	0.6397	0.6393	7.0833	7.0797	0.05
		20	0.6397	0.6395	7.0833	7.0811	0.03
	40	0	2.5590	2.5546	28.3333	28.2851	0.17
		20	2.5590	2.5569	28.3333	28.3106	0.08
	80	0	5.1180	5.0857	56.6666	56.3096	0.63
		20	5.1180	5.0949	56.6666	56.4116	0.45

4. 결 론

본 논문에서는 연가된 송전선로를 전제로 대칭분을 사용하여 계통을 해석하는 기존 거리계전 알고리즘의 단점을 보완하고자 각 상별 직접 해석 방법을 사용하여 고장저항과 부하전류의 결합으로 생기는 리액턴스 효과와 불평형 상호 임피던스의 상호결합 효과를 제거하는 거리계전 알고리즘을 제안하였다. 제안된 알고리즘은 계전기 설치 점에서의 전압과 전류 정보만을 사용하며, 고장점 저항을 수식에서 소거함으로써 리액턴스 효과를 제거하였고, 대칭분 임피던스 사용이 아닌 각각의 선로임피던스를 사용하여 불평형 상호임피던스로 인한 상호결합 효과를 보상하였다. 765kV 비연가 송전계통을 대상으로 한 사례 연구 결과에서 제안된 알고리즘의 다양한 고장에 대한 양호한 결과를 확인하였으므로, 향후 본 알고리즘이 비연가 송전선로 보호에 유용하게 사용될 수 있음을 검증하였다.

감사의 글

본 연구는 과학기술부 및 한국과학재단의 ERC 프로그램을 통한 지원으로 이루어졌으며 이에 감사드립니다.

참 고 문 헌

[1] “직접접지계통 송전선로 고저항 지락보호대책연구” 최종보고서, 전력연구원, pp 3-4, July, 1997.
 [2] 안용진, 강상희, 이승재, “리액턴스 효과를 최소화한 병행 2회선 송전선로 보호 거리계전 알고리즘”, 대한전기학회 논문지, 제50권 1호, pp 38-44, 2001.
 [3] W. D. Breingan, M. M. Chen, T. F. Gallen, “The Laboratory Investigation of a Digital System for the Protection of Transmission Lines”, IEEE Trans. PAS, Vol. PAS-98, pp 350-357, /mar./Apr. 1979.

[4] Y. Q. Xia, K. K. Li, A. K. David, “Adaptive relay setting for stand-alone digital distance protection”, IEEE Trans. on PWRD, Vol. 9, No. 1, Jan., 1994.
 [5] “765kV 초고압 보호계전 방식에 관한 연구”, 최종보고서, 한국전력공사 기술연구원, Dec., 1994.
 [6] 서순교, 오세일, 김명호, “비연가 송전선로에서의 거리계전기 리치 측정 및 고장점 표정에 대한 고찰”, 전력계통보호제어연구회 학술 및 기술발표회 논문집, pp. 82-89, 2001.
 [7] “Instruction Manual of M32EPCKR01 Transmission Line Protection Relay Scheme for KEPCO”, Mitsubishi Electric Corporation.
 [8] 안용진, 강상희, “고장저항의 영향을 최소화한 거리계전 기법”, 대한전기학회 추계학술대회 논문집, pp 286-288, 1998.
 [9] 안용진, 강상희, “765kV 비연가 송전선로에서 고장점 표정 알고리즘”, 대한전기학회 논문지, 제53권 3호, pp. 168-174, 2004.
 [10] 안용진, 강상희, “765kV 비연가 송전선로에서 단상지락고장 시에 거리계전 알고리즘”, 대한전기학회 하계학술대회 논문집, pp. 452-454, 2004.
 [11] 안용진, 강상희, “765kV 비연가 송전선로에서 상간단락고장 시에 거리계전 알고리즘”, 대한전기학회 하계학술대회 논문집, pp. 455-457, 2004.
 [12] “ATP Rule Book”, ATP Salford Version of EMTP.

저 자 소 개



안 용 진 (安 龍 珍)

1968년생. 1998년 명지대 전기공학과 졸업. 2000년 동 대학원 전기공학과 졸업(석사). 2003년 동 대학원 전기공학과 수료(박사). 현재 유호전기공업(주) 제2연구소 소장.

Tel : (031) 871-8801 ex)289

Fax : (031) 871-8810

E-mail : yjahn@youho.co.kr



강 상 희 (姜 相 熙)

1962년생. 1985년 서울대 공대 전기공학과 졸업. 1987년 동 대학원 전기공학과 졸업(석사). 1993년 동 대학원 전기공학과 졸업(공학박사). 현재 명지대학교 차세대 전력기술연구센터 교수.

Tel : (031) 330-6364

Fax : (031) 330-6816

E-mail : shkang@mju.ac.kr