

# 코어없는 전자식 트랜스포머 Coreless Electronic Transformer

서재현 · 김만고

J. H. Seo and M. G. Kim

**Key Words** : Coreless Electronic Transformer(코어없는 전자식 트랜스포머), No Load Loss(무부하 손실), Standby Power(대기전력), Small size(소형), Lightweight(경량), Voltage Conversion(전압 변환)

**Abstract** : A coreless electronic transformer is proposed. Conventional iron cored transformer is heavy and bulky and it has substantial amount of no load loss. On the other hand, electronic transformer can be made of negligible no load loss and is small size and lightweight. It consists of rectifier and PWM inverter. Electronic transformer is easily modeled to conventional Buck converter; therefore, output voltage is controlled by duty ratio. It is thought to be suitable for applications where the operation duty is low. In this paper, a novel coreless transformer is proposed, then it's detailed analysis, simulative and experimental results are presented

## 1. 서 론

각 나라마다 가정용 전압의 크기와 주파수는 다르다. Table 1은 주요 국가별 상용 전압을 나타낸다. 국내에서 사용되고 있는 일본과 미국의 내수용 전자제품은 별도의 트랜스포머를 이용해서 강압 후 사용하여야 한다. 기존의 가정용 철 코어(iron core) 트랜스포머는 저비용, 높은 효율과 신뢰성의 장점이 있지만, 반면에 무겁고 거대하며 무부하시에도 철손으로 인한 상당량의 손실이 존재한다. 트랜스포머는 보통 계속해서 콘센트에 연결되어 있고 에너지를 소비하기 때문에 무부하 손실은 매우 중요하다. 특히 믹서(mixer), 전자렌지 혹은 세탁기와 같이 1일 평균 동작 시간량(duty)이 적다면, 완전부하효율(full load efficiency)은 좋더라도 트랜스포머의 전체효율은 좋지 않게 된다. 무부하 손실 또는 대기전력(Stanby Power)을 국가 전체적으로 고려할 때 그 양은 엄청나다. 산업자원부는 우리나라 가구당 연간 306kWh의 전력이 대기전력으로 낭비되고 있는 것으로 추정하고 있으며 이는 가정 전력소비량의 11%를 차지 국가전체 전력의 1.7%, 금액으로는 연간 5000억원이 사라지고 있는 실정이다. 이에따라 정부는 대기전력 절감 로드맵 「Standby Korea

2010』을 정하고 2010년까지 전자제품 대기전력을 1W이하로 하는 정책을 수행하고 있다.

반면에 기존의 트랜스포머와 비교할 때 제안된 전자식 트랜스포머(ET: Electronic Transformer)는 무부하 손실을 무시할 수 있도록 제작이 가능하다. 따라서 완전부하효율이 조금 낮더라도 동작 시간량이 적은 응용에 대해 ET는 상당한 이점이 있다. 게다가 ET의 무게와 부피는 반도체 스위치를 사용하여 획기적으로 줄일 수 있다<sup>1)</sup>.

본 논문에서는 PWM 인버터(inverter)를 이용한 코어가 없는 ET를 제안한다. 먼저, 제안된 전력단을 모델링하여 해석하며 전원 공급 회로를 포함한 제어회로의 각 부분에 대한 설명을 한다. 그리고 시뮬레이션과 실험을 통해 그 동작을 확인하였다.

Table 1 Line voltages around the world

Countries	Voltage(V)	Frequency(Hz)
Japan	100	60
China	220	50
United Kingdom	240	50
Germany	230	50
United States	120	60

접수일 : 2005년 3월 29일  
김만고(책임저자) : 부경대학교 전기제어계측공학부  
E-mail : mgkim@pknu.ac.kr Tel. 051-620-1637

## 2. 전력단(Power Stage)의 기본개념 및 해석 제안된 전자식 트랜스포머의 개념도와 실제 전

력단 회로를 Fig. 1에 나타내었다.

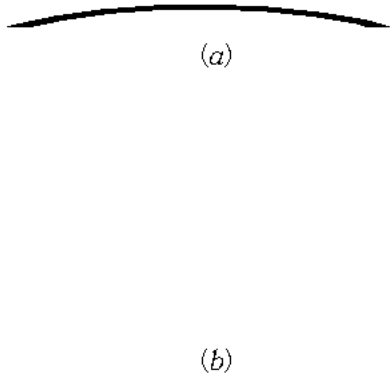


Fig. 1 (a) Basic concept of power conversion of the electronic transformer  
(b) A practical power stage scheme of the electronic transformer

2.1 AC-DC 컨버터

AC-DC 컨버터는 교류입력 전력을 직류로 변환하는 회로로서, 산업 응용에서 광범위하게 이용되고 있는 다이오드 브리지 정류기의 형태를 Fig. 2에 나타내었다.

Fig. 2 AC-DC converter : diode bridge rectifier

정류회로가 순수저항부하 R을 가질 때, 정류기의 평균출력전압과 평균출력전류는 다음과 같다.

$$V_{dc} = \frac{2}{T} \int_0^{\frac{T}{2}} V_m \sin \omega t dt = 0.6366 V_m \quad (1)$$

$$I_{dc} = \frac{V_{dc}}{R} = \frac{0.6366 V_m}{R} \quad (2)$$

2.2 DC-AC 컨버터

DC-AC 컨버터는 인버터로 알려져 있으며 직류의 입력 전력을 교류의 출력 전력으로 변환한다. Fig. 3은 단상 브리지 인버터이다.

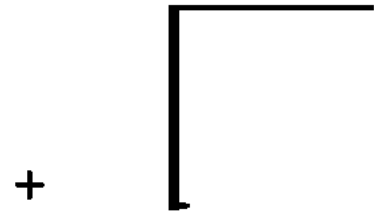


Fig. 3 DC-AC converter : bridge inverter

스위치의 제어신호는 식(3)와 같은 상태를 만들기 위해 각 트랜지스터에 인가된다.

$$\begin{aligned} \text{모드 1}(Q1, Q4 \text{ on}): v_{AN} &= v_{DC}, v_{BN} = 0 \\ \text{모드 2}(Q1 \text{ off}, Q4 \text{ on}): v_{AN} &= 0, v_{BN} = 0 \\ \text{모드 3}(Q2, Q3 \text{ on}): v_{AN} &= 0, v_{BN} = v_{DC} \\ \text{모드 4}(Q2 \text{ off}, Q3 \text{ on}): v_{AN} &= 0, v_{BN} = 0 \end{aligned} \quad (3)$$

본 논문에서 제안한 전력회로의 동작은 식(3)에서와 같이 네 개의 모드로 나눌 수 있다. 모드 1과 모드 2는 입력전원 주기의 반주기 동안( $0 < \omega t < \pi$ ) 스위칭주기에 따라 반복하고, 모드 3과 모드 4는 나머지 반주기 동안( $\pi < \omega t < 2\pi$ ) 반복하게 된다.

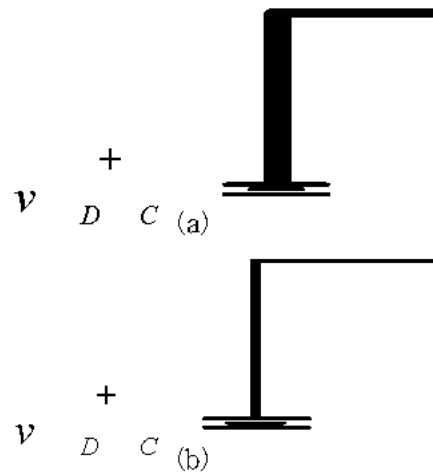


Fig. 4 Continuous current  $i_L$  for mode 1 and mode 2

Fig. 4는 모드에 따른 전류의 흐름을 나타낸다. 트랜지스터는 구조적으로 역병렬 다이오드가 내장되어 있으므로 출력 전류는  $i_o$ 의 방향에 따라 Q4와 D3 혹은 Q3와 D4의 경로를 통하여 순환하게 된다. 제안된 트랜스포머의 전력단 회로는 입력전원 반주기 동안 직류 출력을 가지는 Buck 컨버터와 같다. 따라서 정상 상태 해석은 Buck 컨버터의 해석으로 적용할 수 있다. Fig. 5는 일반적인 Buck 컨버터이다<sup>2)</sup>.

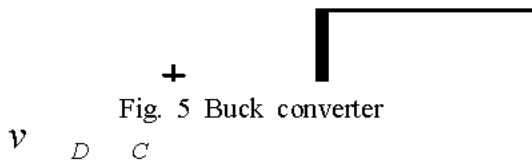


Fig. 5 Buck converter

Fig. 6은 인덕터 전류가 연속적일 때( $i_L(t) > 0$ )의 동작 모드 파형이다.

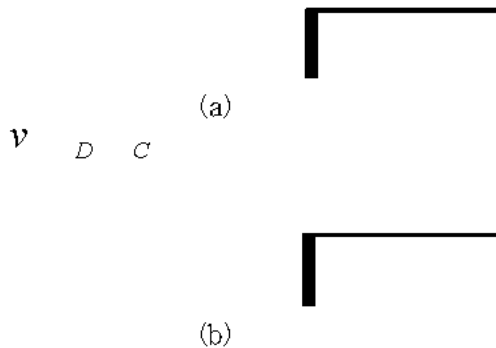


Fig. 6 Operational modes of buck converter circuit  
(a)switch on (b)switch off

Fig. 6에서 트랜지스터가  $T_s$ 의 주기로 반복 동작한다고 할 때,  $T_s$ 는 초펄주기(chopping period)가 되며  $T_s = t_{ON} + t_{OFF}$ 이다.

정상상태에서 Buck 컨버터의 입출력 전압과 전류의 관계는 식(4)와 식(5)처럼 나타낼 수 있다.

$$\frac{v_o}{v_{DC}} = \frac{t_{on}}{T_s} = D \quad (4)$$

$$\frac{I_o}{I_{DC}} = \frac{v_{DC}}{v_o} = \frac{1}{D} \quad (5)$$

여기서  $D$ 는 통유율(Duty Ratio)이다.

모드 3과 모드 4 동안의 출력전압은  $-v_o$ 이고 해석은 모드 1과 모드 2의 방법과 같다.

### 2.3 전자식 트랜스포머의 입·출력 관계

Fig. 1에서 제안한 ET는 Buck 컨버터에서 입력 전원이 직류에서 교류로 교체되었을 뿐 그 등가회로는 같다. 따라서 출력단의 LC필터가 스위칭 노이즈를 제거하고, 기본파 성분을 통과시키는 이상적인 경우 출력전압은 다음과 같다<sup>3)</sup>.

$$v_o = Dv_i \quad (6)$$

#### 2.3.1 인덕터 전류와 출력전압 변화량

1)  $0 \leq t < DT_s$

모드 1과 모드 3구간 동안 인덕터 전류의 기울기와 전류의 변화량  $\Delta i_L$ 는 다음과 같다.

$$\frac{di_L}{dt} = \frac{v_i - v_o}{L} - \frac{(1-D)v_i}{L} \quad (7)$$

$$\Delta i_L = D(1-D) \frac{v_i}{L} T_s \quad (8)$$

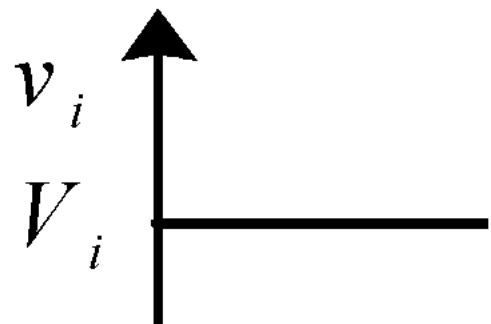
2)  $DT_s \leq t < T_s$

모드 2와 모드 4동안  $di_L/dt$ 와  $\Delta i_L$ 는

$$\frac{di_L}{dt} = -\frac{v_o}{L} - D \frac{v_i}{L} \quad (9)$$

$$\Delta i_L = D(1-D) \frac{v_i}{L} T_s \quad (10)$$

식(8)과 (10)에서 입력전압  $v_i$ 가 영보다 크면 전류  $i_L$ 은 상승하며,  $v_i$ 가 영보다 작으면 전류  $i_L$ 은 하강한다. 정상상태에서 커패시터 C는 인덕터 L의 전류 중 입력주파수와 동일한 성분인 기본파 전류는 모두 출력부하에 전달하고, 스위칭으로 인한 인덕터의 리플전류  $\Delta i_L$ 은 모두 흡수된다. 그러나 실제 회로에서 출력전압에  $\Delta v_o$ 만큼의 리플이 존재하게 된다. 입력전압  $v_i$ 와 출력전류  $i_o$ 의 변동에 따른 인덕터 전류  $i_L$ 와 커패시터 전류  $i_c$ 의 파형은 Fig. 7과 같다.



(a)  $V_i > 0$  일때,  $v_{DS} - Q_1$ 의 드레인 소스 전압  
(b)  $V_i < 0$  일때,  $v_{DS} - Q_2$ 의 드레인 소스 전압

Fig. 7 Inductor current( $i_L$ ) and capacitor current ( $i_c$ ) depend on the variation of  $v_i$  and  $i_o$ .

부하전류  $i_o$ 는 일정하다고 가정하면, Fig. 7에서  $i_L > i_o$ 인 부분의 면적만큼이 추가적인 전하량  $\Delta Q$ 을 나타내고 전압 리플,  $\Delta v_o$ 는 다음과 같이 쓸 수 있다.

$$\Delta v_o = \frac{\Delta Q}{C} = \frac{1}{C} \frac{1}{2} \frac{\Delta i_L}{2} \frac{T_s}{2} \quad (11)$$

따라서 식(10)을 식(11)에 대입하면 식(12)가 된다.

$$\Delta v_o = \frac{1}{8} \frac{T_s^2 D(1-D) |v_i|}{LC} \quad (12)$$

### 3. 제어 회로

#### 3.1 전원공급회로

Fig. 8의 회로는 대기전력을 1W이하로 줄이기 위해 ET에서 사용한 전원공급회로이다<sup>4)</sup>. Bootstrap winding의 1차측은 인덕터 L로 58T이고 2차측은 14T을 사용하였다. 제어회로의 전원공급은 기동시에는 R-C 회로를 이용하여 에너지를 공급 받고, 컨버터가 기동을 한 후에는 Bootstrap 권선을 통해 에너지를 공급 받는다. Fig. 8에서 제너 다이오드  $Z_1$ 은 전압상승으로부터 제어회로의 소자를 보호하기 위해 사용되었다 ( $V_{Z1} = 18V$ ). MOSFET은 게이트 제너  $Z_2$ 에 의해 설정된 레벨(level)에 도달하기 전에는 동작하지 않는다. 그러나 일단 턴온되면 상태를 유지한다. 차례로 MOSFET은 PNP트랜지스터를 턴온하게 되고 커패시터의 저장된 에너지는 제어회로로 전달된다. 제어 회로의 다른 논리 소자(logic device)의 전력 소모를 고려해 충분한 전압 여유를 주기 위해  $Z_2$ 의 값은 14.2V로 설정했다. 따라서 MOSFET의  $V_{GS(th)}$ 가 2V라 할 때, 적어도 커패시터 C는 16.2V의 전압을 유지한다.

Fig. 8 A bootstrap winding provides power after start-up

저항에서의 손실을 줄이기 위해서 저항값은 매우 커야 하나 큰 저항값의 사용은 전원이 인가되고 ET가 기동하는 사이의 시간지연을 가져온다. 평균 인가전압  $v_{DC}$ 는 식(1)에서  $0.636 \times 310V = 197V$ , 저항 R은  $100k\Omega$ , 커패시터 C는  $220\mu F$ , 권선의 정상 평균 출력전압이 20V, 그리고 커패시터가 16.2V까지 충전이 필요할 때, ET는

$$16.2 = 197 \left[ 1 - \exp\left(\frac{-t}{100k\Omega \times 220\mu F}\right) \right] \quad (13)$$

혹은  $t = 1.88s$  이후 동작을 시작한다. 정상 상태에서 저항에서의 소비전력은 단지

$$P = \frac{(197V - 20V)^2}{100k\Omega} = 0.31W \quad (14)$$

에 불과하다. 제안된 트랜스포머는 무부하 상태에서는 부트스트랩 권선의 출력이 없으므로 커패시터의 충전과 방전이 주기(1.88s)적으로 반복되고 충전된 커패시터의 에너지에 의해 극히 짧은 시간동안만 기동된다. 본 논문에서 제안한 회로의 무부하 상태에서 전력단 스위치와 논리소자의 손실은 무시할 만큼 적다고 가정할 때, 식(14)는 ET의 대기전력으로 간주할 수 있다. 따라서 제안된 회로의 대기전력은 1W이하이다.

#### 3.2 게이트 발생회로

트랜스포머로서 동작하기 위해서는 입력전압과 출력전압의 주파수가 같아야 한다. 제안된 ET의 게이트신호 발생회로를 Fig. 9에 나타내었다.

제작 원가를 줄이기 위해서 고가의 마이크로프로세서 대신 시중에서 쉽게 구할 수 있는 연산증폭기와 게이트 논리소자를 사용하였다. Fig. 9(a)에서 저항 R1과 R2가 R3와의 전압분배법칙에 의하여 Fig. 9(b)에서 보듯이  $v_{SEN}$ 의 파형을 얻을 수 있다. 측정된  $v_{SEN}$ 와 기준전압  $V_{ref}$ 와 비교하여 비교기 출력 전압이  $v_{comp}$ 이다. 비교기의 출력 전압  $v_{comp}$ 가 JK-F/F의 클럭(clock) 신호가 되고 JK-F/F은 주파수를 분주하는 디지털 카운터로서 동작한다. Fig. 9(b)에서 F/F의 출력  $v_Q$ 와  $\overline{v_Q}$ 는 입력주파수와 동일한 주파수(50Hz 혹은 60Hz)의 펄스 신호가 된다. F/F출력과 PWM신호가 AND게이트에 의해 곱해진 신호가 각각의 스위치의 게이트 신호가 된다. 따라서 ET는 항상 입력 전압의 주파수와 동일한 출력 전압으로 변환하게 된다.

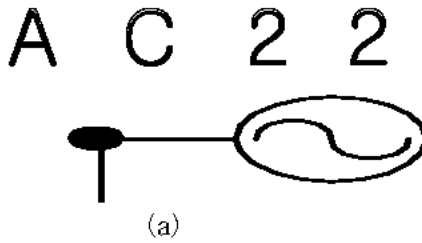


Fig. 11 Drain-source voltage and inductor current

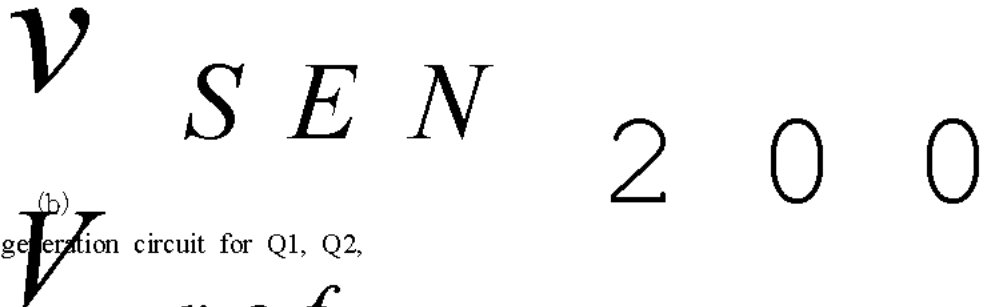


Fig. 9 Gating signal generation circuit for Q1, Q2, Q3, and Q4

Fig. 12 Output voltage and inductor current

4. 시뮬레이션 및 실험

시뮬레이션 및 실험에 사용된 시스템 파라메타는 Table 2에 나타내었다.

Table 2 사용된 시스템 파라메타

Q1 ~ Q4	IRFP 450
$D_F$ $D_B$	DSEI 12 06A
Diode Rectifier	KBPC1506
인덕터 $L$	500uH 58 T
입출력 커패시터 $C_{DO}$ $C$	100nF
스너버 회로	50Ω, 100nF
Bootstrap 권선	14 Ω
스위칭 주파수	80 kHz

Fig. 13 Output voltage and output current

본 논문에서 제안한 ET의 동작을 검증하기 위하여 PSpice를 이용하여 시뮬레이션을 수행하였다. 시뮬레이션 기본회로는 Fig. 1(b)의 전력단 회로와 Fig. 9(a)의 제어회로이며 Fig. 8의 전원공급회로는 시뮬레이션에서는 사용하지 않았다. 스위칭 주파수는 80kHz이고 부하는 50Ω의 저항부하이다.

4.1 시뮬레이션 결과

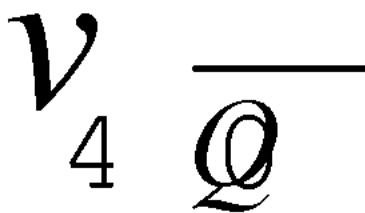


Fig. 10에서 보면 통유율(Duty Ratio)을 0.5로 설정했을 때, 출력전압은 입력전압의 거의 절반으로 나타남을 알 수 있다. 출력전압의 파형이 순수 정현파가 아니라 영점에서 얼마의 꼬리(tail)가 나타나는 것은 Fig. 9의 게이트 발생회로가 1차측 상전압을 계측한 값( $v_{SEN}$ )과 기준전압( $V_{ref}$ )이 비교한 비교기 출력이 JK/FF의 에지트리거(edge trigger)되면서 영점에서 교차하는 시점이 입력전압보다 지연되기 때문이다.

Fig. 10 Input voltage and output voltage

4.2 실험 결과

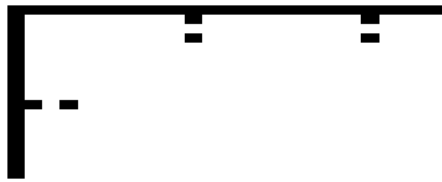


Fig. 14 Input voltage and output voltage

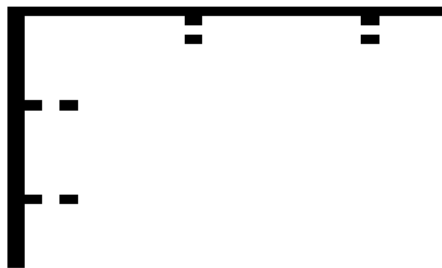


Fig. 15 Drain-source voltage and inductor current

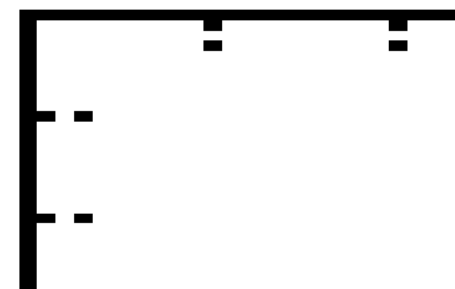


Fig. 16 Output voltage and inductor current

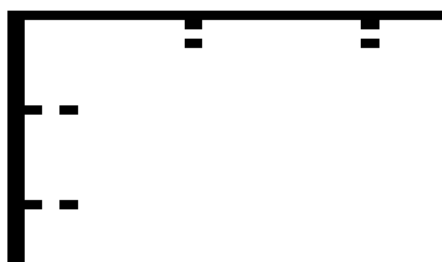


Fig. 17 Output voltage and output current

실제 실험에서는 Fig. 8의 전원공급회로에 의해 전원을 공급하도록 했으며 스위치마다 RC Snubber를 추가하여 턴오프시에 나타나는 과도전압으로부터 스위치를 보호하였다. 트랜지스터 내부 다이오드는 역

회복시간이 매우 느리므로 하단(bottom) 스위치에는 고속회복 다이오드를 추가하여 스위치 턴오프시의 다이오드 회복전류(recovery current)를 감소시키기 위해 사용했다. 이 전류는 회로의 부유 인덕턴스(stray inductance)와 관계하여 EMI문제를 야기시킨다<sup>5)</sup>.

Fig. 14는 입력전압( $v_i$ )과 출력전압( $v_o$ )을 나타낸다. 여기에서 출력전압의 리플성분의 원인은 LC 필터의 커패시터 값이 작기 때문이다. 실제 실험에서는 통유율을 0.5보다 약간 높게 했을 때 출력전압이 입력전압의 절반정도가 되었다. 이는 스위치소자와 필터 인덕터에 의해 조금의 전압강하가 일어나기 때문이라 판단된다. Fig. 15는 트랜지스터의 온·오프 동작시 드레인-소스 전압( $v_{DS}$ )과 필터의 인덕터 전류( $i_L$ )의 모습을 나타낸다. Fig. 16는 출력전압과 인덕터 전류의 파형이다. Fig. 17는 출력전압과 출력전류( $i_o$ )의 파형이다.

무부하 상태에서 기존의 가정용 코어형 트랜스포머(1 kW)와 제안된 전자식 트랜스포머의 대기전력을 측정하였다. 코어형 트랜스포머의 대기전력은 약 1.5 W 정도이고, 제안된 ET는 약 0.5 W로 측정되었다. 코어형 트랜스포머에 비해 ET의 대기전력은 1/3로 감소하였다. 코어형 트랜스포머의 용량이 작을수록 대기전력이 증가함을 고려하면, 기존의 소용량 코어형 트랜스포머로 1W 이하의 대기전력을 얻기가 용이하지 않음을 알 수 있다.

5. 결 론

본 논문의 트랜스포머는 코어의 사용없이 기존의 트랜스포머의 역할을 할 수 있다. 따라서 기존의 60Hz 트랜스포머가 갖고 있던 가장 큰 단점 중 하나인 부피와 중량의 문제를 해결할 수 있다. 특히 무부하시의 전자식 트랜스포머는 대기전력이 1W이하이기 때문에 기존의 트랜스포에서 나타났던 상당량의 무부하 에너지 손실을 개선할 수 있다. 또한 시중에서 쉽게 구할 수 있는 기본적인 반도체소자들을 사용하여 메커니즘을 구현함으로써 제작비용을 줄일 수 있다. 그리고 통유율을 조절함으로써 쉽게 출력전압의 제어가 가능하다.

참고 문헌

1. Dong-Yong Huh and Gyu-Hyeong Cho, 1993,

- "Electronic Step Down(220/110V) Transformer Using-New Quantum Series Resonant Converter", IEEE Trans. on Power Electronics, VOL. 8, No. 4, pp. 439.
2. Ned Mohan, Tore M. Undeland, and William P. Robbins, 1995, "Power Electronics: Converter, Applications, and Design", John Wiley & Sons Inc., New York, pp. 164~172.
  3. 노의철, 정규범, 최남섭, 1997, "전력전자공학", 문운당, 서울, pp. 447~454.
  4. Ron Lenk, 1998, "Practical Design of Power Supplies", IEEE Press, New York, pp. 165~167.
  5. Kee Ju Um and Yeong Joo Kim, 2001, "Manufacturing Technology of a Small Capacity Inverter Using a Fairchild IGBT", Fairchild Semiconductor Co. Application Note 9017, pp. 7~8.