

# 주문형 반도체 웨이퍼 공정분석을 위한 시뮬레이션 연구

김기영<sup>1\*</sup> · 이정호<sup>2</sup> · 강창호<sup>2</sup> · 김갑환<sup>2</sup>

<sup>1</sup>동서대학교 국제관계학부 국제물류전공 / <sup>2</sup>부산대학교 산업공학과

## A Simulation Study for Analyzing an on-Demand Semiconductor Wafer Process

Ki Young Kim<sup>1</sup> · Jung Ho Lee<sup>2</sup> · Chang Ho Kang<sup>2</sup> · Kap Hwan Kim<sup>2</sup>

<sup>1</sup>Logistics Program of International Relations Division, Dongseo University, Busan, 617-716

<sup>2</sup>Department of Industrial Engineering, Pusan National University, Busan, 609-735

This paper introduces a simulation model which is based on the process analysis of a semiconductor company. The objective of the simulation model is not only to estimate the overall performances of the company but also to evaluate the performances of various operation rules for shop floor control. First, in order to develop the simulation model, a time study is performed for each process after analyzing the processes for the company. Second, by using ARENA, a simulation model is constructed based on the process analysis and the time study. After the simulation model is tested and run, its results are discussed.

**Keywords:** semiconductor, wafer, production, simulation

### 1. 서론

반도체 웨이퍼(semiconductor wafer)에 대한 사용자들의 요구가 다양해지고 또한 반도체 웨이퍼에 대한 수요가 증가됨에 따라 반도체 웨이퍼 제조업체의 효율적 운영에 대한 많은 연구결과들이 제시되고 있다. Sung and Choung(2000)은 반도체 제조공정 중 배치(batch)로 가공되는 오븐공정에 대해서 배치가공시간을 최소화 하는 문제에 대해서 연구를 하였다. Sivakumar and Chong(2001)은 시뮬레이션 모델을 사용하여 반도체 후속 공정들에 있어서 사이클타임과 수율을 분석하였다. Lee *et al.*(1997)은 변동하는 사이클타임을 고려하여 반도체 웨이퍼 제조회사에서의 생산계획에 대해서 연구하였다. 이들의 연구에서는 실제 웨이퍼 제조에서 사이클타임의 분산이 크고 공정상에서의 변동에 의해 사이클타임의 분포가 한쪽으로 치우쳐져 있다는 점을 감안하여 변동하는 사이클타임과 작업장 상태를 함께 고려하여 생산계획에 반영하였다. Dabbas *et al.*(2001)는 반도체 제조시스템에서 복수의 디스패칭 규칙을 혼합하여 하나의 평가

측도를 만들고 이 평가측도를 적용하여 복수의 목적함수를 동시에 최적화하려고 시도하였다. Vargas-Villamil and Rivera(2000)는 반도체 제조라인의 특성 중 하나인 이산사건 복귀라인(discrete event reentrant lines)에 대해서 두 단계의 계층구조로 스케줄링하였다. Kang(1996)은 이벤트 기반의 최적화와 시뮬레이션을 기반으로 반도체 웨이퍼 제조업체에 대한 스케줄링 방법에 대해 연구하였다. Lin(1996)은 피드백 정보와 예측정보를 이용하여 반도체 웨이퍼 제조업체에 대한 스케줄링 방법에 대해 연구하였다. Shen(1997)은 추계이론을 이용하여 반도체 웨이퍼 제조업체에 대한 스케줄링 방법에 대해 연구하였다. Sloan(1998)는 라인 상의 장비조건과 수율(yield) 정보를 이용하여 반도체 웨이퍼 제조업체에 스케줄링 방법에 대해 연구하였다.

대상업체는 반도체 제조공정상 가공공정의 수가 많고 같은 가공기계를 여러 번 반복해서 가공이 이루어지는 경우가 많다. 그리고 주문형 반도체 웨이퍼를 생산하기 때문에 고객주문에 따라 웨이퍼의 가공경로가 다양하다. 따라서 현장의 적절한

\* 연락처 : 김기영 교수, 617-716 부산광역시 사상구 주례2동 산 69-1 동서대학교 국제관계학부 국제물류전공, Fax : 051-320-1637,

E-mail : kiykim@gdsu.dongseo.ac.kr

2003년 10월 31일 접수, 2회 수정 후 2005년 1월 20일 게재 확정.

Bay	장비 (입의명칭)		공정(입의명칭)		소공정(입의명칭)		새부작업		작업시간						etc
	장비번호	장비명	공정명	공정명	단위	공정명	단위	Man		M/C		M/C+Man			
								분	초	분	초	분	초		
1	M1	M1-X	M1-X -P	XX 측정	C	준비공정	C	5	12					0	샘플링 검사로써 작업자의 숙련도와 제품 상태별로 측정 오차가 크게 난다 측정 → 분담 → 제가공 제측장 → 불량 → 제가공
						timer 0 setting	W					1	8	12	
							W						2	7	
1	M2	M2-X	M2-X -P	XX 베이킹	C	준비공정	C		18					카세트 단위 작업, 웨이퍼 개수와 관계없이 일정한 시간으로 고정. ( 단, 6 BAY CG-3 OVEN은 온도 차이로 40분 고정 )	
						timer 0 setting	C				15				
1	M3	M3-X	M3-X -P	XX 노광	C	준비공정	C	0	7					하나의 Stepper 장비에 16개의 세부 공정으로 나뉘어 있지만 공정 시간이 평이하기 때문에 평균 시간 30 min으로 가정	
						timer 0 setting	W			1	3	53			
							W			2	7	3			
							W			3	9	8			
							W			4	11	15			
							W			5	13	17			
							W			6	15	22			
							W			7	17	28			
							W			8	19	31			
							W			9	21	34			
		W			10	23	40								

그림 1. 화합물 반도체 제조공정 프로세스 분석과 공정시간 측정양식.

공정재고(work-in-process)를 유지하기 위해 작업지시에 관련하여 적정 작업 로트들을 선정하고, 선정된 로트의 작업지시 시점을 결정하기 위한 합리적인 운영규칙이 필요하다. 또한, 현장에 있는 많은 가공기계에서 대기중인 작업로트에 대한 가공순서를 결정하기 위한 합리적인 운영규칙이 필요하다.

따라서, 본 연구에서는 향후 이와 같은 다양한 규칙들에 대해서 그 성능을 평가해 볼 수 있는 수단을 갖추기 위하여 시뮬레이션 모델을 개발하는 것이 주된 목적이다. 이 과정에서 회사의 실무자들이 회사의 상황에 맞게 경험적으로 제시한 운영규칙의 장단점을 확인하기 위해 개발된 시뮬레이션 모델을 통하여 다른 다양한 운영규칙과 비교하여 보았다. 그리고 실무자들이 제시하는 운영규칙의 특성을 파악하기 위해서 민감도분석을 실시하였다.

## 2. 공정분석과 시간연구

### 2.1 대상업체의 공정분석

대상업체가 주문형 반도체 생산업체이기 때문에 제품유형(product type)도 매우 다양하다. 그리고 가공단위에는 개별 웨이퍼와 개별 웨이퍼로 구성된 로트로 간주할 수 있는 카세트가 있다. 그리고 이 카세트가 모인 배치가 있다.

공정순서(process route)는 표준적인 공정순서가 있다. 그러나 주문형 생산이기 때문에 표준적인 공정순서에서 변형된 다양한 공정순서가 존재한다. 그리고 제품을 생산하기 위해서는

공정순서상의 어느 특정 공정들에서는 반복해서 가공되는 경우가 빈번하다. 이 때, 해당 공정을 재방문할 때마다 가공시간에 변화가 있는 공정이 있는가 하면 기본적으로 가공시간에 변화가 없는 공정도 있다.

대상업체의 공정유형(process type)은 기본적으로 5가지의 공정유형으로 나눌 수 있다. 가공시간을 추정함에 있어 공정유형은 중요한 역할을 한다. 우선 각각의 공정유형을 살펴보면 다음과 같다.

첫째, 제품이 연속적으로 공급되는 경우이다. 이 경우는 보통 카세트 상태로 기계에 투입되어서 한 웨이퍼가 가공이 완료되어야 후속 웨이퍼가 투입되는 것이 아니라, 일정한 시간간격으로 연속적으로 투입된다. 대부분의 공정들이 이 경우에 해당된다.

둘째, 웨이퍼가 이산적으로 투입되는 경우이다. 한 웨이퍼의 가공이나 검사가 완료되어야 후속 웨이퍼의 가공이나 검사가 이루어지는 경우이다. 보통 검사작업이 이에 해당된다. 이 경우 역시 n개 웨이퍼 단위로 이산적으로 투입되는 특별한 경우도 존재한다.

셋째, 카세트 단위로 작업이 이루어지는 경우이다. 이 경우는 카세트에 들어 있는 웨이퍼의 개수와 상관없이 가공시간이 일정하다는 특징을 가진다. 대부분의 오븐공정이 이에 해당한다.

넷째, 테스트 가공이 이루어지는 경우이다. 카세트 단위로 기계에 투입하기 전에 웨이퍼 한 장을 먼저 가공해 보는 경우이다. 테스트 가공을 해 본 후 문제가 발생하지 않을 경우에는 공정을 계속적으로 진행해 나간다. 웨이퍼의 가격이 고가이기

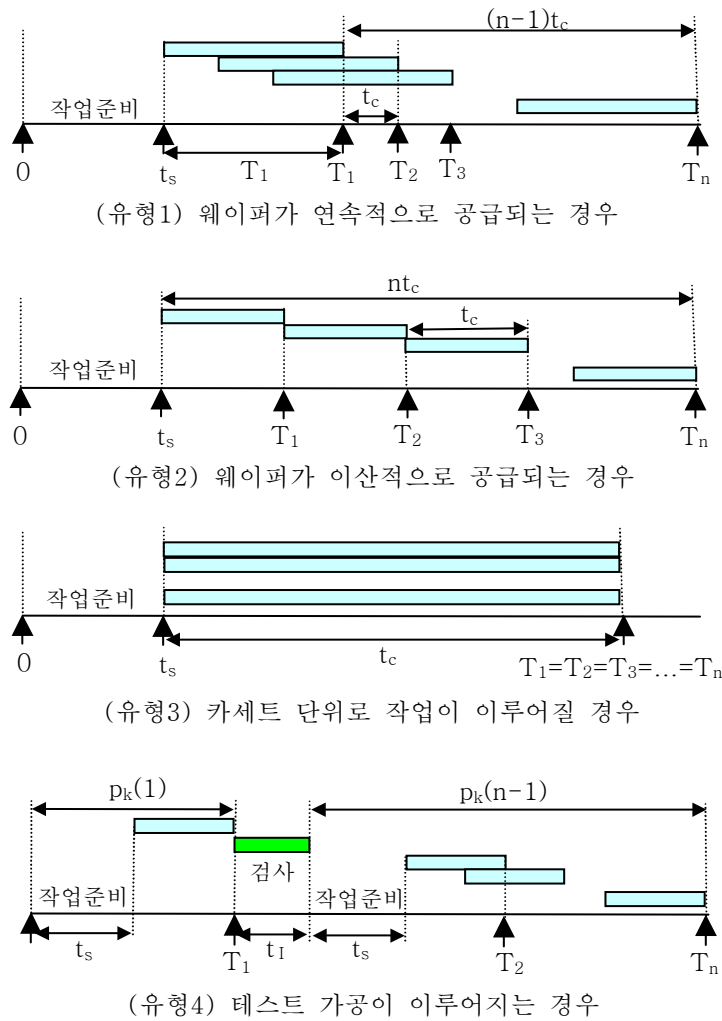


그림 2. 주된 공정유형에 따른 시간관측과 공정시간 추정 관계.

때문에 중요한 공정의 경우 테스트 가공을 실시한다.

마지막으로 위의 4가지 경우 외에 기계의 특징상 특별한 방식으로 가공이 이루어지는 경우이다.

<그림 1>은 본 연구에서 화합물 반도체 제조공정 프로세스 분석과 측정된 공정시간을 기록하기 위해 사용한 양식의 예이다. 실제로 반도체 제조공정을 분석한 결과와 시간 관측치들은 이와 같은 양식에 모두 기록되어 정리되었다.

2.2 시간연구

시뮬레이션을 수행하기 위해서는 기초자료로서 공정시간에 대한 자료가 필요하다. 본 연구에서는 <그림1>과 같이 반도체 웨이퍼 제조공정 프로세스를 분석하고 시간연구를 실시하였다. 또한, 분석된 프로세스와 시간연구를 바탕으로 각 공정시간을 추정할 수 있는 간단한 식을 유도하였다. 먼저 사용되는 기호를 간단히 정의하면 다음과 같다.

$t_s$  = 작업준비시간(setup time)

$t_c$  = 평균 사이클타임(cycle time)

$n$  = 웨이퍼의 개수

$T_i$  =  $i$  번째 웨이퍼가 가공 완료된 관측시간

$p_k(n)$  =  $n$ 개의 웨이퍼가 공정유형  $k$ 에서 가공될 때 공정 소요시간 예측치

$t_i$  = 테스트 가공이 이루어질 경우, 가공된 웨이퍼의 검사 시간

먼저, 평균 사이클타임을 정의하면 연속적으로 가공되는 제품들이 차례대로 공정을 마치고 나올 때, 그 시간 간격의 평균을 말한다. 만약  $n$ 개의 웨이퍼가 가공되었다면, 각 공정에서 웨이퍼의 관측된 가공완료시점 간의 시간 간격은  $(n-1)$ 개가 존재한다. 따라서 평균 사이클타임은 식 (1)과 같이 정의할 수 있다.

$$t_c = \sum_{i=1}^{n-1} (T_{i+1} - T_i) / (n-1) \quad \text{단, } i=1, 2, 3, \dots, n \quad (1)$$

시간측정에서 얻어진 시간측정치를 바탕으로 공정소요시간 예측을 위한 계산식은 앞에서 소개한 5가지 공정유형으로 구분하여 유도하였다. <그림 2>는 주된 공정유형에 따른 시간 관측의 값과 공정시간추정에 대한 관계를 요약해서 보여주고 있다.

첫째, n개의 웨이퍼가 연속적으로 공급되어 작업되는 경우(공정유형 1)의 공정시간  $p_1(n)$ 은 작업준비시간, 첫 번째 웨이퍼가 투입된 후 가공완료까지 걸리는 시간과 n개의 웨이퍼에 대해서 평균 사이클타임을 고려하여 구한 것으로 식 (2)와 같다.

$$p_1(n) = t_s + T_1 - t_c + t_c n \quad (2)$$

둘째, n개의 웨이퍼가 이산적으로 공급되어 작업되는 경우(공정유형 2)의 공정시간  $p_2(n)$ 은 작업준비시간에 가공 웨이퍼 개수인 n을 평균 사이클타임에 곱한 값을 더하여 다음과 같이 구한다.

$$p_2(n) = t_s + t_c n \quad (3)$$

셋째, n개의 웨이퍼가 카세트 단위로 작업되는 경우(공정유형 3)의 공정시간  $p_3(n)$ 은 n의 값과 무관하게 단순히 작업준비 시간과 카세트 전체의 가공시간에 의해 다음과 같이 결정된다.

$$p_3(n) = t_s + t_c \quad (4)$$

넷째, 테스트 가공이 이루어지는 경우(공정유형 4)의 공정시간  $p_4(n)$ 은 식(5)와 같이 유도된다. 테스트 가공이 이루어질 경우 웨이퍼 한 장이 먼저 가공되므로 한 개의 웨이퍼가 가공되는 시간, 먼저 가공된 웨이퍼가 이상이 있는지의 여부를 검사하는 시간, 그리고 나머지 (n-1)개의 웨이퍼를 가공하는 시간의 합이 공정시간  $p_4(n)$ 가 된다.

$$p_4(n) = p_k(1) + t_l + p_k(n-1) \text{ 단, } k=1, 2 \quad (5)$$

마지막으로, 기계의 특성상 공정시간이 위의 4가지 식으로 유도되지 않는 경우이다. 예를 들어, 한 기계에서의 가공이 가공1, 가공2, 가공3, 가공4로 확연히 구분되는 경우가 있다. 이 기계에서는 카세트가 장착되면 수평으로 움직이는 로봇의 팔이 웨이퍼를 한 장씩 꺼내어 공정에 투입시키고 가공이 완료되면 다시 웨이퍼를 카세트에 넣는다. 이 기계에서는 가공3의 소요 시간이 가공4의 소요시간보다 길다. 로봇의 팔은 웨이퍼가 가공4에서 완료되어도 그 웨이퍼를 당장 가지러 가지는 않는다. 로봇의 팔은 웨이퍼가 가공3에서 완료되면 그 웨이퍼를 가공4로 운반해 내려놓고, 가공4에서 가공이 완료되어 대기하고 있던 웨이퍼를 카세트에 넣는다. 그러나 마지막으로 가공되는 웨이퍼가 가공4에서 완료될 경우에는 가공3에서 가공중인 웨이퍼는 없기 때문에 로봇의 팔은 기다리지 않고 바로 해당 웨이퍼를 카세트에 넣는다. 이 경우(공정유형 5)는 (n-1) 번째의 웨이퍼까지는 일정한 시간 간격으로 나오게 되지만 마지막 웨

이퍼의 경우에는 가공3과 가공4의 소요시간을 차감한 만큼의 시간 뒤에 가공이 완료되므로 식 (6)과 같이 유도된다.

$$p_5(n) = t_s + T_1 - t_c + t_c(n-1) + [t_c - \{t(3) - t(4)\}] \quad (6)$$

단, t(3)과 t(4)는 각각 가공3의 소요시간과 가공4의 소요시간을 나타낸다.

이상과 같이 공정의 특성을 반영하여 반도체 제조공정 라인 상에 있는 모든 기계를 대상으로 가공시간추정을 위한 시간추정식을 도출하였다. <표 1>은 공정시간 추정결과의 일부를 보여주고 있다.

표 1. 공정시간의 추정결과 (일부)

bay	장비 (가상명칭)		공정 (가상명칭)	소공정 (가상명칭)		세부 작업		작업 시간		
	번호	이름	공정명	공정명	단위	공정명	단위	분	초	
1	M1	M1-X	M1-X-P	XX 측정	C	Setup time	C	5	12	
						Cycle time	W	7	48	
	시간추정 수식	5.20*7.77n								
	기타 사항	-불량 시에는 측정 → 불량 → 재측정 → 불량 → 재가공한다. -샘플링 검사로서 작업자의 숙련도와 제품 상태별로 측정오차가 크게 난다.								
2	M2	M2-X	M2-X-P	XX 베이킹	C	Setup time	C			
						Cycle time	C	15	18	
	시간추정 수식	0.30+15								
	기타 사항	-6BAY C6-3 OVEN은 온도 차이로 40분 고정 -웨이퍼 개수와 관계없이 카세트 작업								
3	M3	M3-X	M3-X-P	XX 노광	C	Setup time	C		7	
						Cycle time	W	2	16	
	시간추정 수식	0.12+1.62+2.27n								
	기타 사항 (내용변경)	-1개의 웨이퍼 작업 평균 소요시간 -하나의 Stepper 장비에 16개의 세부공정으로 나누어지지만 공정시간이 평이하기 때문에 평균 시간 30min으로 가정 -여기에 있는 자료는 16개의 공정 중 1번 공정만 하는 데 소요되는 시간이다. 작업자들의 경험으로 나머지 15개 공정도 시간상에서 그리 큰 차이는 보이지 않음								

### 3. 시뮬레이션 모델

<그림 3>에 대상업체의 주문처리과정과 시뮬레이션 모델의 개발범위가 요약되어 있다. 고객주문(customer order)이 들어오면 그 주문에 관련하여 엔지니어링 부서 등에서 복잡한 업무 절차를 거쳐서 작업장에서 작업단위 로트로 분할하게 된다. 작업단위 로트는 작업하달 시점에 적절히 작업장에 투입되어 주어진 디스패칭 규칙에 의해 작업순서가 결정되어 가공공정들을 거치게 된다.

본 연구에서는 작업단위 로트를 어떻게 형성할 것인가에 대한 문제를 연구범위에서 제외하고 고객주문이 이미 작업단위 로트로 분할되었다고 가정한다. 따라서 본 연구에서는 작업 로트가 작업지시 대기열에 도착하여 작업지시하달 규칙(lot release rule)에 의해 작업장에 투입되어, 주어진 디스패칭 규칙(dispatching rule)에 의해 작업순서가 결정되어 모든 가공공정들을 거쳐 작업 로트가 완성되는 프로세스까지를 시뮬레이션 모델의 범위로 하였다.

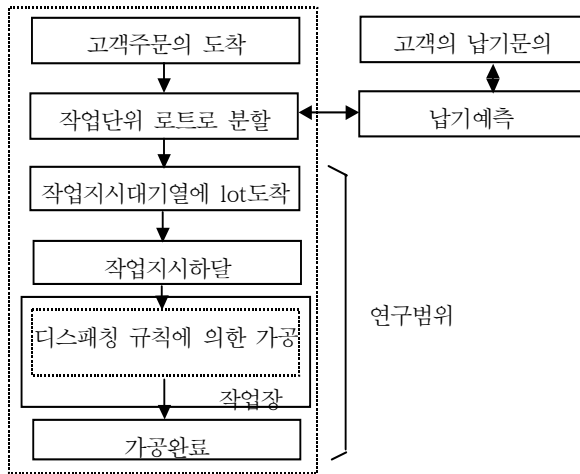


그림 3. 대상업체의 주문처리과정과 시뮬레이션 개발범위.

<그림 3>에 제시된 개발범위에 대한 시뮬레이션 모델을 개발할 때, 다음과 같은 몇 가지 의사결정규칙은 정의되어야 한다.

첫째, 작업단위 로트의 작업지시하달 규칙으로, 이는 작업지시하달 시점, 작업에 투입되는 로트의 수, 투입되는 로트의 작업지시하달 순서를 결정하는 문제로 크게 나누어진다. 본 연구에서는 대상업체의 실제상황을 고려하여 작업지시하달 시점의 간격을 8시간으로 고정하였다. 때 작업지시하달 시점에서 작업장에 투입되는 로트의 수는 CONWIP(Constant Work-In-Process)의 규칙, 즉 기준이 되는 WIP(Work-In-Process)와 작업장에 머무는 WIP의 차이만큼 투입되도록 하였다. 작업장에 투입되는 로트의 순서는 실무자들이 경험적으로 주장하는 최소여유시간을 기본으로 하되, 다양한 규칙의 수행도를 평가해 볼 수 있도록 다른 작업지시하달 규칙에 대해서도 시뮬레이션이 가능하도록 설계하였다.

둘째, 작업장의 기계가 가공을 완료했을 경우 기계 앞에 대기

중인 로트들 중에 어느 로트를 가공할 것인가를 결정하는 디스패칭 규칙이다. 본 연구에서는 디스패칭 규칙으로 실무자들이 주장하는 최소여유시간(smallest slack rule; SLACK)을 기본으로 하되, 해당 규칙의 수행도를 평가해 볼 수 있도록 다른 다양한 디스패칭 규칙에 대해서도 시뮬레이션이 가능하도록 설계하였다. 고려되는 다른 디스패칭 규칙으로는 가장 이른 납기순(earliest due date; EDD), 최소잔여가공 수(smallest remaining operations; RRO), 선입선출(first come, first served; FIFO), 최소가공시간(smallest processing time; SPT), 임의선택(random selection; RS)이 사용되었다.

참고로, 본 연구에서 사용한 모델링의 툴(tool)은 시뮬레이션 전용 패키지인 ARENA 7.0이다.

#### 3.1 이벤트의 정의 및 모델링

전체 시뮬레이션의 플로 차트(flow chart)는 <그림 4>와 같다. 시뮬레이션 상에서 발생된 로트는 작업지시 대기열에서 대기하다가 작업지시하달 시점에서 작업장에 투입된다. 이 때, 투입되는 로트의 수는 작업장의 WIP 수가 고려되어 결정된다. 작업장에 투입된 로트는 완성될 때까지 디스패칭 규칙에 의해 각 기계에서 작업순위가 결정되면서 일련의 가공공정을 거치게 된다.

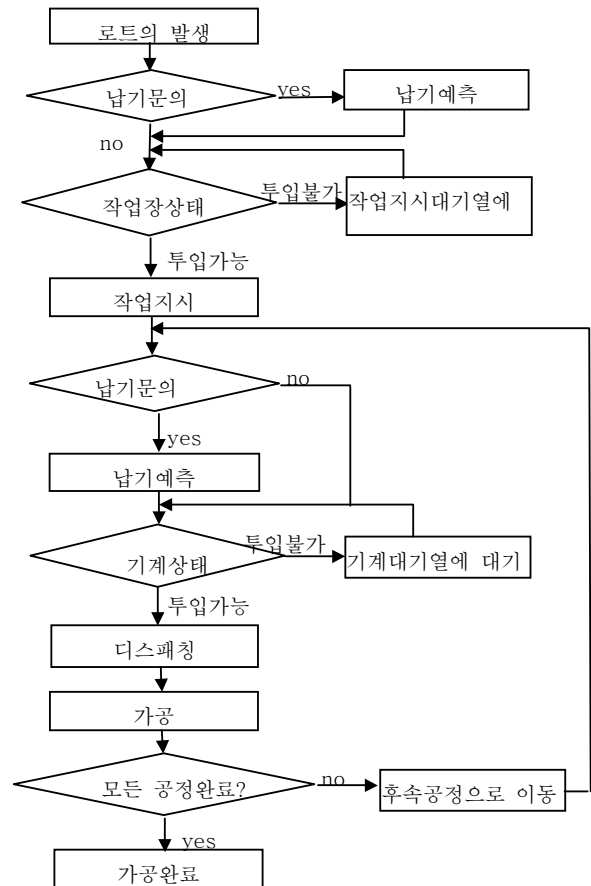


그림 4. 전체 시뮬레이션의 플로 차트.

본 시뮬레이션 모델에서 정의된 각각의 이벤트(event)에 대해서 개략적으로 살펴보면 다음과 같다.

첫째, 로트의 발생사건이다. 이 사건은 개체의 발생사건으로 카세트 단위의 로트가 작업지시 대기열(release queue)에 도착하는 사건이다. 둘째, 로트의 작업지시하달(lot release) 사건이다. 이 사건은 대기중인 로트들 중에서 작업지시하달 시점에 작업지시가 내려가는 사건이다. 셋째, 가공의 완료사건이다. 이 사건은 기계가 어느 한 로트에 대해서 가공을 완료하는 사건이다. 이 사건이 발생하면 후속작업을 선택하는 디스패칭 모듈이 수행된다. 넷째, 납기예측사건이다. 이 사건은 작업지시하달 전이나 작업장에 투입된 후 납기문의가 있는지 확인하고 납기를 예측하는 사건이며, 향후 시뮬레이션의 기능확장을 위해 도입한 것으로 본 연구에서는 논의하지 않을 것이다. 마지막으로 모든 공정의 완료사건으로, 이는 시뮬레이션의 종료사건이다. 각각에 대해서 좀더 세부적으로 살펴보면 다음과 같다.

(1) 로트의 생성 사건

개체(entity)인 로트가 생성되면 그 속성(attribute)이 할당되고 작업지시 대기열로 이동된다. 발생된 로트에 volume, sequence, due date, dispatching rule 등의 속성을 할당해 줌으로써 로트의 의미가 부여된다. Volume에는 웨이퍼의 수, sequence에는 개체가 거치게 될 공정순서, due date에는 로트의 납기가 각각 할당된다. 발생된 로트는 작업장에 투입되기 전에 작업지시 대기열로 이동된다. <그림 5>는 로트 생성 이벤트 플로를 보여주고 있다. <그림 6>

은 로트를 생성하는 시뮬레이션 모듈을 보여주고 있다.

(2) 작업 로트의 작업지시하달 사건

작업 로트의 작업지시하달 사건은 작업지시 대기열에서 대기 중인 로트를 작업장에 투입하기 위해 작업지시를 하달하기 위한 것이다. 개체들이 생성되어서 속성을 할당받고 작업지시 대기열로 이동되면 작업지시하달이 이루어질 때까지 대기하게 되는데, 이 때 우선순위에 따라 대기하게 된다. 작업지시하달 시점의 간격은 공장이 3교대로 이루어지기 때문에 이를 반영하여 8시간마다 이루어지도록 하였다. 또한, 8시간마다의 작업하달 시점에서 작업지시하달 수량을 결정하기 위해서 기본적으로 CONWIP 규칙을 사용하였다. CONWIP 규칙은 작업장에 머무는 로트의 수를 일정하게 유지하는 것을 목표로 하는 것으로 자세한 내용은 Huang *et. al.* (1998)의 논문을 참고하기 바란다. 즉, 작업지시하달 시점에서 작업장의 WIP(work-in-process, 공정품재고)의 수를 파악하여 기준 WIP의 수와 비교하여 모자라는 만큼의 로트들을 작업장에 투입하게 된다. 만약, 기준 WIP의 수와 실제 WIP의 수의 차이보다 작업지시 대기열에서 기다리는 로트의 수가 적다면 모든 로트에 대해서 작업지시하달이 내려진다. 작업지시가 하달된 로트는 작업장의 첫 번째 공정으로 이동된 후 로트가 할당받은 가공순서에 따라 가공이 이루어진다. 이상 로트의 작업지시 하달에 관한 이벤트 플로를 요약한 것이 <그림 7>이다. 참고로, 작업지시가 하달되는 순간 로트는 투입시간을 할당받게 되고 투입된 로트의 수만큼 작업장의 WIP의 수도 증가된다.

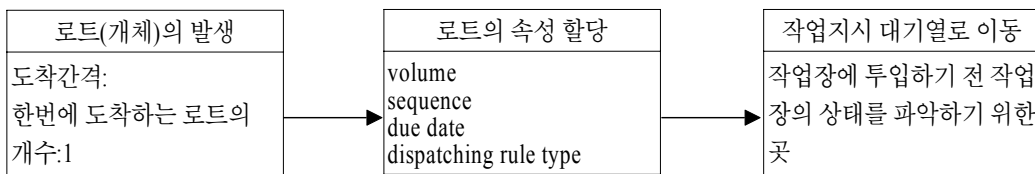


그림 5. 로트 생성 이벤트 플로

Lot Arrival

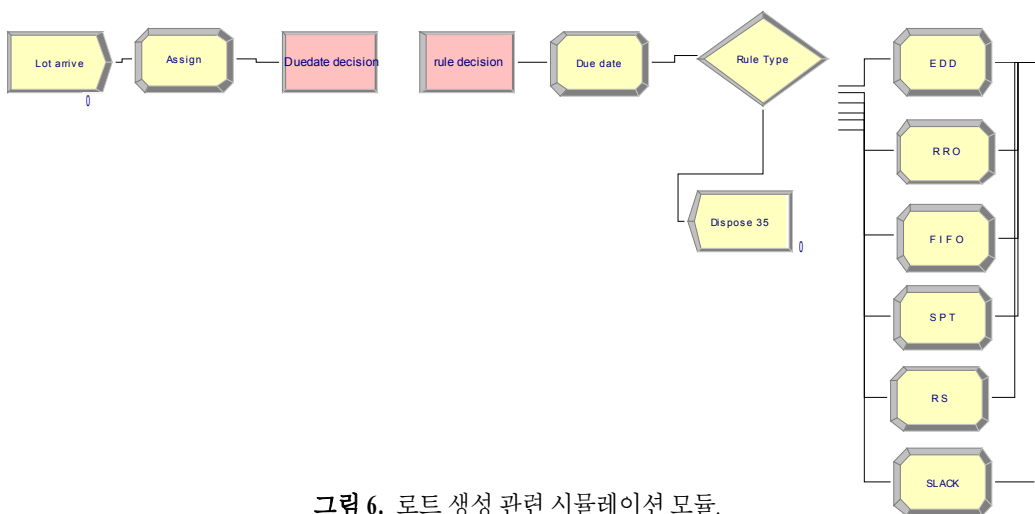


그림 6. 로트 생성 관련 시뮬레이션 모듈.

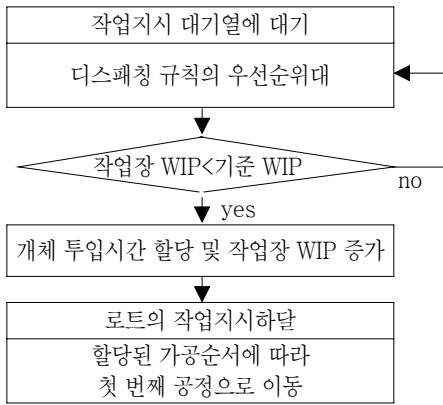


그림 7. 로트의 작업지시하달의 이벤트 플로.

(3) 디스패칭 사건

디스패칭 사건은 로트가 가공을 위해 기계 대기열(machine queue)에서 대기하고 있을 때, 작업대상 로트를 결정하는 것이다. 앞에서도 언급했듯이 본 연구에서는 디스패칭 규칙으로 실무자들이 주장하는 최소여유시간(smallest slack rule; SLACK)을 기본으로 하되, 해당 규칙의 수행도를 평가해 볼 수 있도록 다른 다양한 디스패칭 규칙에 대해서도 시뮬레이션이 가능하도록 설계하였다. 본 연구에서 시뮬레이션이 가능한 디스패칭 규칙에 대한 정의를 간단히 요약하면 다음과 같다.

- EDD(earliest due date): 가장 납기가 이른 로트를 선정한다.
- RRO(smallest remain operations): 가장 잔여가공 수의 값이 작은 로트를 선정한다.
- FIFO(first in, first out): 가장 먼저 도착한 로트를 선정한다.
- SPT(shortest processing time): 가장 가공시간이 짧은 로트를 선정한다.

- RS(random selection): 무작위로 로트를 선정한다.
- SLACK(smallest slack rule): 납기일에서 잔여가공시간과 잔여 대기시간을 뺀 여유시간의 값이 가장 작은 로트를 선정한다.

작업장의 어느 특정 기계가 가용하지 않으면 해당 기계에 도착하는 로트들은 기계 대기열에 주어진 우선순위에 따라서 순서대로 대기하게 된다. 대기하고 있는 로트들은 기계가 가용하게 되면 디스패칭 모듈이 수행된다. 디스패칭 모듈이 수행된 후 선정된 로트는 기계를 점유하고 기계를 가용하지 않은 상태로 만든다. 그리고 앞에서 제시된 식 (2)~(6)에 의해 계산된 가공시간만큼 시간을 지연시킴으로써 로트가 가공되고 있는 상태가 묘사된다. <그림 8>은 디스패칭 이벤트 플로를 보여준다. <그림 9>는 디스패칭에 관련된 시뮬레이션 모듈이다.

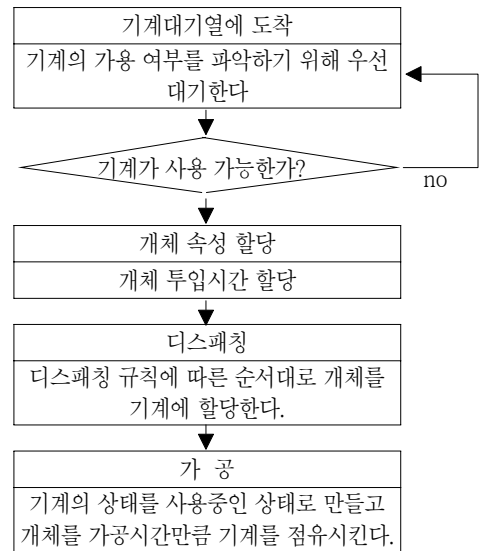


그림 8. 디스패칭 이벤트 플로.

Dispatching

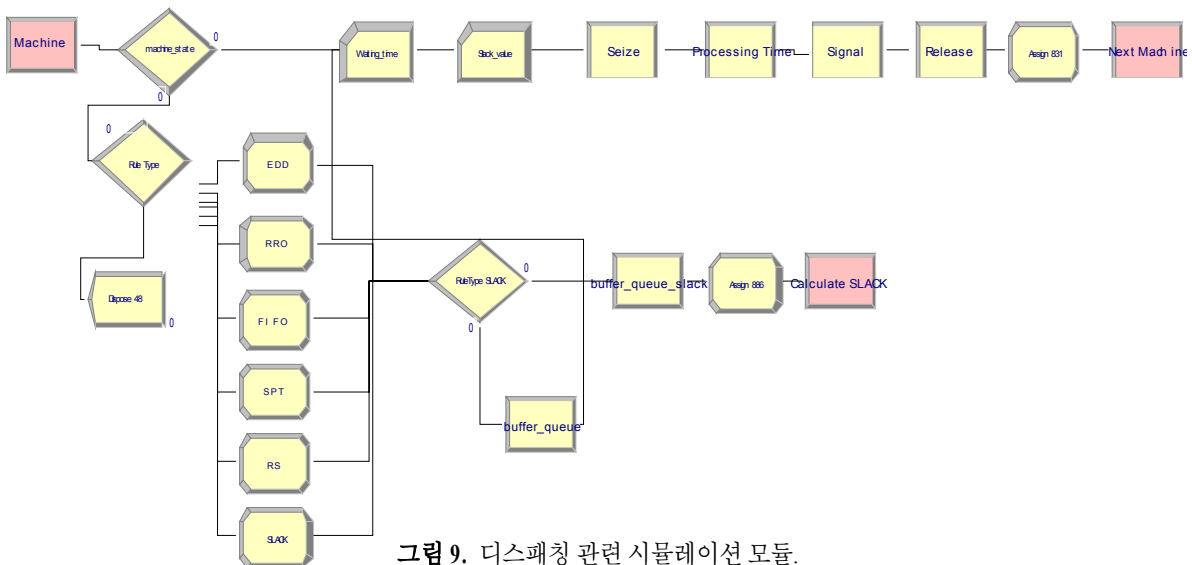


그림 9. 디스패칭 관련 시뮬레이션 모듈.

(4) 가공완료 사건

가공완료 사건은 가공이 완료되면 기계를 다시 가용한 상태로 되돌려 놓는다. 그리고 가공이 완료된 로트는 기계에서 나가면서 기계 대기열에 신호를 보낸다. 그러면 디스패칭 이벤트에서 기계의 가용 여부를 판단하고 디스패칭 이벤트를 수행한다. 그리고 가공이 완료되어 기계에서 나간 로트는 후속공정으로 이동하게 되는데, 이 로트는 모든 공정이 완료되기 전까지 디스패칭과 가공완료의 이벤트가 반복하여 수행하게 된다. <그림 10>은 가공완료의 이벤트 플로를 보여준다.

(5) 모든 공정의 완료사건

모든 공정이 완료되면 로트들은 작업장을 빠져나가게 된다. 이때, 모든 공정의 완료 이벤트 플로에서는 작업장에서 나가는 시간을 체크해서 로트가 시스템에 머물렀던 시간, 즉 체류시간을 계산하게 된다. 그리고 수행도에 관계된 통계를 수집한다. 그리고 작업장의 WIP의 수를 감소시켜줌으로써 작업장의 상태를 작업지시하달이 가능한 상태로 만든 후 로트를 소멸시킨다. <그림 11>은 모든 공정의 완료와 관련된 모듈을 나타낸다.

3.2 시뮬레이션 모델의 구성

본 연구의 시뮬레이션 모델은 주문형 생산업체의 특성에 맞게 향후 모델의 수정이 쉽도록 구조적으로 설계되었다. 전체 시뮬레이션은 5가지의 그룹으로 구성되어 있다. 로트(개체)의 발생 및 작업지시하달 그룹, 프로세스 그룹, 기계 그룹, 애니메이션 그룹, 그리고 마지막으로 시뮬레이션 상에서 겉으로 보이지는 않지만 중요한 역할을 하는 sequence, variable, expression 등의 데이터 모듈들로 구성되어 있다. 각각을 간단히 살펴보면 다음과 같다.

(1) 로트의 발생 및 작업지시하달 그룹

이 그룹의 중요한 역할의 하나는 로트에게 가공순서를 할당하는 것이다. 로트가 거치게 될 경로는 2단계 계층구조로 설계되었다. 즉, 몇 개의 기계 가공들의 집합으로 이루어진 중공정과 각각의 기계에서 행해지는 소공정으로 이루어져 있다. 실제 로트들은 중공정의 가공순서만을 할당받게 된다. 참고로 소공정들은 로트의 속성에 직접 할당하지 않고 중공정의 가공순서를 따라 이동하면서 데이터 모듈들에서 관련 데이터를 참조하게 된다.

(2) 프로세스 그룹

프로세스 그룹은 중공정에 해당하는 모듈들로 로트는 그 가공순서를 따라 프로세스 모듈을 옮겨 다니게 된다. 개체가 프로세스 모듈에 들어오면 그 중공정에 해당하는 기계 모듈로 보내지게 된다. 기계 모듈에서 가공을 마치면 다시 자신이 진행 중인 프로세스 모듈로 돌아가서 후속 기계를 할당받아 이동하게 된다. 이 프로세스 그룹에서는 프로세스 모듈들이 고정적으로 연결되어 있지 않고 개체의 속성값들에 의해 개체가 프로세스 모듈을 이동할 수 있도록 설계하였다. 또한, 프로세스 모듈을 수정, 추가 혹은 제거하기 용이하도록 설계하여 제품, 공정 순서 등에 변경사항이 발생하면 이를 신속히 반영할 수 있도록 하였다.

(3) 기계 그룹

기계 그룹은 소공정에 해당하는 모듈이다. 로트가 도착하면 그 로트의 속성에 해당하는 가공시간을 계산하여 그 시간만큼 지연시키게 된다. 가공이 끝나면 현재 개체가 진행 중인 중공정, 즉 프로세스 모듈로 보내진다. 이 기계 모듈 역시 수정이 용이하도록 설계되었는데, 예를 들어, 작업장에 새로운 기계가 추가되면 그 기계에 해당하는 모듈을 만들고 그 기계에 이름을 할당한 후 데이터 모듈에 추가하면 된다.

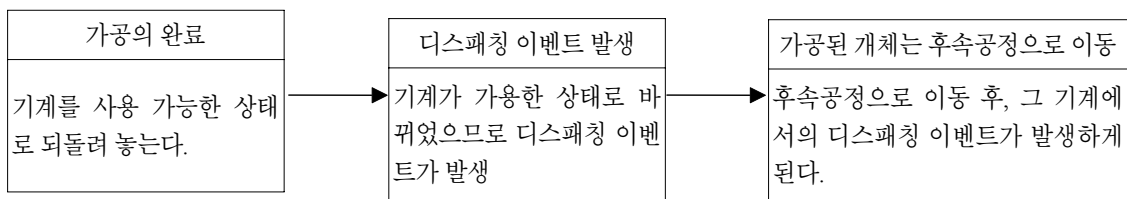


그림 10. 가공완료 이벤트 플로.

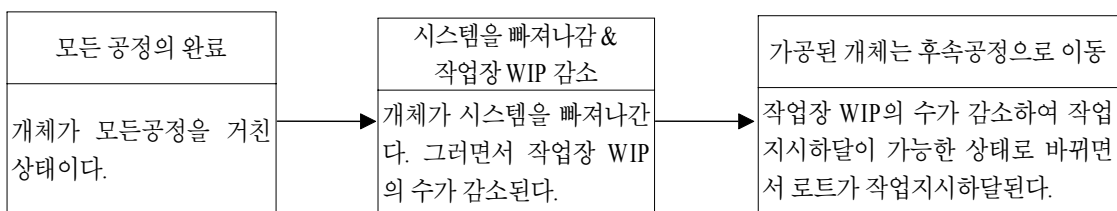


그림 11. 모든 공정이 완료될 때의 이벤트 플로.



(4) 데이터 모듈

데이터 모듈은 시뮬레이션 외형상으로 보이진 않지만 가공 시간을 계산하는 식, 그리고 소공정들의 가공순서 등을 가지고 있어서 각 모듈들에서 갖다 사용할 수 있다. <그림 12>는 데이터 모듈의 역할을 그림으로 나타낸 것이다. 기계 그룹에는 가공시간을 부여하고, 프로세스 그룹에게는 소공정들의 경로를 부여하고, 개체의 발생 및 작업지시하달 그룹에는 중공정들의 가공순서를 부여한다.

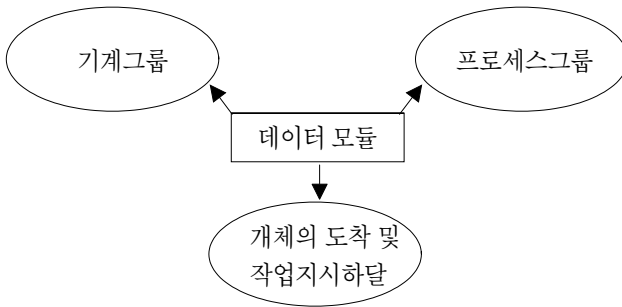


그림 12. 데이터 모듈의 역할.

(5) 애니메이션 그룹

애니메이션 모듈에는 각 기계에 해당하는 자원(resource)들의 실제 공장배치와 유사하게 배치하였다. 이 모듈에서는 시뮬레이션이 수행될 때, 기계의 가동 여부, 대기열에서 대기하고 있는 로트, 작업장을 빠져 나간 로트의 수 등을 시각적으로 확인할 수 있다. <그림 13>은 본 연구에서 개발된 시뮬레이션에서의 애니메이션 화면이다.

4. 시뮬레이션 실험설계와 수행결과

4.1 기본가정

첫째, 4가지 표준제품의 유형을 고려하였다. 제품의 유형을 4가지로 한정된 이유는 대상업체가 향후 다양한 제품을 생산할 예정이지만 현재 초기은행중인 점을 고려할 때, 다양한 제품들에 대한 자료를 얻을 수 없을 뿐만 아니라 무엇보다도 본 연구의 목적이 주문형 반도체를 생산하는 업체에 부합하는 시뮬레이션 모델을 개발하는 것이기 때문이다.

둘째, 2.2절에서 제시된 5가지의 공정유형이 시뮬레이션에서 모두 반영된다. 투입된 로트는 작업장의 다양한 기계를 거치면서 가공되는데, 각각의 기계에서는 해당 기계에 상응하는 공정 유형에 따라서 작업이 이루어진다. 즉, 시뮬레이션 상의 각각의 기계는 고유한 공정유형을 가지고 있으며, 각 기계에서의 로트들의 가공시간은 2.2절의 시간연구의 결과식 (2)~(6)을 이용하여 계산된다. 단, 가공시간은 웨이퍼 수의 함수이고 사람이나 기계에 의해 발생하는 소요시간의 가변성은 무시한다.

셋째, 웨이퍼가 가공을 마치고 다음 공정으로 이동할 때 걸리는 시간은 없다고 가정한다. 웨이퍼의 이동은 작업자에 의해 이루어지는데, 작업이 이루어지는 베이(bay) 간의 거리가 짧은 관계로 문제가 되지 않으므로 현실적인 가정으로 볼 수 있다.

넷째, 불량은 발생하지 않는 것으로 가정한다. 본 연구는 웨이퍼의 불량에 의한 공정상의 파급효과에 관심이 있기보다는 운영규칙의 평가에 일차적인 목적이 있으므로 불량이 발생하지 않는다고 가정하였다.

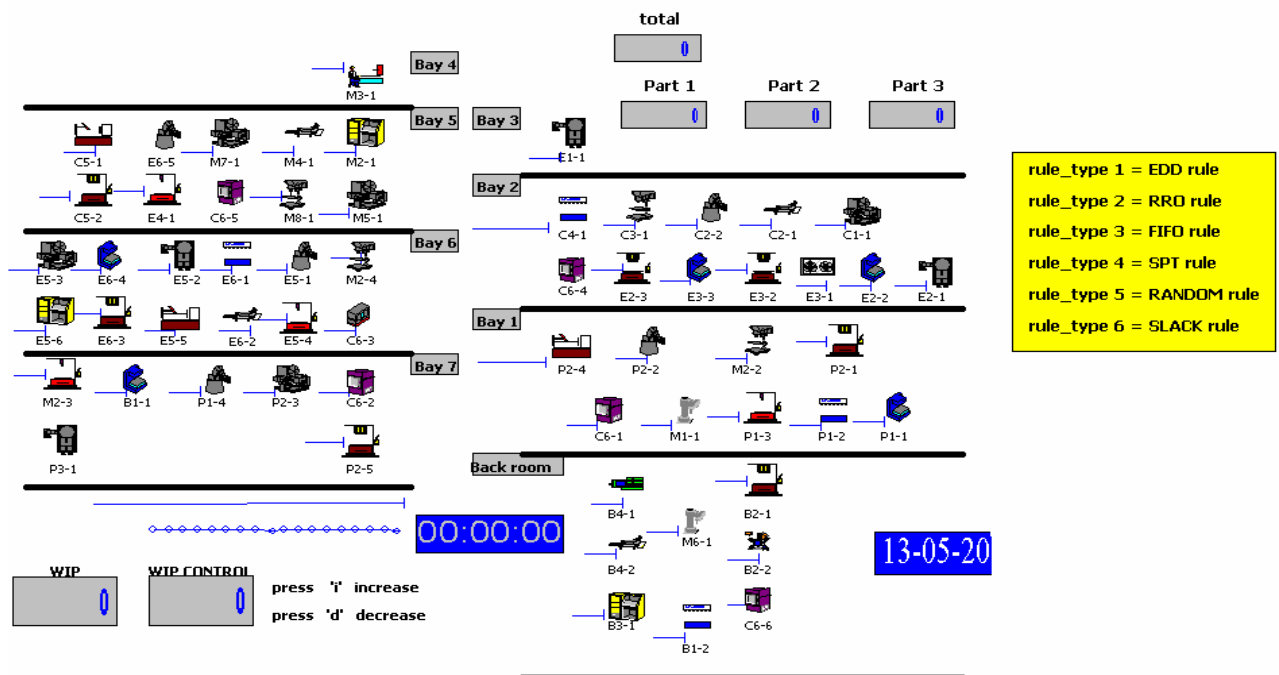


그림 13. 시뮬레이션의 애니메이션 화면.

다섯째, 장비의 고장은 발생하지 않는 것으로 가정한다. 운영규칙의 평가에 일차적인 목적이 있으므로 장비의 고장은 무시한 것이다.

여섯째, 대상업체는 3교대로 24시간 모두 가동되는 것으로 가정한다. 이는 대상업체의 작업방식을 반영한 것이다.

### 4.2 시뮬레이션 실험

로트의 도착시간 간격은 평균이 1,200분인 지수분포로 가정하였다. 기준 WIP의 수를 85개로 정하고 518,400분 동안 시뮬레이션 실행을 10회 반복하였다. 워밍업 기간(warm-up period)은 86,400분으로 설정하였다. 또한, 현재 시뮬레이션은 현재의 상황이 아닌 앞으로 본격적인 생산단계에 도달했을 경우의 상황을 가정하여 시뮬레이션을 진행하였다.

참고로, 본 연구 대상업체의 로트들이 작업장에 가공되는 공정의 수가 매우 많기 때문에 로트가 가공경로를 따라 가면서 시뮬레이션이 제대로 수행되는지에 대한 검정이 필요하다. 이를 위해 하나의 로트를 생성시켜 시뮬레이션을 진행시키면서 그 로트가 데이터 모듈에 있는 가공순서대로 가공되는지를 직접 확인하였다.

또한, 본 연구에서는 시뮬레이션이 올바르게 작동하는지 확인하기 위해서 시뮬레이션을 수행하여 각 개체마다의 각 기계의 도착시간, 가공시간, 완료시간 등을 일일이 추적하였고 각 개체의 체류시간이 현실적인지에 대해 실무자에게 점검을 받았다. 따라서 공정분석과 시간연구에 바탕을 두고 개발된 본 시뮬레이터는 실제 반도체 웨이퍼 제조회사가 본격적인 생산체계에 접어들었을 때의 시스템 행동을 어느 정도 잘 설명해 줄 수 있을 것이라고 생각된다.

### 4.3 시뮬레이션 결과

#### 4.3.1 우선순위 규칙의 비교

<그림 14>은 제품의 유형별로 로트의 평균체류시간(average flow time), 평균 earliness, 평균 tardiness, 산출물(throughput) 등의 시뮬레이션 통계결과를 보여준다. 4가지 제품유형에서 PT1의 경우는 모든 기계를 골고루 거치는 가공경로를 가지고 있으며, PT2, PT3, PT4는 재귀공정(reentrant process)이 많은 가공경로를 가지고 있다. 각 제품유형의 전체 가공 수를 살펴보면 PT1이 312, PT2가 290, PT3가 291, PT4가 274개이다.

<그림 14>에서 시뮬레이션 결과를 보면 성능 평가항목들에서 각 제품유형별로 대체적으로 큰 차이가 발생하지 않고 있다. 이는 제품유형별로 전체 가공 수에 있어서 큰 차이가 없기 때문이기도 하지만, 제품유형들이 병목기계에서의 대기시간에 서로 영향을 받기 때문이라 판단된다.

우선순위 규칙들의 성능을 비교 평가하기 위하여 우선순위 규칙을 달리하면서 시뮬레이션을 실시하였는데, 그 결과의 하나가 <그림 15>에 제시되어 있다.

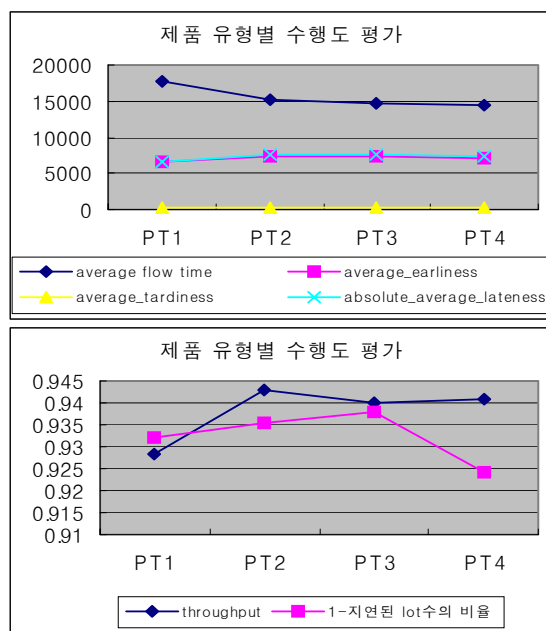


그림14. 제품유형별 시뮬레이션 통계결과.

평균체류시간 측면에서는 RRO, SPT 규칙의 성능이 비교적 좋았다. Lateness의 절대치의 평균 측면에서는 EDD, SLACK 규칙의 성능이 비교적 좋은 반면 SPT와 RS의 성능이 떨어졌다. SPT 규칙을 사용할 경우 가공시간이 짧은 순서대로 작업이 이루어지므로 일찍 공정을 마치는 로트와 가장 늦게 공정을 마치는 로트 간의 완료시간이 상대적으로 큰 차이를 보인다. 따라서, lateness의 절대치 평균 측면에서는 SPT의 성능이 가장 좋지 않은 것으로 판단된다.

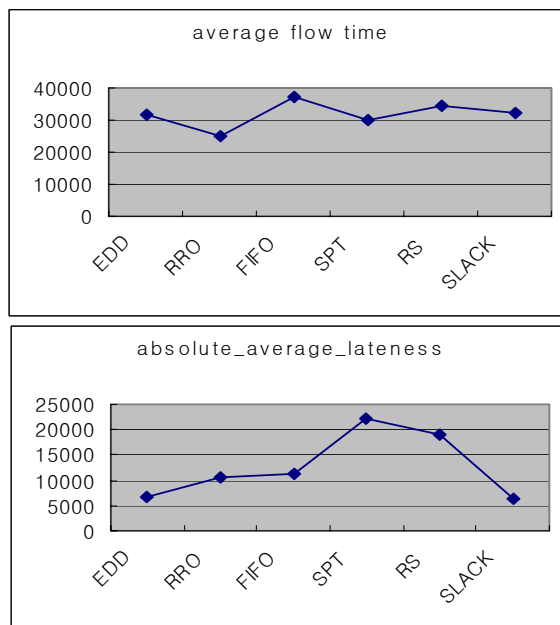


그림15. 평균체류시간과 lateness의 절대치의 평균.

<그림 16>는 지연된 로트 수의 비율과 평균 tardiness를 보여 준다. 지연된 로트 수의 비율 측면에서는 RRO, SPT 규칙의 성능이 비교적 좋았다. 평균 tardiness 측면에서는 EDD, SLACK 규칙의 성능이 비교적 좋았다. SLACK 규칙의 성능이 가장 좋은 이유는 잔여가공시간과 잔여대기시간을 고려하여 디스패칭이 이루어지므로 모든 로트가 납기일에 가장 잘 맞추어서 가공되었기 때문이라 판단된다.

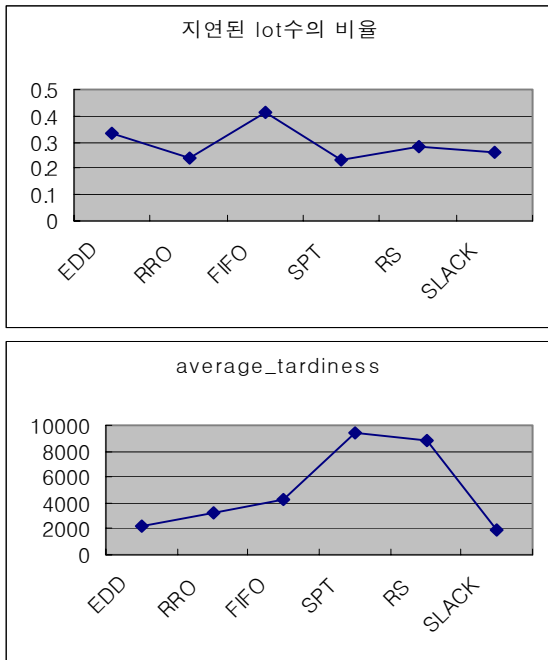


그림 16. 지연된 로트 수의 비율과 평균 tardiness.

<그림 17>은 평균 earliness와 산출률을 보여주고 있다. 평균 earliness 측면에서는 EDD, SLACK의 성능이 비교적 우수하였다. SPT 규칙에서는 가공시간이 짧은 로트가 우선순위를 가지게 되므로 earliness 값이 큰 반면, SLACK 규칙은 해당 공정마다 잔여시간을 고려하여 우선순위가 결정되므로, 전체적인 earliness 값이 작게 나타난다.

산출률, 즉 해당 시뮬레이션 시간 내에 투입된 로트 수에 대한 산출된 로트 수의 비율 측면에서는 RRO의 성능이 가장 우수하였다. 그 이유는 RRO 규칙에서는 공정수가 적은 로트가 먼저 가공되기 때문이다.

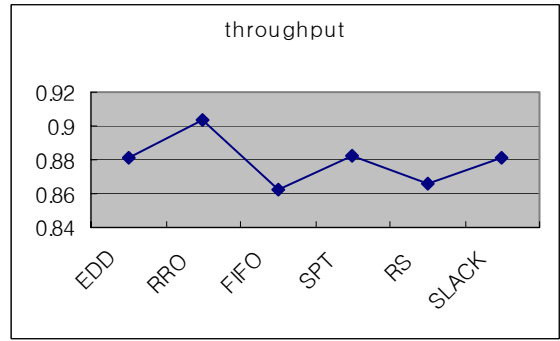
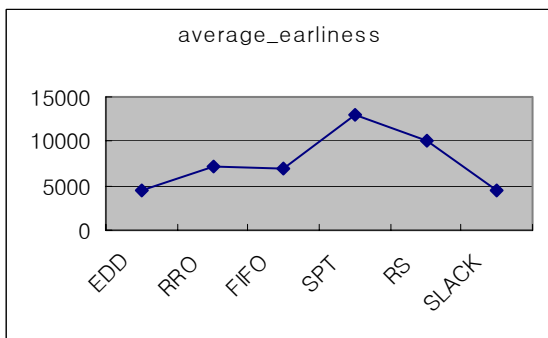


그림 17. 평균 earliness와 산출률.

대상업체의 실무자들이 납기를 중요시하고 실무자가 여유 시간으로 작업을 선정하는 성향이 강하다는 정성적인 측면뿐만 아니라 본 연구의 시뮬레이션 결과에서 SLACK 규칙이 비교적 우수한 성능을 보였다는 결과로 판단할 때, 대상업체에 가장 알맞은 현실적인 우선순위 규칙은 SLACK으로 판단된다.

### 4.3.2 SLACK 규칙의 민감도 분석

정성적인 측면과 시뮬레이션 결과를 종합적으로 판단할 때 SLACK 규칙이 해당 업체에 가장 적합한 것으로 판단되었다. 따라서, SLACK 규칙을 사용하여 시뮬레이션을 수행해 가공시간의 불확실성과 제품유형이 성능에 미치는 영향을 관찰하였다.

먼저, 가공시간의 불확실성이 증가됨에 따라 성능에 미치는 영향을 분석하기 위하여 시간연구에 의해 밝혀진 가공시간에 0%, 10%, 20%, 30% 범위 내에서 증가 혹은 감소되도록 일양분포(uniform distribution)를 사용하여 가공시간을 발생시켰다. 성능 평가항목으로는 평균체류시간, lateness의 절대치 평균, 지연된 로트 수의 비율, 평균 tardiness, 평균 earliness, 산출률을 사용하였다. 참고로, 지연된 로트 수의 비율은 산출률과 함께 표현하기 위하여 (1 - 지연된 로트 수의 비율)로 변경하여 표시하였다.

<그림 18>의 결과는 가공시간의 불확실성이 각 성능 평가항목에 있어서 큰 영향을 미치지 않음을 보여준다. 그 이유는 어느 특정 기계의 입장에서 볼 때, 개별 로트의 가공시간이 증가 혹은 감소되더라도 그 기계를 거치는 다수의 로트들에 의해서 상쇄되어 기계의 총가공시간은 비교적 일정하게 유지되기 때문이라 판단된다.

제품유형의 투입비율에 따른 민감도 분석을 위해 우선 4가지 제품유형에서 모든 기계를 골고루 거치는 가공경로를 가진 제품유형 PT1, 재귀공정이 많은 가공경로를 가진 제품유형 PT3의 작업장 투입비율을 각각 20%, 40%, 60%, 80%로 변경해 가면서 시뮬레이션을 수행하였다. 단, PT1, PT3의 투입비율이 변경될 때, 나머지 제품유형들의 투입비율은 각각 PT1, PT3의 투입비율을 뺀 나머지 비율을 동일하게 나누어 갖도록 하였다.

<그림 19>는 제품유형별로 로트의 투입비율이 각 성능평가항목에 미치는 시뮬레이션 결과를 보여주고 있다. PT1의 투입비율을 증가시켰을 경우에는 대부분의 성능평가항목에서 큰 차이가 없었다.

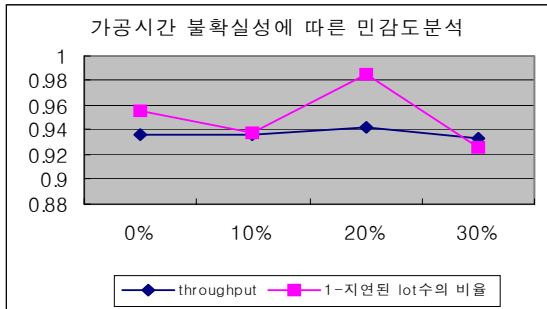
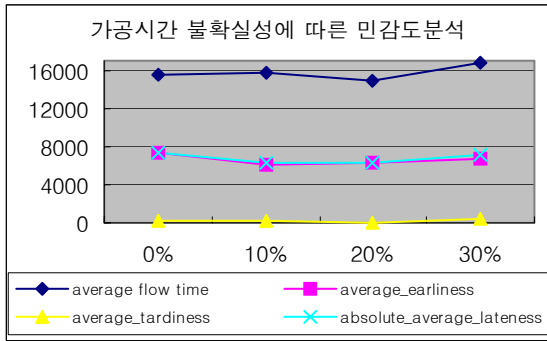


그림 18. 가공시간의 불확실성에 따른 민감도 분석.

다만, (1-지연된 로트 수의 비율)의 값은 투입비율이 60%일 때 가장 높았다가 다시 감소한다. 이러한 이유는 PT1의 투입비율이 증가함에 따라 PT2, PT3, PT4는 상대적으로 투입비율이 감소하게 되고 따라서 특정 기계들에서 오히려 PT1의 대기시간이 감소되다가, PT1이 어느 수준 이상의 비율로 투입되면 특정 기계에서의 PT1의 대기시간이 증가하기 때문이다.

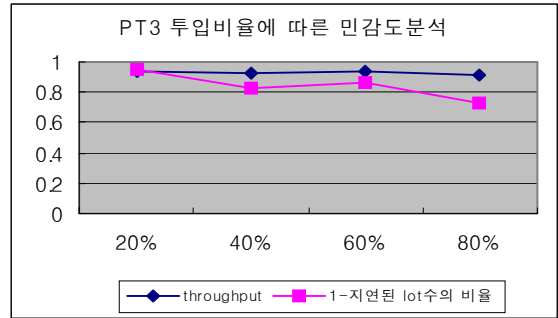
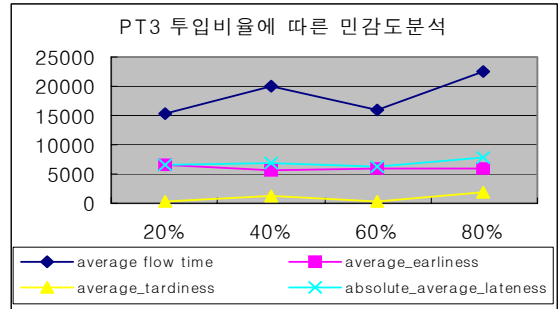


그림 19. 제품유형의 투입비율에 따른 민감도 분석.

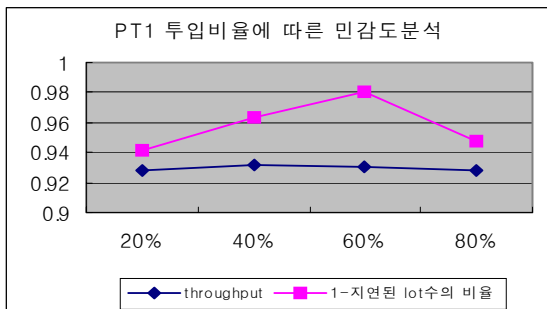
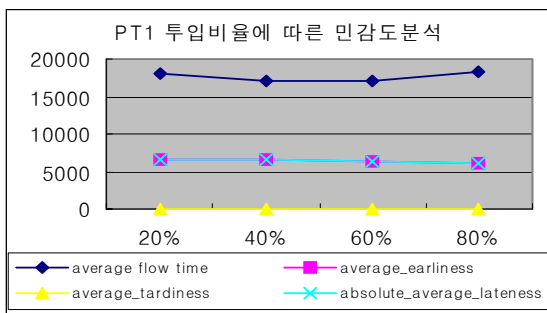
그러나, PT3의 투입비율을 증가시켰을 경우에는 대부분의 성능평가항목에서 그 결과가 다소 좋지 않았다. 이러한 이유는 PT3가 재공공정이 많으므로 작업장의 특정 기계에 부하를 크게 증가시키기 때문이다.

### 5. 결론

본 연구에서는 주문형 반도체 웨이퍼 제조공정을 분석할 수 있는 시뮬레이션 모델을 개발하였다. 이를 위해 먼저 주문형 반도체 웨이퍼 제조업체의 공정을 세밀하게 분석하였을 뿐만 아니라 시간연구도 실시하였다. 따라서 해당 업체의 제조공정을 잘 반영한 시뮬레이션 모델을 개발할 수 있었고 실제 데이터를 사용하여 시뮬레이션을 수행할 수도 있었다. 그리고 주문형 반도체 웨이퍼 제조업체에서 사용될 수 있는 다양한 운영규칙을 평가하고 적절한 운영규칙을 제안하기 위하여 다양한 시뮬레이션을 실시하였고 민감도 분석도 실시하였다.

본 연구에서 개발된 시뮬레이션 모델의 주된 강점은 연구대상업체에서 향후 변경될 수 있는 다양한 상황에 대해서 쉽게 시뮬레이션을 실시할 수 있고, 또 유사한 다른 주문형 반도체 웨이퍼 제조업체에 대해서도 간단한 모델의 수정으로 쉽게 시뮬레이션을 실시할 수 있도록 확장성을 고려하여 개발되었다는 점이다.

추후 연구과제는 본 연구에서 개발된 시뮬레이션 모델을 발전시켜 기계의 고장, 제품의 불량, 투입된 작업자 등을 반영하는 좀더 세밀한 시뮬레이션 모델을 개발하는 것이다. 그리



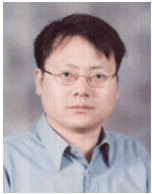
고 주문형 반도체 웨이퍼 가공업체에 좀더 적합한 작업하달 논리를 개발하고 이를 반영한 시뮬레이션 모델을 개발하는 것이다.

## 참고문헌

- Dabbas, R. M.(2001), H. N. Chen, J. W. Fowler and D. Shunk, A Combined Dispatching Criteria Approach to Scheduling Semiconductor Manufacturing System, *Computers & Industrial Engineering*, 39, 307-324.
- Huang, M.(1998), D. Wang, W. H. Ip, Simulation Study of CONWIP for a Cold Rolling Plant, *Int. J. Production Economics*, 54, 257-266.
- Kang, J.(1996), A Method for Target Scheduling of Semiconductor Wafer Fabrication Based on Event-Based Optimization Modeling and Discrete Event Simulation, Ph.D. thesis, University of California, Berkeley.
- Lee, Y. S.(1997), S. Y. Kim, S. H. Yea and B. K. Kim, Production Planning in Semiconductor Wafer Fab Considering Variable Cycle Times, *Computer ind.*

*Engng*, 33(3-4), 713-716.

- Lin, C. Y.(1996), Shop Floor Scheduling of Semiconductor Wafer Fabrication Using Real-Time Feedback Control and Prediction, Ph.D. thesis, University of California, Berkeley.
- Shen, Y.(1997), Stochastic Wafer Fabrication Scheduling, Ph.D. thesis, University of California, Berkeley.
- Sivakumar, A. I. and C. S. Chong(2001), A Simulation based Analysis of Cycle Time Distribution, and Throughput in Semiconductor Backend Manufacturing, *Computers in Industry*, 45, 59-78.
- Sloan, T. W.(1998), Scheduling Semiconductor Wafer Manufacturing Using In-Line Equipment Condition and Yield Information, Ph.D. thesis, University of California, Berkeley.
- Sung, C. S. and Y. I. Choung(2000), Minimizing Makespan on a Single Burn-in Oven in Semiconductor Manufacturing, *European Journal of Operational Research*, 120, 559-574.
- Vargas-Villamil, F. D. and D. E. Rivera(2000), Multilayer Optimization and Scheduling Using Model Predictive Control: Application to Reentrant Semiconductor Manufacturing Lines, *Computers and Chemical Engineering*, 24, 2009-2021.



**김기영**

부산대학교 산업공학과 학사  
부산대학교 일반대학원 산업공학과 석사  
부산대학교 일반대학원 산업공학과 박사  
현재: 동서대학교 국제관계학부 조교수  
관심분야: 물류, 입지, 설비, 재고, 수송, 서비스



**강창호**

경남대학교 산업공학과 학사  
부산대학교 일반대학원 산업공학과 석사  
현재: 부산대학교 기계기술연구소 연구원  
관심분야: 생산시스템 스케줄링, 시뮬레이션



**이정호**

부산대학교 산업공학과 학사  
부산대학교 일반대학원 산업공학과 석사  
현재: 동서대학교 국제컨설팅연구센터 연구원  
관심분야: 시뮬레이션, 항만물류



**김갑환**

서울대학교 산업공학과 학사  
한국과학기술원 석사  
한국과학기술원 박사  
현재: 부산대학교 산업공학과 교수  
관심분야: 물류관리, 생산관리, 물류시스템 등