

적층 Inter-Digital 공진기를 이용한 2.4 GHz 대역 LTCC 대역통과 여파기의 등가회로 설계

Equivalent Circuit Design of 2.4 GHz Band LTCC Bandpass Filters Using Multilayer Inter-Digital Resonators

성 규 제

Gyu-Je Sung

요 약

본 논문에서는 적층 Inter-digital 공진기를 이용한 LTCC 대역통과 여파기의 등가회로를 제안하고, 2.4 GHz 대역의 여파기 설계에 적용하였다. 본 논문의 LTCC 적층 칩 대역통과 여파기는 평면상에서는 Comb-line 구조이고 단면상에서는 Inter-digital 구조로 구성된다. Comb-line 구조와 Inter-digital 구조의 평행 결합선로의 등가회로를 본 논문의 여파기에 적용하여 여파기 전체의 등가회로를 구성하였다. 이 등가회로는 공진기 사이의 결합 구조가 다중의 결합 구조를 갖는다. 이를 하나의 결합 구조로 통합하여 인버터를 이용한 대역통과 여파기의 설계 방법을 적용하였다. 2.4 GHz 대역에서 3단의 대역통과 여파기를 설계, 제작하였다.

Abstract

LTCC filters have been widely used to wireless terminals. They generally adopt the multilayer structure. Some of multilayer LTCC filters are made of symmetrical parallel-coupled lines and anti-symmetrical parallel-coupled lines to reduce the length of resonators. The equivalent circuit of parallel-coupled lines was analyzed and applied to bandpass filters using multilayer parallel-coupled line resonators. The three-pole bandpass filter with the center frequency of 2.45 GHz is designed by using the proposed equivalent circuit and the measured results have good agreement with the design results.

Key words : Bandpass Filters, Equivalent Circuits, LTCC, Parallel-Coupled Lines, Stripline Resonators

I. 서 론

이동통신 단말기의 기능이 다양화되고 복잡적이 되면서 단말기 부품의 소형화가 꾸준히 진행되고 있다. 최근 LTCC를 응용한 부품의 개발은 부품 소형화 및 모듈화에 크게 기여하고 있다^{[1]-[3]}. 또한 다층 설계가 가능하여 보다 다양한 회로 설계가 가능해지고 있다. LTCC 적층 칩 필터는 LC(Lumped Constant) 칩 형태와 평면 칩 형태로 구별할 수 있다. LC 칩 필터는 비유전율 20 이하의 낮은 유전율의 LTCC를 사

용하고 집중형 L, C 공진기를 사용하여 소자수가 많아지고 구조가 복잡해진다. 평면 칩 필터는 비유전율 30 이상의 상대적으로 높은 유전율의 LTCC를 사용하고 분포형 전송선로 공진기를 사용하여 소자수가 적고 구조가 상대적으로 간단해진다.

본 연구에서는 2.4 GHz 대역의 대역통과 여파기를 적층 Inter-digital 공진기를 이용하여 LTCC 기술로 구현하였다. Inter-digital 구조의 평행 결합선로인 적층 공진기와 Comb-line 구조의 평행 결합선로인 공진기 사이의 결합 구조에 대한 등가회로를 유도하

한경대학교 전자공학과(Dept. of EE, Hankyong National University)

· 논문 번호 : 20041005-135

· 수정완료일자 : 2004년 12월 10일

고, 이를 3단 대역통과 여파기에 적용하여 전체 여파기의 등가회로를 구성하였다. 이 등가회로는 공진기 사이의 결합 구조가 다중의 결합 구조를 갖는다. 이를 하나의 결합 구조로 통합하여 인버터를 이용한 대역통과 여파기의 설계 방법^[4]을 적용하였다. 각 전송선로의 선 폭과 각 전송선로 사이의 간격을 각각 동일하게 하고 적층 공진기 사이의 두께를 일정하게 유지하여, 설계 패러미터를 최소화시켜 설계하였다. 2.4 GHz 대역에서 3단의 대역통과 여파기를 설계, 제작하여 설계사양을 만족하는 결과를 얻었다.

II. 회로 해석

그림 1은 적층 구조의 공진기를 이용한 LTCC 3단 대역통과 여파기를 보여주고 있다. 각 단의 공진기는 위아래로 겹쳐지는 3층의 결합선로로 구성된다. 따라서 각 공진기는 Inter-digital 형의 한쪽 끝이 단락된 평행 결합선로로 볼 수 있다. 또한, 각 공진기 사이의 결합 구조는 Comb-line 형의 한쪽 끝이 단락된 평행 결합선로로 볼 수 있다.

그림 2(a)의 Comb-line 형 평행 결합선로에서 대칭면이 존재할 경우, 각 단자의 입력 어드미턴스는

$$Y_{oc} = -j Y_e \cot \theta \quad (1)$$

이다. Y_e 는 평행 결합선로의 우모드 특성 어드미턴스이다. 대칭면이 존재할 경우의 입력 어드미턴스는

$$Y_{sc} = -j Y_o \cot \theta \quad (2)$$

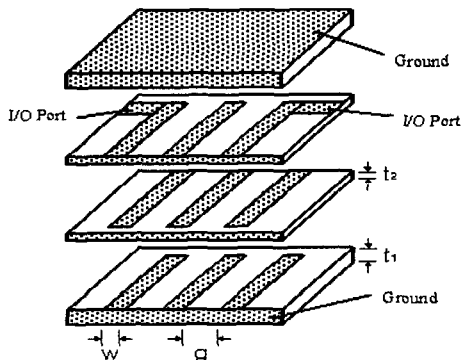


그림 1. 적층 Inter-digital 공진기를 이용한 3단 LTCC 대역통과 여파기

Fig. 1. LTCC bandpass filter using multilayer Inter-digital resonators.

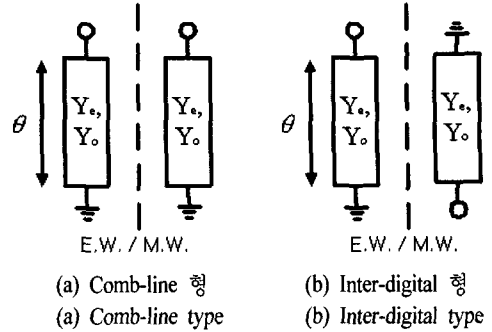


그림 2. 2-포트 평행 결합선로
Fig. 2. 2-port parallel coupled lines.

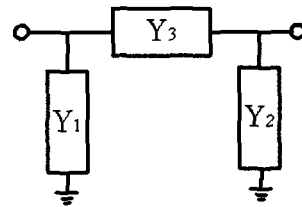


그림 3. 2-포트 평행 결합선로의 π 등가회로
Fig. 3. π equivalent circuit of 2-port parallel coupled lines.

이다. Y_o 는 평행 결합선로의 기모드 특성 어드미턴스이다. 이를 그림 3의 π 등가회로로 변환하면 각 소자 값은

$$Y_1 = Y_2 = Y_{oc} = -j Y_e \cot \theta \quad (3)$$

$$Y_3 = \frac{Y_{sc} - Y_{oc}}{2} = -j \frac{Y_o - Y_e}{2} \cot \theta \quad (4)$$

이다. 따라서, 그림 2(a)의 Comb-line 형 평행 결합선로의 전송선로 등가회로는 그림 4(a)와 같이 된다. 그림 2(b)의 Inter-digital 형 평행 결합선로에서

$$\begin{aligned} Y_{11} &= -j Y_e \cot \theta - j \frac{Y_o - Y_e}{2} \cot \theta \\ &= -j \frac{Y_o + Y_e}{2} \cot \theta = Y_{22} \end{aligned} \quad (5)$$

$$Y_{12} = -j \frac{Y_o - Y_e}{2} \csc \theta \quad (6)$$

이다. 이를 그림 3의 π 등가회로로 변환하면 각 소자 값은

$$\begin{aligned} Y_1 = Y_2 &= Y_{11} - Y_{12} \\ &= -j Y_e \cot \theta + j \frac{Y_o - Y_e}{2} \tan \frac{\theta}{2} \end{aligned} \quad (7)$$

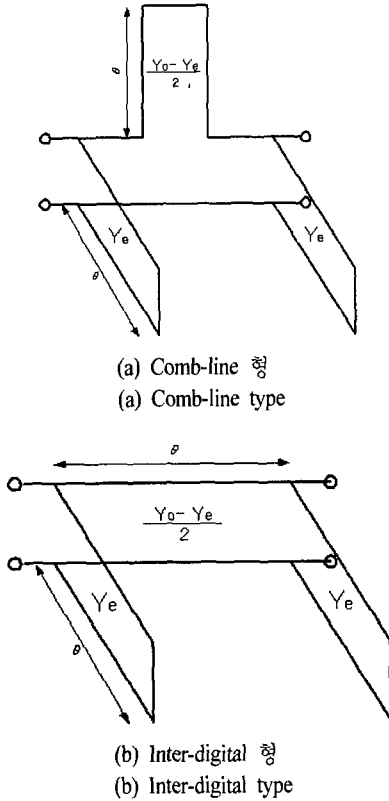


그림 4. 2-포트 평행 결합선로의 등가회로
Fig. 4. Equivalent circuit of 2-port parallel coupled lines.

$$Y_3 = Y_{12} = -j \frac{Y_o - Y_e}{2} \csc \theta \quad (8)$$

이다. 따라서, 그림 2(b)의 Inter-digital 형 평행 결합선로의 등가회로는 그림 4(b)와 같이 된다^[5].

그림 1의 적층 Inter-digital 공진기를 이용한 3단 LTCC 대역통과 여파기의 단면에서 각 결합선로 사이의 단위 길이당 선로 캐패시턴스를 표시하면 그림 5와 같다. C_i 는 공진기와 접지 사이의 선로 캐패시턴스이고 C_{ij} 는 공진기 사이의 결합을 만들어 주는 선로 캐패시턴스이다. 각 선로 캐패시턴스는 각 전송선로의 특성 어드미턴스에 대응된다.

$$Y_i = v C_i \quad (9)$$

$$Y_{ij} = v C_{ij} \quad (10)$$

여기서 v 는 전송선로의 위상속도이다.

따라서, 그림 1의 적층 Inter-digital 공진기를 이용한 3단 LTCC 대역통과 여파기의 등가회로는 그림 4

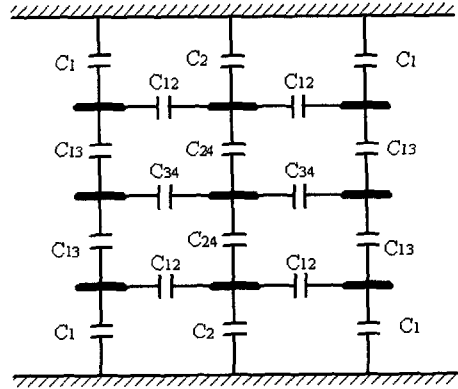


그림 5. 적층 결합선로의 선로 캐패시턴스
Fig. 5. Line capacitance of multilayer parallel-coupled lines.

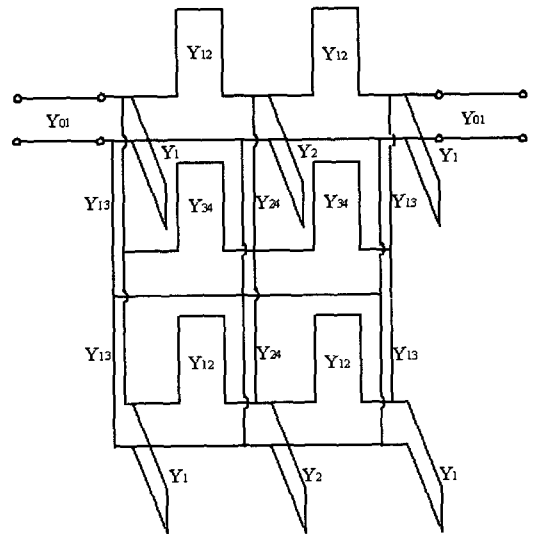


그림 6. 적층 Inter-digital 공진기를 이용한 3단 대역 통과 여파기의 등가회로
Fig. 6. Equivalent circuit of 3-pole bandpass filter using multilayer Inter-digital resonators.

의 평행 결합선로 등가회로를 적용하면 결과적으로 그림 6과 같이 된다. 등가회로 상의 각 전송선로의 특성 어드미턴스는 전송선로 사이의 대칭면에 전계 벽과 자계벽을 가정하고 even/odd 모드 해석을 통해 계산할 수 있다. 그림 6의 등가회로는 두 공진기 사이에 다중의 결합 구조를 갖는다. 그러므로 인버터를 이용한 대역통과 여파기의 설계 방법을 적용하기 위해서는 하나의 결합 구조로 통합하여야 한다. 그림 6의 등가회로에서 가운데층과 아래층의 공진기

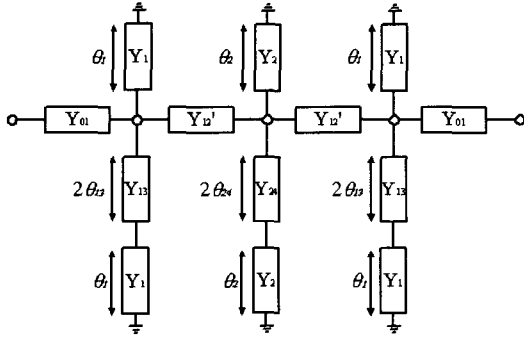


그림 7. 적층 Inter-digital 공진기를 이용한 3단 대역 통과 여파기의 단일 결합 등가회로
Fig. 7. Simplified equivalent circuit of three-pole multi-layer parallel-coupled line filter.

사이의 결합 구조를 위층으로 이동함으로써 그림 7의 등가회로에서와 같이 하나의 결합 구조로 통합할 수 있다^[6].

III. 설계 및 제작

설계 이론을 검증하기 위해서, 적층 Inter-digital 공진기를 이용한 3단 LTCC 대역통과 여파기를 표 1의 사양에 따라 설계, 제작하였다. 본 연구에서는 $\epsilon_r = 32$ 인 유전체를 사용하였으며, 각 층의 두께 $t_1 = 0.365$ mm, $t_2 = 0.06$ mm이고, 평면 선로의 선폭 $w = 0.28$ mm, 평면 선로 사이의 간격 $g = 0.34$ mm인 적층 평행 결합선로를 구성하였다. 그림 8은 설계한 주파수 특성으로 등가회로로 설계 결과와 3D 설계 툴을 이용한 시뮬레이션 결과가 잘 일치하고 있다. 그림 9는 제작된 여파기의 측정 결과로 중심 주파수 2.45 GHz와 저지대역 감쇠 특성 30 dB의 설계사양을 만족하고

표 1. 설계 사양
Table 1. Design specification.

항목	사양
중심주파수	2.45 GHz
대역폭	200 MHz
반사손실	16.3 dB min
삽입손실	2.5 dB max
리플	0.5 dB max
저지대역 감쇠	30 dB min at 2 GHz
크기	$2.5 \times 2.0 \times 1.0$ mm ³

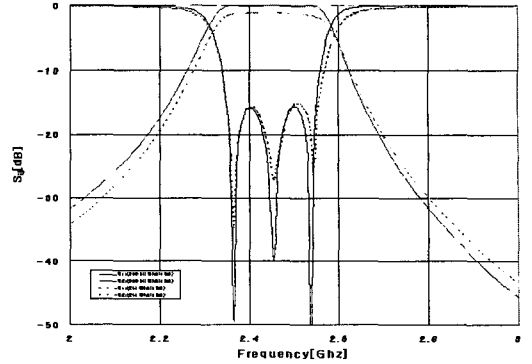


그림 8. 설계 결과
Fig. 8. Simulated results.

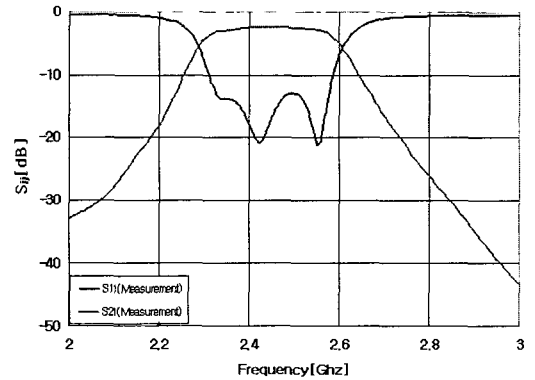


그림 9. 측정 결과
Fig. 9. Measured results.

있고, 대역폭은 220 MHz로 20 MHz 증가하였다. 삽입손실은 2.8 dB로 0.3 dB 크게 나타났고, 반사손실은 12.9 dB로 설계사양과 3.4 dB의 차이를 보였다. 이는 LTCC 공정에서의 여러 변수에 의한 것으로 판

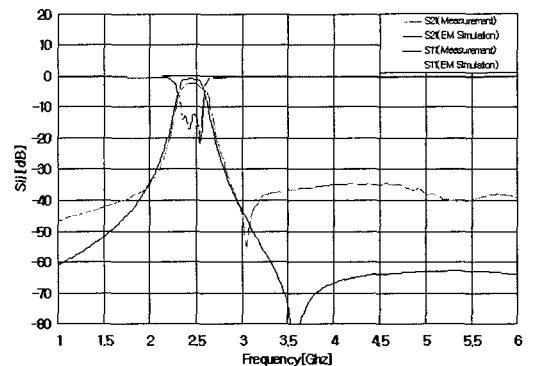


그림 10. 광대역 주파수 특성
Fig. 10. Wide band frequency responses.

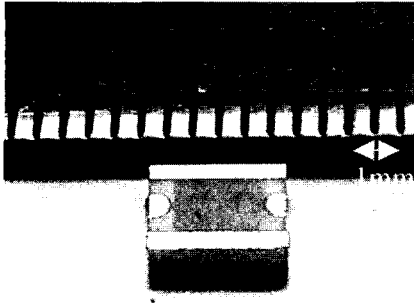


그림 11. 적층 Inter-digital 공진기를 이용한 3단 LTCC 대역통과 여파기 외형
Fig. 11. Outside view of LTCC bandpass filter using multilayer Inter-digital resonators.

단된다. 그림 10은 광대역 주파수 특성으로 저지대역에서 측정 결과의 감쇠 특성이 저하된 결과를 보이고 있다. 이는 측정 지그의 접지특성이 불완전한 것에서 기인한 것으로 보여진다. 그림 11은 제작된 여파기의 외형으로 $2.5 \times 2.0 \times 1.0 \text{ mm}^3$ 의 크기를 갖는다.

IV. 결 론

본 논문에서는 적층 Inter-digital 공진기를 이용한 LTCC 3단 대역통과 여파기를 설계, 제작하였다. 적층 Inter-digital 공진기는 LTCC 여파기 설계에 있어, 부품의 소형화에 따라 더욱 작아지는 한정된 공간을 활용하기에 적합한 구조이다. 평행 결합선로의 등가 회로를 사용하여 적층 Inter-digital 공진기를 이용한 LTCC 대역통과 여파기의 등가회로를 제안하고, 다중 결합 구조를 하나로 통합하여 3단 대역통과 여파기의 설계에 적용하였다. 2.45 GHz 대역에서 비유전율 $\epsilon_r = 32$ 인 유전체를 사용하여 크기가 $2.5 \times 2.0 \times 1.0 \text{ mm}^3$ 인 LTCC 대역통과 여파기를 설계하여 설계 사양을 만족시키는 결과를 얻었다.

참 고 문 헌

- [1] T. Ishizaki, "A very small dielectric planar filter for portable telephones", *IEEE Trans. on Microwave Theory Tech.*, vol. MTT-42, no. 11, pp. 2017-2022, Nov. 1994.
- [2] J. Sheen, "LTCC-MLC duplexer for DCS-1800", *IEEE Trans. on Microwave Theory Tech.*, vol. MTT-47, no. 9, pp. 1833-1890, Sep. 1999.
- [3] A. Sutono, J. Laskar, and W. R. Smith, "Design of miniature multilayer on-package integrated image-reject filters", *IEEE Trans. on Microwave Theory Tech.*, vol. MTT-51, no. 1, pp. 156-162, Jan. 2003.
- [4] S. B. Cohn, "Direct-coupled resonator filters", *Proc. IRE*, vol. 45, pp. 187-196, Feb. 1957.
- [5] E. M. T. Jones, J. T. Bolljahn, "Coupled-strip-transmission-line filters and directional couplers", *IEEE Trans. on Microwave Theory Tech.*, vol. MTT-4, no. 2, pp. 75-81, Apr. 1956.
- [6] 성규제, "공진기의 결합 노드 위치가 바뀐 대역통과 여파기의 설계", 한국전자파학회 종합학술 발표회 논문집, 12(1), pp. 49-53, 2002년.
- [7] M. Makimoto, "Bandpass filters using parallel coupled stripline stepped impedance resonators", *IEEE Trans. Microwave Theory Tech.*, vol. MTT-28, pp. 1413-1417, Dec. 1980.
- [8] R. Levy, "Theory of directed-coupled-cavity filters", *IEEE Trans. on Microwave Theory Tech.*, vol. MTT-15, no. 6, pp. 340-347, Jun. 1967.
- [9] G. Matthaei, L. Young, and E. M. T. Jones, *Micro-wave Filters, Impedance Matching Networks*, McGraw Hill, 1980.

성 규 제



1986년 2월: 서강대학교 전자공학과 (공학사)

1988년 2월: 서강대학교 전자공학과 (공학석사)

1988년 2월~1993년 7월: 국방과학연구소 연구원

1998년 2월: 서강대학교 전자공학과 (공학박사)

1998년 3월~현재: 한경대학교 전자공학과 부교수

[주 관심분야] 마이크로파 펄드해석 및 회로 설계