

논문 2005-42SD-3-4

이더넷 광 네트워크 구현을 위한 1.25 Gbps 광전 트라이플렉스 트랜시버 모듈의 전기적 혼신의 분석

(Characterization of Electrical Crosstalk in 1.25 Gbps Optoelectrical
Triplex Transceiver Module for Ethernet Passive Optical Networks)

김 성 일*, 이 해 영**

(Sung-IL Kim and Hai-Young Lee)

요 약

본 논문에서는 이더넷 광 네트워크 구현을 위한 핵심 부품인 1.25 Gbps 광전 트라이플렉스 트랜시버 모듈(Opto-electric triplex transceiver module)의 동작성능 안정화를 위하여 모듈내에서 발생하는 전기적 혼신을 해석 및 측정하였으며, 혼신 감소를 위한 가상접지선(Dummy ground line)이 포함된 신호선 구조를 제안하였다. 광전 트라이플렉스 트랜시버 모듈은 전기신호를 광신호로 바꾸어 전송하는 송신부(Laser diode), 디지털 변조되어 입력된 광신호를 전기신호로 변환하는 디지털 수신부(Digital photodetector)와 고해상도의 CATV (Community antenna or access television) 신호를 수신하는 아날로그 수신부(Analog photodetector)가 실리콘 기판(Silicon substrate) 상에 하이브리드 집적되어 구성된다. 디지털 수신부와 아날로그 수신부의 수신감도는 각각 BER(Bit error rate) = 10^{-12} 에서 -24 dBm과 44 dB의 신호대잡음비(Signal-to-noise ratio, SNR)에서 -7.7 dBm을 만족해야하므로 모듈 내의 전기적 혼신은 DC에서 3 GHz까지 -86 dB이하로 유지되어야한다. 전기적 혼신의 해석 및 측정 결과, 실리콘 기판상의 광원과 디지털 광검출기, 디지털 광검출기와 아날로그 광검출기 사이의 거리를 4 mm 이상 확보하며, 가상접지선을 디지털 광검출기와 아날로그 광검출기의 신호선과 100 μ m 간격으로 설치하였을 경우, -86 dB 이하의 전기적 혼신 레벨을 만족할 수 있음을 확인하였다. 본 논문에서 제안한 가상접지선을 사용하는 방법은 실리콘 기판상에 신호선을 형성할 때 동시에 형성할 수 있으므로 별도의 추가비용 없이 구현할 수 있으며, 단순히 광원 및 광 검출기의 사이간격을 충분히 확보하는 방법에 비하여 실리콘 기판의 크기를 감소시켜 최종 모듈의 크기를 약 50% 감소시킬 수 있다는 장점이 있다.

Abstract

In this paper, we analyzed and measured the electrical crosstalk characteristics of a triplex transceiver module for ethernet passive optical networks(EPONs). And we improved the electrical crosstalk levels using Dummy ground lines with signal lines. The triplex transceiver module consists of a laser diode as a transmitter, a digital photodetector as a digital data receiver, and a analog photodetector as a community antenna television signal receiver. And there are integrated on silicon substrate. The digital receiver and analog receiver sensitivity have to meet -24 dBm at BER = 10^{-12} and -7.7 dBm at 44 dB SNR. And the electrical crosstalk levels have to maintain less than -86 dB from DC to 3 GHz. From analysis and measurement results, the proposed silicon substrate structure that contains the Dummy ground line with 100 μ m space from signal lines and separates 4 mm among devices respectively, is satisfied the electrical crosstalk level compared to simple structure. This proposed structure can be easily implemented with design convenience and greatly reduced the silicon substrate size about 50 %.

Keywords : Dummy ground line, EPONs, triplex, module, crosstalk

* 정희원, 한국전자통신연구원 기반기술연구소 집적광모듈팀
(Integrated Optical Module Development Team, Electronics and Telecommunications Research Institute)

** 정희원, 아주대학교 전자공학부
(Department of Electronics Engineering, Ajou University)

접수일자: 2004년10월15일, 수정완료일: 2005년2월24일

I. 서론

정보통신산업 및 기술의 발달로 인하여 백본망의 전송 용량은 상당히 늘어난 반면 가입자망의 전송용량의 변화는 거의 없는 실정이다. 현재의 가입자망은 구리선을 사용한 ADSL, VDSL 등의 기술을 통하여 수 Mbps에서 제한적으로 수십 Mbps의 속도를 사용하고 있으며, 주로 인터넷 서비스에 국한되어 사용되어지고 있다. 그러나 HDTV급 다채널 CATV 및 VoD, 원격교육, 원격진료, 3D 영상 등은 속도의 제한 때문에 현재의 가입자망으로는 수용하기 어렵다. 따라서 새로운 가입자망의 형태로 HFC(Hybrid-fiber coaxial)과 함께 FTTH(Fiber to the home)가 대두되었다. FTTH의 실현을 위한 구체적인 방식으로 가장 유력하게 대두되는 방식이 PON(Passive optical network)방식이다. PON 방식은 각각의 가입자가 광선로를 공유함으로써 설치비용이 적고, 전화국과 가입자 사이에 수동소자만으로 망을 구성함으로써 유지보수가 용이하며, 수백 Mbps에서 수 Gbps까지의 전송속도를 사용함으로써 HDTV급 방송과 VoD 서비스에 유리하다는 장점과 DWDM(Dense-wavelength division multiplexing)과 같은 향후 증설될 방식과도 상충되지 않는다. 현재 연구 중인 PON 방식에는 하향 TDM(Time domain multiplexing), 상향 TDMA(Time division multiple access)으로 하는 TDM-PON과 하향 WDM (Wavelength division multiplexing), 상향 WDMA(Wavelength division multiple access)로 하는 WDM-PON이 있다. WDM-PON은 가입자별로 파장할당을 위한 고가의 광원이 요구되며 파장관리 및 제어가 어렵워 상용화를 위해서는 많은 연구가 필요하다. 따라서 IEEE와 ITU-T에서는 TDM-PON에 대하여 표준화작업이 진행되었다. 특히, IEEE802.3 표준화 작업반의 작업으로 진행되고 있는 것이 EPON(Ethernet passive optical network)이다^[1]. 또한, HDTV, CATV 및 VoD 등의 동영상 서비스에 대한 요구의 증대로 인하여 광전 송신기와 전광 수신기만으로 구성된 듀플렉스(Duplex) 모듈에 아날로그 광전 수신기를 첨가한 형태인 광전 트라이플렉스 모듈의 필요성이 점차 증가하고 있다.

일반적으로 PON의 ONU(Optical network unit)용 광전 트라이플렉스 모듈은 저가격화를 위하여 실리콘 기판상에 전기신호를 광신호로 변환하는 송신부, 디지털

변조된 광신호를 수신하기 위한 디지털 수신기, HDTV급 아날로그 광변환된 신호를 수신하기 위한 아날로그 수신기 그리고 각각의 송수신기와 광섬유의 연결을 위한 PLC (Planar lightwave circuit)의 4부분으로 구성된다. 광전 트라이플렉스 모듈의 송신부는 전기신호를 광신호로 변환시키는 광원소자 (Laser diode)와 광원 구동 회로로 구성되며, 디지털 수신기는 광검출기 (Photodiode)와 광검출기를 통하여 검출된 미약한 전기신호를 1차 증폭해주는 전치 증폭기(Pre-amplifier), 디지털 신호처리에 용이하게 신호의 크기를 제한하는 제한 증폭기(Limiting amplifier)로 구성된다^{[2],[3],[4],[5]}. 또한, 아날로그 수신부는 IMD(Intermodulation distortion) 특성이 좋은 아날로그 광검출기와 아날로그 증폭기로 구성된다.

전기적 혼신은 근접한 서로 다른 두 신호선간에 공기 및 기판을 통하여 전달된 누설 전자파의 영향으로 나타난다. 따라서, 전기적 손실 특성을 갖는 실리콘 기판상에 하나의 광원과 두 개의 광검출기가 장착됨으로 인하여 순수한 유전체로 이루어진 기판을 사용하였을 경우보다 전기적 혼신폭이 열화된다^{[6],[7]}. 따라서 ONU용 광전 트라이플렉스 모듈의 파워버젝으로부터 IEEE 802.3ah에서 정의한 1.25 Gbps급 전송속도를 갖는 광전 모듈의 디지털 수신기의 10^{-12} 신호전송오율(Bit-error-rate, BER)에서 -24 dBm 수신감도를 만족하기 위해서는 광신호 전송의 손실과 패키지 기생성분에 의한 손실을 포함하여 광원 및 아날로그 광검출기와 디지털 광검출기 사이의 전기적 혼신은 DC에서 1.25 GHz의 주파수 대역에서 -86 dB이하가 되어야한다. 또한, ITU-T G.983.3^[8]과 국내 정보통신단체표준 TTAS. KO-07.0020^[9]의 CATV용 아날로그 수신기의 44 dB의 신호대잡음비에서 -7.7 dBm 수신감도를 만족하기 위해서는 광원 및 디지털 광검출기와 아날로그 광검출기 사이의 전기적 혼신은 DC에서 3GHz의 주파수 대역에서 -86 dB 이하를 만족하여야 한다.

본 논문에서는 유한 요소 해석법(Finite-element method; FEM)을 이용한 상용화된 3차원 구조해석 프로그램 사용하여 광전 트라이플렉스 모듈에서 발생하는 전기적 혼신을 해석하였다. 유한 요소 해석법을 이용한 전기적 혼신의 해석 및 측정 결과, 실리콘 기판상의 광원과 디지털 광검출기, 디지털 광검출기와 아날로그 광검출기 사이의 거리를 4 mm 이상 확보하며, 가상접지선을 디지털 광검출기와 아날로그 광검출기의 신호선에

근접하여 설치하였을 경우, -86 dB 이하의 전기적 혼신 레벨을 만족할 수 있음을 확인하였다. 본 논문에서 제안한 가상접지선을 사용하는 방법은 실리콘 기판상에 신호선을 형성할 때 동시에 형성할 수 있으므로 별도의 추가비용 없이 구현할 수 있으며, 단순히 광원 및 광 검출기의 사이간격을 충분히 확보하는 방법에 비하여 실리콘 기판의 크기를 감소시켜 최종 모듈의 크기를 약 50% 감소시킬 수 있다는 장점이 있다^[10].

II. 광전 트라이플렉스 모듈의 설계

1. 광전 트라이플렉스 모듈의 구조

그림 1은 실리콘 기판상에 구성된 PON의 ONU용 광전 트라이플렉스 모듈의 개략도를 나타낸다. 트라이플렉스 모듈은 1.25 Gbps급 전기신호를 광신호로 변환하는 레이저다이오드(Laser diode, LD), 디지털 변조된 1.25 Gbps급 광신호를 전기신호로 변환하는 디지털 포토다이오드(Photodiode, PD), HDTV 및 VoD 서비스를 위한 아날로그 포토다이오드, 광섬유와 실리콘 기판상에 장착된 광소자와의 연결을 위한 PLC(Planar lightwave circuit), 그리고 1.3 μm/1.49 μm/1.55 μm 파장을 분리하기 위한 박막 WDM 필터로 구성된다. 그림에서 광섬유를 통하여 전달된 1.49 μm 파장의 광신호는 PLC상의 광도파로와 1st WDM 필터는 통과하고 2nd WDM 필터에서 반사하여 디지털 PD에 전달되며, 1.55 μm 파장의 아날로그 광신호는 PLC상의 광도파로를 통과하여 1st WDM 필터에서 반사하여 아날로그 PD에 전달된다. 또한, LD에서 광전 변환된 1.3 μm 파장의 광

신호는 2nd WDM 필터, 1st WDM 필터, PLC 광도파로, 그리고 광섬유를 통하여 PON 망에 전달된다.

광전 트라이플렉스 모듈을 구성하는 LD, 디지털 PD, 아날로그 PD, 그리고 PLC는 약 2 KΩ의 저항성분을 갖는 실리콘 기판 상에 수 mm 간격으로 장착되므로 광신호의 혼신과 전기적 혼신의 정확한 해석을 통한 모듈의 설계는 광전 트라이플렉스 모듈의 동작 신뢰도를 결정한다^{[6],[7]}. 1.3 μm/1.49 μm/1.55 μm 파장을 갖는 광신호간의 혼신은 박막 WDM 필터를 사용함으로써 감소시킬 수 있다^{[11],[12]}. 또한, 전기적 혼신은 서로다른 신호선의 간격이 근접할수록 우세함^{[10],[13]}으로 LD와 디지털 PD사이의 전기적 혼신과 디지털 PD와 아날로그 PD사이의 전기적 혼신이 광전 트라이플렉스 모듈의 전기적 혼신 특성을 결정한다.

광전 트라이플렉스 모듈의 완전한 트라이플렉스 동작과 IEEE 802.3ah에서 요구하는 디지털 수신부의 10⁻¹² BER에서 -24 dBm 수신감도와 ITU-T G.983.3 및 정보통신단체표준에서 요구하는 HDTV급 아날로그 신호 전송을 위한 44 dB의 신호대잡음비에서 -7.7 dBm 수신감도의 아날로그 수신부를 실현하기 위해서는 모듈의 설계 단계에서부터 체계적인 전기적 혼신 레벨의 정확한 해석 및 검증이 필수적이다. 따라서, 본 논문에서는 상기한 규격을 이용하여 PON ONU용 광전 트라이플렉스 모듈의 디지털 및 아날로그 수신감도를 만족할 수 있는 전기적 혼신 레벨을 정의하고, 유한요소해석법을 사용하여 실리콘 기판상에 장착되는 LD, 디지털 PD, 그리고 아날로그 PD 사이의 전기적 혼신을 해석하고 측정을 통하여 검증하였다. 특히, 본 논문에서 제안한 가상접지선을 사용한 전기적 혼신 감소 방법은 실리콘 기판상에 신호선을 형성할 때 동시에 형성할 수 있으므로 별도의 추가비용 없이 구현할 수 있으며, 단순히 광원 및 광 검출기의 사이간격을 충분히 확보하는 방법에 비하여 실리콘 기판의 크기를 감소시켜 최종 모듈의 크기를 감소시킬 수 있다는 장점이 있다.

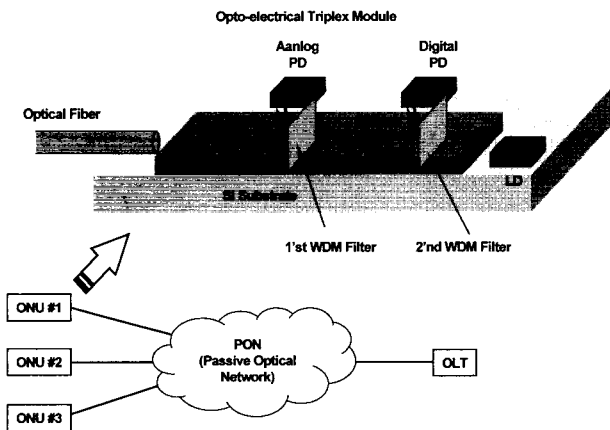


그림 1. 1.25 Gbps 광전 트라이플렉스 모듈의 개략도
Fig. 1. 1.25 Gbps opto-electrical triplex module scheme.

2. 전기적 혼신 레벨의 해석

그림 2는 IEEE 802.3ah 규격을 만족하는 1.25 Gbps 광전 트라이플렉스 모듈의 전기적 혼신 레벨을 예측하기 위한 모델을 나타낸다. 그림에서 LD는 구동회로(Driver IC)를 통하여 1.25 Gbps의 속도의 전류신호로 구동되고, 디지털 PD는 1.25 Gbps의 광신호를 전류신호로 변환하여 전치증폭기(Preamp.)로 입력되며, 아날

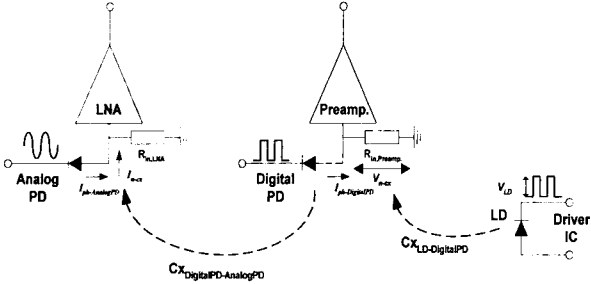


그림 2. 1.25 Gbps 광전 트라이플렉스 모듈의 전기적 혼신 모델

Fig. 2. Electrical crosstalk model of 1.25 Gbps opto-electrical triplex module.

로그 PD는 HDTV급 CATV용 광신호를 전류신호로 변환하여 저전력 증폭기(LNA)로 입력한다. 또한, $C_{XLD-DigitalPD}$ 와 $C_{XDigitalPD-AnalogPD}$ 는 각각 LD와 디지털 PD사이의 전기적 혼신과 디지털 PD와 아날로그 PD사이의 전기적 혼신을 나타낸다.

LD와 디지털 PD 사이의 전기적 혼신은 LD와 디지털 PD가 동시에 동작할 경우 LD의 고속 디지털 신호로 인한 누설 전자파가 저항성분을 갖는 실리콘 기판을 통하여 디지털 PD의 신호에 영향을 주어 디지털 수신부의 수신감도를 저하시키는 현상이므로 디지털 PD에 연결된 전치증폭기의 입력신호에 대한 잡음 신호로 해석된다. 따라서 LD와 디지털 PD 사이의 전기적 혼신 레벨은 식(1)과 같이 신호대잡음비로부터 결정될 수 있다.

$$SNR = I_{ph-DigitalPD} / (I_n + V_{n-cx} / R_{in,preamp}) \quad (1)$$

식(1)에서 $I_{ph-DigitalPD}$, I_n , V_{n-cx} , 그리고 $R_{in,preamp}$ 는 각각 디지털 PD에서 광전 변환된 전류신호, 전치증폭기의 잡음 전류, LD로 인한 전기적 혼신 잡음 전압, 그리고 전치증폭기의 입력 저항을 나타낸다. 광전 트라이플렉스 모듈 수신부의 10^{-12} BER 만족하기 위한 신호대잡음비는 14.31이므로^[14], LD와 디지털 PD사이의 전기적 혼신 전압은 식(2)로 나타낼 수 있다.

$$V_{n-cx} = \left(\frac{I_{ph-DigitalPD}}{14.13} - I_n \right) \times R_{in,preamp} \quad (2)$$

따라서, BER = 10^{-12} 을 만족하기 위한 LD와 디지털

PD사이의 전기적 혼신 레벨은 식(3)과 같이 나타낼 수 있다.

$$C_{XLD-DigitalPD} = 20 \log \frac{V_{n-cx}}{V_{LD}} \quad (3)$$

식(3)에서 V_{LD} 는 LD 구동 전압의 첨두치의 차(Peak-to-peak)를 나타낸다.

그림 3(a)는 디지털 PD의 광전 효율을 0.9 A/W, 전치증폭기의 입력저항을 1.2 KΩ로 가정하였을 때, V_{LD} 에 따른 BER = 10^{-12} 에서의 광전 트라이플렉스 모듈 디지털 수신부의 수신감도와 식(1)-(3)으로 계산된 LD와 디지털 PD간의 전기적 혼신 레벨의 관계를 나타낸다. IEEE 802.3ah의 수신감도 -24 dBm에서 광섬유, PLC, LD, 그리고 디지털 PD에서 발생하는 2 dB의 광결합 손실이 고려된 모듈의 수신감도가 -26 dBm일 경우, 패키지의 손실 12 dB를 고려하였을 때 전기적 혼신 레벨은 DC에서 1.25 GHz까지 -86 dB 이하를 만족해야 함을 확인할 수 있다.

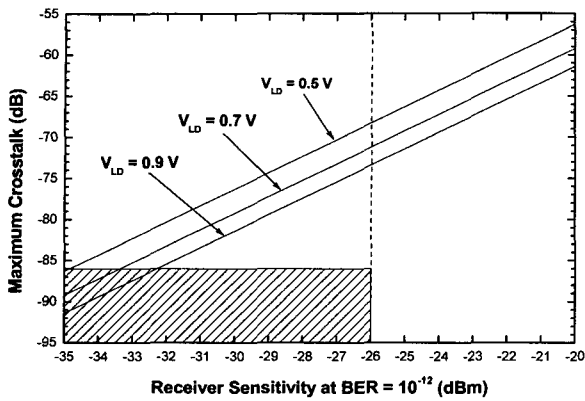
또한, ITU-T G.983.3과 TTA 규격에 의하면 아날로그 CATV 신호는 44 dB의 신호대잡음비에서 -7.7 dBm의 수신감도를 만족해야 하며, 디지털 CATV 신호는 28 dB의 신호대잡음비에서 -13.6 dBm의 수신감도를 만족해야 하므로 디지털 PD와 아날로그 PD사이의 전기적 혼신 전류는 식 (4)와 같이 계산된다.

$$I_{n-cx} = \frac{I_{ph-AnalogPD}}{SNR + N.F.} \quad (4)$$

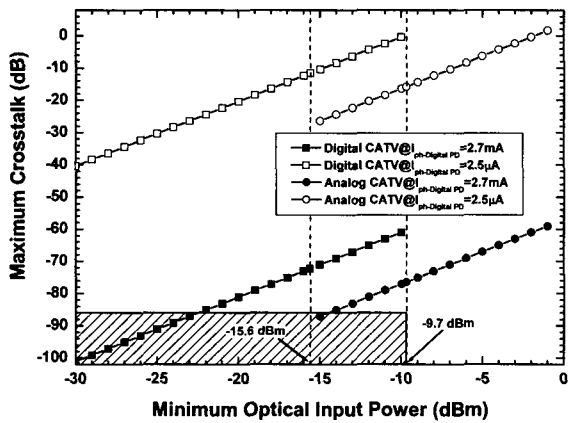
식(4)에서 $I_{ph-AnalogPD}$, SNR, 그리고 N.F.는 각각 아날로그 PD에서 광전 변환된 전류 신호, 신호대잡음비, 그리고 아날로그 PD의 신호를 1차 증폭하는 저전력증폭기의 잡음지수(Noise figure)를 나타낸다. 따라서, 아날로그 PD와 디지털 PD 사이의 전기적 혼신 레벨은 식(5)로 주어진다.

$$C_{XDigitalPD-AnalogPD} = 20 \log \frac{I_{n-cx}}{I_{ph-DigitalPD}} \quad (5)$$

그림 3(b)는 아날로그 PD의 광전 효율을 0.9 A/W, 저잡음증폭기의 잡음지수를 3.5 dB로 가정하였을 경우, CATV 전송 방식 및 $I_{ph-DigitalPD}$ 에 따른 광전 트라이플렉스 모듈 아날로그 수신부의 수신감도와 디지털 PD와



(a)

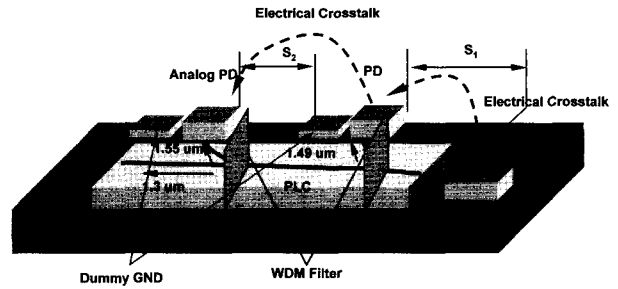


(b)

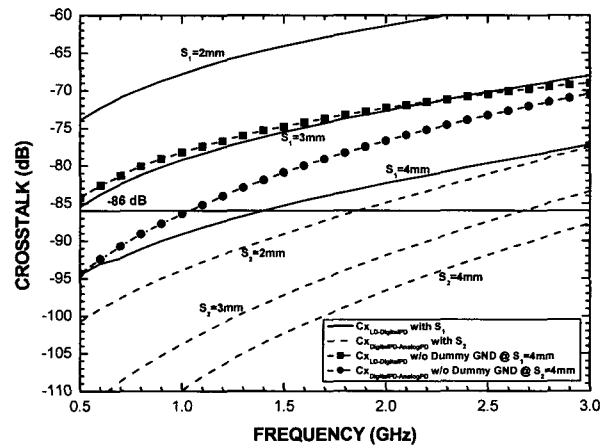
그림 3. (a) BER = 10⁻¹² 에서의 디지털 신호 수신감도에 따른 LD와 디지털 PD의 전기적 혼신 레벨과 (b) 아날로그 신호 수신감도에 따른 디지털 PD와 아날로그 PD의 전기적 혼신레벨

Fig. 3. (a) Electrical crosstalk level between LD and digital PD with digital receiver sensitivity at BER = 10⁻¹² and (b) Electrical crosstalk level between digital PD and analog PD with analog receiver sensitivity.

아날로그 PD간의 전기적 혼신 레벨의 관계를 나타낸다. 그림에서 디지털 CATV와 아날로그 CATV는 각각 광결합 손실 2 dB를 고려한 -9.7 dBm의 디지털 CATV 신호 수신을 위한 44 dB의 SNR을 만족하는 전기적 혼신 레벨과 -15.6 dBm의 아날로그 CATV 신호 수신을 위한 28 dB의 SNR을 만족하는 전기적 혼신 레벨을 나타낸다. 또한, $I_{ph-DigitalPD} = 2.7 \text{ mA}$ 와 $I_{ph-DigitalPD} = 2.5 \mu\text{A}$ 는 각각 IEEE 802.3ah에서 규정한 디지털 PD의 최대 광전변환 전류와 최소 광전변환 전류를 나타낸다. 디지털 PD의 광전 변환 전류는 아날로그 PD와의 전



(a)



(b)

그림 4. (a) 유한요소해석법을 위한 전기적 혼신 해석 모델과 (b) 해석 결과
Fig. 4. (a) Electrical crosstalk analysis model for finite-element method and (b) Analysis results.

기적 혼신원으로 작용한다. 아날로그 CATV를 수신하기 위한 SNR이 44 dB이고 디지털 PD의 광전 변환 전류가 2.7 mA일 경우, -7.7 dBm의 아날로그 수신감도를 만족하기 위한 디지털 PD와 아날로그 PD사이의 전기적 혼신 레벨은 DC에서 아날로그 PD의 주파수 대역폭인 3 GHz까지 패키지 손실을 포함하여 -86 dB 이하로 유지되어야 함을 확인할 수 있다.

따라서, 본 논문에서는 광전 트라이플렉스 모듈 내부의 전기적 혼신 레벨을 -86 dB 이하로 유지하기 위하여 유한 요소 해석법을 사용하여 실리콘 기판상의 LD, 디지털 PD, 아날로그 PD 사이의 전기적 혼신을 해석하였다. 그림 4는 광전 트라이플렉스 모듈의 유한요소해석 모델 및 모의실험 결과를 나타낸다. 그림에서 Dummy GND, S1, 그리고 S2는 각각 전기적 혼신 레벨 감소를 위해 사용한 가상접지선, LD와 디지털 PD 사이의 거리와 디지털 PD와 아날로그 PD 사이의 거리를

나타낸다. 그림 4(a)는 유한요소해석법을 위한 전기적 혼신 해석 모델을 나타낸다. 그림에서 실리콘 기판상에 LD, 디지털 PD, 아날로그 PD 그리고 PLC가 장착되며, 실리콘 기판의 바닥면은 메탈 패키지의 접지면과 연결된다. 모듈의 전기적 혼신 레벨은 LD, 디지털 PD, 아날로그 PD사이의 거리인 S1과 S2에 크게 의존하므로 S1과 S2에 따른 광전 트라이플렉스 모듈의 전기적 혼신 특성을 그림 4(b)에 나타내었다. 그림 4(b)에서 CxLD-DigitalPD with S1과 CxDigitalPD-AnalogPD with S2는 가상접지선이 적용되었을 경우, LD와 디지털 PD 사이의 거리 S1의 변화에 따른 LD와 디지털 PD 사이의 전기적 혼신 특성의 변화와 디지털 PD와 아날로그 PD 사이의 거리 S2의 변화에 따른 디지털 PD와 아날로그 PD 사이의 전기적 혼신 특성의 변화를 나타낸다. 또한, CxLD-DigitalPD w/o Dummy GND @ S1 = 4 mm와 CxDigitalPD-AnalogPD w/o Dummy GND @ S2 = 4 mm는 가상접지선이 적용되지 않았을 경우, LD와 디지털 PD 사이의 거리 S1 = 4 mm 일 때의 전기적 혼신 특성과 디지털 PD와 아날로그 PD 사이의 거리 S2 = 4 mm 일 때의 전기적 혼신 특성을 나타낸다. 그림에서 가상 접지선을 적용하였을 경우¹⁰⁾ S1과 S2가 감소할수록 LD와 디지털 PD 사이의 전기적 혼신이 증가하며, S1과 S2가 각각 4 mm 일 때 LD와 디지털 PD사이의 전기적 혼신과 디지털 PD와 아날로그 PD사이의 전기적 혼신 레벨이 -86 dB 이하임을 관찰하였다. 또한, S1과 S2가 각각 4 mm 이며 가상 접지선을 적용하였을 경우, 신호선에서 발생하는 누설 전자파는 가상 접지선에서 제한되므로 가상 접지선을 적용하지 않았을 경우에 비하여 각각 10 dB와 20 dB의 전기적 혼신 특성이 개선됨을 확인하였다.

III. 측정 결과 및 해석

1. 전기적 혼신 레벨의 측정

그림 5는 광전 트라이플렉스 모듈의 전기적 혼신을 측정하기 위한 측정 장비의 구성을 나타낸다. 그림 5(a)는 LD와 디지털 PD사이의 전기적 혼신 레벨을 측정하기 위한 장비 구성이며, 그림 5(b)는 디지털 PD와 아날로그 PD사이의 전기적 혼신 레벨을 측정하기 위한 장비 구성을 나타낸다. LD, 디지털 PD, 그리고 아날로그 PD 장착 부위에 측정 편의를 위하여 가상접지선이 있는 구조에 대하여 50 Ω 종단 저항을 장착하여 측정하였

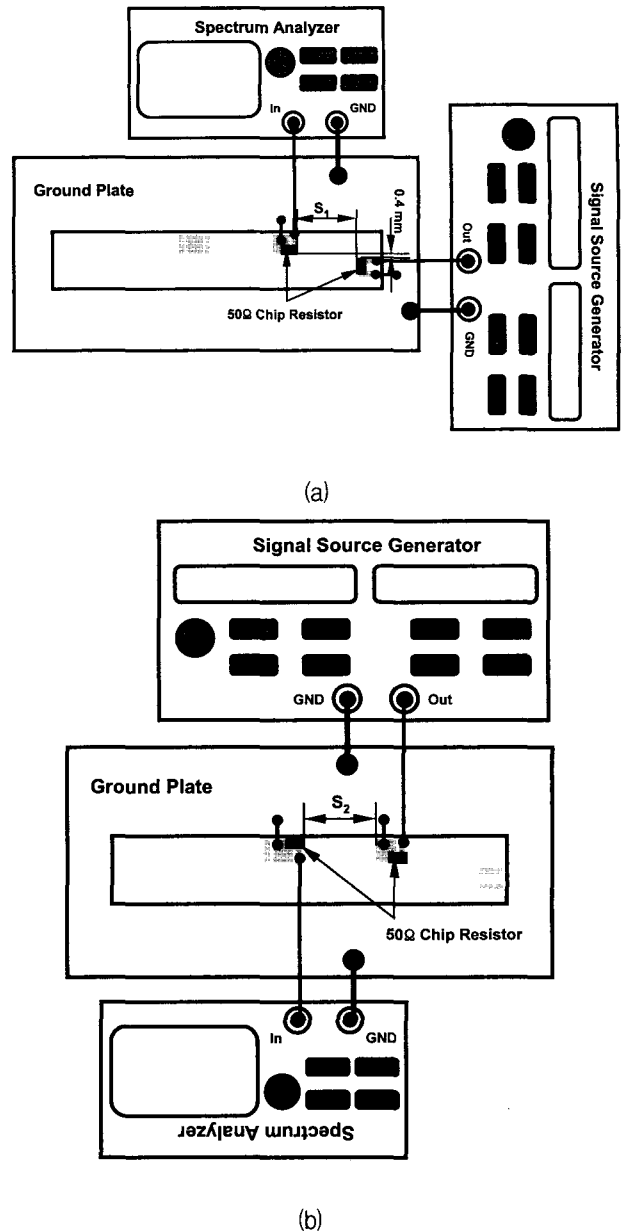
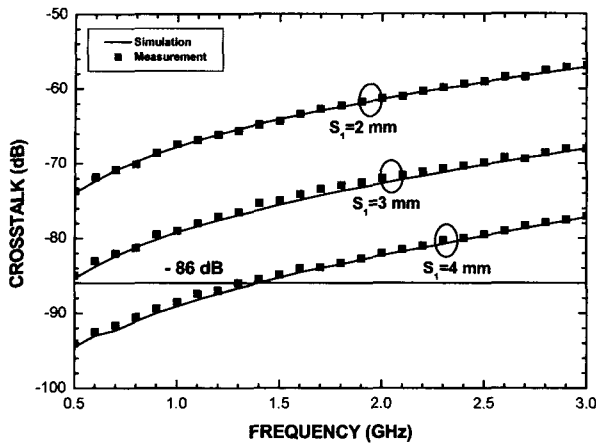


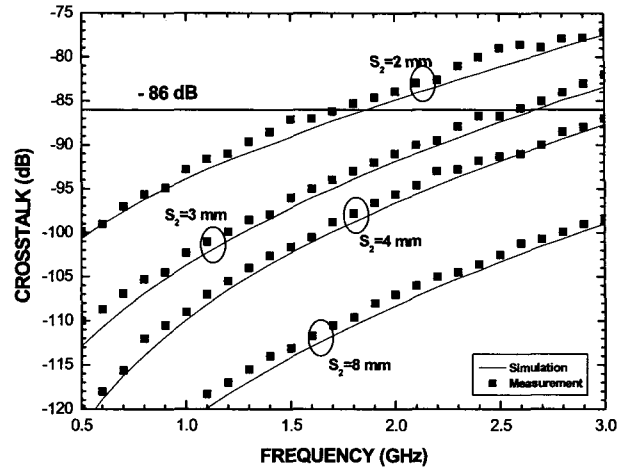
그림 5. 전기적 혼신 측정 장비 구성도 (a) LD와 디지털 PD, (b) 디지털 PD와 아날로그 PD

Fig. 5. Electrical crosstalk measurement set-up (a) LD and digital PD, (b) Digital PD and analog PD.

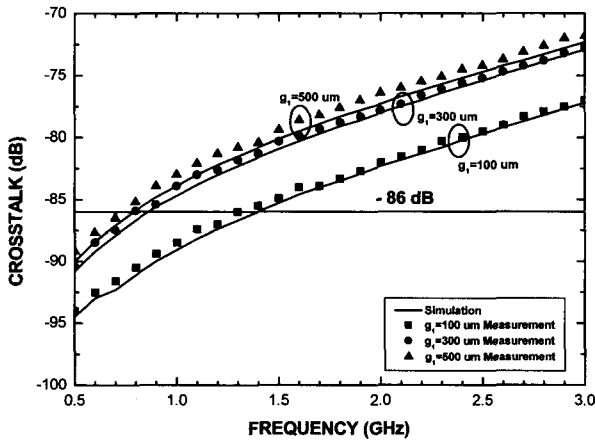
으며, -86 dB 이하의 전기적 혼신 레벨을 측정하기 위하여 -100 dB 이하의 시스템 잡음 수준(noise floor)과 100 dB이상의 동적 영역(Dynamic range) 확보를 위하여 주파수 분석기(Spectrum analyzer)와 신호발생기(Signal source generator)를 사용하였다. 또한, LD, 디지털 PD, 그리고 아날로그 PD의 신호선이 형성된 실리콘 기판을 금속판(Ground plate)에 장착하고 주파수 분



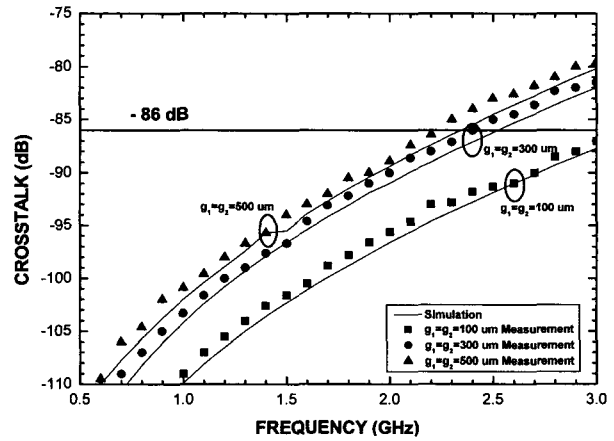
(a)



(a)



(b)



(b)

그림 6. (a) LD와 디지털 PD 사이의 거리(S_1)와 (b) 디지털 PD 신호선과 가상접지선과의 거리(g)에 따른 전기적 혼신 특성 측정 결과

Fig. 6. Electrical crosstalk measurement results between LD and digital PD (a) with the space(S_1) of signal lines and (b) with the gap between the digital PD signal line and the dummy ground line.

그림 7. (a) 디지털 PD와 아날로그 PD 사이의 거리(S_2)와 (b) 신호선과 가상접지선과의 거리에 따른 전기적 혼신 특성 측정

Fig. 7. Electrical crosstalk measurement results between digital PD and analog PD (a) with the space(S_2) of signal lines, (b) with the gap between the signal line and the dummy ground line.

석기와 신호발생기의 접지선과 실리콘 기판상의 접지선을 일치시켰다. 신호발생기를 통하여 실리콘 기판상의 신호선에 인가된 신호가 실리콘 기판과 공기를 통하여 근접한 신호선으로 전달되는 신호를 주파수 분석기를 통하여 검출하였다.

그림 6과 그림 7은 각각 LD와 디지털 PD 사이의 전기적 혼신 측정 결과와 디지털 PD와 아날로그 PD 사이의 전기적 혼신 측정 결과를 나타낸다. 그림에서 S_1 , g_1 , S_2 와 g_2 는 각각 LD와 디지털 PD 사이의 거리, 디지털 PD 신호선과 가상접지선과의 거리, 디지털 PD와 아

날로그 PD 사이의 거리와 아날로그 PD 신호선과 가상 접지선과의 간격을 나타낸다.

그림 6(a)와 그림 7(a)는 g_1 과 g_2 가 100 μ m로 일정할 때 LD와 디지털 PD 사이와 디지털 PD와 아날로그 PD 사이의 거리 변화에 따른 전기적 혼신 레벨을 나타낸다. 그림에서 LD와 디지털 PD 및 디지털 PD와 아날로그 PD 사이의 거리가 가까울수록 누설 전자파의 영향이 증가하여 두 소자간의 전기적 혼신 레벨이 증가되며, S_1 과 S_2 가 4 mm 이상일 때 LD와 디지털 PD 사이의 전기적 혼신과 디지털 PD와 아날로그 PD사이의 전

기적 혼신이 각각 DC에서 1.25 GHz와 DC에서 3 GHz의 주파수 영역에서 -86 dB 이하의 전기적 혼신 레벨을 만족함을 확인할 수 있다. 따라서 가상 접지선은 실리콘 기판 밑면의 접지면 보다 신호선에 가깝게 장착되므로 실리콘 기판을 통하여 서로 다른 신호선에 인가되는 누설 전하의 양을 제한하게 되어 서로 다른 신호선간의 전기적 혼신 특성을 개선시킴을 확인할 수 있다.

또한, 그림 6(b)와 그림 7(b)는 가상접지선과 신호선 사이의 간격에 따른 LD와 디지털 PD 및 디지털 PD와 아날로그 PD 사이의 전기적 혼신 레벨의 변화를 나타낸다. 그림에서 g_1 과 g_2 는 각각 디지털 PD 신호선과 가상 접지선과의 간격과 아날로그 PD 신호선과 가상 접지선과의 간격을 나타낸다. 그림 5의 전기적 혼신 측정 구성도에서 가상접지선이 삽입된 신호선 구조는 비대칭형 CPS(Coplanar strip) 형태이므로 비대칭형 CPS 특성과 같이 신호선과 가상접지선과의 간격의 비가 증가할수록 가상접지선을 포함한 신호선의 특성임피던스가 증가한다^[15]. 따라서 g_1 과 g_2 가 300 μm 와 500 μm 인 경우, 측정되는 전기적 혼신은 신호 발생기가 연결된 신호선으로부터 실리콘 기판을 통하여 전달된 전기적 혼신과 CPS 형태의 신호선 구조를 갖는 가상 접지선이 삽입된 신호선과 50 Ω 의 특성임피던스를 갖는 주파수 분석기의 임피던스 부정합으로 발생하는 누설 전하의 산란으로 인한 잡음 성분의 합이 측정되므로 g_1 과 g_2 가 100 μm 일 경우에 비하여 큰 전기적 혼신이 관찰된다. 그러므로 그림 6(b)와 그림 7(b)에서와 같이 가상 접지선과 신호선간의 간격이 증가할수록 전기적 혼신 특성이 열화되어 g_1 과 g_2 가 각각 100 μm 이상일 경우, LD와 디지털 PD간의 전기적 혼신과 디지털 PD와 아날로그 PD간의 전기적 혼신이 각각 디지털 PD의 동작영역인 DC에서 1.25 GHz와 CATV 신호 처리를 위한 아날로그 PD의 동작영역인 DC에서 3 GHz까지 -86 dB의 전기적 혼신 레벨을 만족하지 못함을 확인하였다.

따라서 광전 트라이플렉스 모듈내의 전기적 혼신의 해석 및 측정결과를 통하여 가상 접지선을 사용하고 LD와 디지털 PD 및 디지털 PD와 아날로그 PD 사이의 거리를 4 mm 이상 유지하였을 경우, -24 dBm의 디지털 수신부 수신감도와 -7.7 dBm의 아날로그 수신부의 수신감도를 만족시키기 위한 -86 dB 이하의 전기적 혼신 특성을 유지할 수 있음을 확인하였다.

2. 가상접지선의 구현 방안 및 활용

상기된 모듈의 전기적 혼신 감소 효과가 검증된 가상 접지선의 구현은 실리콘 기판상에 아날로그 PD 및 디지털 PD의 신호선 형성과 동시에 진행이 가능하므로 별도의 추가 공정없이 구현할 수 있다. 또한, 아날로그 PD 및 디지털 PD와 100 μm 간격으로 구현된 가상접지선에 바이패스 커패시터를 장착할 경우, 소자와 근접하게 바이패스 커패시터를 장착함으로써 소자의 안정적인 동작과 외부 잡음 신호로부터 소자를 보호할 수 있다는 장점이 있다. 따라서 가상접지선을 사용한 전기적 혼신 감소 방법은 실리콘 기판에 신호선 형성과 별도의 추가 공정없이 구현이 가능하며 소자의 바이패스 커패시터를 소자와 근접하게 장착할 수 있으므로 외부 잡음 성분으로부터의 소자의 동작 특성 보호가 가능하다는 장점이 있다.

IV. 결 론

본 논문에서는 IEEE 802.3ah에서 정의한 1.25 Gbps의 전송속도를 갖는 ONU용 EPON 규격과 ITU-T G.983.3, 정보통신단체표준(TTA)을 이용하여 실리콘 기판을 사용하는 1.25 Gbps 급 광전 트라이플렉스 모듈의 전기적 혼신 레벨을 정의하고 측정을 통하여 검증하였다. 1.25 Gbps 급 디지털 신호 전송속도와 BER = 10^{-12} 에서 -24 dBm의 디지털 수신감도와 아날로그 CATV 신호처리를 위해서 44 dB 신호대잡음비에서 -7.7 dBm의 아날로그 수신감도를 만족하기 위한 광전 트라이플렉스 모듈내의 전기적 혼신은 -86 dB 이하로 유지되어야 한다. 따라서 유한 요소 해석법을 이용하여 전기적 혼신의 정량적 해석을 수행하였으며, 주파수 검출기와 신호발생기를 이용하여 해석 결과를 검증하였다. 실리콘 기판상에 장착되는 광원과 디지털 광검출기, 디지털 광검출기와 아날로그 광검출기 사이의 거리를 4 mm 이상 확보하고, 가상접지선과 디지털 광검출기 및 아날로그 광검출기의 신호선과 100 μm 간격으로 설치하였을 경우, -86 dB 이하의 전기적 혼신 레벨을 만족할 수 있음을 해석 및 측정을 통하여 확인하였다. 본 논문에서 제안한 가상접지선을 사용하는 방법은 실리콘 기판상에 신호선을 형성할 때 동시에 형성할 수 있으므로 별도의 추가비용 없이 구현할 수 있으며, 단순히 광원 및 광 검출기의 사이간격을 충분히 확보하는 방법에

비하여 실리콘 기판의 크기를 감소시켜 최종 모듈의 크기를 약 50 % 감소시킬 수 있다는 장점이 있다.

고속 레이저 다이오드 배열 모듈의 혼신 해석," *전자공학회논문지*, 제34권 D편 제7호, 1997년 7월.

[14] Joseph C. Palais, *Fiber optic communications*, Prentice hall, inc., 1992.

[15] K .C. Gupta et. al., *Microstrip lines and slotlines*, Artech house, inc., 1996.

참 고 문 헌

- [1] IEEE 802.3ah.
- [2] Kazutoshi Kato, "Ultrawide-band/high-frequency photodiodes," *IEEE Trans. Microwave Theory and Techniques*, vol. 47, No. 7, pp. 1265-1281 July 1999.
- [3] M. Soda et. al., "10 Gbit/s optical receiver module using AlGaAs/GaAs HBT preamplifier IC," *Electronics letters*, Vol. 28, No. 3, pp. 336-338, January 1992.
- [4] Stephen B. Alexander, *Optical communication receiver design*, SPIE-The international society of optical engineering and the institution electrical engineers, 1997.
- [5] Sung-IL Kim et al., "Surface-mountable 10 Gbps photoreceiver module using inductive compensation method," *ETRI Journal*, vol. 26, no. 1, pp. 57-60, Feb. 2004.
- [6] Hideaki kimura et. al., "A low-crosstalk optical design on PLC platform for realizing LD/PD full-duplex operation in ATM systems," *ECOC'98*, pp. 481-482, Sept. 1998.
- [7] Takeshi kurosaki et. al., "1.3/1.55 μ m full-duplex WDM optical transceiver modules for ATM-PON(PDS) systems using PLC-hybrid-integration and CMOS-IC technologies," *IEICE trans. electron.*, vol. E-82-C, no. 8, pp. 1465-1474, Aug. 1999.
- [8] ITU-Telecommunication Standardization Sector G.983.3
- [9] 정보통신단체표준 TTAS. KO-07.0020.
- [10] Sung-IL Kim et. al., "Electrical crosstalk analysis for gigabit optical transceiver module," *CLEO/Pacific Rim2003*, Dec. 2003.
- [11] Y. Inoue et. al., "Filter-embedded wavelength-division multiplexer for hybrid-integrated transceiver based on silica-based PLC," *Electron. lett.*, vol. 32, no. 9, pp.847-848, 1996.
- [12] T. hashimoto et. al., "Full-duplex 1.3/1.55 μ m wavelength division multiplexing optical module using a planar lightwave circuit platform," *Proc. IEEE/LEOS summer topical meet.*, no. TuC4, Monterey, California, USA, July 1998.
- [13] 김성일, 이해영, "과장 분할 다중화 방식을 위한

 저 자 소 개



김 성 일(정회원)

1997년 아주대학교 대학원
전자공학과 공학 석사

2005년 현재 한국전자통신연구원
집적광모듈팀 선임연구원

<주관심분야 : 초고속/고밀도 반도체 패키지 설계 및 측정, EMI/EMC 해석 및 저감 설계, 광전소자 패키지 설계 및 측정>



이 해 영(정회원)

1989년 The University of Texas
of Austin 공학박사

2005년 현재 아주대학교 전자
공학부 교수

<주관심분야 : 초고속/고밀도 반도체 패키지 및 광전소자의 설계 및 측정, 초소형 안테나 해석 및 설계, 초전도체의 고속 전송 특성 모델링>