

논문 2005-42SD-4-7

LCD Backlight의 휘도 균일성을 개선한 인버터 드라이버 IC 설계

(Design of LCD Backlight Driver IC to improve
the Brightness Uniformity)

오 명 우*, 양 성 현**, 조 경 록***

(Myeong-Woo Oh, Sung-hyun Yang, and Kyoung-Rok Cho)

요 약

본 논문에서는 LCD판넬 밝기의 균일성을 향상시키기 위하여 램프간의 저항 차이를 검출하는 회로를 사용한다. 기준 loop와 비교 loop의 feedback 전압을 나누어 검출된 저항의 차이는 PWM duty를 결정하는 제어 모드와 연결하여 램프 저항에 맞는 전압을 램프에 인가한다. 기준 loop의 feedback 전압은 모든 loop의 기준 전압이 되며, 하나의 IC에 램프의 수만큼 외부 기판을 연결하여 사용할 수 있다. 모든 비교 loop의 램프들은 기준 램프와 같은 밝기를 유지하기 위해 에러를 보상하며, 결과적으로 제안된 회로는 기존의 회로에 비해 약 40% 밝기 균일성을 개선한다.

Abstract

This work proposes and describes an LCD backlight driver IC using a voltage feedback circuit which improves the brightness uniformity. The proposed circuit controls the brightness of a backlight by amplifying of sampling voltage at a lamp. To keep the uniformity of brightness, the circuit has a reference lamp. The output voltage of the reference lamp is supplied commonly to each lamp that reduces a resistance deviation of the lamps. As a result, the proposed circuit shows brightness uniformity improvement of about 40% compared to the conventional ones.

Keywords : Backlight, Analog dimming, divider, PWM

I. 서 론

노트북과 핸드폰, 모니터에 이어 TV등 영상 매체에 LCD(Liquid Crystal Display) 사용이 보편화 되고 있다.

LCD 판넬의 표시를 위해서는 CCFL(cold cathode fluorescent lamp)과 이를 구동하는 backlight driver IC가 필요하다^[1-6]. 일반적으로 CCFL이 빛을 내기 위해서는 1000~2000V의 높은 전압과 4~6mA의 전류가 요구된다. 따라서 효율적인 구동 IC는 최소한의 전력을 소비하면서 CCFL의 밝기를 일정하게 유지해야 한다. LCD의 면적이 대형화됨에 따라 IC와 램프의 개수는 늘어가고, 트랜스포머는 커지며 외부 기판에 많은 양의 커패시턴스와 저항을 사용해야 한다. 또한 각 램프의 밝기 차이는 LCD 전체의 디스플레이 품질을 떨어뜨리게 되고 사용자의 눈을 피로하게 만든다. 따라서 한 개의 LCD를 구성하는 각 램프들 특성의 차이에도 통일된 밝기를 유지할 필요가 있다.

* 정회원, (주)실리콘웍스 연구소
(R&D center, Silicon Works Co., Ltd)

** 정회원, LG 전자 SIC DNI 그룹
(SIC DNI Group, LG Electronics)

*** 정회원, 충북대학교 정보통신공학과
(Dept. of Computer and Communication Engineering
and Research Institute for Computer and Information
Communication, Chungbuk National University)

※ 본 연구는 반도체설계교육센터(IDECE)의 설계지원과
산자부 한국산업기술재단 지역혁신인력양성사업의
연구비 지원으로 수행되었음.

접수일자: 2004년10월4일, 수정완료일:2005년3월28일

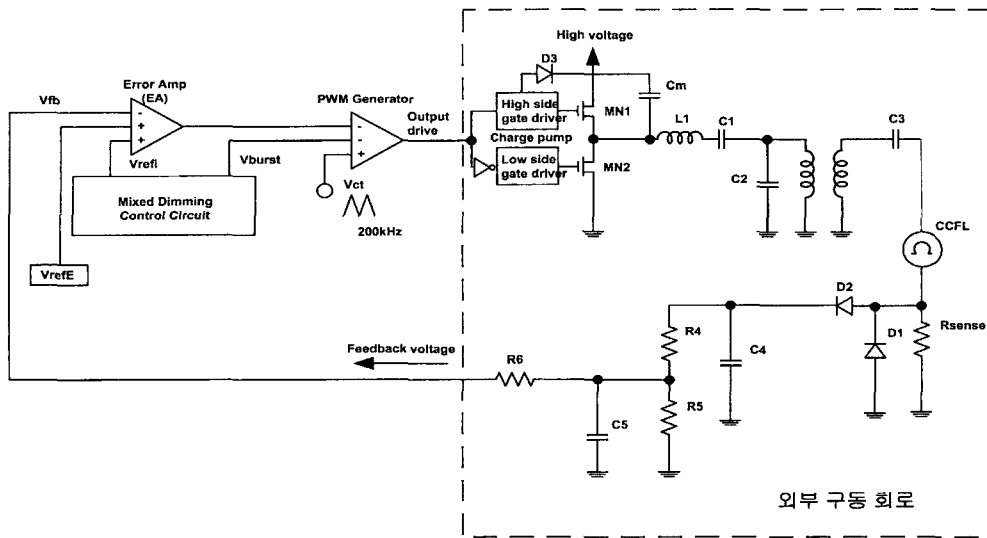


그림 1. 기존 방식의 회로도
Fig. 1. Conventional LCD backlight driver circuit.

본 논문에서는 램프 저항 오차로 인한 밝기의 균일성을 개선하고, 한 개의 LSI와 기판으로 한 개의 램프를 구동하는 기존 구동 시스템에서, 한 개의 LSI로 램프의 수에 비례하는 만큼 기판을 사용하여 여러 개의 램프를 구동하도록 설계한다. 제안된 구동 방식은 기존의 램프 구동 회로를 기반으로 설계 되어 신뢰성을 유지한다.

본 논문의 구성은 다음과 같다. II절에서는 기존의 LCD backlight 구동 회로 및 문제점을 소개하며 이를 해결하기 위한 제안된 회로를 설명한다. 제안된 회로에 대한 simulation 결과를 III절에서 분석하고 마지막으로 IV절에서 결론을 내린다.

II. LCD Backlight 구동 회로의 구조

1. 기존의 LCD Backlight 구동 방식

그림 1은 half bridge 방식을 이용한 기존 방식의 LCD backlight inverter driver IC와 CCFL의 접속 방식이다. 구동 IC와 CCFL이 feedback loop를 형성하고 있어 램프를 안정적으로 구동할 수 있지만, LCD의 크기가 커지면 램프의 사용 개수가 증가하므로 같은 구동 회로를 여러 개 사용하게 된다. 그림 4는 본 논문에서 제안한 구조로, 기존 구동 방식을 첫 번째 기준 loop로 설정하고 다수의 비교loop를 연결하여 사용한다. 한 개의 LSI에 다수의 램프를 구동하므로, 여러 개의 LSI를 사용하지 않는다. 제안된 회로는 램프의 수가 증가할수록 기존의 방식보다 비례적인 효율성을 얻는다.

그림 1에서 Backlight 구동 IC의 출력 값은 MN1과 MN2에서 높은 전압으로 반전되고, LCC(L1, C1, C2)단

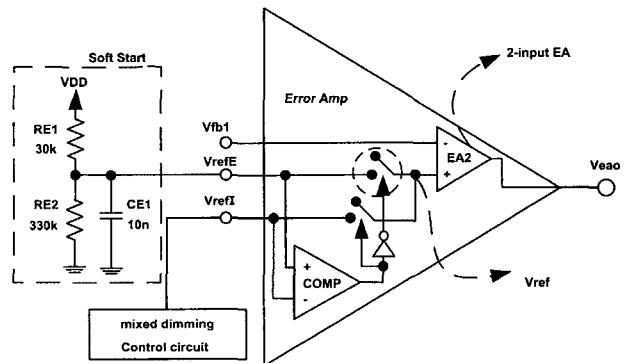


그림 2. EA(Error amplifier)와 주변 회로
Fig. 2. EA(Error amplifier) and bias circuit.

에서 정현파로 바뀌게 된다. 이 정현파는 트랜스포머를 통과하여 1000V~2000V(pk) 사이의 높은 교류 전압으로 상승하며, C3에 의해 ZVS(zero voltage switching) 동작을 수행한다. CCFL은 허용 전압에서 4~6mA(rms)의 전류로 밝기가 조절된다. CCFL에서 소비되는 전력의 양에 따라 feedback되는 전류는 센스 저항 Rsense와 정류 회로를 거쳐 DC로 변환된 다음, 저항들에 의해 전압 분배가 이루어지고 입력단의 EA(Error Amplifier)로 feedback된다.

그림 2는 EA(Error Amplifier) 회로도 2-input EA 한 개와 comparator를 사용한다. 초기 soft start를 위한 외부 기준 전압 VrefE와 내부 기준 전압 VrefI가 있으며, VrefI와 VrefE는 비교기와 스위치로 낮은 전압을 선택하여 2-input EA로 인가한다. VrefI의 초기 전압은 mixed dimming control 회로에 의해 0.8V가 된다.

VrefE는 전원을 인가하는 순간부터 서서히 증가하여 VDD에 근접한 값을 갖게 되며, mixed dimming

control 회로에서 적절한 Vref의 값을 VrefI의 값으로 결정한다. EA의 출력은 PWM generator로 입력된다. Vct로 입력되는 200kHz의 삼각파는 analog 동작으로 작동하고, urst 동작일 때는 mixed dimming control 회로에 의해 2kHz의 구형파가 사용된다.

$$\begin{aligned} (V_{refI} = 0.8V) > (V_{refE} = 0V) & \text{ at } t = 0 \\ V_{refI} < V_{refE} & \text{ at } t = t_1 \end{aligned} \quad (1)$$

$$\begin{aligned} I_{ref} &= \frac{3.3V}{90k + 30k} = 27.5\mu A \\ V_{ref} &= \frac{30k}{90k + 30k} \times 3.3V \approx 0.8V \end{aligned} \quad (2)$$

그림 3은 mixed dimming control 회로도이다. VDIM의 전압에 따라 analog 동작과 burst 동작이 결정된다. VDIM은 LCD 한 포인트의 밝기를 측정하여 모니터링 하는 전압 값이며, 0.8V 이하이면 COMPB에서 burst Ct와 비교한 PWM 신호를 발생한다. Vburst는 PWM generator의 burst 동작을 위해 입력된다. VDIM의 값이 1V 이상으로 증가하면 Idim에 Iref의 값이 합쳐져 VrefI가 높아지게 되며 analog 동작을 하게 된다. VDIM이 0.8V와 1V 사이일 때는, 두 동작 방법을 같이 사용하여 글리치를 줄였다.

PWM generator는 analog dimming 동작 시 Veao와 200kHz의 Vct를 비교하여 PWM신호를 출력하고, Burst dimming 동작 시에는 Vct와 mixed dimming control 회로에서 출력되는 2kHz의 Vburst를 비교하여 PWM신호를 출력한다.

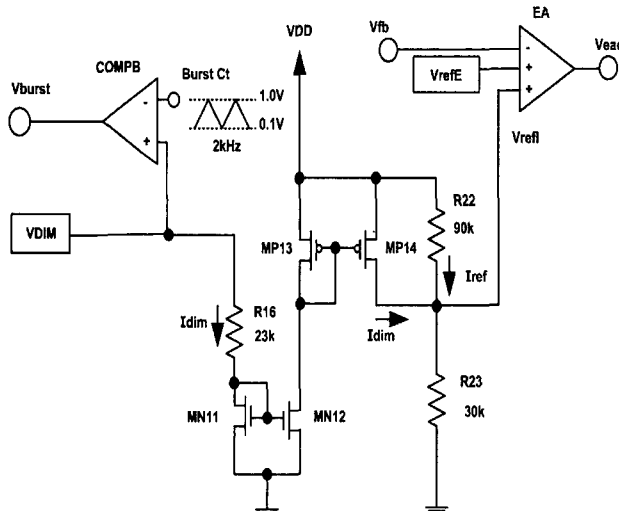
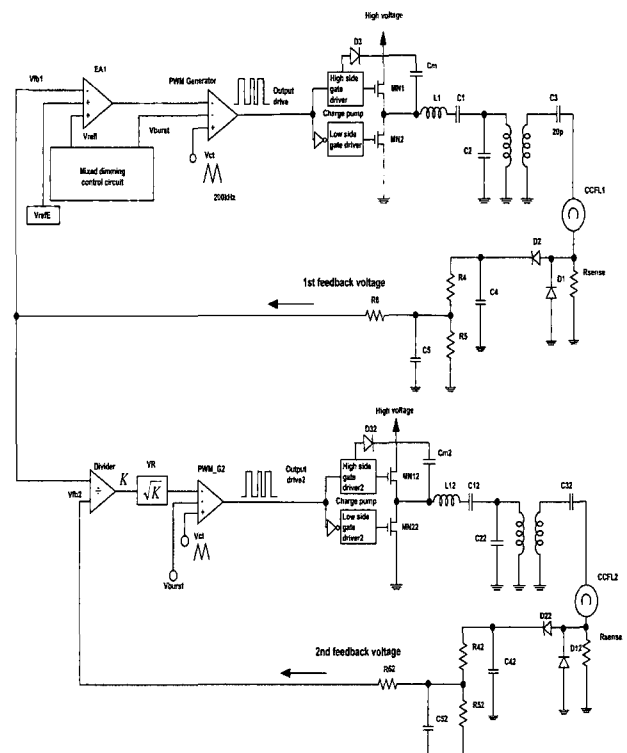


그림 3. Mixed dimming control 회로도
Fig. 3. Mixed dimming control circuit.

2. 제안된 LCD Backlight 구동 회로

그림 4는 본 논문에서 제안하는 회로로 한 개의 LSI에 기준 loop와 비교 loop를 램프를 구동하도록 연결하였다. 기존의 방법에서는 LCD의 밝기가 모니터링 되는 동일한 VDIM의 값을 각각의 loop에 인가하여 구동하고, 램프에서 feedback되는 전압 값이 Vref에 안정화를 이루도록 하였다. 여러 개의 램프를 구동 할 경우, 각 램프의 저항 값이 틀려지게 되면 EA에서는 여러 값을 보상하여 적절한 Veao를 PWM generator에 인가하지만, 동일한 VDIM값으로 모든 램프의 밝기를 일정하게 제어하기에는 큰 오차가 생긴다. 이 오차를 줄이기 위하여 제안된 회로에서는 램프의 저항 변화에 따른 밝기의 오차를 계산한 후, PWM 신호의 duty를 맞춰주기 위한 PWM generator의 입력 값을 찾아낸다. 램프에서 소비된 feedback 전압은 divider회로에 의해 일정한 값으로 출력되며 그 출력 값은 VR회로에 의해 PWM generator의 적절한 입력 값이 된다.

그림 5는 기준 loop와 밝기 오차를 계산하기 위한 비교 loop 회로이며, 두 램프는 saturation영역에서 동작하고 있다. 두 센스 저항은 같고 초기 기준 loop의 램프와 센스 저항에 걸리는 전압 V1은 비교 loop의 V2와 같다. 램프2의 저항은 램프1의 K배가 되기 때문에 기준 loop



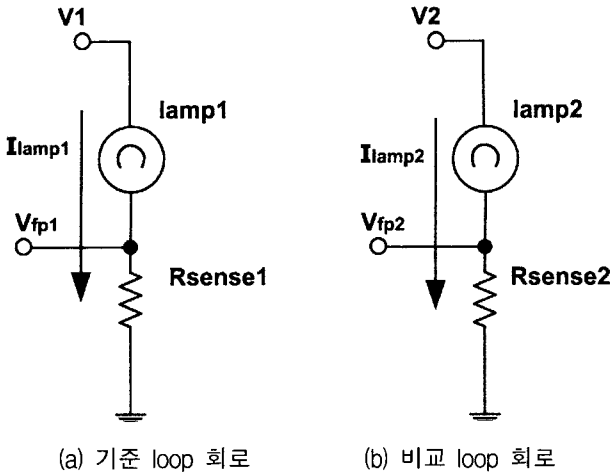


그림 5. 기준 loop와 비교 loop 회로

Fig. 5. Reference and comparison feedback circuit.

의 초기 전류는 식(3)과 같고, 비교 loop의 초기 전류는 식 (4)와 같다.

램프의 저항 오차 K배가 발생하게 되면 램프의 전류와 전력은 틀러지며 램프의 밝기를 균일하게 유지하기 위하여 전력의 변화를 만들어 주어야 한다. 기준 loop의 램프에서 소비되는 전력 P1과 비교 loop의 램프에서 소비되는 전력 P2를 동일하게 위한 I_{lamp1} 과 I_{lamp2} 의 관계를 식 (5)에 나타냈다

$$I_{lamp1, initial} = \frac{V_1}{R_{lamp1} + R_{sense}} \quad (3)$$

$$I_{lamp2, initial} = \frac{V_1}{K \cdot R_{lamp1} + R_{sense}} \quad (4)$$

$$P_{lamp1} = I_{lamp1}^2 \cdot R_{lamp1}$$

$$P_{lamp2} = I_{lamp2, final}^2 \cdot K \cdot R_{lamp1} \quad (5)$$

$$P_{lamp1} = P_{lamp2},$$

$$I_{lamp2, final} = \frac{1}{\sqrt{K}} \cdot I_{lamp1}$$

두 램프 간 전력의 변화를 맞춰주기 위하여 K값을 보상해주는 회로를 설계하려면 비교 loop회로의 전압 V2와 K와의 관계를 규명해야 한다. 센스 저항 Rsense는 0.7kΩ이고, 램프 저항은 200kΩ 이상이므로 그림 5(a)의 Vfp1 초기 전압은 식(6)과 같고, 그림5(b)의 Vfp2 초기 전압은 식(7)과 같이 나타난다.

$$\begin{aligned} V_{fp1, initial} &= R_{sense} \cdot I_{lamp1} \\ &= \frac{R_{sense} \cdot V_1}{R_1 + R_{sense}} \\ &\cong \frac{V_1}{\frac{R_1}{R_{sense}}} \end{aligned} \quad (6)$$

$$\begin{aligned} V_{fp2, initial} &= R_{sense} \cdot I_{lamp2} \\ &= \frac{R_{sense} \cdot V_1}{K \cdot R_1 + R_{sense}} \\ &\cong \frac{V_1}{K \cdot \frac{R_1}{R_{sense}}} \end{aligned} \quad (7)$$

V2의 최종 전압은 식(8)과 같이 나타난다. Rsense의 값이 작으므로 V1의 최종 전압인 $I_1 \cdot R_1 + I_1 \cdot R_{sense}$ 과 비교할 때 V2 최종 전압의 값을 $I_1 \cdot R_1$ 의 \sqrt{K} 배만큼 보상해주면 램프의 밝기를 일정하게 개선시킬 수 있다. 제안한 제안된 알고리즘에 맞게 divider회로로 기준 loop의 feedback 전압과 비교 loop의 feedback 전압을 나누어 K를 구한 다음, VR 회로인 전류 mirroring 회로를 사용하면 K를 \sqrt{K} 의 근사치로 나타낼 수 있으며 PWM generator의 입력 값으로 취할 수 있다.

$$\begin{aligned} V_{2, final} &= (K \cdot R_1 + R_{sense}) \cdot I_{2, final} \\ &= (K \cdot R_1 + R_{sense}) \cdot \frac{1}{\sqrt{K}} \cdot I_1 \\ &= \sqrt{K} \cdot I_1 \cdot R_1 + \frac{1}{\sqrt{K}} \cdot I_1 \cdot R_{sense} \end{aligned} \quad (8)$$

기존 구동 방법인 기준 loop의 feedback 전압 Vfb1과 비교 loop의 feedback 전압 Vfb2를 그림 6 divider회로의 V1과 V2에 입력하므로 출력되는 Vo는 K가 된다. Divider회로는 V1을 V2로 나눈 값에 OA의 gain을 곱하므로 OA의 gain은 1로 설정한다.

그림 7의 VR 회로는 전류 mirroring 회로를 이용해 기준 전류 Iref와 mirroring되는 전류 Imir로 \sqrt{K} 에 근접하도록 설계할 수 있다. 그림 8은 그림 7의 VR회로를 이용하여 K를 \sqrt{K} 의 근사치로 나타낸 모습이다. \sqrt{K} 처럼 곡선을 나타내진 않지만 실질적인 K의 범위 내에서는 \sqrt{K} 에 근접한 값을 나타낸다. VS에서는

\sqrt{K} 를 PWM generator의 입력으로 취하기 위하여 기준 loop의 PWM 입력 신호만큼 level shifting이 필요하다. 기준 loop는 일반적으로 Vfb이 1.65V일 때 EA의 출력 값도 1.65V가 되어 PWM generator의 입력이 된다. 비교 loop에서는 K가 1일 때 \sqrt{K} 도 1이 되어

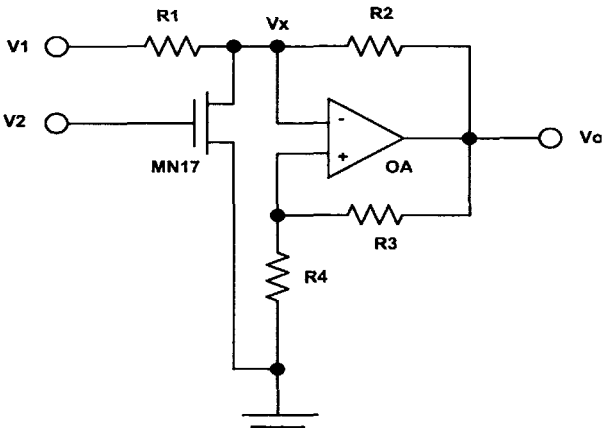


그림 6. Divider 회로도
Fig. 6. Divider circuit of current feedback.

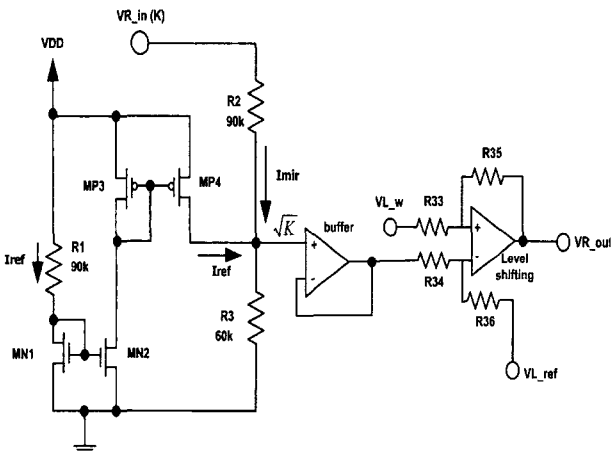


그림 7. VR 회로도
Fig. 7. VR circuit.

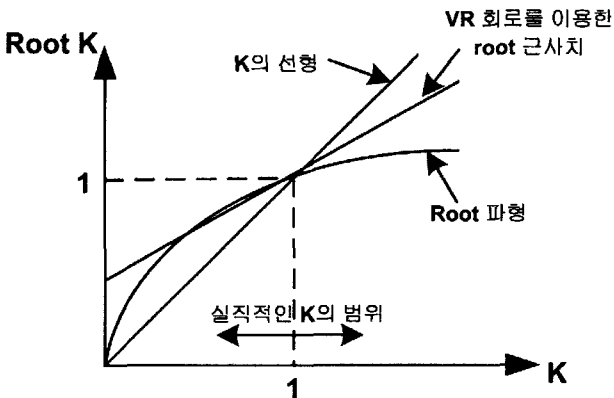


그림 8. K에 따른 PWM_generator의 입력 값
Fig. 8. Input of the PWM_generator vs. K.

0.65V의 level shifting이 이루어진 1.65V가 PWM generator의 입력이 된다. K가 변하면 \sqrt{K} 와 VR_out도 변하여 PWM generator의 입력 값이 변하며 PWM generator는 에러가 보상된 PWM신호를 출력시킨다. PWM신호는 다시 램프에 $\sqrt{K} \cdot I_1 \cdot R_1$ 의 전압을 인가하여 램프의 밝기를 일정하게 유지한다.

결론적으로 램프의 밝기는 램프의 저항 값에 따른 양단 전력으로 결정되며, 이 전력은 feedback되는 전압으로 균일하게 할 수 있다. 기준 loop의 feedback 전압을 비교 loop의 feedback 전압으로 나누어 램프의 저항 오차를 검출하고 PWM generator에 적절한 입력 값을 인가한다. 보정된 duty를 갖는 PWM 신호는 램프 저항 오차에 따라 적절한 램프 전압을 인가하고 램프 전력을 균일하게 함으로서 램프 밝기의 균일성을 개선한다.

III. 시뮬레이션 결과

그림 9는 그림 6의 divider 회로도에 대한 시뮬레이션 결과이다. 기준 loop의 feedback 전압 Vfb1을 V1에 인가하고, 비교 loop의 feedback 전압 Vfb2를 V2에 인가하면 K는 Vo로 나타난다. Divider의 입력 전압 V1과 V2는 1.3V에서 2V정도의 입력 제한을 갖는다.

그림 10은 그림 7에 나타난 VR 회로도에 대한 시뮬레이션 결과이다. Divider 회로로 출력된 K는 VR회로에서 mirroring 회로를 통해 \sqrt{K} 에 근사한 값이 되며, level shifting되어 PWM generator 입력 신호가 된다.

그림 11은 LCD 패널이 4개의 램프를 사용할 경우 각 램프의 저항을 200kΩ에서 25% 변화시킨 후에 전압을

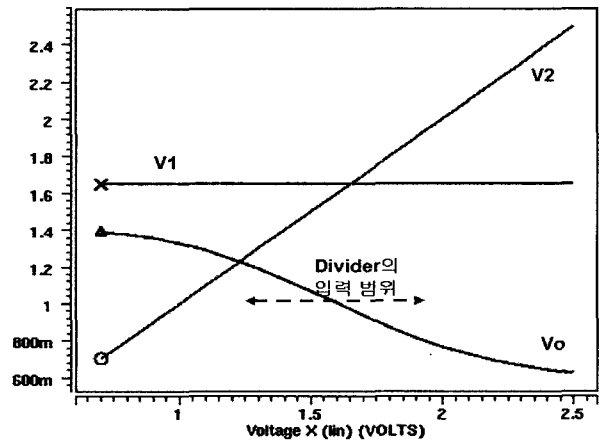


그림 9. Divider 회로의 시뮬레이션 결과
Fig. 9. Simulation result of current feedback divider circuit.

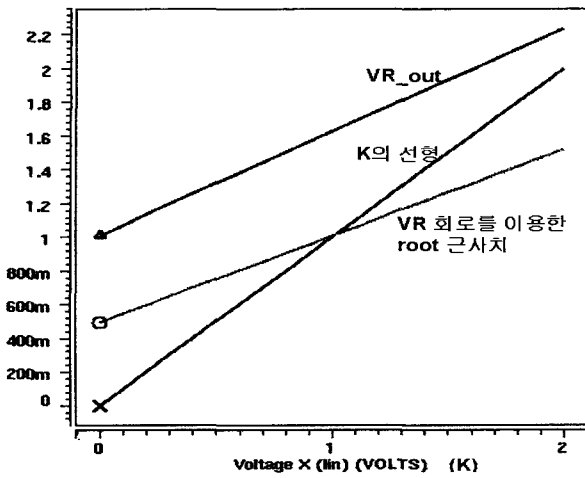
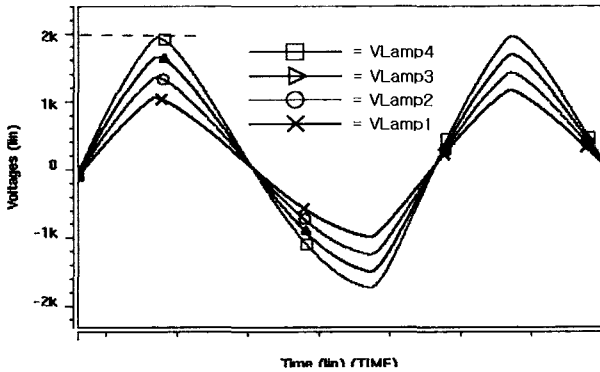
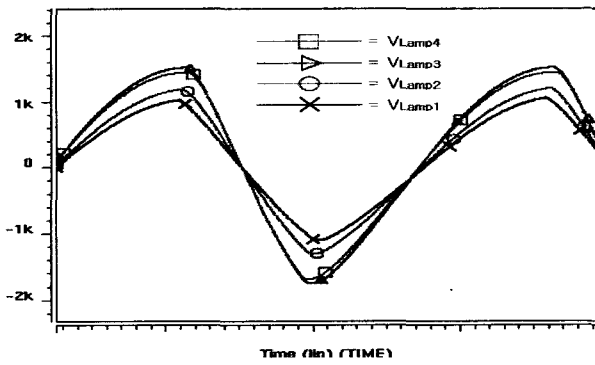


그림 10. VR 회로에 대한 시뮬레이션
Fig. 10. Simulation result of VR circuit.



(a) 기존의 방식



(b) 제안된 방식

그림 11. 램프의 저항 오차를 25%씩 주었을 때, 램프에 가해지는 전압의 시뮬레이션 결과
Fig. 11. Simulation result of the lamp voltage by lamp resistance is provided 25% variation.

나타낸다. 그림 11(a)은 그림 1의 기존 방식으로 개별의 loop를 구성하여 램프의 저항 값을 변화시켰을 경우 시뮬레이션 결과이다. 램프간의 전압차가 32%이상으로 크다. 그림 11(b)은 그림 4의 제안된 방식으로 비교 loop를 3개 연결하여 각 램프의 저항 값을 변화시켰을

표 1. 램프에 저항 오차를 주었을 때, 이상적인 램프와 기존의 방식, 제안된 방식에서의 전압과 전력

Table 1. Voltage and Power comparisons with lamp resistance error of ideal lamp, conventional circuit and proposed circuit.

저항변화에 따른 V, P, Lamp 저항변화	이상적인 전압과 전력		기존의 방식		제안한 방식	
	V Lamp (kV)	P Lamp (W)	V Lamp (kV)	P Lamp (kW)	V Lamp (kV)	P Lamp (kW)
RLamp1(200k ΩW)	1.00	5.00	1.00	5.00	1.00	5.00
RLamp2(250k ΩW)	1.12	5.00	1.38	7.61	1.21	5.86
RLamp3(300k ΩW)	1.25	5.00	1.68	9.41	1.52	7.70
RLamp4(350k ΩW)	1.32	5.00	1.98	11.28	1.45	6.01

경우 시뮬레이션 결과이다. 각 램프의 전압차가 최대 25% 이내로 기존 방법보다 전압차가 작으며 이상적인 램프의 전압 차이에 근접한다. 두 실험의 시뮬레이션 결과는 표 1에 나타났다. 제안한 방법의 전력 차가 가장 큰 세 번째 loop의 전력차를 살펴보면 기존의 방법은 전력차가 4.41W이고, 제안한 방법의 전력 차는 2.70W로 제안한 방법이 기존보다 램프의 밝기에 있어서 39% 개선된 경과를 보여준다. 그림 11(b)의 세 번째 loop의 전압 변화량이 네 번째 램프의 전압 변화량보다 큰 것은 그림 8에서 나타난 것처럼 mirroring 방법을 이용하여 \sqrt{K} 를 구할 때 문제가 나타난다. K의 값이 1에서 작은 값으로 변화할 때, VR_out값은 이상적인 \sqrt{K} 과의 차이가 커졌다가 줄기 때문이다.

CCFL은 일정량의 전압이 인가되었을 때 전류가 흐르며, 전력으로 밝기를 조절한다. 제안된 방식으로 저항에 변화를 주며 측정된 전력의 차이는 기존의 방식에 비해 39%향상되었다. 램프의 밝기는 전력으로 나타나기 때문에 빛의 균일함이 개선되었다. 또한 제안된 방식에서 전압의 크기는 1kV에서 1.52kV까지 변화하지만, 기존의 방식은 허용범위인 2kV까지 근접하여 램프의 수명을 단축시킬 수 있다. 기존의 방식처럼 LCD판넬에서 모니터링한 VDIM 신호로 모든 loop에 동일한 기준 전압으로 만들어 사용하는 것보다, 하나의 기준 loop에서 feedback되는 전압을 각 비교 loop의 feedback 전압과 비교하여 램프의 저항 오차를 계산하고, 보정된 PWM 신호로 램프에 전압을 인가함으로써 램프의 밝기는 균일함을 유지한다.

본 논문에 제안된 방법은 저항이 변함에 따라 빛의 균일함을 유지하는 전력을 인가하여 전체적으로 밝기를 고르게 할 수 있다. 램프 자체의 저항과 온도에 민감하게 변화하는 CCFL의 특성 때문에 본 논문이 제안하는

램프 저항 오차 계산 회로와 상호 연계 feedback 구동은 램프 밝기의 균일성을 크게 개선한다.

3, pp. 552-556, June 1990.

IV. 결 론

본 논문에서는 LCD 패널의 backlight 밝기를 일정하게 유지하기 위하여 기준 loop의 feedback 전압을 비교 loop의 기준 전압으로 사용하는 램프 상호 연결 feedback 구동방식을 제안하였다. 제안한 backlight 구동 IC방식은 램프 저항의 오차에 따른 feedback 전압을 divider 회로와 VR 회로를 통하여 보정한다. 또한 제안한 방법은 하나의 IC로 여러 개의 램프를 구동할 수 있어 소자의 효율성도 높다. 4개의 램프를 사용할 경우 기준 loop의 feedback 전압을 비교 loop의 기준 전압으로 사용함으로써 램프의 고유 저항과 외부 환경에 따른 저항의 변화에도 밝기의 균일함을 기존보다 약 40% 향상시켰다.

참 고 문 헌

- [1] T.-H. Yu, L.-M. Wu, and T.-F. Wu, "Comparisons among self-excited parallel resonant, series resonant and current-fed push-pull electronics ballasts," in *Proc. 9th Apec*, vol. 1, pp. 421-426, 13-17 Feb. 1994.
- [2] R. L. Steigerwald, "A comparison of half-bridge resonant converter topologies," *IEEE Trans. Power Electronics*, vol. 3, no. 2, pp. 174-182, Apr. 1988.
- [3] J. Adams, T. J. Ribarich, and J. J. Ribarich, "A new control IC for dimmable high-frequency electronic ballasts," in *Proc. Apec*, vol. 2, pp. 713-719, Mar. 1999.
- [4] J. A. Donahue, P. E., and M. M. Jovanovic, "The LCC inverter as a cold cathode fluorescent lamp driver," in *Proc. 9th Apec*, vol. 1, pp. 427-433, 13-17 Feb. 1994.
- [5] S. W. Lee, D. Y. Ko, D. Y. Huh, and Y. I. Yoo, "Simplified control technique for LCD backlight inverter system using the mixed dimming method," in *Proc. 16th Apec*, vol. 1, pp. 447-453, 4-8 Mar. 2001.
- [6] D. Ghosh, D. Patranabis, "A simple analog divider having independent control of sensitivity and design conditions," *IEEE Trans. Instrumentation and Measurement*, vol. 39, no.

저 자 소 개



오 명 우(정회원)
 2002년 충북대학교
 정보통신공학과 공학사.
 2005년 충북대학교
 정보통신공학과 공학석사.
 2005년 현재 (주)실리콘웍스
 연구소

<주관심분야 : LCD Driver IC, LVDS I/O 회로,
 ADC 회로 등.>



조 경 록(정회원)
 1977년 경북대학교 전자공학과
 공학사.
 1989년 일본 동경대학교
 전자공학과 공학석사.
 1992년 일본 동경대학교
 전자공학과 공학박사.

1979년~1986년 (주)금성사 TV연구소
 선임연구원.

1999년~2000년 오레곤 주립대학 교환교수

1992년~현재 충북대학교 정보통신공학과 교수.

<주관심분야 : VLSI 시스템 설계, 통신 시스템용
 LSI 개발, 고속 마이크로프로세서 설계.>



양 성 현(정회원)
 1999년 충북대학교
 정보통신공학과 공학사.
 2001년 충북대학교
 정보통신공학과 공학석사.
 2004년 충북대학교
 정보통신공학과 공학박사.

2004년~현재 LG 전자 SIC DNI Group

<주관심분야 : CMOS 이미지 센서, Continuous
 Time Filter, LVDS I/O 회로 등.>