

Novel Multi-Level PWM Inverter Using The Common Arm

朴 晟 濬[†] · 宋 成 根^{*} · 于 韜^{**} · 李 相 勳^{***} · 曹 洙 億[§] · 文 彩 柱^{§§} · 金 喆 禹^{§§§}
 (SJ Park · SG Song · Yu-tao · SH Lee · SE Cho · CJ Moon · CU Kim)

Abstract – In this paper, we proposed the electric circuit using one common arm of H-Bridge Inverters to reduce the number of switching component in multi-level inverter combined with H-Bridge Inverters and Transformers. and furthermore we suggested the new multi-level PWM inverter using PWM level to reduce THD(Total Harmonic Distortion). and we used the switching method that can be same rate of usage at each transformer. Also, we tested the proposed prototype 9-level inverter to clarify the proposed electric circuit and reasonableness of control signal for the proposed multi-level PWM inverter.

Key Words : Common Arm, H-Bridge Inverter, Multi-Level PWM Inverter

1. 서 론

최근 인버터 기술은 다중레벨 인버터를 적용하여 인버터 자체에서 발생하는 고조파 성분을 억제하려는 시도가 이루어지고 있다 [1]-[4]. 다중레벨 인버터는 인버터의 출력 전압 레벨 수가 증가함에 따라 스위칭 소자 수가 증가하는 단점이 있으나 적은 고조파성분과 낮은 dv/dt를 갖는 장점으로 인하여 기존의 PWM(pulse width modulation) 인버터의 단점을 극복할 수 있는 대안으로 산업체의 적용이 활발해지고 있다. 다중레벨 인버터 구성 중 비절연형 HBML(H-Bridge multi level) 인버터는 각 H-Bridge인버터에 독립된 전원을 사용함으로써, 직류링크전압의 불균형의 문제가 발생하지 않고, 다중레벨인버터의 확장이 용이한 장점이 있다. 그러나 비절연형 HBML 인버터가 기존의 PWM인버터에 비해 다수의 전력용 독립전원이 필요한 단점과 THD 저감을 위해 레벨 수를 증가시킬 경우 스위칭 소자수가 지나치게 많이 필요하다는 단점을 안고 있다.

본 논문에서는 H-Bridge 인버터와 변압기의 조합으로 다중레벨 인버터 전력회로를 구성함으로써 다수의 전력용 독립전원이 필요한 비절연형 HBML의 단점을 해결하고자 하였으며, 스위칭 소자 수가 많이 필요로 하는 다중레벨의 단점을 공통암을 사용함으로써 스위칭 소자 수를 대폭 줄이고자 하였다. 또한 THD 저감을 위해 레벨 인버터에 추가로 PWM 인버터를 사용함으로써 해결하였다. 기존의 변압기와 결합된 HBML 인버터시스템에서 발생된 상이한 변압기 정격

의 문제는 스와핑 스위칭 기법을 사용함으로써 제거하였다

2. 변압기를 사용한 다중레벨 인버터

2.1 기존의 절연형 다중레벨 인버터

그림 1(a)는 4개의 H-bridge와 변압기의 조합에 의한 절연형 다중레벨 인버터로 변압기 1차 측은 전원전압에 대하여 병렬로 구성되며, 2차 측은 직렬로 구성되어 있다. 각 H-bridge 인버터는 스위칭함수에 따라 영 전압 및 정, 부의 dc-link 전압을 발생할 수 있으며, 최종 출력전압 V_o 는 직렬로 연결된 각 H-bridge 인버터의 출력전압의 합이 된다.

그림 1(a)에서 보는 바와 같이 4조의 H-bridge 인버터를 사용한 다중레벨 인버터에서 발생할 수 있는 출력전압의 레벨 수는 그림 1(b)와 같이 9레벨이 된다. 그림 1(b)는 다중레벨 인버터에서 기본주파수당 한번만을 스위칭을 하는 스텝 펄스 파방식을 사용한 스위칭 함수를 나타내고 있다. 그림 1(b)에서 보는 바와 같이 각 인버터에서 출력을 제어할 수 있는 제어 요소는 도통각(α)이다. 따라서 출력전압을 제어할 수 있는 요소는 각 인버터의 도통각인 $\alpha_1, \alpha_2, \alpha_3, \alpha_4$ 가 된다. 따라서 다중레벨 인버터에서 도통각은 기본파 성분을 만족하면서 특정 저차 고조파성분을 만족하도록 결정하는 방식이 대부분이다. 대표적인 방식은 계단 변조기법(step modulation technique)으로 도통각 계산이 매우 복잡하며, 특정고조파 성분 이외의 고조파성분 크기의 저감은 보장할 수 없다.

최적의 스위칭 함수는 THD를 최소화 할 수 있도록 도통각을 결정하는 것이다. THD를 최소화하기 위해서는 THD수식을 미분하여 영이 되는 도통각을 취해야 한다. 그러나 THD를 미분할 경우, 9레벨 인버터에서는 4차 편미분이 되어 수식적으로 구하기는 매우 어렵다. 그러므로 최근에는 복잡한 수식을 사용하지 않고 순시적분 개념을 사용하여 THD를 최소화할 수 있는 방법이 제안되고 있다 [5]. 순시적분 개념을 사용한 스위칭 함수 발생기법은 각 레벨의 전압까지의 지령전압과

† 교신저자, 正會員 : 全南大學 電氣工學科 助教授 · 工博
 E-mail : sjpark1@chonnam.ac.kr
 * 學生會員 : 全南大學 電氣工學科 博士課程
 ** 學生會員 : 木浦大學校 電氣工學科 碩士課程
 *** 學生會員 : 釜山大學 Mechatronics協同課程 博士課程
 § 學生會員 : 釜山大學 電氣工學科 博士課程
 §§ 正會員 : 木浦大學校 電氣工學科 副教授 · 工博
 §§§ 正會員 : 釜山大學 電氣工學科 教授 · 工博
 接受日字 : 2004年 11月 30日
 最終完了 : 2005年 3月 9日

레벨전압의 적분값이 동일하도록 도통각을 결정하는 것이다.

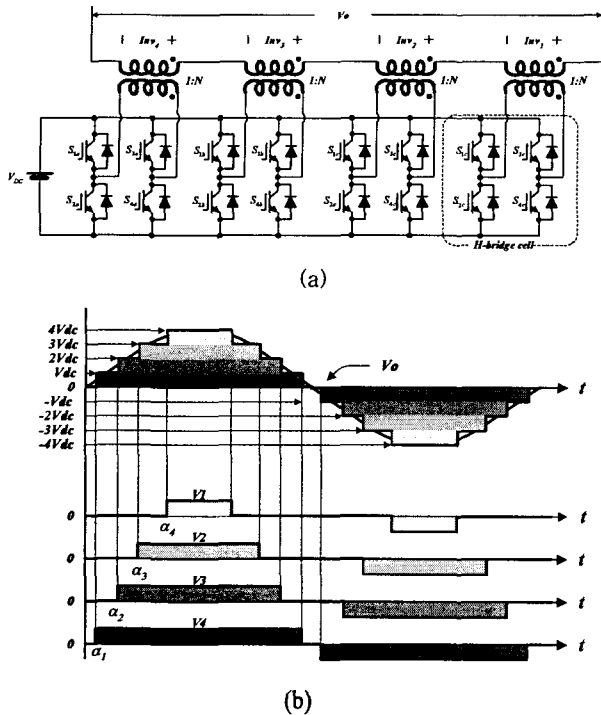


그림 1. 변압기를 이용한 9레벨 HBML 인버터의 구성 및 출력전압

- (a) HBML 인버터의 구성
- (b) HBML 인버터의 동작원리

Fig. 1 Configuration of 9-level HBML inverter & output voltage using transformers

- (a) Configuration of HBML inverter
- (b) Operational principle of HBML inverter

2.2 공통암을 이용한 PWM 혼용 HBML 인버터

HBML 인버터에서 출력전압의 THD를 저감하기 위해서는 출력전압의 레벨 수를 증가 시켜야 한다. HBML인버터에서 레벨 수가 적은 경우 출력전압의 한 레벨 추가는 THD에 상당한 효과가 있다. 그러나 레벨 수가 어느 정도 증가하면 출력전압의 레벨 수 증가는 THD에 큰 영향을 미치지 못하며, 스위칭 소자 수의 부담만 커지게 된다.

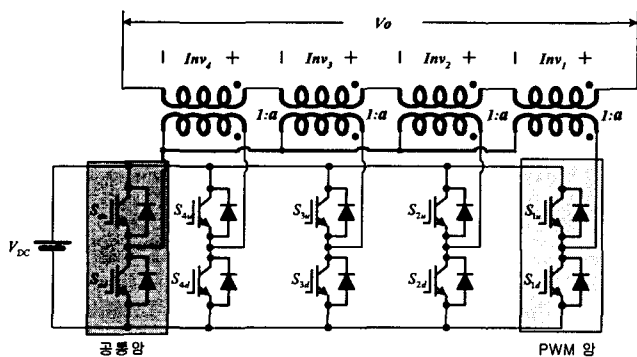


그림 2. 공통암을 이용한 PWM 혼용 HBML 인버터의 구성

Fig. 2 The configuration of the hybrid type HBML inverter with PWM using common arm.

따라서 HBML 인버터는 기존의 PWM인버터에 비하여 많은 스위칭 소자수가 필요하다는 가장 큰 단점이 있다. 그림 2는 스위칭 소자수의 저감을 위해 공통암을 이용한 HBML 인버터를 나타내고 있다. 그림 1의 변압기를 이용한 절연형 HBML 인버터는 각 H-bridge 인버터의 출력이 지령전압 극성에 따라 결정되며, 동일한 지령전압 극성영역에서 H-bridge 인버터 극성이 반대극성이 나타나지 않는다. 이러한 조건을 갖는 인버터에서 극성을 결정하는 암의 신호는 동일한 형태가 된다. 극성 결정신호가 동일하고, 동일한 DC-Link전원을 사용한다면, 각 H-bridge 인버터의 극성 결정 암은 서로 공유할 조건이 된다. 따라서 그림 2는 그림 1에서 각 H-bridge 인버터의 극성을 결정하는 암을 공유하는 형태를 나타낸다. 제안된 공통암을 이용한 변압기 조합형 HBML 인버터에서는 4개의 H-bridge 인버터를 사용하는 경우 6개의 스위칭 소자 수를 줄일 수 있다. N개의 H-bridge 인버터를 사용하여 다중레벨 인버터를 사용할 경우와 공통암을 이용한 제안된 전력회로를 사용할 경우의 스위칭 소자 저감 개수(p)는 아래와 같다.

$$p = 2(N - 1) \tag{1}$$

다중레벨을 사용하여 출력전압을 형성할 경우 출력레벨의 수가 많지 않으면 출력전압 THD가 커지게 된다. 제한된 출력레벨 수로 적은 THD를 구현하기 위해 다중레벨용 H-bridge 인버터 중 하나의 인버터를 PWM인버터로 사용하고자 한다. 본 논문에서는 그림 2와 같이 공통암을 사용하여 9레벨 인버터를 구성하고 출력전압의 THD를 저감하기 위해 4개의 H-bridge 인버터 중 3개는 레벨 발생용 인버터를 사용하고, 나머지 1개는 PWM인버터를 사용하였다. PWM 혼용 9레벨 HBML 인버터를 사용할 경우 할 경우 각 H-bridge 인버터의 출력전압발생을 위한 스위칭 패턴은 그림 3과 같다.

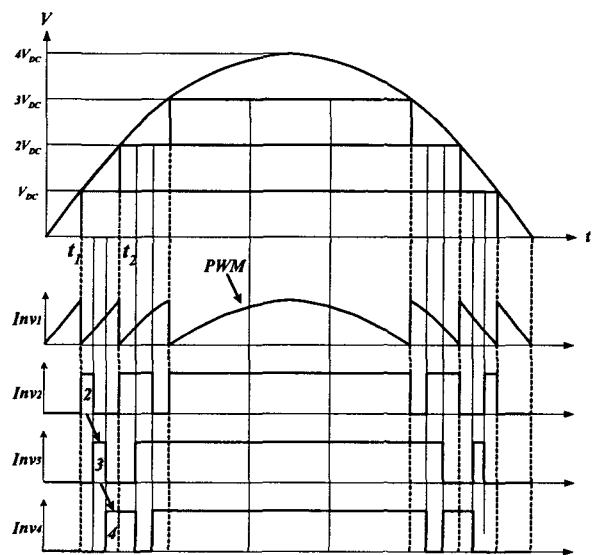


그림 3. 동일한 변압기 정격을 사용한 HBML PWM 인버터의 스위칭 패턴

Fig. 3 The switching function of HBML PWM inverter using the same rating of transformers

그림 3에서 레벨발생용 변압기의 용량을 동일하게 사용하기 위해서는 각 레벨 발생영역을 3개의 세부영역으로 나누어 각 레벨을 분담하게 한다.

이때 분담은 스위칭이 최소가 되도록 하였다. 예를 들면 출력전압 1 레벨을 발생하는 시간영역인 t_1 에서 t_2 시간에서는 레벨용 인버터 중 한 개만 레벨을 발생시키고, 나머지 2개의 인버터는 영의 전압을 출력하면 된다. 여기서 변압기 이용률을 동일하게 하기 위해 시간영역인 t_1 에서 t_2 시간을 3개의 세분화 영역으로 구분하여 INV_2, INV_3, INV_4 로 순차적으로 발생시킨다. 그리고 레벨이 2레벨이 되는 순간은 1레벨을 발생시키는 최종인 INV_4 의 신호는 변화하지 않고 2레벨을 발생하는 스위칭 함수를 구현함으로써 스위칭 주파수를 줄일 수 있다. INV_1 은 THD를 줄이기 위해 PWM인버터로 사용하였으며, 그림 3에서 INV_1 은 PWM시 스위칭 주기의 평균전압을 나타내고 있다.

3. 시뮬레이션 및 실험 결과

제안된 다중레벨 인버터의 타당성을 검증하기 위해 시뮬레이션 및 실험을 행하였으며, 시뮬레이션 및 실험 조건은 아래 표와 같다.

표 1. 시험 사양

Table 1. Test Specification

출력 전압	220[V]	부하용량	3[kVA]
정격	3[kW]	부하역률	80[%]

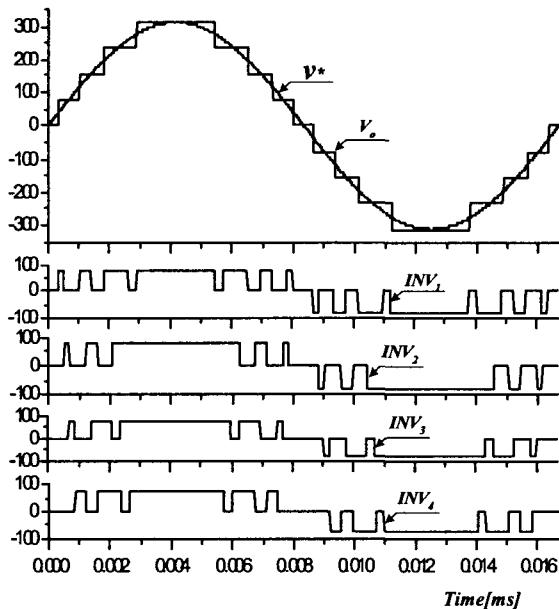


그림 4. 9레벨 인버터의 시뮬레이션 출력전압 및 각 변압기 단의 출력파형

Fig. 4. Simulated output voltage & terminal output waveforms of each transformer in 9-level inverter

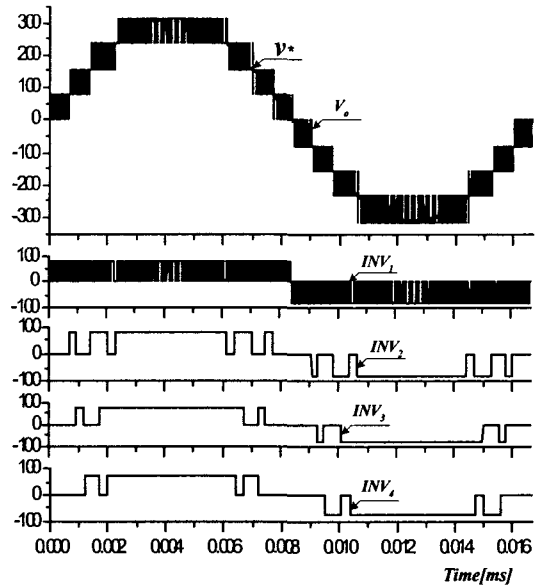
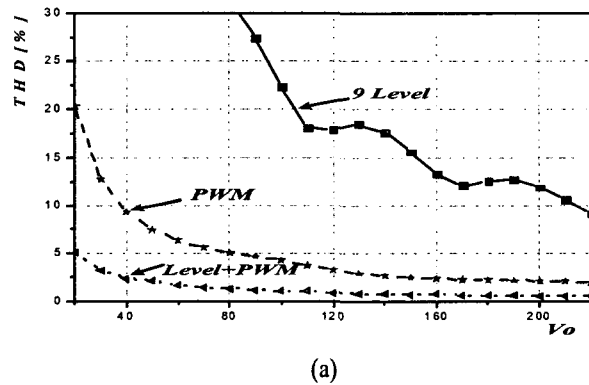
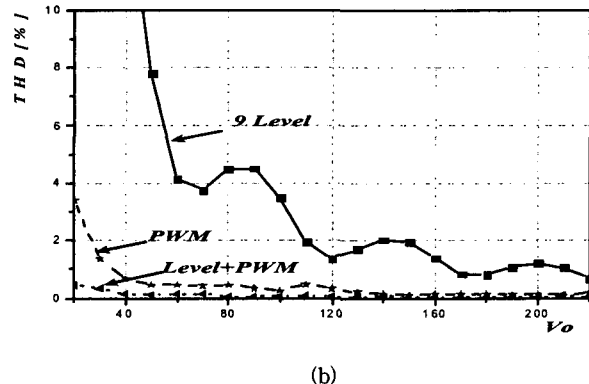


그림 5. 9레벨 PWM 인버터의 시뮬레이션 출력전압 및 각 변압기 단의 출력파형

Fig. 5. Simulated output voltage & terminal output waveforms of each transformer in 9-level PWM inverter



(a)



(b)

그림 6. 각 인버터의 총고조파 왜형률 및 왜곡율 비교

Fig. 6. The comparison of the total harmonic distortion & distortion factor at each inverter type

다중레벨의 성능을 검증하기 위해서 *THD* 및 *DF* (ddistortion factor)를 분석하였다. 그림 4, 그림 5는 지령전압 220[V]에서 전원분리형 공동암을 사용한 9레벨 인버터와 PWM 혼용 9레벨 인버터의 출력전압, 출력전류 및 각 변압기 단의 출력파형을 나타내고 있다. 그림 4, 그림 5에서 알 수 있듯이 각 변압기의 인가전압은 세분화 영역으로 구분하여 각 인버터에 순차적으로 인가함으로써 기존의 9레벨 변압기의 용량의 상이성 문제를 극복하였다. 이때 9레벨 인버터의 *THD*는 9.2[%], *DF*는 0.675[%]로 다소 높게 나왔으나, 레벨 PWM혼용 인버터의 *THD*는 0.5[%], *DF*는 0.038[%]로 매우 양호하게 나타났다.

그림 6은 제안된 인버터의 총고조파 왜형률 성능을 검증하기 위해 기존의 PWM인버터, 제안된 9레벨 인버터 및 레벨 혼용 PWM 인버터에서 출력전압에 따른 총고조파 왜형률을 나타낸 것이다. 이때 기존의 PWM 인버터와 레벨 혼용 PWM인버터의 스위칭 주파수는 동일하게 하였다. 그림 6에서 알 수 있듯이 9 레벨 인버터가 레벨 발생 수가 적어 총고조파 왜형률이 크게 나타나며, 레벨 혼용 PWM인버터는 레벨의 변화에 따라 주기성은 나타나나, 기존의 PWM인버터에 비해 총고조파 왜형률이 매우 적게 나타남을 알 수 있다.

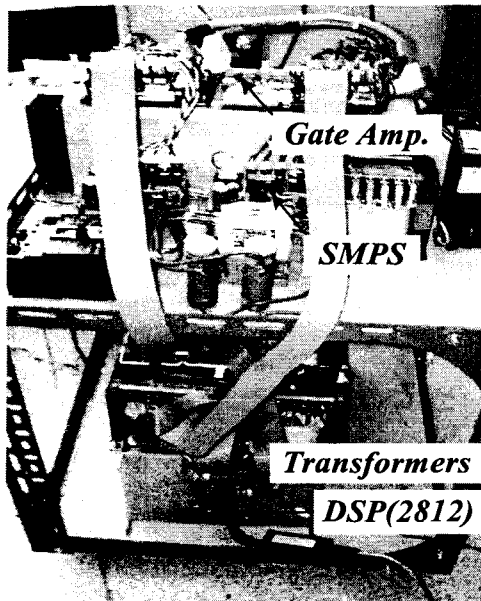


그림 7. 제작된 시작품 인버터의 사진
Fig. 7 The photograph of prototype inverter

그림 7은 제작된 시작품 인버터의 사진으로 그 구성은 4개의 H-Bridge 인버터 부, 4개의 직·병렬 변압기 부, 게이트 앰프 부 및 프로세서로 구성된 제어 부로 나눌 수 있다. 제어를 위해 사용된 프로세서는 *DSP(TMS320F2812)*를 사용하였으며, 타이머 1 오버플로우 방식의 A/D 인터럽터를 사용하여 샘플링 주파수를 15[kHz]로 동작하였다. 또한 각 그림 3에서 알 수 있듯이 제안된 인버터의 스위칭 소자수는 총 10개로 이 스위칭 소자의 온 오프 신호는 *DSP*의 12개 PWM단자중 10개를 사용하였으며, 이때 데드타임 설정은 5[μ S]로 하였다.

그림 8은 4개의 변압기를 사용한 9레벨인버터 및 PWM 혼용 9레벨 인버터에서 지령전압 및 각 암의 상 스위칭 신호를 나타내고 있다. 그림 8(a)는 지령전압, 공동 암의 상신호 *INV₄* 및 *INV₁*용 상신호를 나타내고 있다.

호를 나타내고 있으며, 그림 8(b)는 지령전압, 공동 암의 상신호 *INV₄* 및 *INV₁*용 상신호를 나타내고 있다.

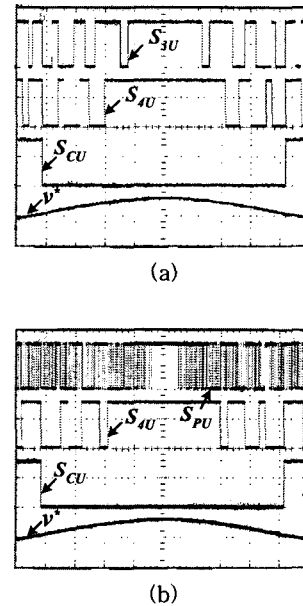


그림 8. 지령전압 및 각 스위칭 신호
(a) 9레벨 인버터 (b) PWM혼용 9레벨 인버터
Fig. 8 Reference voltage & each switching signal
(a) 9-level inverter
(b) 9-level hybrid type inverter with PWM

공동암 스위칭 신호는 지령전압의 극성에 따라 상 스위칭 신호를 발생시키고 있으며, *INV₄* *INV₃*용 암은 각 레벨을 형성함과 동시에 변압기의 정격을 동일하게 하기 위한 스위칭 신호를 발생하며 PWM 혼용 인버터에서 *INV₁*은 PWM신호를 발생하고 있다.

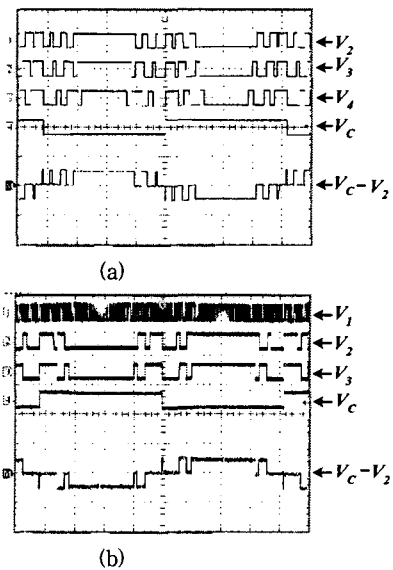


그림 9 각 암의 출력파형 및 인버터 출력파형
(a) 9레벨 인버터 (b) PWM혼용 9레벨 인버터
Fig. 9 Output voltages of Each Arm & Output of inverter
(a) 9-level inverter
(b) 9-level hybrid type inverter with PWM

그림 9는 공통암의 특성을 분석하기 위하여 9레벨인버터 및 PWM 혼용 9레벨 인버터에서 DC-Link 전압의 절반을 기준으로 한 각 암의 출력파형 및 공통암 출력파형과 다른 한 암의 출력파형의 차를 나타내고 있다.

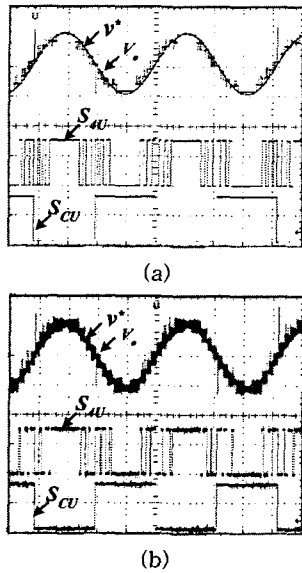


그림 10 지령전압, 출력전압, 암 스위칭 신호
 (a) 9레벨 인버터 (b) PWM혼용 9레벨 인버터
 Fig. 10 Waveforms of the reference voltage, multi output voltage & switching signal of each arm
 (a) 9-level inverter
 (b) 9-level hybrid type inverter with PWM

그림 10은 9레벨인버터 및 PWM 혼용 9레벨 인버터에서 출력전압 지령치에 대한 HBML 인버터의 최종 출력파형과 그때의 공통암과 다른 암의 상신호 파형을 나타내고 있다. 파형에서 알 수 있듯이 출력전압레벨은 9레벨로 양호하게 나타남을 알 수 있었다.

그림 11은 9레벨인버터 및 PWM 혼용 9레벨 인버터에서 각 변압기 출력단 전압파형을 나타내고 있다.

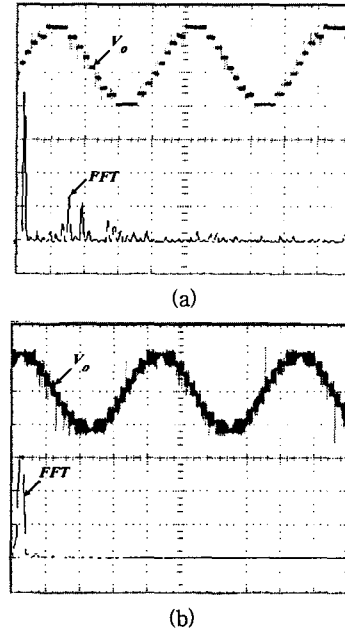


그림 12 출력전압 및 고조파 분석 파형
 (a) 9레벨 인버터 (b) PWM혼용 9레벨 인버터
 Fig. 12 Output voltage & FFT analysis
 (a) 9-level inverter
 (b) 9-level hybrid type inverter with PWM

그림 12는 9레벨인버터 및 PWM 혼용 9레벨 인버터에서 출력전압과 출력전압 고조파분석을 나타낸 파형이다.

4. 결 론

본 연구는 H-Bridge 인버터와 변압기 조합에 의한 다중레벨 인버터로 구성함에 있어 스위칭 소자 수 저감을 위해 각 인버터의 한 암을 공통으로 사용할 수 있는 새로운 다중 레벨인버터를 제안하였으며, THD(total harmonic distortion)을 저감하기 위해 PWM레벨을 이용하는 새로운 다중레벨 PWM인버터를 제안한다. THD(total harmonic distortion)을 저감하기 위해 PWM레벨을 이용하는 새로운 다중레벨 PWM인버터를 제안한다. 또한 각 인버터에 연결된 변압기의 이용률을 동일하게 할 수 있는 스위칭 방식으로 레벨 발생용 변압기의 용량을 동일하게 하였다. 제안된 다중레벨 PWM 인버터의 전력회로 및 제어신호의 타당성을 입증하기 위해 프로토타입 9레벨 인버터에 대하여 실험을 행하였다.

감사의 글

이 논문은 산업자원부에서 시행하는 대학전력연구센터 육성·지원사업에 의해 연구 되었음.

그림 11. 제안된 9레벨 인버터의 출력전압 및 각 변압기 단의 출력파형
 (a) 9레벨 인버터 (b) PWM혼용 9레벨 인버터
 Fig. 11. Experimented output voltage & terminal output waveforms of each transformers in proposed 9-level inverter
 (a) 9-level inverter
 (b) 9-level hybrid type inverter with PWM

참 고 문 헌

[1] Abraham I. Pressman, Switching Power Supply Design, McGraw-Hill, Inc., 1991.
 [2] N. Mohan, T. M. Undeland, and W. P. Robbins, Power Electronics: converters, applications, and design, John Wiley & Sons, Inc., 1995.
 [3] B. K. Bose, Power Electronics and Variable Frequency Drives: Technology and Applications, IEEE Press, 1997.
 [4] 박성준, 강필순, 박노식, 김철우, "변압기 직렬 결합을 이용한 새로운 멀티 레벨 인버터", 전력전자학회 논문지, 제 8권, 제 1호, PP. 9-16, 2003년 2월.
 [5] Fu-San Shyu, Yen-Shin Lai, Virtual Stage Pulse-Width Modulation Technique for Multilevel Inverter/Converter, IEEE Trans. Vol17, No3 May 2002
 [6] 김윤호, 문현욱, 김수홍, 광영찬, 원충연, "멀티레벨 컨버터를 기반으로하는 고효율 연료 전지 시스템의 전압강하 대책", 전력전자학회 학술대회 논문집, pp. 696-700, 2003년 7월.
 [7] Newton. C. and et al, "Multi-level converter a real solution to medium/high-voltage drives." Power Engineering Journal, Vol. 12. Issue. 1, Feb. 1998.
 [8] J. S. Lai, and F. Z. Peng, "Multilevel Converter-A New Breed of Power Converter", IEEE Trans. on Industry Application, Vol. 32, No. 3, pp509-517, Nay/June. 1996.
 [9] Ying Cheng, and Crow, M.L., "A diode-clamped multi-level inverter for the StatCom/BESS", IEEE Power Engineering Society Winter Meeting, Vol, 1, pp. 470-475, 2002.

저 자 소 개



박 성 준(朴 晁 濬)

1965년 생. 1991년 부산대 전기공학과 졸업. 1996년 동대학원 졸업(공학박사), 1996~2000 거제대학 조교수, 2001~2003 동명대 전기자동차계열 조교수, 2003. 9~ 전남대 전기공학과 조교수.



송 성 근(宋 成 根)

1975년 9월 16일생. 1998년 전남대 공대 전기공학과 졸업. 2000년 동대학원 졸업(석사). 2001~2004년 (주)프로컴 시스템 연구원. 현재 세오전자 연구원 동대학원 전기공학과 박사과정.



우 도(于 韜)

1977년 01월 28일생. 1999년 중국 칭도대 전기공학과 졸업. 2001~2002년 중국 귀주성 안순 공등학교 컴퓨터 교사. 2002~2003년 중국 산둥성 칭도 화하고등학교 컴퓨터 교사. 2003~현재 목포대학교 전기공학과 석사과정.



이 상 훈(李 相 勳)

1974년 8월 11일 생. 2000년 경성대 전기공학과 졸업. 2002년 경성대학교 전기전자공학과 졸업(석사). 2002년~현재 KT전기 기술연구소 연구원. 부산대학교 메카트로닉스 협동과정(박사과정).



조 수 익(曹 洙 億)

1966년 9월 20일생. 1993년 부산대 전기공학과 졸업(학사). 2002년 동 대학원 전기공학과 졸업(석사). 1993년~2004년11월 OTIS-LG 연구소 선임연구원. 2002년~현재 동 대학원 전기 공학과 박사과정.



문 체 주(文 彩 柱)

1959년 12월 26일생. 1981년 전남대 공대 계측공학과 졸업. 1983년 동 대학교 전기공학과 졸업(석사). 1991년 동 대학교 전기공학과 졸업(박사). 1986~1996년 한국전력기술부설 전력개발기술연구소 책임연구원. 1996~1997년 한국전력기술 원자로 설계개발단 책임연구원. 2003~현재 목포대학교 전기제어공학부 부교수. 2004~현재 목포대학교 신재생에너지기술연구센터 소장.



김 철 우(金 喆 禹)

1942년 12월 5일 생. 1969년 부산대 전기공학과 졸업. 1974년 일본 전기통신대학 전자공학과 졸업(석사). 1982년 일본 동경공업대 전기전자공학과 객원교수. 1986년 중앙대 대학원 전기공학과 졸업(박사). 현재 부산대 전자전기통신공학부 교수. 전력전자 학회 자문 위원.