

논문 2006-43SD-10-13

무선 수신기용 Down-Conversion mixer의 2차 비선형성과 DC-Offset 제거 기법

(Cancellation method of Second Order Distortion and DC-Offset in
Down-Conversion Mixer)

정 재 훈*, 황 보 현*, 김 신 념*, 정 찬 영*, 이 미 영*, 유 창 식**

(Jae-Hoon Jung, Bo-Hyun Hwang, Shin-Nyoung Kim, Chan-Young Jeong,
Mi-Young Lee, and Changsik Yoo)

요 약

본 논문에서는 무선 수신기용 down-conversion mixer에서 발생하는 2차 비선형과 DC-offset 문제를 향상시키는 방법을 제시하였다. 제안된 회로에서는 간단한 수식적인 분석으로부터 2차 혼변조 왜곡 성분과 DC-offset 성분은 duty cycle 조절을 통하여 제거될 수 있음을 알 수 있었다. 제안된 방법을 가지고 0.13 μ m RF CMOS 공정을 사용하여 출력 저항에 5%의 오차를 모의실험을 수행하여 보았다. 실험 결과 출력 저항에 5%의 오차를 주었을 때, IIP2(second-order input intercept point)와 DC-offset은 각각 2.04dBm와 22mV의 값을 가졌으나, 여기에서 제안된 방법을 통하여 IIP2는 38.8dBm로, DC-offset은 777 μ V로 각각 향상됨을 확인할 수 있었다.

Abstract

This paper presents the method of improving second order intermodulation distortion(IMD2) and dc-offset problems in down-conversion mixer. A simple analysis reveals the IMD2 and dc-offset can be eliminated by controlling the duty cycles of local oscillator(LO) inputs. A mixer with the proposed method has been simulated with a 0.13 μ m RF CMOS technology with 5% mismatch in the load resistance, the mixer shows 2.04dBm IIP2 and 22mV input referred DC-offset. By controlling two duty cycles of LO inputs, IIP2 and DC-offset can be improved to 38.8dBm and 777 μ V, respectively.

Keywords : 2차 혼변조 왜곡(second order intermodulation distortion, IMD2), DC-offset, down-conversion mixer.

I. 서 론

최근 무선 통신 분야에 대한 시장의 관심은 단일모드

/단일밴드로부터 다중모드/다중대역으로 전환이 이루어지고 있으며, 이를 구현하기 위한 무선기기에 대한 수요 또한 증가하고 있다. 더불어, 저 전력, 저 가격, 경량화를 구현할 수 있는 방법이 요구되고 있다. 이에 이전에 사용되어져 왔던 슈퍼헤테로다인(super-heterodyne) 방식의 단점을 보완하면서 위에서 거론한 요구들을 충족시킬 수 있는 방식으로 직접 변환 방식(direct conversion receiver)에 대한 관심이 증대되고 있다(그림 1). 직접 변환 방식은 슈퍼헤테로다인 방식의 이미지 문제를 해결할 수 있을 뿐만 아니라 단지 하나의 발진기만을 사용하여 주파수 변환을 이룰 수 있다. 또한

* 학생회원, 한양대학교 전자통신컴퓨터공학
(Div. of Elec. and Computer Eng., Hanyang Univ.)

** 평생회원, 한양대학교 전자전기컴퓨터공학부
(Div. of Elec. and Computer Eng., Hanyang Univ.)

※ 본 연구는 대학 IT 연구센터 육성 지원 사업의 연구 결과로써 HY-SDR 연구센터의 연구비 지원으로 수행되었음.

※ 사용되어진 CAD Tool은 IDEC에 의해 제공되었음.
접수일자: 2006년6월26일, 수정완료일: 2006년9월15일

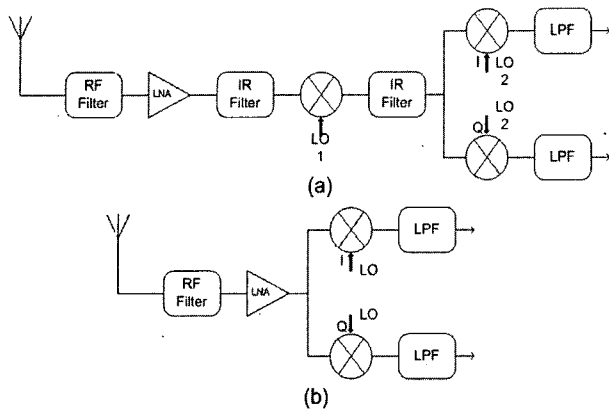


그림 1. 수신기의 구조 (a)슈퍼헤테로다인 구조. (b)직접 변환 방식 구조

Fig. 1. The architecture of Receivers (a)super-heterodyne receiver. (b) direct conversion receiver.

SAW 필터가 필요하지 않으므로 수신기의 직접화를 이룰 수 있다. 그러나 아직까지 직접 변환 방식은 원하는 신호를 수신하는데 있어 dc-offset, 1/f 잡음, 그리고 2차 혼변조 왜곡 등과 같은 문제를 안고 있다^[1]. 특히 직접 변환 방식을 사용하는 많은 수신기에서는 2차 왜곡에 대한 높은 성능을 요구하므로 이 수신 방법에서 가장 문제시 되는 것은 2차 비선형성에 의한 2차 왜곡과 dc-offset에 의한 영향이다.

직접 변환 방식 구조의 수신기를 살펴보면, 그림 1(b)에서와 같이 안테나를 통하여 들어온 RF 신호는 LNA(Low Noise Amplifier)와 Mixer를 통과한 후 저주파 신호로 변화되어 진다. 이때, 일반적으로 LNA와 Mixer 사이에는 Bandpass filter 혹은 AC-coupling에 의해 연결되어있기 때문에 LNA에서 발생하는 2차 왜곡 성분은 Mixer에 전달되지 못하고 사라지게 된다. 따라서 직접 변환 방식 구조의 수신기에서 Mixer가 2차 왜곡 특성을 결정하게 된다.

이전까지 혼변조 왜곡(Intermodulation distortion)과 잡음에 대해서는 아주 많이 분석되어져 왔으나 대부분의 분석은 3차 비선형에 의한 영향에 대한 것이었다^[2-4]. 그러나 최근 들어 2차 혼변조 왜곡과 dc-offset에 대한 연구가 활발히 진행되어 왔고 이를 개선하기 위한 많은 방법들이 제시되었다^[5-8].

본 논문에서는 추가적인 귀환 회로나 수동 소자 없이 직접 변환 방식의 수신기에 사용되는 down-conversion mixer에 대한 수식적인 분석을 통하여 IIP2와 dc-offset을 향상시키는 새로운 방법을 제시하였다.

II. 2차 혼변조 왜곡과 dc-offset 제거 방법

일반적인 Gilbert cell 구조의 mixer에서 2차 혼변조 왜곡은 자체 혼합(self-mixing), gm단의 2차 비선형, 스위칭 단의 비선형 그리고 이상적이지 못한 스위칭 동작들에 의하여 발생된다^[7]. 자체 혼합은 기생 커패시터를 통하여 RF 신호가 LO 단자로 입력되고 이상적이지 못한 I-V 곡선에 의해 발생하게 된다. 결과적으로 mixer는 곱셈기처럼 작동을 하여, 출력 단자에 저주파 신호가 나타나게 된다. 두 번째로 gm단의 능동소자의 2차 비선형 성분에 의한 2차 혼변조 왜곡 성분은 스위칭 단의 duty cycle의 오차와 혹은 두 스위칭 소자에 흐르는 전류의 오차에 의해gm단의 저주파 전류는 LO 주파수에 의한 주파수 변조 없이 mixer의 출력 단자로 새어나가게 된다. 마지막으로, 스위칭단의 비선형성과 기생 커패시터에 의하여 2차 혼변조 왜곡이 발생하게 된다.

1. 기존의 제안된 mixer

Gilbert cell 구조의 mixer는 위에서 언급한 것처럼 여러 가지의 원인에 의하여 2차 혼변조 왜곡이 발생하게 된다. 이런 원인을 분석하여 2차 혼변조 왜곡 성분과 dc-offset 성분을 향상시키기 위한 많은 노력이 있어 왔다. 참고 문헌 [6]에는 위와 같은 노력의 일환으로 그림 2와 같은 모델을 통해 수식적으로 2차 혼변조 왜곡 성분과 dc-offset 성분을 분석하였다.

그림 2에 대하여 RF 입력 V_{IN} 에 대한 전류 $i_{RF}(t)$ 는

$$i_{RF}(t) = g_m [v_{in}(t) + \alpha_2 v_{in}^2(t) + \alpha_3 v_{in}^3(t) + \dots] \quad (1)$$

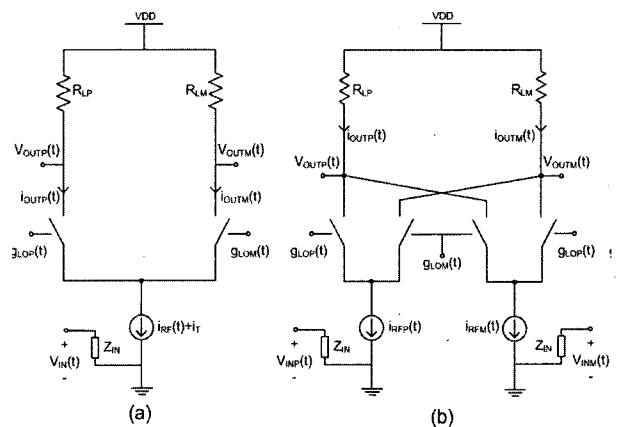


그림 2. (a)single balanced mixer의 간략화 된 모델. (b)double balanced mixer의 간략화 된 모델^[6]

Fig. 2. (a) Behavioral model for single balanced switching mixer. (b)Behavioral model for double balanced switching mixer^[6].

와 같이 주어지고, 각각의 LO 신호에 대하여 $g_{LOP}(t)$ 와 $g_{LOM}(t)$ 으로 주어질 때, Single balanced mixer의 IIP2와 dc-offset의 값은

$$iip2 = \left| \frac{\alpha_1}{\alpha_2} \right| = \frac{2\sin(\eta_{nom}\pi)\cos\left(\frac{\Delta\eta\eta_{nom}\pi}{2}\right)}{\pi\eta_{nom}\alpha_2'(\Delta\eta + \Delta R)} \quad (2)$$

$$\approx \frac{2}{\pi\eta_{nom}\alpha_2'(\Delta\eta + \Delta R)}$$

$$V_{DC} = \eta_{nom}R_L(I_T + g_m\alpha_2'A_{RF}^2) \cdot (\Delta\eta + \Delta R) \quad (3)$$

으로 주어지게 된다. 여기서 η_{nom} 은 이상적인 duty cycle, $\Delta\eta$ 은 두 duty cycle의 오차를 나타낸다. 또한 α_2' 는 g_m 단의 2차 비선형 계수, A_{RF} 는 RF 입력의 크기, 마지막으로 ΔR 은 두 출력 임피던스의 오차를 말한다. 위의 두 식 (1)과 (2)로부터, single balanced mixer의 경우, $\Delta\eta + \Delta R$ 의 값이 최소가 될 때 최대의 IIP2와 최소의 dc-offset값을 가짐을 알 수 있다. 이와 마찬가지로 그림 2(b)의 double balanced mixer에 대한 IIP2와 dc-offset의 값은

$$IIP \approx \frac{\sqrt{2}}{\pi\eta_{nom}\alpha_2'} \cdot \frac{4}{(2\Delta\eta(\Delta g_m + \Delta A_{RF}) + \Delta R(1 + \Delta g_m)(1 + \Delta A_{RF}))} \quad (4)$$

$$V_{DC} = R_L\eta_{nom} \cdot \frac{\Delta R}{2} \left(2I_T + \frac{1}{2}g_m\alpha_2'A_{RF}^2 \right) \quad (5)$$

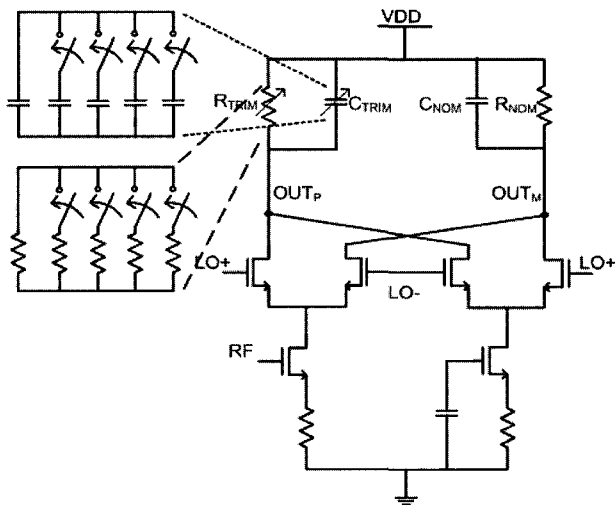


그림 3. 출력단의 RC 부하 조절을 통한 2차 비선형성 제거 기법^[5]
 Fig. 3. 2nd intermodulation cancellation with RC-load control^[5].

와 같이 주어진다. single balanced mixer의 경우처럼 식(4)와 (5)로부터 dc-offset을 최적화하기 위해서는 ΔR 이 0의 값을 가져야 하고, IIP2값 역시 $\Delta\eta$, ΔR , Δg_m , 그리고 ΔA_{RF} 로 이루어진 분모 값이 최소일 때 최적화된 IIP2 값을 가짐을 알 수 있다.

식 (4)와 (5)를 토대로 참고 문헌 [5]와 같은 경우 그림 3에 나타난 회로처럼, 출력 임피던스 값을 조절하여 두 출력단의 출력 임피던스 오차를 최소한으로 줄여 최적화된 IIP2와 dc-offset값을 찾고 있다. 더불어 식(6)에서와 같이 C_{TRIM} 을 조절하여 R의 변화에 따른 폴(pole)을 변화를 보상할 수 있다. 그러나 이와 같은 방법으로 IIP2와 dc-offset을 향상시키기 위해서는 추가적인 수동 소자들을 필요로 하면 그에 따라 면적도 증가하게 된다. 뿐만 아니라, 수동 소자의 값을 이산 적으로만 조절 된다는 한계를 가지게 된다.

$$C_{TRIM} = \left(\frac{R_{NOM} \cdot C_{NOM}}{R_{TRIM}} \right) \quad (6)$$

또 다른 방식의 하나로 식(4)에서 Δg_m 값을 최소화 하여 두 입력 소자 사이에 발생하는 오차를 최적화 하는 방식이다^[8].

그림 4에서처럼 차동 입력의 입력 바이어싱을 바꾸어 Δg_m 값의 최소값을 찾을 수 있다. 입력 바이어싱 전류 $I_{NP,TUNED}$ 의 값은 6 비트 스위치 전류원을 사용하여 결정되어 진다. 더불어 g_m 단의 전류가 변화에 따라 스위칭단의 전류 변화를 줄이기 위해 $I_{B,TUNED}$ 를 사용하여 마찬가지로 g_m 단의 전류량에 변화에 비례하게 변할 수 있게 한다. 이렇게 함으로써, 출력단의 dc-offset을 최소

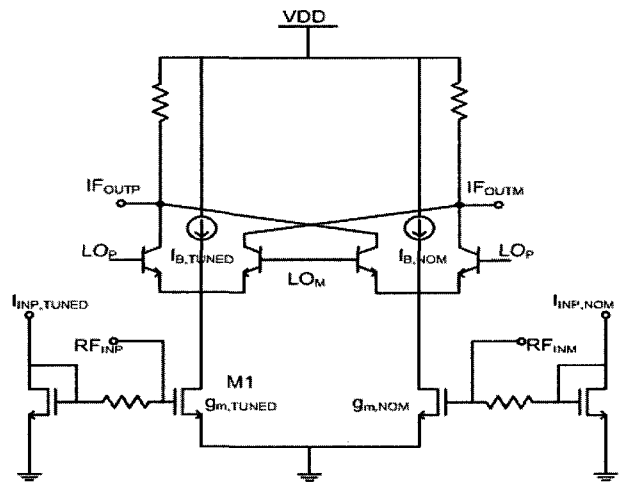


그림 4. IIP2를 향상을 위해 입력 단 gm 조절 Mixer^[8]
 Fig. 4. Trimming IIP2 by controlling the gm of the input device^[8].

화 할 수 있다. 이와 같은 방법에서도 전류의 변화를 위해 추가적인 회로를 필요로 하게 되며, 이산적인 값으로만 변화량을 줄 수 있다.

III. 제안된 down-conversion mixer

일반적으로 double balanced mixer 구조는 single balanced mixer에 비해 2차 비선형성이 우수하다. 뿐만 아니라 변환 이득(conversion gain)을 single balanced mixer에 비해 이상적으로 두 배 더 크게 얻을 수 있으므로 잡음 특성 또한 우수하므로, 직접 변환 방식 구조에서는 double balanced mixer가 single balanced mixer에 비해 유리한 특성을 가진다. 그러나 식(2)~(5)에 보였듯이 single balanced mixer의 경우, $\Delta\eta_1 + \Delta R$ 이 최소가 될 때, 최적화 된 IIP2와 dc-offset을 가질 수 있으나, double balanced mixer에서는 이러한 특성이 얻어지지 않는다. 그러나 여기서 제안된 그림 5와 같은 구조를 통하여 IIP2와 dc-offset이 최적화 될 수 있다.

RF 입력에 ω_{RF1} 과 ω_{RF2} ($\omega_{RF1} > \omega_{RF2}$)가 입력될 때 V_{INP} 이 다음과 같이 정의 될 수 있다.

$$V_{INP} = \frac{A_{RFP}}{\sqrt{2}} [\cos(\omega_{RF1}t) + \cos(\omega_{RF2}t)] \quad (7)$$

A_{RFP} 는 g_m 단 양단의 입력 전압의 크기 오차가 존재할 때, M_P MOS에 입력되는 전압의 크기를 나타내는데 것으로써 이 경우에는 M_P MOS에만 입력되므로 A_{RFP} 는 A_{RF} 와 같게 되어 IIP2와 dc-offset에서 ΔA_{RF} 변수가 사라지게 된다. 식 (1)과 식 (7)에 의해서 입력 전압에 대한 각 g_m 단의 전류는

$$\begin{aligned} i_{RFP} &= g_{mP} \left[\frac{A_{RFP}}{\sqrt{2}} [\cos(\omega_{RF1}t) + \cos(\omega_{RF2}t)] \right. \\ &\quad \left. + \alpha_2 \frac{A_{RFP}^2}{2} [\cos(\omega_{RF1}t) + \cos(\omega_{RF2}t)] \right] + \frac{I}{2} \\ &\approx g_{mP} \left[\frac{A_{RFP}}{\sqrt{2}} [\cos(\omega_{RF1}t) + \cos(\omega_{RF2}t)] \right. \\ &\quad \left. + \alpha_2 \frac{A_{RFP}^2}{2} [1 + \cos(\omega_{RF1} + \omega_{RF2})t + \cos(\omega_{imd2})t] \right] \\ i_{RFM} &= \frac{I}{2} \end{aligned} \quad (8)$$

이며, ω_{imd2} 는 $\omega_{RF1} - \omega_{RF2}$ 이다.

LO 신호는 사각 파에 근사시킨 신호로 모델링하였다. 실제적으로, 전체적인 특성에는 LO 신호의 비선형성에 의한 영향을 무시할 수 없으나, 여기서는 스위칭

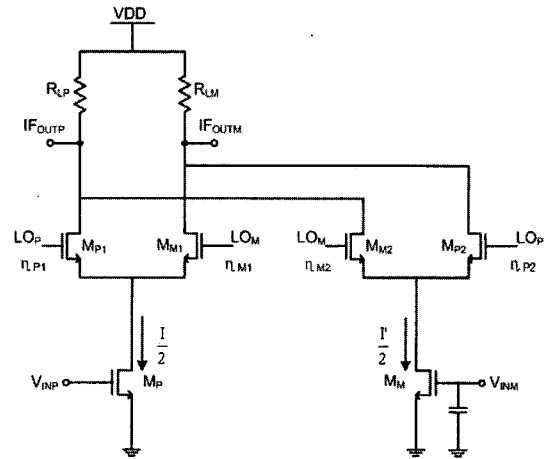


그림 5. 하나의 RF 입력 단을 가진 제안된 down-conversion mixer

Fig. 5. Proposed down-conversion mixer with one RF input port.

단에서 duty cycle의 오차($\Delta\eta$)를 변수로 사용하여 스위칭 시간에 대한 오차를 모델링 하였으며, 스위칭 단의 누설 전류와 비대칭성을 고려할 수 있었다. 스위칭 단의 각각의 M_{P1} , M_{M1} , M_{M2} , 그리고 M_{P2} 는 테일러 전개를 통하여 다음과 같이 나타내었다.

$$\begin{aligned} g_{LOP1}(t) &= \eta_{P1} - \frac{2}{\pi} \sin(\eta_{P1}\pi) \cos(\omega_{LO}t) \\ &\quad - \frac{1}{\pi} \sin(2\eta_{P1}\pi) \cos(2\omega_{LO}t) + \dots \\ g_{LOM1}(t) &= \eta_{M1} + \frac{2}{\pi} \sin((1-\eta_{M1})\pi) \cos(\omega_{LO}t) \\ &\quad - \frac{1}{\pi} \sin(2(1-\eta_{M1})\pi) \cos(2\omega_{LO}t) + \dots \\ g_{LOP2}(t) &= \eta_{P2} - \frac{2}{\pi} \sin(\eta_{P2}\pi) \cos(\omega_{LO}t) \\ &\quad - \frac{1}{\pi} \sin(2\eta_{P2}\pi) \cos(2\omega_{LO}t) + \dots \\ g_{LOM2}(t) &= \eta_{M2} + \frac{2}{\pi} \sin((1-\eta_{M2})\pi) \cos(\omega_{LO}t) \\ &\quad - \frac{1}{\pi} \sin(2(1-\eta_{M2})\pi) \cos(2\omega_{LO}t) + \dots \end{aligned} \quad (9)$$

duty cycle를 나타내는 η_P 와 η_M 은 이상적인 duty cycle η_{nom} 을 사용하여 다음과 같이 정의 된다.

$$\begin{aligned} \eta_{P1} &= \eta_{nom}(1 - \Delta\eta_1/2), \quad \eta_{M1} = \eta_{nom}(1 + \Delta\eta_1/2) \\ \eta_{P2} &= \eta_{nom}(1 - \Delta\eta_2/2), \quad \eta_{M2} = \eta_{nom}(1 + \Delta\eta_2/2) \end{aligned} \quad (10)$$

$\Delta\eta_1$ 은 $\Delta\eta_{P1}$ 과 $\Delta\eta_{M1}$ 의 오차를 $\Delta\eta_2$ 은 $\Delta\eta_{P2}$ 과 $\Delta\eta_{M2}$ 의 오차를 나타낸다.

그림 5에서 출력 $V_{out}(t)$ 은

$$V_{out}(t) = i_{outP}(t)R_{LP} - i_{outM}(t)R_{LM} \quad (11)$$

이다. RLP과 RLM는 각 단의 출력 저항으로 저항의 오차를 포함한다. 즉 $R_{LP}=R_L(1+\Delta R/2)$, $R_{LM}=R_L(1-\Delta R/2)$ 으로 표현되며, R_L 은 각 단의 이상적인 출력 저항이며, ΔR 은 양 단의 오차를 나타낸다. 출력 전류 i_{outP} 와 i_{outM} 은 입력 식(7)과 스위칭단의 LO 신호(식(8))에 의해 식 (12)과 같이 정의 될 수 있다.

$$i_{outP} = i_{RFP}(t)g_{LOP1}(t) + i_{RFM}(t)g_{LOM2}(t) \quad (12)$$

$$i_{outM} = i_{RFP}(t)g_{LOM1}(t) + i_{RFM}(t)g_{LOP2}(t)$$

따라서 식(8)과 (9)로부터 저역 통과 여파기(low pass filter)에 의해 고주파 성분을 제외한 출력 전류 식 (12)는

$$i_{outM} = \frac{1}{2}\alpha_2 A_{RFP}^2 \eta_M g_{mP} + \frac{1}{2}\eta_M I + \frac{1}{2}\eta_{P2} I'$$

$$+ \frac{1}{2}\alpha_2 A_{RFP}^2 \eta_{P1} \cos(\omega_{imd2}t) g_{mP}$$

$$+ \frac{A_{RFP}}{\sqrt{2}} \frac{1}{\pi} g_{mP} \sin((1-\eta_M)\pi) \cos(\omega_1 - \omega_{LO})t$$

$$+ \frac{A_{RFP}}{\sqrt{2}} \frac{1}{\pi} g_{mP} \sin((1-\eta_M)\pi) \cos(\omega_2 - \omega_{LO})t$$

$$i_{outP} = \frac{1}{2}\alpha_2 A_{RFP}^2 \eta_{P1} g_{mP} + \frac{1}{2}\eta_{P1} I + \frac{1}{2}\eta_{M2} I'$$

$$+ \frac{1}{2}\alpha_2 A_{RFP}^2 \eta_M \cos(\omega_{imd2}t) g_{mP}$$

$$+ \frac{A_{RFP}}{\sqrt{2}} \frac{1}{\pi} g_{mP} \sin(1-\eta_{P1}\pi) \cos(\omega_1 - \omega_{LO})t$$

$$+ \frac{A_{RFP}}{\sqrt{2}} \frac{1}{\pi} g_{mP} \sin(1-\eta_{P1}\pi) \cos(\omega_2 - \omega_{LO})t \quad (13)$$

와 같다. 식 (13)으로부터 $V_{out}(t)$ 의 값을 정의 할 수 있으며, 정의된 $V_{out}(t)$ 로부터 식 (14)와 (15)와 같이 2차 혼변조 왜곡 성분과 dc-offset 성분을 구할 수 있다.

$$IMD2 = \frac{1}{2}\alpha_2 A_{RFP}^2 \eta_{P1} \cos(\omega_{imd2}t) g_{mP} R_{LP}$$

$$- \frac{1}{2}\alpha_2 A_{RFP}^2 \eta_M \cos(\omega_{imd2}t) g_{mP} R_{LM} \quad (14)$$

$$= \frac{1}{2}\alpha_2 A_{RFP}^2 g_{mP} \cos(\omega_{imd2}t)$$

$$\cdot (\eta_{P1} R_{LP} - \eta_M R_{LM})$$

$$V_{DC} = \left[\frac{1}{2}\alpha_2 A_{RFP}^2 \eta_{P1} g_{mP} + \frac{1}{2}\eta_{P1} I + \frac{1}{2}\eta_{M2} I' \right] R_{LP}$$

$$- \left[\frac{1}{2}\alpha_2 A_{RFP}^2 \eta_M g_{mP} + \frac{1}{2}\eta_M I + \frac{1}{2}\eta_{P2} I' \right] R_{LM} \quad (15)$$

$$= \left(\frac{1}{2}\alpha_2 A_{RFP}^2 g_{mP} + \frac{I}{2} \right) (\eta_{P1} R_{LP} - \eta_M R_{LM})$$

$$+ \frac{I'}{2} (\eta_{M2} R_{LP} - \eta_{P2} R_{LM})$$

위 두 식을 살펴보면, 식 (14)로부터 $(\eta_{P1} R_{LP} - \eta_M R_{LM})$

가 최소가 될 때, 2차 혼변조 성분이 최소가 됨을 알 수 있다. 마찬가지로 식(15)로부터 2차 혼변조 성분이 최소가 되면서 $(\eta_{M2} R_{LP} - \eta_{P2} R_{LM})$ 이 될 때, dc-offset이 최소가 됨을 알 수 있다. 따라서 스위칭 단의 M_{M1} 과 M_{M2} 의 duty cycle를 변화시킴으로써, 최적화되는 IIP2와 dc-offset 값을 찾을 수 있다.

IV. 실험

모의실험에는 그림 6과 같은 down-conversion mixer 구조의 0.13 μ m RF CMOS 공정을 사용하였다. 잡음 지수(noise figure), 증폭도(gain), 그리고 선형성(linearity) 향상을 위하여 전류 주입(current injection) 회로를 추가하여, 2.3GHz~2.4GHz의 Wibro대역에 대하여 모의실험을 하였다. 각 모드에 대하여 식 (7)과 같이 두 개의 근접 신호를 입력으로 사용하였으며, 두 출력단의 저항 값에 5%의 오차를 주어 2차 혼변조 성분과 dc-offset 성분 발생 조건을 만들었다. 이러한 조건하에서, 스위칭 단의 LO_DC1과 LO_DC2를 변화 시켜 duty cycle η_{M1} , η_{M2} 의 변화에 따른 IIP2와 dc-offset 성분을 확인하였다. 표 1과 그림 7에 이를 나타내었다. 제

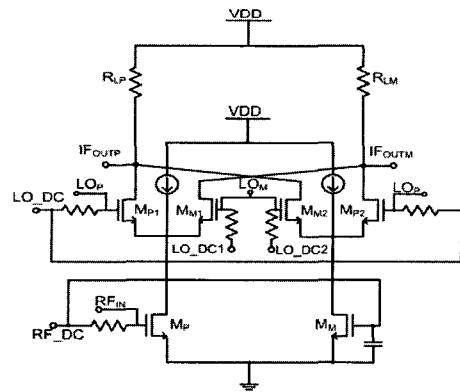


그림 6. 전류 주입회로를 사용한 제안된 down-conversion mixer

Fig. 6. Proposed down-conversion mixer with current injection.

표 1. IIP2와 dc-offset 향상 기법을 이용한 모의실험 결과

Table 1. Simulation results using IIP2 and dc-offset improving method.

	IIP2(dBm)	dc-offset(mV)
$\Delta R=0\%$	57.8	0
$\Delta R=5\%$	2.04	22
$\Delta R=5\%$, LO_DC1,2 변환	38.8	0.77

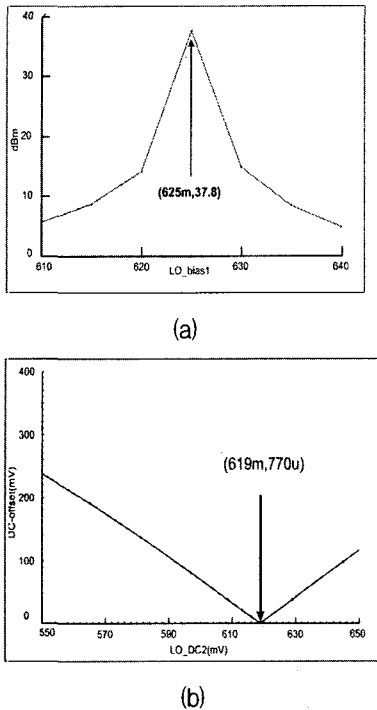


그림 7. ΔR 이 5%일 때, (a)LO_DC1의 조절을 통한 IIP2 최적화 (b)LO_DC2의 조절을 통한 dc-offset 최적화

Fig. 7. In $\Delta R=5\%$, (a)optimized IIP2 by LO_DC1 controlling. (b)optimized dc-offset by LO_DC2 controlling.

안 된 mixer는 2.6mA의 전류를 사용하여 -17.7dBm 의 IIP3, 9.67dB의 잡음 지수, 19.8dB의 변환 이득 특성을 보여 주었다.

V. 결 론

직접 변화 방식에 사용되는 down-conversion mixer의 2차 혼변조 성분과 dc-offset 성분의 최적화 방법을 수식적인 접근을 통하여 제시하였다. 더불어, $0.13\mu\text{m}$ RF CMOS 공정을 사용하여 Spectre RF로 모의실험을 하였다. 스위칭 단의 duty cycle를 개별적으로 조절함으로써, 2차 혼변조 성분과 dc-offset 성분의 최적화를 이룰 수 있었다. 더불어 이전에 사용된 방법처럼 추가적인 수동 소자가 필요 없으므로 회로 집적화에 유리하다.

참 고 문 헌

[1] B. Razavi, "Design considerations for direct-conversion receivers," *IEEE Trans. Circuits*

Syst. II, vol. 44, pp.428-435, June 1997.

- [2] M. T. Terrovitis and R. G. Meyer, "Intermodulation distortion in current-commutating CMOS mixers," *IEEE Journal of Solid-State Circuits*, vol. SC-21, pp. 534-537, Aug. 1986.
- [3] H. Darabi and A. Abidi, "Noise in RF-CMOS mixers: A simple physical model," *IEEE Journal of Solid-state Circuits*, vol. 35, pp. 15-25, Jan. 2000.
- [4] M. T. Terrovitis and R. G. Meyer, "Noise in current-commutating CMOS mixers," *IEEE Journal of Solid-State Circuits*, vol. 34, pp. 772-783, June 1998.
- [5] M. Hotti, J. Ryynanen, K. Kivekas, and K. Halonen, "An IIP2 calibration technique for direct conversion receivers," in proceedings of *IEEE international Symposium on Circuits and Systems (ISCAS)*, pp. 257-260, May 2004.
- [6] K. Kivekas, A. Parssinen, and K. Halonen, "Characterization of IIP2 and DC-Offsets in Transconductance Mixers," *IEEE Trans. on Circuits and Systems-II: Analog and Digital Signal Processing*, vol. 48, pp. 1028-1038, Nov. 2002.
- [7] D. Manstretta, M. Brandolini, and F. Svelto, "Second-order intermodulation mechanisms in CMOS Downconverters," *IEEE Journal of Solid-State Circuits*, vol. 38, pp. 394-406, March 2003.
- [8] M. Hotti, J. Ryynanen, and K. Halonen, "IIP2 calibration methods for current output mixer in direct-conversion receivers," in proceedings of *IEEE international Symposium on Circuits and Systems (ISCAS)*, pp. 5059-5062 May 2005.

저 자 소 개



정 재 훈(학생회원)
2004년 한양대학교 전자컴퓨터
공학부 학사 졸업.
2006년 한양대학교 전자통신
컴퓨터공학부 석사 졸업.
<주관심분야 : 아날로그회로 설
계, 무선통신 시스템>

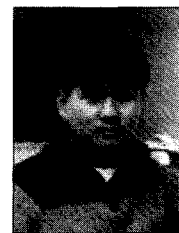


황 보 현(학생회원)
2000년 한양대학교 전자공학과
학사 졸업.
2000년~현재 삼성전기 RFIC부분
선임연구원 재직 중
2005년~현재 한양대학교
전자통신컴퓨터공학부
석사 재학 중.
<주관심분야 : 아날로그회로 설계, 무선통신 시스
템>



김 신 녕(학생회원)
2006년 한양대학교 전자전기
컴퓨터공학부 학사 졸업.
2006년~현재 한양대학교
전자통신컴퓨터공학부
석사 재학 중.

<주관심분야 : 아날로그회로 설계, 무선통신 시스
템>



정 찬 영(학생회원)
2000년 한양대학교 전자공학과
학사 졸업.
2005년 한양대학교 전자통신
컴퓨터공학부 석사 졸업
2005년~현재 한양대학교
전자통신컴퓨터공학부
박사 재학 중.
<주관심분야 : 아날로그회로 설계, 무선통신 시스
템>



이 미 영(학생회원)
1999년 전북대학교 정보통신
공학과 학사 졸업.
2001년 전북대학교 정보통신
공학과 석사 졸업
2003년~현재 한양대학교 전자통
신전파공학부 재학 중.

<주관심분야 : 아날로그회로 설계, 무선통신 시스
템>



유 창 식(평생회원)
1992년 서울대학교 전자공학과
학사 졸업.
1994년 서울대학교 전자공학과
석사 졸업.
1998년 서울대학교 전자공학과
박사 졸업.
2002년~현재 한양대학교 전자전기컴퓨터공학부
부교수
<주관심분야 : 유무선 통신용 혼성 신호 회로 설
계>