

논문 2006-43SD-12-6

집적화된 광 싸이리스터와 수직구조 레이저를 이용한 광 로직 AND/OR 게이트에 관한 연구

(Optical AND/OR gates based on monolithically integrated vertical
cavity laser with depleted optical thyristor)

최운경*, 김두근*, 김도균*, 최영완*

(Woon-Kyung Choi, Doo-Gun Kim, Do-Gyun Kim, Young-Wan Choi)

요약

본 연구에서는 GaAs/AlGaAs 구조의 수직 구조 레이저 - 완전 공핍 광 싸이리스터를 제작하여, 광 논리 및 광 스위칭 시스템에 응용할 수 있는, 광 AND- 와 OR- 게이트를 구현하였고, 그 특성을 측정, 분석하였다. 제작된 단일 소자 타입의 광 싸이리스터는 하나의 소자에서 간단한 기준 스위칭 전압의 변화만으로 광 AND 와 OR 게이트를 모두 구현할 수 있다는 장점을 갖는다. 활성층 위, 아래에 1/4 파장 거울층 구조를 채택하고, 선택적 산화공법을 이용하여 0.65 mA의 낮은 문턱전류 값을 얻었고, 50 dB 이상의 높은 온/오프 대비를 보였으며, 높은 광 출력 효율과 입력 광 신호에 대한 높은 선택도를 얻을 수 있었다. 제작된 광 싸이리스터는 실험적으로 S자형의 전류-전압 특성곡선을 얻었고, 빛의 세기가 증가함에 따라 스위칭 전압이 5.20 V에서 1.90 V로 현저히 줄어드는 것을 확인하였다.

Abstract

Latching optical switches and optical logic gates AND and OR are demonstrated, for the first time, by the monolithic integration of a vertical cavity lasers with depleted optical thyristor structure, which have not only a low threshold current with 0.65 mA, but also a high on/off contrast ratio more than 50 dB. By simple operating technique with changing a reference switching voltage, this single device operates as two logic functions, optical logic AND and OR. The thyristor laser fabricated using the oxidation process achieved a high optical output power efficiency and a high sensitivity to the optical input light.

Keywords : 광 로직 게이트 (Optical Logic gates), 광 네트워크 (Optical Network), 수직 구조 레이저 (Vertical Cavity Laser), 완전공핍 광 싸이리스터 (Depleted Optical Thyristor)

I. 서론

광 스위치 및 광 로직 게이트를 근간으로 하는 Vertical Cavity Surface Emitting Laser (VCSEL)은 병렬 광 신호 처리 및 광 접속에 응용 시 다음과 같은

많은 장점이 있다. 소형화, 표면 수직 구조, 한 기관 위에 고 집적화, 작은 빔 사이즈, 유연한 기능, 높은 광 이득 및 대비 등이 그것이다. 광 스위치와 광 로직 게이트는 광 네트워크 및 광 메모리 등을 구성하기 위한 기본 블록이다. 그 중 vertical to surface transmission electrophotonic device (VSTEP), VCSELs and heterojunction photothyristors (pnpn), light amplifying optical switch (LAOS) 등 다양한 분야에서 연구가 진행되고 있다.^[1-3] 이러한 광 스위칭 소자 중에서 광 싸이리스터는 빠른 반응 속도, 낮은 스위칭 에너지, 낮은 전력 소모, 높은 on/off 대비 등 많은 장점을 갖는다.^[3,4]

* 정회원, 중앙대학교 전자전기공학부
전파광파통신연구실
(Microwave and Lightwave Telecommunications
Lab. Chung-Ang University)

※ 본 논문은 'ERC OPERA (R11-2003-002)'와 'Seoul R&D program' 지원에 의한 것임.

접수일자: 2006년8월2일, 수정완료일: 2006년11월15일

일반적인 pnpn 소자들은 on 상태에서 off 상태로의 전환 시, 가운데 영역에서 잉여 다수 캐리어의 느린 재결합 과정으로 인하여, 스위칭 속도의 한계를 갖는다. 이러한 단점을 보완하기 위하여 완전 공핍 광 싸이리스터 (depleted optical thyristor, DOT)가 제안되었다.^[5] 이는 on 상태에서 pn-접합 가운데 영역의 잉여 캐리어를 짧은 역방향 펄스를 인가하여 강제적으로 제거해주는 방법으로, 보다 빠른 스위칭 속도를 얻기 위하여 가운데 n과 p층의 두께는 얇게 그리고 도핑 농도는 낮게 하여 잉여 캐리어를 빠른 시간에 제거할 수 있다. 역방향 전압 펄스를 인가하면, DOT의 가운데 영역에서 보다 짧은 시간에 모든 캐리어를 강제적으로 완전 공핍시킬 수 있다. 다시 말해 DOT는 두 개의 노드를 갖는 단순하면서도 고속 스위칭 속도를 갖는 소자이다. 뿐만 아니라, 기존의 광 도파로형 소자의 높은 문턱 전류에 대한 문제점을 해결하기 위하여, VCSEL을 응용한 DOT 가운데 영역의 위, 아래에 1/4 파장 거울층 (quarter wavelength reflector stacks, QWRS)을 설계하였으며, 활성층과 p-type의 거울층 사이에 산화 공정을 위한 $Al_{0.98}Ga_{0.02}As$ 의 층을 형성하고, 선택적 산화 공정을 통하여, 입력 광신호에 대한 민감도는 높여줌과 동시에, 매우 낮은 문턱 전류를 얻을 수 있었다.^[6,7] 하지만 무엇보다도, 단일 소자 타입의 광 싸이리스터는 하나의 소자에서 광 입력신호를 받아들이는 수광 소자의 역할 뿐만 아니라, 광 신호를 출력으로 나타내는 발광 소자의 역할을 한다는 점이다. 이러한 단일 소자 타입의 광 싸이리스터를 이용하면, 복잡한 연결 없이 단일 소자로도 충분히 광 로직 게이트를 구현 할 수 있다는 장점을 갖는다. 이에 VCL-DOT는 광 네트워크 및 광 메모리 등의 다양한 분야의 광 시스템에 응용될 수 있는 광 스위칭 소자로의 많은 잠재력을 갖는다. 본 논문에서는 Depleted optical thyristor (DOT) 구조를 갖는 단일 소자타입의 Vertical Cavity Laser (VCL)를 제작하여, 광 로직 게이트를 구성 하는 근간이 되는 광 AND-gate와 OR-gate를 구현하였고, 그 특성을 측정, 분석하였다.

II. 광 싸이리스터의 동작 원리

광 싸이리스터의 기본적인 구조는 그림 1(a)에서 보는 바와 같이 3 개의 p-n 접합 (J_1, J_2, J_3)으로 이루어진 4층 구조 pnpn 접합으로 구성되어 있다. 광 싸이리스터의 효율적인 광 스위칭을 위해서는 빛이 가운데 영역에서만 흡수되어 광전류 생성에 기여하여야 하므로 대개

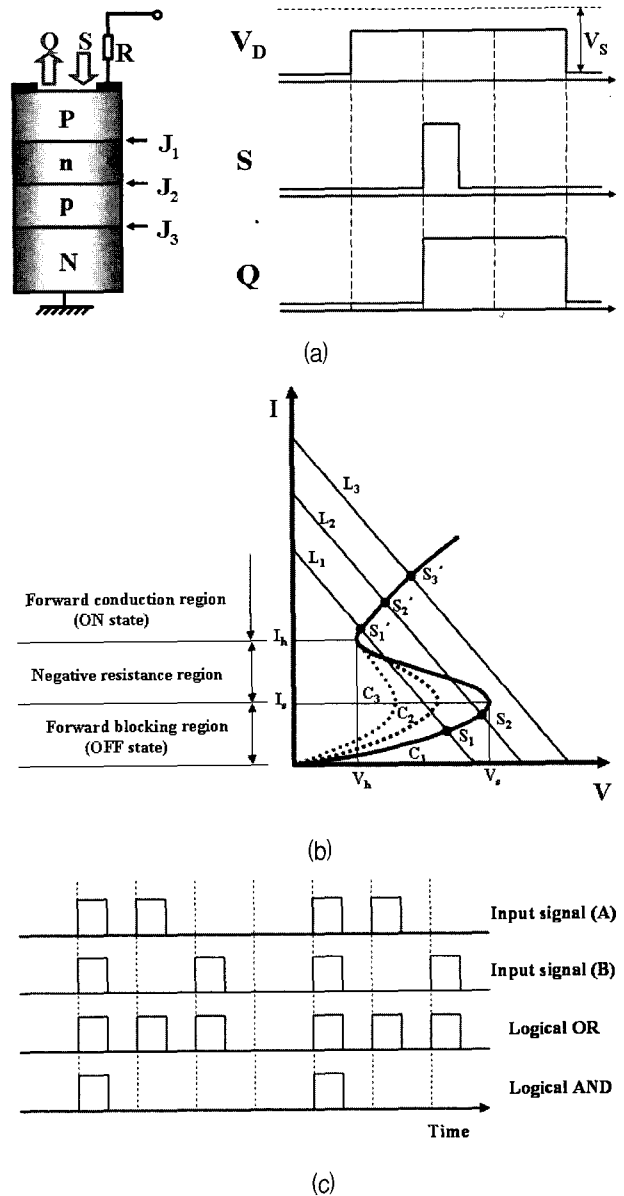


그림 1. (a) DOT 구조의 단면도 및 동작원리
(b) optical thyristor의 전류-전압 특성.
(c) 논리 AND와 OR-게이트

Fig. 1. (a) cross-sectional view of DOT.
(b) current-voltage characteristics of DOT.
(c) timing diagram for logical AND/OR-gate.

J_1 과 J_3 가 이중 접합인 이중 이중 접합(double-hetero junction)을 사용한다.

그림 1(b)는 광 싸이리스터의 전류-전압 특성 곡선 (C_1)으로 S자 모양의 비선형 특성을 가지며, (i) 순방향 비전도(forward blocking) 영역으로 높은 임피던스의 off 상태, (ii) 부정 저항 (negative resistance) 영역, (iii) 순방향 전도(forward conducting) 영역으로 낮은 임피던스의 on 상태로 나눌 수 있다. 적당한 외부 전압 (V_D)과 외부 저항(R)을 연결하면 부하선 (load line) L_1

이 정해지며, 특성 곡선과 두 개의 안정된 동작점 (bi-stability)을 결정하는데, 동작점 S_1, S_2 은 off 상태를, 동작점 S'_1, S'_2 는 on 상태를 나타낸다. I_h 와 V_h 는 홀딩 포인트(holding point)로, 각각 홀딩 전류, 홀딩 전압을 나타낸다. I_s 와 V_s 는 각각 스위칭 전류, 스위칭 전압으로 이 점을 경계로 off 상태에서 on 상태로의 스위칭이 일어난다. 그림 1(a)와 같은 단일 소자는 V_s 를 스위칭 전압(V_s) 이하로 가한 상태에서 충분한 크기를 가지는 광 신호를 인가하여, 전류-전압 특성 곡선을 변화시켜 스위칭을 하게 한다. 광 신호는 가운데 접합의 공핍 영역(depletion region)에서 흡수되어 광전류를 발생시키며, C_1 은 광신호가 인가되면 C_2 와 같이, 보다 큰 세기의 광신호가 인가되면 C_3 로 스위칭 전압을 작게 만들어 스위칭을 가능케 한다.

단일 소자타입의 광 싸이리스터는 레이저다이오드와 같이 발광의 기능과 광 스위칭소자와 같이 수광의 기능을 모두 갖는다. 그림 1(a)와 같은 단일 소자 타입의 완전공핍 광 싸이리스터를 이용하여, 레이저다이오드와 같은 발광의 기능과 광 로직 AND-gate와 OR-gate의 동작 원리에 대해서 알아보기로 한다. 먼저, 그림 1(b)에서 L_3 과 같이 광 싸이리스터의 동작전압을 스위칭 전압(V_s)보다 높게 인가하여주면, 광 입력신호의 유,무와 관계없이 광 싸이리스터는 항상 빛이 나오는 on 상태에 놓이게 되고, 광 싸이리스터는 레이저 다이오드와 같이 발광소자의 기능을 갖는다. 다음으로 광 싸이리스터가 로직게이트로서의 기능에 대하여 살펴보면, 그림 1(c)와 같이 각각의 광 입력신호(A, B)가 들어온다고 할 때, 두 광 입력신호의 크기는 같다고 가정한다. 광 입력신호 A 또는 B중에 하나만이 입력으로 들어오면 그림 1(b)에서의 C_2 와 같이 광 싸이리스터의 스위칭 전압이 줄어들게 되며, 두 광 입력신호 A와 B가 동시에 입력으로 들어오면 광 신호의 크기는 두배가 되며, C_3 와 같이 광 싸이리스터의 스위칭 전압이 더 크게 줄어든다. 따라서 광 싸이리스터의 동작 전압을 그림 1(b)에서의 L_2 와 같이 인가할 경우, 광 입력신호 A와 B중에서 하나 혹은 그 이상의 입력신호가 들어올 경우 광 싸이리스터는 순방향 전도(forward conducting) 영역에 놓이게 되고, 광 싸이리스터는 on 상태로 광 출력을 낸다. 이것이 광 로직 게이트 OR 동작원리이다. 이때, 다른 조건은 모두 같게 유지시키면서, 광 싸이리스터의 동작 전압을 그림 1(b)에서의 L_1 과 같이 인가 할 경우엔, 두 광 입력신호 A와 B가 모두 입력 신호로 들어올 경우에만 광 싸이리스터는 on 상태로 광 출력을 낸다. 이것이 광 로

직 게이트 AND 동작 원리이다. 다시 말해, 그림 1(a)에서 보이는 단일 소자 타입의 완전 공핍 광 싸이리스터는 기준 동작 전압을 변화 시키는 간단한 조작만으로도 레이저 다이오드와 같은 발광 소자로서의 기능 뿐 만 아니라, 하나의 소자에서 두 개의 (AND/OR-gates) 광 로직 게이트를 모두 구현할 수 있다는 장점을 갖는다.

III. 실험 및 결과

Metal organic chemical vapor deposition (MOCVD)에 의해서 성장된 에피-웨이퍼의 구조, 제작한 소자의 구조, 제작 방법, 광파워-전류-전압 특성 및 레이징 특성 등에 대하여 본 연구실에서 이미 기술한 바 있다.^[8,9] 성장된 소자의 구조는 off 상태에서 on 상태로의 광 스위칭이 가능한 소자이다. on 상태에서의 DOT는 낮은 저항을 가지며 빛이 방출된다. 방출되는 빛의 효율을 증가시키기 위하여 도핑이 되지 않은 3개의 층을 갖는 다중 양자 우물층을 활성층 가운데 삽입 하였다. 비록 활성층의 두께는 얇지만, 활성층 위, 아래에 성장되어 있는 거울층은 레이징 특성의 문턱 전류를 낮춤과 동시에 입력 광신호의 민감도를 증가시켜주는 역할을 한다. 다음과 같은 조건하에서 순방향 전압에서는 적절한 스위칭 전압을 찾고, 역방향 전압에서의 완전 공핍을 이루기 위한 공핍 전압을 찾기 위하여, pnpn 각층의 두께와 도핑 농도를 최적화 작업을 통하여 설계하였다.^[10,11]

그림 2는 제작한 VCL-DOT의 평면도를 나타낸 그림이다. mesa 패턴 형성을 위하여, ICP-RIE를 이용하여 활성층 바닥부분, 하부거울층 윗부분까지 충분히 식각을 한 후, wet-oxidation 방식을 이용하여, mesa의 크기가 $32 \times 32 \mu\text{m}^2$ 이 pinch-off 가 되도록 산화공정을 진

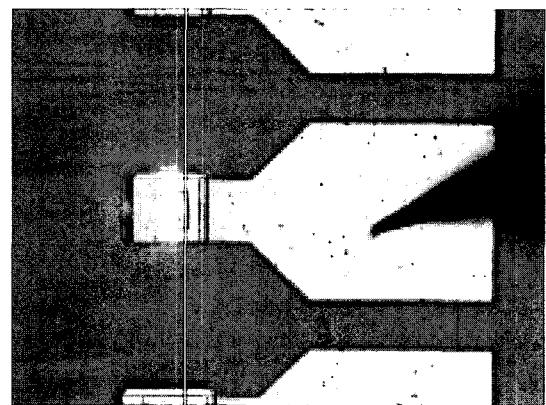


그림 2. 제작한 VCL-DOT.

Fig. 2. Top view of the fabricated VCL-DOT.

행하였다. wet-oxidation 조건으로는 퍼니스의 온도는 425 °C를 유지하고, 질소의 흐름을 1 sccm의 상태에서, 98 °C의 H₂O를 함께 흘려주며, 27분간 산화 공정을 진행하였다. 패턴 크기는 최소 30x30 μm²의 정사각형에서부터, 한 번의 길이가 0.5 μm의 단위로 증가시켜, 최대 패턴 크기를 60x60 μm² 이 되도록 설계하였다. 산화공정 이후 패드 전극을 증착하기 위하여 평탄화 작업으로 polyimide를 이용하였고, 패키징 작업시 와이어 본딩을 위하여, 패드 전극으로는 Ti/Au를 각각 40/1500 nm를 증착하였다. 마지막으로 RIE를 이용하여, threshold current 가 최소가 되도록 SiO₂의 측정과 식각공정을 반복하였다.

그림 3는 입력 광신호의 크기에 따른 VCL-DOT의 전류-전압 특성 곡선을 나타낸다. 순방향 전압에서는 높은 저항과 낮은 전류의 off 상태, 높은 전류와 낮은 저항을 갖는 on 상태, 전류가 증가함에 따라 전압이 감소하는 부성 저항 영역의 삼단 상태를 뚜렷하게 보여주고 있으며, off 상태에서 스위칭 전압이 5.24 V인 높은 저항 (high-impedance) 상태를 유지하는 반면 on 상태에서는 홀딩 전압이 1.50 V로 낮은 저항 (low-impedance) 상태를 보인다. on 상태와 off 상태의 전압의 차이는 약 3 V로 스위칭을 위한 충분한 전압값을 갖는다. 입력되는 광신호의 크기가 없을 때는 스위칭 전압이 5.25 V에서 입력되는 광신호의 크기가 점차 커짐에 따라 스위칭 전압이 차츰 작아지며, 비선형 s-자형의 곡선이 점차 사라지는 것을 확인 할 수 있다. 이는 입력되는 광 신호에 따라 광 스위칭이 가능 하다는

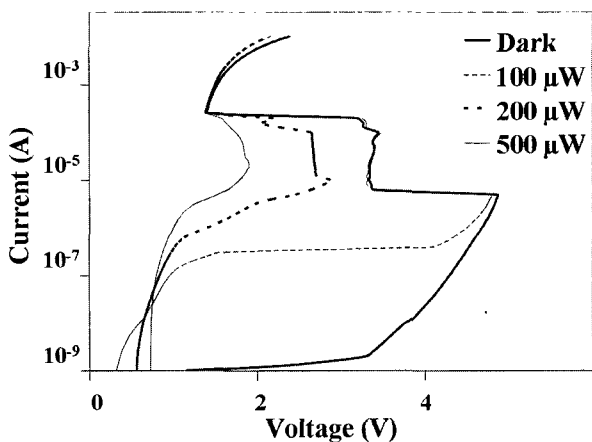


그림 3. VCL-DOT의 광입력에 따른 전류-전압 특성 곡선

Fig 3. current-voltage curve of the VCL-DOT with an oxide aperture of 5x5 μm as a variation of input light intensity.

것을 알 수 있다. 따라서 위의 VCL-DOT에 적절한 직렬 저항을 연결한 상태에서 스위칭 전압보다 다소 낮은 바이어스 입력 신호를 인가한 상태에서, 입력 빛이 없을 때는 높은 저항상태를 유지하므로 off 상태에 놓이게 된다. 여기에서 입력 광 신호를 인가하여 주면, 스위칭 전압이 낮아지다가 순간 낮은 저항 상태를 유지하는 on 상태로의 스위칭이 가능하다. 제작된 완전 공핍 광 싸이리스터는 자유 공간 광 접속 시스템에 있어서 광 스위칭, 광 정보처리 등의 기능을 수행할 수 있음을 보여준다.

메모리(레치)로서의 로직 게이트 구현은 디지털 로직 프로세서의 가장 기본이 되는 단계이다. 또한 가장 기본이 되는 로직 AND-, OR- 그리고 NOT-게이트를 구현 할 수 있으면, 그 각각의 직렬 혹은 병렬 조합으로 모든 불린 로직함수를 나타낼 수 있다. 따라서 앞에서 제작한 단일 소자 타입의 VCL-DOT를 이용하여 로직 AND와 OR-게이트를 구현하여 그 특성을 측정하였다. 지금까지 구현된 광 싸이리스터 타입의 로직 시스템은 로직 AND 혹은 OR 게이트 하나를 구현하는데 두 개 혹은 그 이상의 조합으로 구현 되었었다. 하지만, 단일 소자 타입의 VCL-DOT는 복잡한 구성없이 단일 소자로 구현한 최초의 실험이다. 구현한 실험 셋업은 그림 4(a)와 같다. 먼저, 두 개의 광 입력 신호 뿐 만 아니라, 광 로직 게이트 소자도 제작한 단일 소자타입의 VCL-DOT를 이용하였다. 이는 제작한 단일 소자타입의 VCL-DOT는 발광으로서의 기능 뿐 만 아니라 입력 신호를 받아들이는 수광의 기능을 갖고 있어, 로직 게이트의 소자로서도 충분히 활용할 수 있다는 것을 보여 준다.

소자의 안정적인 동작을 위하여 TEC, Thermistor, 온도컨트롤러를 이용하였고, 두 개의 동기화 된 광 입력신호를 합쳐 하나의 로직 게이트 소자에 입력으로 하기 위하여 그리고, 로직 게이트 소자로부터 나온 신호를 광 포토다이오드로 검출하기 위하여 두 개의 광 커플러를 이용하여 측정하였다.

그림 4(b)는 레치 혹은 플립-플롭으로 응용 가능한 광 스위칭 특성을 나타낸다. 입력신호는 4.9 V의 V_{pp}, 10 μs의 주기, 6 μs의 폭을 갖는 구형파를 인가하였다. 이때, 광신호가 인가하면, 먼저, 광신호를 인가하기 이전에는 4.9 V의 바이어스 전압은 광 싸이리스터를 턴온 시키기에 충분한 전압이 아니다. 다시 말해, 스위칭 전압보다 작은 바이어스를 인가하기 때문에 오프상태에 놓이게 된다. 이때, 광 펄스 신호를 인가하면, 스위칭 전

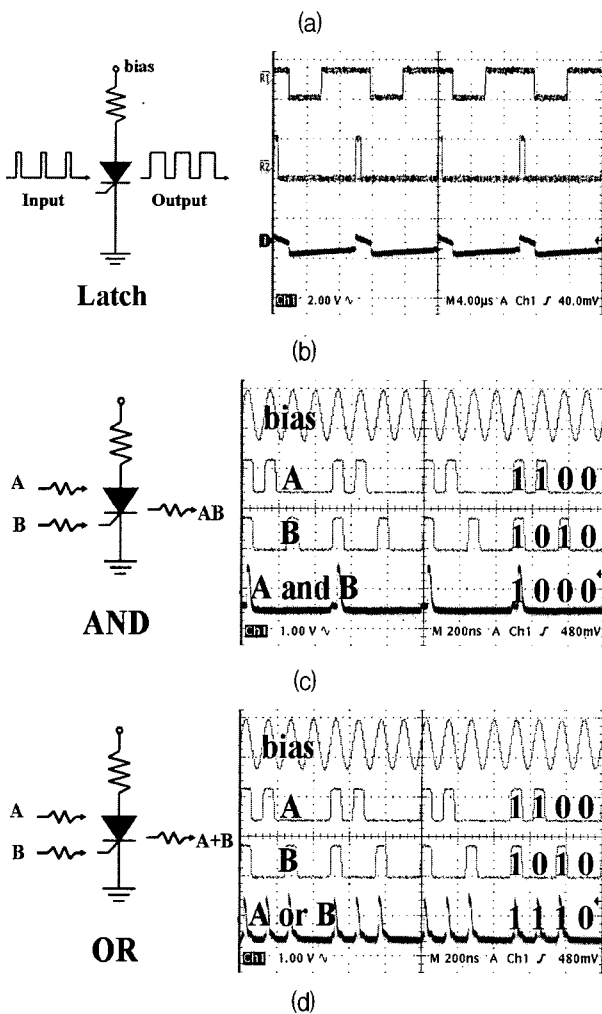
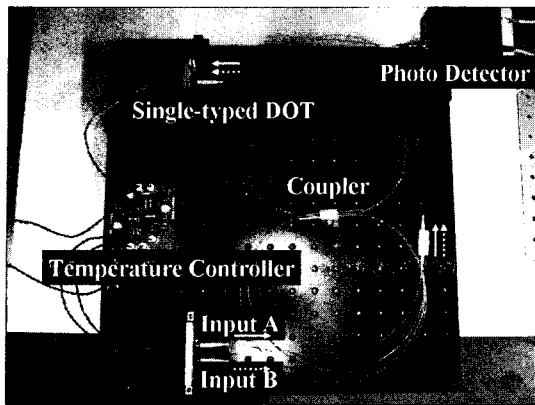


그림 4. (a) 로직 시스템 측정을 위한 실험 셋업
 (b) VCL-DOT를 이용하여 레치 특성 구현
 (c) 광 로직 AND-게이트 구현한 실험결과
 (d) 광 로직 OR-게이트 구현한 실험결과

Fig. 4. (a) set-up for optical logic gate.
 (b) Experimental results for Latchable optical switch.
 (c) Experimental results for optical logic AND-gate.
 (d) Experimental results for optical logic OR-gate.

압은 4.9 V 이하로 떨어지게 되며, 광 싸이리스터는 턴 온 되고, 레이징 출력을 나타낸다. 이때, 비록 광 펄스 신호가 오프되더라도 전기적으로 오프하기 전까지는 광 출력은 온상태를 그대로 유지한다. 위의 특성을 이용하여 높은 입출력 이득과 온, 오프 대비가 큰 광 스위치 및 로직게이트에 응용할 수 있다. 그림 4(c)와 (d)는 단일 소자타입의 VCL-DOT를 이용하여 광 로직게이트의 기본이 되는 AND-게이트와 OR-게이트 동작 특성을 나타낸 실험결과이다. 기존에 발표된 다른 논문들에서는 VCSEL/pnpn 스위치, VCSEL + thyristor나 light amplifying optical switch (LAOS)등 과 같이 수광 소자와 발광 소자를 따로 제작하여, 두 개 혹은 그 이상을 이용하여, 직렬 또는 병렬의 조합으로 로직을 구현하였다. 하지만, 본 논문에서는 수광과 발광의 역할을 모두 갖는 VCL-DOT 하나의 소자를 이용하여 로직 AND, OR-게이트를 모두 구현하였다. 그림 4(c)에서 보는바와 같이 AND-게이트의 기준 입력 신호는 133 ns의 주기를 갖고, 그 크기(V_{PP})는 5.05 V $_{PP}$ 의 사인 신호를 인가하였다. 입력 광신호는 67 ns의 펄스 폭을 갖는 A와 B의 두 신호를 합쳐 단일 소자타입의 VCL-DOT에 인가하였으며, 출력신호는 실리콘 PIN 광검출기를 이용하여 측정하였다. OR-게이트 역시 그림 4(d)에서와 같이 다른 모든 조건은 앞에서 측정한 AND-게이트와 동일한 상태에서 기준 입력 신호의 크기만 5.20 V $_{PP}$ 로 인가하였다. 실험의 결과를 통해서 알 수 있듯이, 본 연구에서 제작한 VCL-DOT를 이용하면, 기준 바이어스 전압의 크기만을 제어하는 간단한 조작만으로도 하나의 소자에서 광 AND-와 OR-게이트를 모두 구현 가능한 장점을 갖는다.

IV. 결 론

VCL-DOT는 자유공간 광 접속(free-space optical interconnects, FSOIs) 시스템 뿐 만 아니라 광컴퓨터, 광 네트워크에서 사용될 수 있는 광 논리 및 광 스위칭 시스템에 있어서 매우 중요한 소자이다. 이는 단순한 이극 구조에서 광 입력과 출력을 할 수 있다는 점에서 매우 큰 장점을 갖는다. 본 연구에서는 최초로 단일 소자 타입의 VCL-DOT를 이용하여 광 로직 AND-와 OR-게이트를 구현하였다. VCL-DOT는 보다 낮은 전류에서 레이징이 가능하도록, 선택적 산화공정을 적용하고, 광 싸이리스터의 위, 아래층에 DBR을 응용하여 문턱전류 값을 0.65 mA까지 낮추었다. 비록 현재 측정

한 스위칭 속도는 다소 느리지만, 소자의 크기, 광 싸이리스터 최적화된 설계, 또한 최적화된 바이어스 값에 의해서 충분히 스위칭 속도를 높일 수 있으리라 생각한다. 이를 바탕으로 VCL-DOT는 앞으로의 자유공간 광 접속 시스템 및 광논리 시스템에 응용될 훌륭한 광 스위칭 소자로써 큰 기여를 하리라 기대한다.

참 고 문 헌

- [1] K. Kasahara, Y. Tashiro, N. Hamao, M. Sugimoto, and T. Yanase, "Double heterostructure optoelectronic switch as a dynamic memory with low-power consumption," *Appl. Phys. Lett.* vol. 52, pp. 679-681, 1988.
- [2] I. Ogura, Y. Tashiro, S. Kawai, K. Yamada, M. Sugimoto, K. Kubota, and K. Kasahara, "Reconfigurable optical interconnection using a two-dimensional vertical to surface transmission electrophotonic device array," *Appl. Phys. Lett.* vol. 57, pp. 540-542, 1990.
- [3] P. Zhou, J. Cheng, C. F. Schaus, S. Z. Sun, C. Hains, K. Zheng, A. Torres, D. R. Myers, and G. A. Vawter, "High-performance latchable optical switch and logic gates based on the integration of surface-emitting lasers and photothyristors," *Appl. Phys. Lett.*, vol. 59, pp. 2504-2506, 1991.
- [4] W. K. Chan, J. P. Harbison, A. C. Von Lehmen, L. T. Florez, C. K. Nguyen, and S. A. Schwarz, "Optically controlled surface-emitting lasers," *Appl. Phys. Lett.* vol. 58, pp. 2342-2344, 1991.
- [5] M. Kuijk, P. L. Heremans, G. Borghs, and R. Vounckx, "Depleted double-heterojunction optical thyristor," *Appl. Phys. Lett.* vol. 64, pp. 2073-2075, 1994.
- [6] C. Wilmsen, H. Temkin, and L. Coldren, "Vertical Cavity Surface Emitting Lasers," Cambridge Univ. Press, U.K., Chapter 5, 1999.
- [7] K. D. Choquette, R. P. Schneider Jr., K. L. Lear and K. M. Geib, "Low threshold voltage vertical-cavity lasers fabricated by selective oxidation," *Electron. Lett.* vol. 30, pp. 2043-2044, 1994.
- [8] W. K. Choi, D. G. Kim, Y. W. Choi, K. D. Choquette, Y. K. Kim, S. Lee, D. H. Woo, "Optical properties of selectively oxidized vertical cavity laser with depleted optical thyristor structure," *Appl. Phys. Lett.* 89, 121117 (2006).
- [9] 최운경, 최영완 "낮은 문턱 전류를 위한 Vertical Cavity Laser - Depleted Optical Thyristor 의 레 이징 특성에 관한 연구," 전자공학회지, 43권, SD 편, 7호, pp. 1-6, 2006.
- [10] J. J. Lee, D. G. Kim, J. K. Choi, Y. W. Choi, S. Y. Han, S. Lee, S. H. Kim, Y. Nakano, and N. Futakuchi, in *Proc. SPIE*, vol. 3944, pp. 926-934, 2000.
- [11] W.K.Choi, D.G.Kim, Y.W.Choi, S.Lee, D.H.Woo, Y.T.Byun, J.H.Kim and S.H.Kim, "Reverse-Biased Characteristics of GaAs/AlGaAs Depleted Optical Thyristor with Low Depletion Voltage," in *Proc. SPIE*, vol. 4986, pp. 180-189, 2003.

저 자 소 개



최 운 경(정회원)
 2002년 중앙대학교
 전자공학과 (공학사).
 2004년 중앙대학교 전자
 전기공학부 (공학석사).
 2004년 3월~현재 중앙대학교
 전자전기공학부 박사과정
 재학중.

<주관심분야: 광스위칭 시스템 및 소자, Optical Interconnection>



김 두 근(정회원)
 1998년 중앙대학교
 전자공학과 (공학사).
 2000년 중앙대학교
 영상공학부 (공학석사).
 2003년 중앙대학교 전자
 전기공학부 (공학박사).

2003년~2005년 산타바바라 캘리포니아주립대 (UCSB), 연구원.

2005년~현재 중앙대학교 전자공학과 연구교수
 <주관심분야: 광스위칭 시스템 및 소자, 바이오 센서>



김 도 균(정회원)
 2003년 중앙대학교 전자전기
 공학부 (공학사).
 2005년 중앙대학교 전자전기
 공학부 (공학석사).
 2005년~현재 중앙대학교 전자
 전기공학부 박사과정
 재학중.

<주관심분야: optical interconnection, optical 송 수신 모듈, CMOS 설계>



최 영 완(정회원)
 1985년 서강대학교
 전자공학과 (공학사).
 1987년 버팔로 뉴욕주립대
 (SUNY at Buffalo),
 전기 및 컴퓨터공학과
 (공학석사).

1992년 버팔로 뉴욕주립대 (SUNY at Buffalo),
 전기 및 컴퓨터공학과(공학박사).

1992년~1995년 한국전자통신연구원(ETRI),
 선임연구원.

1995년~현재 중앙대학교 전자공학과 교수.

<주관심분야: Microwave-Photonics, Optical interconnection, 광스위칭 시스템 및 소자>