

논문 2006-43SD-2-1

## MEMS 정전발전기 개발을 위한 변환소자연구

(A Study on the Converter for MEMS Electrostatic Power Generator)

강 희 중\*

(Hee-Jong Kang)

## 요 약

본 연구는 MEMS 정전발전기(MEMS Electrostatic Power Generator)를 개발하기 위한 선행연구로 정전발전기를 통해 발생시킨 고전압의 정전기를 동전기로 바꾸는 변환소자를 제안하고 이를 시뮬레이션 툴을 이용하여 설계 및 시뮬레이션하였으며, 결과를 바탕으로 소자를 제작하여 기초적인 검증을 실시하였다. 시뮬레이션과 제작된 소자를 이용한 기초실험 결과 전압을 gate에 인가할 때 제작소자인 PIN형 다이오드의 공핍층내 전계에 의해 효과적으로 anode 전류가 형성됨을 확인하였으며, 정전하를 gate에 인가할 때에도 유사한 결과가 나올 것으로 기대된다.

## Abstract

This is a preliminary study on the MEMS(Micro Electro Mechanical System) electrostatic power generator. It suggested a converting device to change from the electrostatic to the dynamic electricity. To testify, it used Silvaco simulation tools(Athena and Atlas) and fabricated the converting device. The result of the simulation and test, it seems to convert electrostatic into dynamic electricity effectively.

**Keywords :** MEMS, Electrostatic, Micro-power generator, Micro-scale generator, Electric converter

## I. 서 론

유비쿼터스 환경이 도래하면서 언제 어디서나 원하는 정보를 이용할 있도록 지원하는 휴대용 전자기기가 다양하게 개발되고 있다. 휴대용 전자기기가 해결해야 할 큰 기술과제 중의 하나는 전원인데, 기술발전에 따라 소비전력이 크게 낮아지고 있음에도 불구하고, 전지의 방전 및 무게로 인해 점차 자가발전에 대한 요구가 증대되고 있다. 이에 따라 최근 마이크로 발전기(MPG, Micro Power Generator) 분야에 관련된 다양한 연구가 시도되고 있다<sup>[1-6]</sup>

특히, 전원의 외부공급으로 인한 각종 제약때문에 자가발전을 통해 반영구적 또는 지속적으로 동작하는 제품을 만들자는 개념(Self-Powered System)이 나오고

있으며 MIT공대 등에서는 미래를 선도할 과제로 이를 연구하고 있다<sup>[7]</sup>.

마이크로 발전기의 사용 예로는, 신체에 삽입될 인공 심장박동기의 동력원, 원자력발전시설 관 내부의 미소 청소 로봇용 동력원, 군사용 목적으로 또는 오지에서 전원 없이 사용해야 할 휴대용 통신, 위치 확인 시스템(GPS), 무선 정보 장비의 전원, 자동차의 엔진 열을 보조적으로 이용하는 계측장비 등이 있다<sup>[7]</sup>.

마이크로 발전기에서 전기를 생산하는 방법에는 열 에너지를 기계적 운동 에너지로 변화시키고, 기계적 운동 에너지에서 전기 에너지를 유도하는 마이크로 펌프 방식이 있는데, 여기에는 정전형(Electrostatic), 압전형(Piezoelectric), 상변화형(Vaporization), 전기유체역학형(Electrohydrodynamic), 전기연동형 및 삼투압형, 바이메탈형(Bimetallic), 열공압형(Thermopneumatic) 등이 있다<sup>[7]</sup>.

아울러, 진동과 전자기장을 이용하여 전기에너지를

\* 정희원, 국민대학교 전자공학과  
(Dept. of Electronic Engineering, Kookmin Univ.)  
접수일자 : 2005년6월15일 수정완료일 : 2006년2월1일

유도하는 마이크로 발전기도 개발되어있다.

본 연구는 이러한 마이크로 발전기의 하나인, 정전기를 이용한 MEMS 정전발전기(MEMS Electrostatic Power Generator)를 개발하기 위한 선행연구로 정전발전기를 통해 발전된 수백~수천볼트 이상의 높은 정전기를 일반적으로 사용할 수 있도록 바꿔주는 변환소자를 제안하고 설계 및 시뮬레이션을 수행하였다.

아울러, 시뮬레이션 결과를 바탕으로 변환소자를 제작하고 기초적인 실험을 통하여 부분적이거나 마찰에 의해 생성된 고압의 정전하를 이용한 변환소자의 가능성을 실증하였다.

## II. 정전발전 이론 및 변환소자의 필요성

### 1. 마찰에 의해 발생하는 전하량

일함수(work function)는 원자에 속박되어 있는 전자를 원자의 속박으로부터 끌어내는데 필요한 최소의 에너지를 말하며 진공준위(자유공간에서의 전자의 포텐셜 에너지)와 페르미준위(0[K]에서 자유전자가 가지는 최대의 에너지)의 차이로 나타난다<sup>[8]</sup>.

마찰에너지가 물질의 일함수 이상 전자에 전달될 때, 일함수 이상의 에너지를 흡수한 전자는 속박되어 있던 원자로부터 떨어져 나와 자유전자가 된다.

마찰에너지는 식(1)과 같이 표현된다.

$$E_{friction} = Fd = \mu mgd \tag{1}$$

( $F$ : 마찰력,  $d$ : 마찰거리,  $\mu$ : 마찰계수,  $m$ : 마찰물질의 질량,  $g$ : 중력가속도)

한편, 마찰에 의해 제공된 에너지를 흡수하여 원자로부터 자유롭게 된 전자들이 갖는 정전기에너지는 자유전자 수와 물질의 일함수의 곱으로 식(2)와 같이 나타낼 수 있다.

$$E_{electrostatic} = n\phi \tag{2}$$

( $n$ : 자유 전자수,  $\phi$ : 마찰물질의 일함수)

마찰에너지가 크면 클수록 정전기에너지도 비례하여 크게 나타나므로 두 에너지의 관계는 식(3)과 같이 표시될 수 있다.

$$n\phi \propto \mu mgd$$

$$n\phi = k\mu mgd \tag{3}$$

( $k$ : 마찰에너지로부터 정전기에너지로의 변환효율)

자유전자수  $n$ 은 총전하량을 전자하나의 전하량으로 나눈 것이므로 식(4)와 같이 표시될 수 있다.

$$n = \frac{Q}{e} \tag{4}$$

따라서, 마찰에 의해 발생한 전하량은 식(3) 및 식(4)로부터 식(5)와 같이 표시된다.

$$Q = \frac{k\mu mgde}{\phi} \tag{5}$$

### 2. 정전압 및 변환소자의 필요성

마찰에 의해 발생한 정전기는 일상적인 행동(걷거나 의자의 이동, 의복의 마찰 등)의 경우에도 15,000V의 높은 정전압을 발생시킨다<sup>[9]</sup>.

반도체소자가 서브마이크로 수준으로 소형화되고 있기 때문에 이 정도의 정전압은 소자 자체를 파괴할 정도로 충분히 큰 값이다.

표 1. 일상적으로 발생하는 정전압<sup>[9]</sup>

Table 1. Electrostatic voltage which is usually generated.

정전기의 발생방법	정전압(V)	
	상대습도	
	10~20%	65~90%
카펫 위를 걷는 동작	35,000	1,500
비닐 바닥위를 걷는 동작	12,000	250
작업대의 작업자	6,000	100
작업 지시판의 비닐	7,000	600
작업대에서 Poly bag를 드는 동작	20,000	1,200
폴리우레탄으로 채운 작업용 의자	18,000	1,500

표 2. 반도체소자별 정전기 파괴전압 범위<sup>[9], [10]</sup>

Table 2. Range of electrostatic breakdown voltage by the semiconductor device.

소자형	파괴되는 범위	
	전압(Volt)	에너지( $\mu$ J)
VMOS	30~1,800	
MOSFET	100~200	0.5~2.0
EPROM	100~150	0.5
JFET	140~7,000	0.98~2.45
OP-AMP	190~2,500	1.62~312.5
CMOS	250~3,000	3.13~450.0
Schottky Diodes	300~2,500	4.5~312.5
FILM REGISTERS	300~3,000	4.5~450.0
Bipolar Transistor	300~7,000	2.5~2.45
Schottky TTL Logic	1,000~2,500	50~312.5

반도체 소자별 정전기의 파괴전압 범위를 보면, MOSFET의 경우 100~200V, EPROM의 경우 100~150V의 비교적 낮은 전압에서 파괴되기 때문에 반도체에서 정전압의 크기는 매우 중요한 의미를 갖는다.

마찰을 이용한 MEMS 정전발전기의 경우, 이러한 높은 정전압을 활용하므로 이를 일반적으로 사용할 수 있는 수준까지 낮추는 변환기가 필요하다.

본 연구에서는 정전발전기를 이용하여 발생시킨 높은 정전압을 gate 전극을 통해, PIN구조 다이오드의 공간 전하영역에 인가하고 공핍층내에 전계를 이용하여 다이오드를 가동시키는 방법으로 사용가능한 수준의 전류를 얻고자 한다.

### III. 설계 및 시뮬레이션

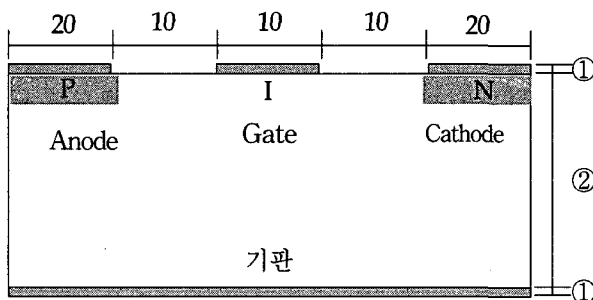
#### 1. 소자의 설계(Device Design)

소자는 silicon기판에 boron를 도핑한 p형 영역, phosphor를 도핑한 n형 영역 및 기판자체인 I 영역을 갖는 PIN diode 형태로, 4개의 알루미늄 전극(anode, cathode, gate, 기판)을 설치하여 gate를 통해 정전기를 인가하고, anode 및 cathode를 통해 일반적인 전자기기에서 사용할 수 있는 전류를 출력할 수 있도록 설계하였다.

소자의 두께는 기판의 두께인 500um에 전극의 두께를 합한 정도이며, 폭은 70um로 anode 및 cathode 전극이 20um, gate 폭 및 anode와 cathode 사이의 간격이 10um가 되도록 하였다.

#### 2. 공정시뮬레이션 및 결과

Silvaco사의 Athena를 사용하여, 설계된 소자를 표 3



- ① 0.1 : 전극(aluminium)
- ② 500 : 기판 (silicon) - orientation : 100  
resistivity : 16~23Ωcm(도핑농도 2.0e14~e15)

그림 1. 소자의 구조

Fig. 1. Structure of the device.

표 3. 공정 시뮬레이션 Code  
Table 3. Process simulation code.

```

go athena

# TITLE : Electrostatic cell Simulation Code
base.par oxide grad.space=3 ratio.box=5
base.par silicon grad.space=3 ratio.box=1.8
base.par polysilicon grad.space=3 ratio.box=1.8
base.par nitride grad.space=3 ratio.box=5
base.par photo grad.space=3 ratio.box=5

base.mesh surf.ly=0.0 surf.dy=0.1\
active.ly=1.0 active.dy=0.5 epi.ly=2.0 epi.dy=1.0\
sub.ly=10.0 sub.dy=10.0 back.ly=500 back.dy=100

init silicon c.phos=2.0e015 orientation=100\
spac=1 width.str=70.0 depth.str=500

# deposit a new oxide layer to fill the trench,
with CVD TEOS
# First define the TEOS machine....
rate.depo machine=teos oxide u.m cvd \
dep.rate=1 step.cov=0.2
# Now employ it....
deposit machine=teos time=55 seconds \
divisions=20

etch oxide start x=0. y=-10
etch oxide cont x=0. y=10
etch oxide cont x=20. y=10
etch oxide done x=20. y=-10

# p-type Implant...
implant boron energy=80 dose=1e16
etch oxide right pl.x=20.

# deposit a new oxide layer to fill the trench,
with CVD TEOS
# First define the TEOS machine....
rate.depo machine=teos oxide u.m cvd
dep.rate=0.3 step.cov=0.2

# Now employ it....
deposit machine=teos time=55 seconds \
divisions=8

etch oxide start x=50. y=-10
etch oxide cont x=50. y=10
etch oxide cont x=70. y=10
etch oxide done x=70. y=-10

# n-type Implant...
implant phosph energy=80 dose=1e16
etch oxide left pl.x=50.

# now make electrode contacts and move it
into device simulation....
deposit alumin thick=0.1
etch alumin start x=20. y=-10
etch alumin cont x=20. y=10
    
```

```

etch alumin cont x=30. y=10
etch alumin done x=30. y=-10

etch alumin start x=40. y=-10
etch alumin cont x=40. y=10
etch alumin cont x=50. y=10
etch alumin done x=50. y=-10

electrode LEFT name=anode
electrode RIGHT name=cathode
electrode name=pqgate x=35
electrode BACKSIDE name=mqgate

structure outf=10_ESCell_Device.str
tonyplot 10_ESCell_Device.str
    
```

의 프로그램을 이용하여 시뮬레이션하였다.

공정시뮬레이션 결과는 그림 2와 같이 나타났다. 소자의 두께는 500 $\mu$ m이며 그림은 핵심부분을 확대한 것이다.

상단에 있는 3개의 네모는 왼쪽부터 anode, gate, cathode 전극이다. anode 전극 아래 부분은 boron 도핑(1e16)에 의한 p형 영역을 나타내고 있으며 cathode 전극 아래 부분은 phosphor 도핑(1e16)에 의한 n형 영역을 나타내고 있다.

gate 전극 아래 부분은 I 영역으로 사용하기 위한 것이며, phosphor가 약  $2 \times 10^{15}$  도핑되어 있다.

시뮬레이션 결과, anode 하부 p형 영역의 도핑농도는 약  $10^{19} \sim 10^{20} / \text{cm}^3$ 로 나타났고, cathode 하부 n형 영역의 도핑농도도 분포는 다르나 비슷한 정도로 나타났다.

도핑은 p형 영역 및 n형 영역 모두 약  $0.75 \mu\text{m}$  깊이로 이루어졌다.

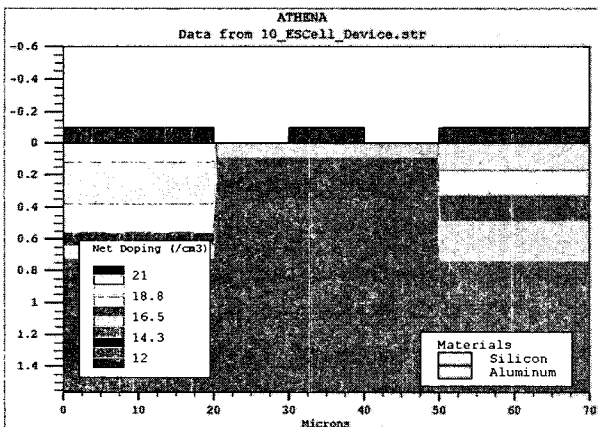


그림 2. 공정 시뮬레이션 결과  
Fig. 2. Process simulation result.

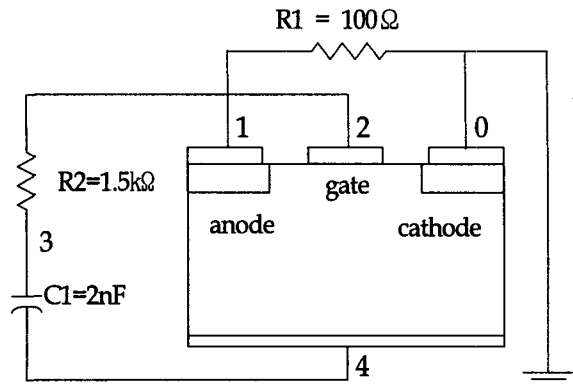


그림 3. 회로 구성  
Fig. 3. Simulation circuit.

### 3. 회로의 구성

공정시뮬레이션 결과에 대한 소자의 동작을 확인하기 위하여 그림 3과 같이 회로를 구성하였으며, gate에 정전하를 인가했을 때 발생하는 현상을 추정하기 위하여 캐패시터를 이용한 정전기 모델을 사용하였다.

캐패시터 C1에 충전된 정전하가 gate에 인가되면 정전하는 소자의 p형 영역과 n형 영역 사이의 형성되어 있는 I 영역의 공핍층으로 확산되며, 확산될 때 PIN구조에 의한 내부전계에 의해 +전하는 anode쪽으로 이동하게 된다.

### 4. 소자 및 회로 시뮬레이션 및 결과

회로시뮬레이션을 이용하여 검증하기 위해 Silvaco사의 Atlas를 사용, 다음 프로그램을 이용하여 소자 및 회로 시뮬레이션(mixed mode)을 수행하였다.

표 4. 소자 및 회로 시뮬레이션 Code  
Table 4. Device and circuit simulation code.

```

go atlas

.begin

c1 3 4 2n
r2 2 3 1500
r1 1 0 100

aESCell 1=anode 2=pqgate 0=cathode
         4=mqgate infile=10_ESCell_Device.str width=70
.nodeset v(1)=0 v(2)=10 v(3)=10 v(4)=0
.ic v(1)=0 v(2)=10 v(3)=10 v(4)=0
.numeric dtmin=1e-12
.options relpot
.tran 1ps 1ms
    
```

```

.log outfile=ESCell_Device
.end

material device=aESCell taun0=0.5e-6 taup0=0.1e-6
models device=aESCell consrh auger kla print

method climit=1e-4

go atlas
tonyplot ESCell_Device_tr.log
    
```

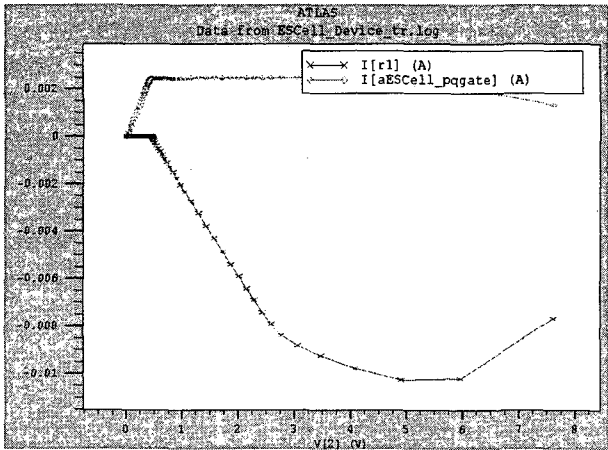


그림 4. 소자 및 회로 시뮬레이션 결과  
 Fig. 4. Device and circuit simulation result.

정전기 모델을 적용하여 0~20nC의 전하가 gate에 인가되었을 때, 그림과 같은 결과가 산출되었다.

gate에 인가되는 전압이 0~8V로 증가하는 동안 gate 전류는 약 0mA~2mA 사이에서 변동되었으며, anode를 통해 나오는 전류 I[R1]은 약 0mA~-10mA사이에서 변화하였다.

정전발전을 이용하여 발생하는 전하량을 NK-1001 (日本 春日電機(Kasuga Denki, Inc.)가 NEC와 공동으로 개발한 전하량 측정기)을 사용하여 측정한 결과, 20~100nC 이상이 지속적으로 발생됨을 확인하였는데, 이를 gate에 인가할 경우 시뮬레이션 결과에서 나타난 것과 같이 수 mA~수십 mA의 전류가 발생할 것으로 기대된다.

#### IV. 제작 및 기초실험

##### 1. 소자의 제작

설계 및 시뮬레이션 결과를 바탕으로 반도체공동연구소에 의뢰하여 그림 5의 Layout으로 정전기 변환소자를 제작하였다.

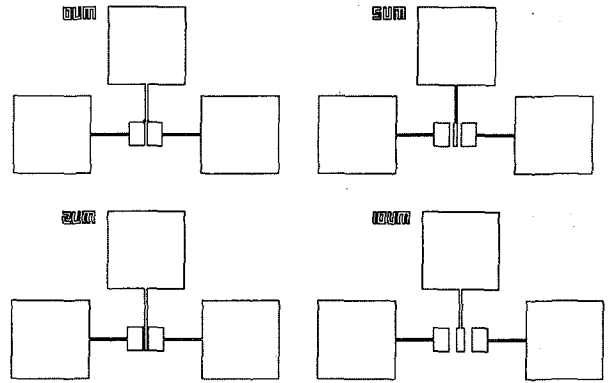


그림 5. 소자 제작용 Layout  
 Fig. 5. Layout for the device fabrication.

①		<ul style="list-style-type: none"> <li>• Bare Silicon Wafer</li> <li>• N-type(100)</li> <li>• Resistivity:16~23</li> </ul>
②		<ul style="list-style-type: none"> <li>• Buffer oxide : 450Å</li> <li>• Nitride : 1600Å</li> <li>• PR coating: 1.2µm</li> <li>• Photolitho (Mask 1)</li> <li>• Nitride etch:1600Å</li> <li>• PR asher / PR strip</li> <li>• N implant : phosphor</li> </ul>
③		<ul style="list-style-type: none"> <li>• PR coating : 1.2µm</li> <li>• Photolitho (Mask 2)</li> <li>• Oxide etch : 450Å</li> <li>• Silicon etch : 1µm</li> <li>• PR asher / PR strip</li> </ul>
④		<ul style="list-style-type: none"> <li>• PR coating : 1.2µm</li> <li>• Photolitho (Mask 3)</li> <li>• Nitride etch : 1600Å</li> <li>• P implant : boron</li> </ul>
⑤		<ul style="list-style-type: none"> <li>• PR asher / PR strip</li> <li>• Nitride etch (wet)</li> <li>• Drive in (anneal)</li> <li>• SiO<sub>2</sub> etch (wet)</li> </ul>
⑥		<ul style="list-style-type: none"> <li>• Al deposition : 1µm</li> <li>• PR coating : 1.2µm</li> <li>• Photolitho (Mask 4)</li> <li>• Al etch</li> <li>• PR asher / PR strip</li> </ul>
⑦		<ul style="list-style-type: none"> <li>• PR coating</li> <li>• Back side Al deposit.</li> <li>• PR asher / PR strip</li> <li>• Fab out</li> </ul>

그림 6. 공정 흐름  
 Fig. 6. Process flow.

소자는 높은 정전압에 의해 파괴될 가능성 및 PIN구조의 전계강도를 고려하여 gate의 폭과 anode, gate, cathode의 폭 및 간격을  $0\mu\text{m}$ ,  $2\mu\text{m}$ ,  $5\mu\text{m}$  및  $10\mu\text{m}$ 의 4종류로 제작하였다.

사용 웨이퍼는 N-type(100) 4인치 Silicon Wafer로 저항률은  $16\sim 23\Omega\cdot\text{cm}$ (도핑농도:  $2.0\text{e}14\sim\text{e}15$ )이다.

마스크는 n-implantion용, p-implantion용, Align Key용 및 anode, gate, cathode 전극용의 4매를 사용하였으며, implant시 사용한 에너지의 크기는  $80\text{KeV}$ , 도핑농도는  $1.0\text{e}16$ 으로 하였다.

그림 7은 설계에 따라 제작된 소자의 Microscope 이미지이다.

$0\mu\text{m}$ 소자는 anode와 cathode 사이에 gate를 두지 않고 외부에 설치하였으며 anode와 cathode 간격은  $3\mu\text{m}$ 로 작업하였는데 실제 제작된 소자의 간격은  $3.20\mu\text{m}$ 로 나타났다.

$2\mu\text{m}$ ,  $5\mu\text{m}$ ,  $10\mu\text{m}$ 소자는 gate의 폭 및 gate로부터 anode, cathode간의 거리를  $2\mu\text{m}$ ,  $5\mu\text{m}$ ,  $10\mu\text{m}$ 로 제작한 것인데, 높은 정전압을 견딜 수 있는 정도를 판단하기 위한 조치였다.

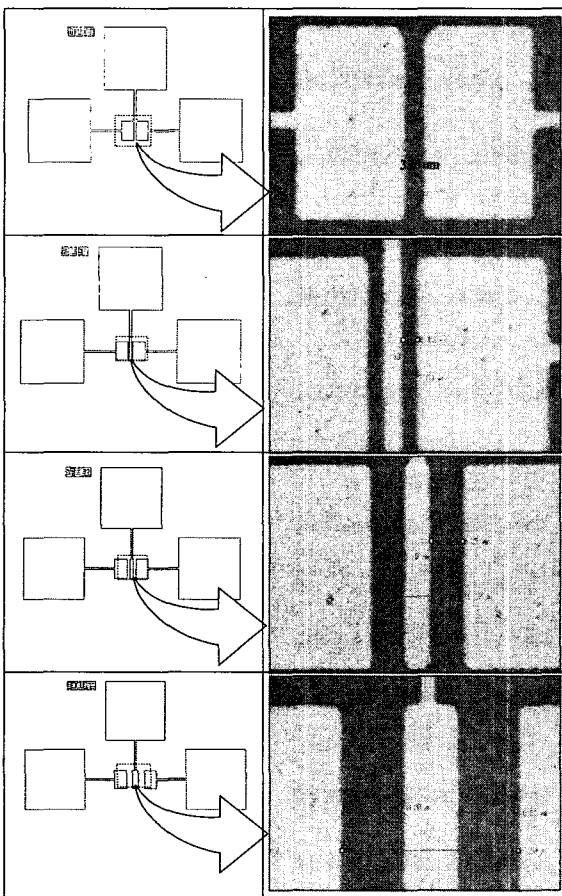


그림 7. 제작소자의 Microscope 이미지  
Fig. 7. Microscope image of the fabricated device.

제작된 소자의 gate폭은  $2.94\mu\text{m}$ ,  $4.75\mu\text{m}$ ,  $10.19\mu\text{m}$ 로  $0.25\mu\text{m}$  이하의 오차내에서 제작되었으며, anode, cathode간격은  $2\mu\text{m}$ 소자는  $1.99\mu\text{m}$ ,  $2.16\mu\text{m}$ ,  $5\mu\text{m}$ 소자는  $5.10\mu\text{m}$ ,  $5.27\mu\text{m}$ ,  $10\mu\text{m}$ 소자는  $10.20\mu\text{m}$ ,  $10.20\mu\text{m}$ 로  $0.27\mu\text{m}$ 이하의 오차내에서 제작되었다.

## 2. 기초실험 및 결과

기초실험에서는  $10\mu\text{m}$ 소자를 사용하였는데, 현재 높은 정전압을 직접 gate에 인가하고 이에 의해 발생하는 anode 및 cathode 전류를 측정할 수 있는 장비가 없어 실험방법을 연구하고 있으며 본 연구에서는 본격적인 정전기 실험에 들어가기에 전에 기초실험으로 gate에  $0\sim 3\text{V}$ 의 낮은 전압을 인가하여 gate에 주입된 전하가 PIN구조내 공핍층의 전계에 의해 anode 전류로 전환되는 동작상태를 보는 데까지만 진행하였다.

실험결과 gate전류와 거의 동일한 크기의 전류(부호는 반대)가 anode에 나타나 gate에 주입된 전하가 효과적으로 anode 전류로 전환되고 있음을 확인할 수 있었다.

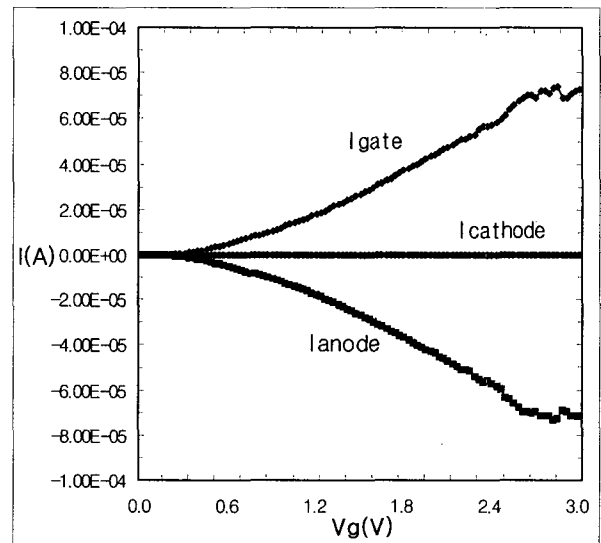


그림 8. gate 인가전압의 변화에 따른 전류  
Fig. 8. The anode current by change of the gate current.

## V. 결론

본 연구는 MEMS 정전발전기의 개발을 위한 선행연구로 정전기를 일반적으로 활용할 수 있는 동전기로 바꾸는 변환기를 제안하고, 시뮬레이션 및 제작을 통해 그 가능성을 확인하였다.

실험여건상, 고압의 정전기를 직접 소자에 인가하여

확인하지 못하였으나, 시뮬레이션 및 저전압 범위에서의 측정결과에 따라, gate(+Q)와 기판(-Q)에 정전압을 인가할 경우에도, gate와 기판사이의 Coulomb 인력에 의해 전자들이 SCR내부로 유입되며, PIN구조내 SCR의 전계에 의해 효과적으로 anode전류로 변환될 것으로 판단된다.

향후 계속연구를 통해 gate에 높은 정전압이 인가되었을 때, 파괴전압, 인가전류 대비 출력전류, 전압의 변화 등 다양한 실험을 진행하면, 정전발전기에서 발생하고전압, 저전류의 정전기를 효율적으로 변환하는 보다 개선된 방안을 도출해낼 수 있을 것으로 기대된다.

### 참 고 문 헌

- [1] S. Meringer, J.O. Mur-Miranda, R. Amirtharajah, A.P. Chandrakasan, J.H. Lang, Vibration-to-electric energy conversion, IEEE Trans. Very Large Scale Integr. VLSI Syst. 9 (1) (2001).
- [2] P.D. Mitcheson, P. Miao, B.H. Stark, E.M. Yeatman, A.S. Holmes, T.C. Green, MEMS electrostatic micropower generator for low frequency operation, Department of Electrical & Electronic Engineering, Imperial College London, London, UK, June 2004.
- [3] P.D. Mitcheson, B.H. Stark, P. Miao, E.M. Yeatman, A.S. Holmes, T.C. Green, Analysis and Optimisation of MEMS Electrostatic On-Chip Power Supply for Self-Powering of Slow-Moving Sensors, Dep. of Electrical & Electronic Engineering, Imperial College London, UK.
- [4] P.D. Mitcheson, T.C. Green, E.M. Yeatman, A.S. Holmes, Architectures for Vibration-Driven Micropower Generators, J. Microelectromechanical systems, Vol. 13 (3), (June 2004).
- [5] S. Roundy, P.K. Wright, K.S.J. Pister, Micro-Electrostatic Vibration-to-Electricity Converters, Proceedings of IMECE2002, ASME International Mechanical Engineering Congress & Exposition, Nov. 2002.
- [6] W. MA, M. Wong, L. Rufer, Dynamic simulation of an electrostatic power micro-generator, Hong Kong University of Science and Technology, TIMA Lab. Research Reports, 2005.
- [7] 한국과학기술원 시스템연구부 열유동 제어연구센터 유체기계연구팀, 마이크로 동력원 개발을 위한 기반기술 개발, <http://turbo.kist.re.kr>
- [8] Jasprit singh, Semiconductor Devices, McGraw-Hill, Inc. pp. 72, 199
- [9] 이덕출 외, 정전기의 기초와 장애해 방지, 응보출판사, 1994
- [10] 이경희, ESD 보호회로, 한국특허정보원, <http://www.forx.org/>

### 저 자 소 개



강 희 중(정희원)

1991년 국민대학교 전자공학과 학사 졸업.  
1996년 국민대학교 전자공학과 석사 졸업.  
2001년 국민대학교 전자공학과 박사 수료.  
2004년 ~ 현재 : 과학기술정책연구원

<주관심분야: 반도체소자 시뮬레이션 및 공정>