

---

# MB-OFDM 방식의 UWB 시스템을 위한 CMOS LNA 설계

이재경\* · 강기섭\* · 박종태\* · 유종근\*

Design of a CMOS LNA for MB-OFDM UWB Systems

Jae-kyoung Lee\* · Ki-sub Kang\* · Jong-tae Park\* · Chong-gun Yu\*

---

본 논문은 정보통신부의 출연금으로 수행한 IT SoC 핵심 설계 인력 양성 사업의 수행결과입니다.  
IDEC 지원에 의해서도 일부 수행되었음

---

## 요 약

본 논문에서는 MB-OFDM 방식의 초광대역 시스템 응용을 위한 단일 단 cascode 구조의 CMOS 저잡음증폭기를 설계하였다. 광대역(3.1GHz~4.9GHz) 입력 매칭은 칩 면적과 잡음지수를 줄이기 위해 간단한 대역통과 필터를 사용하여 수행하였다. 0.18 $\mu$ m CMOS 공정변수를 사용하여 모의실험 한 결과, 설계된 증폭기는 9.7dB의 최대 이득, 2.1GHz~7.1GHz의 3dB 대역폭, 2dB의 최소잡음지수, -2dBm의 IIP3, -11.8dB 이하의 입력 반사 손실 특성을 보이며, 1.8V 공급 전원전압에 25.8mW의 전력을 소모한다. 칩면적은 패드를 포함해서 0.74mm<sup>2</sup>이다.

## ABSTRACT

A CMOS LNA based on a single-stage cascode configuration is designed for MB-OFDM ultra-wide band(UWB) systems. Wideband(3.1GHz~4.9GHz) input matching is performed using a simple bandpass filter to minimize the chip size and the noise figure degradation. The simulation results using 0.18 $\mu$ m CMOS process parameters show a power gain of 9.7dB, a 3dB band width of 2.1GHz~7.1GHz, a minimum NF of 2dB, an IIP3 of -2dBm, better than -11.8dB of input matching while occupying only 0.74mm<sup>2</sup> of chip area. It consumes 25.8mW from a 1.8V supply.

## 키워드

CMOS LNA, UWB System, MB-OFDM, Low Noise

## I. 서 론

초광대역(UWB) 무선통신 기술은 기존 무선통신 시스템과의 간섭 없이 주파수를 공유할 수 있으며, 높은 보안성과 높은 데이터 전송 특성 그리고 해상도가 높기 때문에 정확한 거리 및 위치측정이 가능하고, 다중경로 영향

에 강한 특성을 갖는다. 이러한 장점 때문에 UWB 기술은 거리측정, 물체 위치 추적, 충돌방지, 침입감시 등의 레이더 분야와 WLAN, WPAN, Smart Home/Office 등의 무선 통신 분야, 그리고 의료용 검침기, 자동차용 센서, 생산 및 공업용 로봇제어 등 다양한 응용분야에 적용될 예정이며, 향후 무궁무진한 응용분야의 핵심기술로 자리 매김할 것

으로 기대된다.

IEEE산하 802.15.3에서는 사무실이나 가정과 같은 작은 공간에서 10m 정도의 근거리에서 있는 PC, TV, PDA, DVD, 디지털 카메라, 프린트 등의 정보기기들을 최소 100Mbps이상의 전송속도로 연결하기 위한 PAN 기술로 UWB 통신 방식을 채택하고, 2002년 11월부터 802.15.3a를 구성하여 표준화를 시도하기 시작하였다[1]. 현재 표준안은 Intel, TI 등에서 주도하고 있는 MBOA(Multi-Band OFDM Alliance) 진영의 MB-OFDM 방식의 제안서[2]와 Motorola 진영의 Direct Sequence 기술 기반의 single/dual-band 방식의 제안서[3] DS-UWB로 압축되고 있다. 본 논문에서는 두 가지 표준안 중에 좀더 유력시 되고 있는 MB-OFDM 방식에서 제안하는 Mode 1 Device (주파수 대역: 3.1GHz~4.9GHz) 규격에 맞게 저잡음 증폭기를 설계하였다.

기존에 초광대역 저잡음 증폭기를 구현하기 위해 사용된 구조로는, 여러 단으로 분포된 형태를 갖는 구조, resistive shunt feedback을 사용하는 구조, 그리고 bandpass LC filter를 사용하는 구조로 분류될 수 있다. 먼저, 여러 개의 증폭 단으로 분포된 구조를 갖는 distributed amplifiers[4],[5]는 광대역 특성을 얻기에는 용이하나, 구조적으로 전력소모가 크다는 단점 때문에 저전력 특성이 요구되는 응용분야에는 적합하지 않다.

두 번째로 resistive shunt feedback을 사용한 증폭기[6]는 광대역 매칭 특성이 좋으며, 평탄한 이득 특성을 얻을 수 있다는 장점이 있으나, 전력소모가 크며, feedback 저항으로 인한 잡음지수(noise figure) 특성이 나빠진다는 단점이 있다. Resistive feedback을 사용하면서 전력소모를 줄이고 잡음지수 성능도 개선하려는 시도[7]가 있었으나, 잡음지수 성능에 있어서 두드러진 향상을 얻지는 못했다.

광대역 증폭기를 구현하기 위해 최근에 새롭게 시도된 구조로 입력단에 bandpass LC filter를 사용한 증폭기 [8],[9]가 있다. 이 구조는 비교적 작은 전력소모로 좋은 광대역 특성을 보이지만, LC filter 구현을 위한 소자 수의 증가로 칩 면적이 커지고 잡음지수 특성이 나빠진다는 단점이 있다.

본 논문에서는 단일 단 cascode 공통 소스(common source) 구조를 기본 구조로 채택하고, 입력 매칭단을 가능한 간단하게 설계하여, 칩 면적을 줄이고 잡음지수 성능을 향상시키는데 초점을 맞추어 저잡음 증폭기를 설계하였다.

## II. 저잡음 증폭기의 설계

본 논문에서 설계한 저잡음 증폭기의 구조를 그림 1에 보였다. 기본 구조는 M1으로 구성된 공통 소스 구조이며, reverse isolation 특성과 주파수 응답 특성을 향상시키기 위해 cascode 트랜지스터 M2를 사용하였다. 입력 매칭(50Ω)을 위해 소스단에 흔히 사용되는 degeneration 인덕터는 소자 수를 줄이기 위해 bonding wire의 기생 인덕턴스  $L_{bond}$ 로 대체하였다.

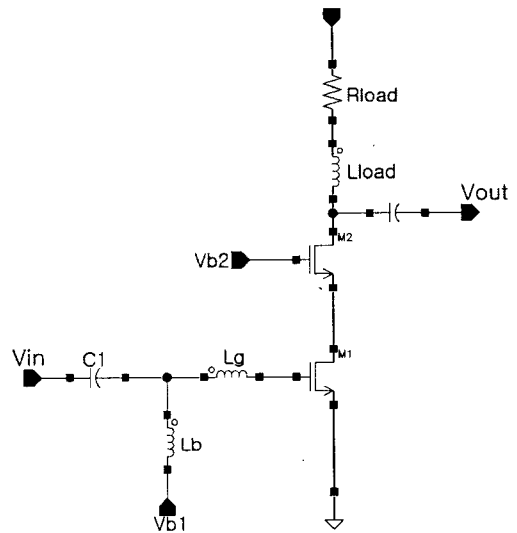


그림 1. 제안된 LNA 구조  
Fig. 1. Proposed LNA

본 논문에서 설계한 저잡음 증폭기의 구조를 그림 1에 보였다. 기본 구조는 M1으로 구성된 공통 소스 구조이며, reverse isolation 특성과 주파수 응답 특성을 향상시키기 위해 cascode 트랜지스터 M2를 사용하였다.

Bonding wire의 인덕턴스를 포함한 입력 단의 등가회로를 그림 2에 보였다. 입력 임피던스  $Z_{in}$ 이 Tee-Network 형태의 4차 bandpass filter[10]를 구성하는데 포함되어, 주어진 주파수 대역에서 reactance 성분을 공진(resonance)시키는데 사용된다. 이 회로는 두 개의 공진회로로 구성되며, dc와 무한대의 주파수에 transmission zero를 가지기 때문에 bandpass 특성을 보인다.  $L_{bond}$ 와  $C_1$ 이 하나의 공진회로를 구성하며,  $Z_{in}$ 의 reactance 성분이 또 하나의 공진회로를 구성한다.  $L_g$ ,  $L_b$ ,  $C_1$  값은 주어진 주파수 대역 3.1-

4.9GHz에서 -10dB 이상의  $S_{11}$  특성을 갖도록 선택하였다. 바이어스 전압은 filter의 ac ground인  $L_b$ 의 한 쪽 단자에 인가함으로써, 기존에 저항을 통해 인가하는 방식에 비해 잡음 지수를 향상시킬 수 있다.

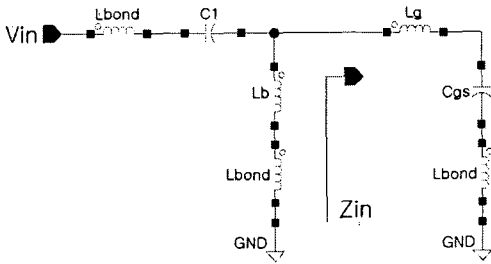


그림 2. 입력단 등가회로  
Fig. 2. Equivalent circuit of the input stage

입력 트랜지스터 M1의 바이어스 전류(14.3mA)와 크기(295um/0.18um)는 4GHz 근처에서 최소 잡음지수를 갖도록 하고, 입력 대칭을 고려하여 결정하였다. 캐스코드 단의 트랜지스터 M2의 크기(255um/0.18um)는 잡음지수 특성을 고려하고, 이득( $S_{21}$ )과 3dB 대역폭 사이의 상보적 관계를 고려하여 결정되었다. 부하인  $L_{load}$ 와  $R_{load}$ 는 주어진 대역에서 가능한 평탄한 이득 특성을 갖도록 설계하였다.  $L_{load}$ 는 대역폭 확장을 위한 shunt peaking 인덕터[11]로 사용되며,  $R_{load}$ 는 낮은 주파수 대역에서 이득을 향상시키기 위해 사용되었다.  $L_{load}$ 와  $C_2$ 는 출력단 매칭(50Ω)에도 사용된다.

### III. 모의실험 결과

설계된 회로를 0.18um CMOS 공정변수를 사용하여 모의실험하였다. 제작된 칩의 성능에 영향을 주는 패드(pad)와 bonding wire의 기생성분들도 모델링하여 모의실험에 반영하였다.

그림 3과 4는 설계된 증폭기의 S-parameter 모의실험의 결과이다. 그림 3에서 볼 수 있듯이 입력 반사손실( $S_{11}$ )은 2.5GHz~6GHz의 범위에서 -11.84dB 보다 작은 값을 가지며, 출력 반사손실( $S_{22}$ )은 주어진 주파수 대역에서 -10dB 보다 작은 값을 갖는다. 최대 전력이득 ( $S_{21}$ )은 9.7dB이고, 3dB 대역폭은 2.1GHz~7.1GHz 인 것을 그림

4에서 확인할 수 있다. 그림 5는 안정성 지수인 K\_factor의 모의실험 결과로서, 원하는 대역폭 전체에 걸쳐 1 이상의 값을 갖는다.

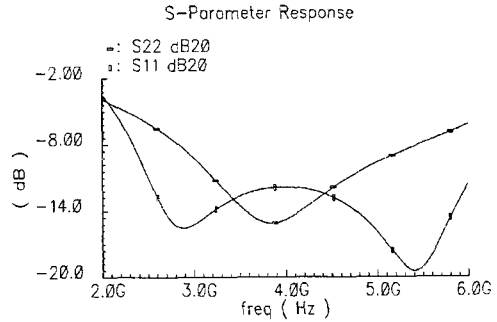


그림 3.  $S_{11}$ 과  $S_{22}$  특성  
Fig. 3.  $S_{11}$ 과  $S_{22}$  characteristics

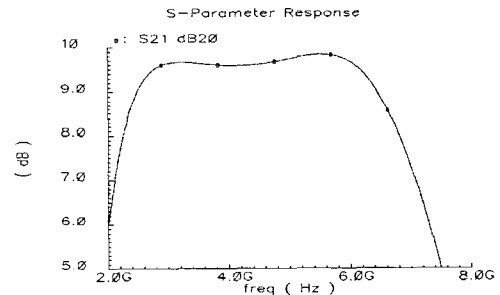


그림 4.  $S_{21}$  특성  
Fig. 4.  $S_{21}$  characteristic

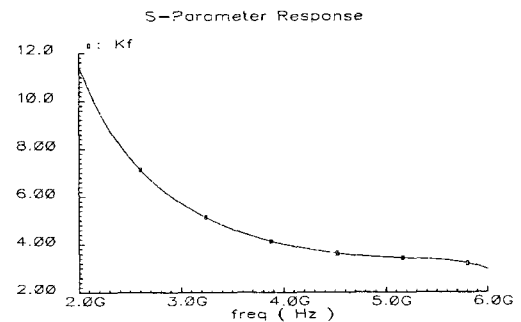


그림 5. K factor 특성  
Fig. 5. K factor characteristic

제안된 증폭기의 잡음지수 특성을 그림 6에 나타냈다. 3.8GHz에서 2dB의 최소 잡음지수 값을 보였고, 4.9GHz에

서 대역폭 중 가장 나쁜 잡음지수인 2.38dB의 값을 보였다. 주어진 대역폭에서 평균 잡음지수는 2.13dB으로 잡음지수 특성이 우수한 것을 알 수 있다. 입력 3차 혼변조 왜곡 교차점(IIP3)을 측정하기 위해 two-tone 모의실험 결과를 그림 7에 보였다. 3차 입력 교차점은 -2dBm이고 1dB 압축점(ICP)은 그림 8에서 볼 수 있듯이 -9dBm으로 설계된 증폭기의 선형성이 우수한 것을 알 수 있다.

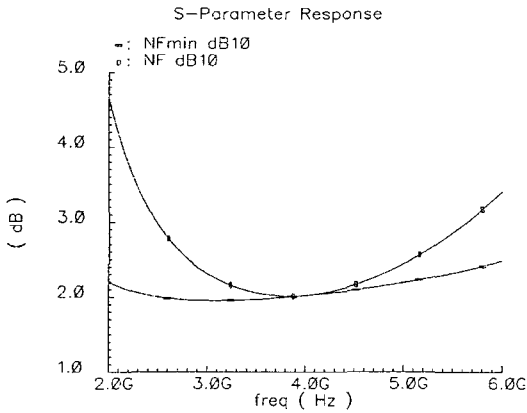


그림 6. 잡음지수 특성  
Fig. 6. Noise figure characteristic

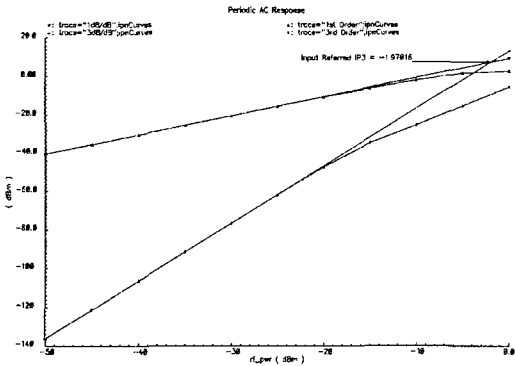


그림 7. IIP3 특성  
Fig. 7. IIP3 characteristic

설계된 회로의 레이아웃 도면을 그림 9에 보였다. 칩의 크기는 패드를 포함해서 0.74mm<sup>2</sup>이다. 설계된 회로의 성능과 기존에 발표된 광대역 증폭기의 성능을 표 1에 요약하였다. 설계된 저잡음 증폭기의 전력소모는 25.8mW로 다소 높으나 다른 증폭기에 비해 잡음지수, 선형성, 칩 면적에서 우수한 특성을 보인다.

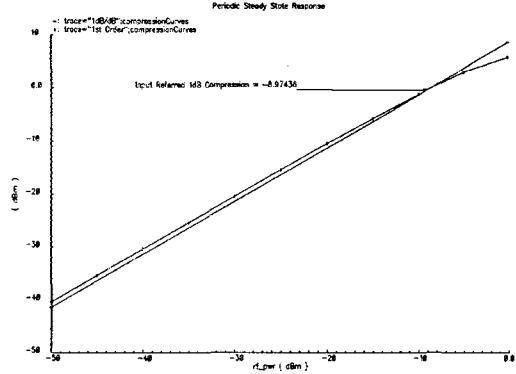


그림 8. ICP 특성  
Fig. 8. ICP characteristic

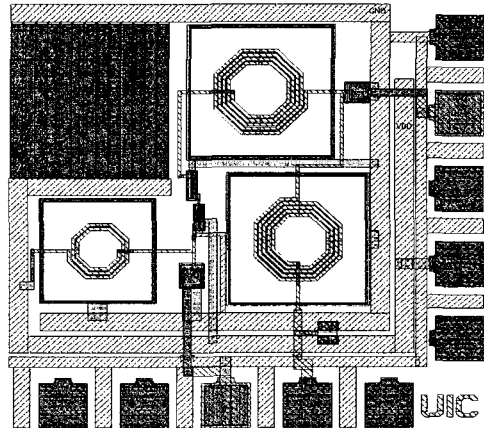


그림 9. 설계된 회로의 레이아웃 도면  
Fig. 9. Layout of the designed LNA

#### IV. 결론

본 논문에서는 PAN 응용을 위한 UWB 무선통신 표준안 중에 MB-OFDM 방식에서 제안하는 Mode 1 Device (주파수대역: 3.1GHz~4.9GHz) 규격에 맞는 저잡음 증폭기를 설계하였다. 단일 단 cascode 공통 소스 구조를 기본 구조로 채택하고, 광대역 입력 매칭을 위한 bandpass filter를 가능한 간단하게 설계하여, 칩 면적을 줄이고 잡음지수 성능을 향상시키는데 초점을 맞추었다. 0.18μm CMOS 공정변수를 사용하여 모의실험 한 결과, 설계된 증폭기는 1.8V 공급 전여 모의실험 한 결과, 25.8mW의 전력을 소모하며 -11.8dB 이하의 입력 반사 손실, -10dB 이하의 출

표1. 성능 분석  
Table 1. Performance comparison

Ref.	BW (GHz)	Gain (dB)	S11 (dB)	NF <sub>min</sub> (dB)	IIP3 (dBm)	Power (mW)	Size (mm <sup>2</sup> )	Topology	Tech.	Year
[4]	0.5~5.5	6.5	<-7	5.7	-	83.4	1.12	Distributed	0.6um CMOS	2000
[5]	0.6~22	8.1	<-8	4.3	-	52	1.35	Distributed	0.18um CMOS	2003
[6]	1~7	13.1	<-7.2	3.3	-4.7	75	-	Feedback	0.18um CMOS	2003
[7]	2~4.6	9.8	<-9	2.3	-7	12.6*	0.9	Feedback	0.18um CMOS	2005
[8]	2.4~9.5	9.3	<-9.9	4	-6.7	9*	1.1	LC-filter	0.18um CMOS	2004
[9]	2~10	21	<-10	2.5	-5.5	27*	-	LC-filter	BICMOS	2004
본논문	2.1~7.1	9.7	<-11.8	2	-2	25.8	0.74	LC-filter	0.18um CMOS	2005

\*Only core LNA

력 반사 손실, 9.7dB의 최대 이득, -2dBm의 IIP3 특성을 보였다. 또한, 최소 잡음 지수는 3.8GHz에서 2dB이고, 잡음 지수의 최대값은 4.9GHz에서 2.38dB이다. 칩의 크기는 패드를 포함해서 0.74mm<sup>2</sup>이다. 설계된 회로는 다른 증폭기에 비해 잡음지수, 선형성, 칩 면적에서 우수한 특성을 보인다.

### 감사의 글

본 논문은 정보통신부의 출연금으로 수행한 IT SoC 핵심 설계 인력양성 사업의 수행결과입니다. IDEC 지원에 의해서도 일부 수행되었음. 관계부처에 감사드립니다.

### 참고문헌

[1] 최상성, 신철호, 강범주, "무선 홈네트워크 실현을 위한 고속 UWB 기술 및 표준화 동향," 전자통신동향분석, 제19권 제5호, pp. 87-94, Oct. 2004.  
[2] "Multi-band OFDM Physical Layer Proposal" IEEE P802.15 Working Group for Wireless Persona Area Networks (WPANs), [http://grouper.ieee.org/groups/802/15/pub/2003/Jul03/03153r10P802-15\\_TG3a-XtremeSpectrum-CFP-Presentation.ppt](http://grouper.ieee.org/groups/802/15/pub/2003/Jul03/03153r10P802-15_TG3a-XtremeSpectrum-CFP-Presentation.ppt).

[3] "XtremeSpectrum CFP Presentation" IEEE P802.15 Working Group for Wireless Persona Area Networks (WPANs) [http://grouper.ieee.org/groups/802/15/pub/2003/Jul03/03153r10P802-15\\_TG3a-XtremeSpectrum-CFP-Presentation.ppt](http://grouper.ieee.org/groups/802/15/pub/2003/Jul03/03153r10P802-15_TG3a-XtremeSpectrum-CFP-Presentation.ppt).  
[4] B. M. Ballweber, R. Gupta, and D. J. Allstot, "A fully integrated 0.5-5.5GHz CMOS distributed amplifier," *IEEE Trans. on Solid-State Circuits*, vol. 35, no. 2, pp. 231-239, Feb. 2000.  
[5] R. C. Liu, K. L. Deng, and H. Wang, "A 0.6-22GHz broadband CMOS distributed amplifier," in *Proc. IEEE Radio Frequency Integrated Circuits (RFIC) Symp.*, pp. 103-106, June 2003.  
[6] S. Andersson, C. Svensson, and O. Drugge, "Wideband LNA for a multistandard wireless receiver in 0.18um CMOS," in *Proc. ESSCIRC*, pp. 655-658, Sep. 2003.  
[7] C. W. Kim, M. S. Kang, P. T. Anh, H. T. Kim, S. G. Lee, "An Ultra-Wideband CMOS Low Noise Amplifier for 3-5 GHz UWB System," in *IEEE Journal of Solid-State Circuits*, vol. 40, no. 2, pp. 544-547, Feb. 2005.  
[8] A. Bevilacqua and A. M. Nikejad, "An ultra-wideband CMOS LNA for 3.1 to 10.6 GHz wireless receiver," in

IEEE ISSCC Dig. Tech. Papers, pp. 382-383, 2004.

- [9] A. Ismail and A. Abidi, "A 3 to 10 GHz LNA using a wideband LC-ladder matching network," in *IEEE ISSCC Dig. Tech. Paper*, pp. 384-385, 2004.
- [10] L. Besser and R. Gilmore, *Practical RF Circuit Design for Modern Wireless Systems*, Volume 1, Artech House, Inc. 2003.
- [11] S. S. Mohan *et al.*, "Bandwidth extension in CMOS with optimized on-chip inductors," *IEEE J. Solid-State Circuits*, vol. 35, no. 3, pp. 346-355, Mar. 2000.

저자소개

이 재 경 (李在鏡)



2005. 2 : 인천대학교 전자공학과 학사  
 2005. 3 ~ 현재 : 인천대학교 대학원 전자공학과 석사과정

※ 관심분야 : 고성능 PLL 및 주파수 합성기 설계, RFIC 설계

강기섭 (康基燮)



2005. 2 : 인천대학교 전자공학과 학사  
 2005. 3 ~ 현재 : 인천대학교 대학원 전자공학과 석사과정

※ 관심분야 : 고성능 PLL 및 주파수 합성기 설계

박종태 (朴鍾泰)



1981. 2 : 경북대학교 전자공학과 학사  
 1983. 8 : 연세대학교 대학원 전자공학과 석사  
 1987. 2 : 연세대학교 대학원 전자공학과 박사

1983. 8 ~ 1985. 8 : 금성반도체(주) 연구소 연구원  
 1991. 1 ~ 1991. 12 : MIT Post Doc.  
 2000. 7 ~ 2001. 8 : UC Davis 방문교수  
 1987. 3 ~ 현재 : 인천대학교 전자공학과 교수  
 ※ 관심분야 : CMOS Reliability, Nano-scale CMOS, SOI/MOSFET, RF-CMOS

유 종 근 (劉宗根)



1985. 2 : 연세대학교 전자공학과 학사  
 1987. 2 : 연세대학교 대학원 전자공학과 석사  
 1993. 12 : Iowa State University 전기 및 컴퓨터공학과 Ph.D.

1989. 9 ~ 1991. 8 : Texas A&M University 전기공학과 연구교수  
 1994. 3 ~ 현재 : 인천대학교 전자공학과 교수  
 ※ 관심분야 : CMOS Analog/Mixed-mode IC 설계, RFIC 설계