

접착제의 물성해석과 응용실례 (제12회)

김현중¹ · 김대준² 공역

¹서울대학교 농업생명과학대학 산림과학부 환경재료과학전공 바이오복합재료 및 접착과학연구소
²삼성전기(주) 생산기술연구소 생산기술팀
 (2006년 9월 13일 접수)

제 6 반도체 제조공정에서의 접착 테이프의 응용전개

1. 서 론

최근 여러 가지의 접착테이프가 전기/전자 분야에서 사용되고 있는데, 특히 반도체 제조공정에서 사용되는 접착테이프에는 가고정, 표면보호 및 유지 등의 성능이 요구되고 있다. 일반적으로 Si로부터 제조된 반도체 웨이퍼의 사이즈는 100~200 mm ϕ 정도이다. 현재 반도체 디바이스의 고밀도화에 따라서 웨이퍼의 대구경화와 박형화가 세계적으로 진행되고 있으며, 머지않은 장래에는 300 mm ϕ 라인의 가동과 1G DRAM의 범용화가 예측되고 있다[1].

이 장에서는 반도체 제조공정에서 사용되는 접착테이프에 대해서 반도체 제조공정과 각 공정에서 사용되는 접착테이프의 요구성능 및 시장동향을 설명한다. 다음으로 반도체 제조용 접착테이프의 변천과정과 차세대 반도체 제조기술에 대해서 설명한다. 접착특성 제어방법, 특히 자외선(UV)경화형 접착테이프에 대해서 접착특성의 저하 메커니즘을 해설한다. 마지막으로 실제 반도체 제조공정에서 문제되고있는 표면오염의 저감화에 대해서 그 문제점과 대책안을 상술한다.

2. 반도체제조 프로세스와 접착테이프 시장규모

반도체 웨이퍼로부터 집적회로(IC)까지의 제조공정 및 그 공정 중에 사용되는 접착 테이프를 그림 6-1에 정리하였다[2]. 여러 종류의 접착테이프가 반도체 제조공정의 간소화나 신뢰성 향상을 위해서 사용되고 있다. 연마포 고정용 테이프는 웨이퍼 제조의 경면 연마(폴리싱)공정에서 사용되는 연마포의 고정에 이용된

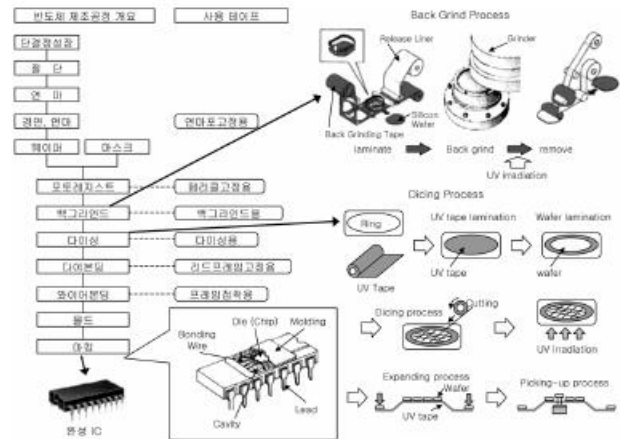


그림 6-1. 반도체 제조 공정 중 사용되는 접착테이프 및 그 이용 공정[2].

다. 따라서 턴테이블 정도가 뛰어난 PET가 기재로 이용되고 있다. 더욱이 작업종료 후는 신속하게 박리되고 또한 접착제 잔유물이 남지않을 것이 요구된다. 포토 마스크에 그려진 회로패턴을 웨이퍼상에 전사할 때 마스크 표면의 오염물 부착을 방지하기 위해서 방진 커버(페리클)를 사용하는 방법이 이용된다. 페리클 고정용 테이프는 이 페리클을 마스크에 고정할 때에 이용되어 밀착성과 마스크의 재이용을 위해서 재박리성보다 엄격한 비오염성이 요구된다. 웨이퍼의 백그라운드나 다이싱 등의 공정에서 사용되는 접착테이프에는 각각의 공정 중에 웨이퍼의 보호·유지를 위해서 강한 접착력을 가지며, 공정 종료후에는 쉽게 박리할 수 있는 특성이 요구된다. 또 테이프 박리후의 웨이퍼 표면 상의 접착제 잔유물은 디바이스의 불량으로 연결되며 종종 문제가 된다. 백그라운드·다이싱 공정과 접착테이프 사용법 개요도가 그림 6-1에 나타나 있다(자외선(UV)경화형 접착제를 이용한 경우).

웨이퍼의 제조 공정 중에 강도나 강성이 필요하고 통상 5~8인치 ϕ 의 웨이퍼에서는 두께가 625~725 μ m 정도이다. 최근에는 패키지의 박형화에 따라서 칩을 얇게 하는 경향이 있고 회로가 형성된 웨이퍼의

[†] Corresponding author: e-mail: hjokim@snu.ac.kr

* 이 내용은 加納義久 (古河電氣工業(株)) 및 일본 고분자간행회의 허락에 의해 번역된 것입니다.

뒷면을 적절한 두께로 연삭하고 있다. 백그라인드용 테이프는 웨이퍼의 뒷면 연삭시에 회로면을 보호하기 위해서 사용되며 웨이퍼의 연삭정도를 향상시켜 재박리가 가능하고 표면오염이 없는 것이 좋다. 백그라인드 공정은 라미네이터를 이용하여 점착테이프를 웨이퍼로 붙이는 과정, 그라인더에 의해서 웨이퍼를 연삭하는 과정, 그리고 리무버를 이용하여 점착테이프를 박리하는 과정으로 분류되어진다. 특히 그라인더는 물로 냉각하면서 고속(약 3000회전/분)으로 웨이퍼를 연삭하기 때문에 이 때 점착테이프의 박리나 연삭 시의 부산물(Si더스트)의 혼입은 최종제품의 품질에 영향을 미친다.

다이싱 공정에서는 정밀한 회전날이 고속회전함에 의해 웨이퍼를 절단하고 개개의 IC 칩이 만들어진다. 절단된 칩은 테이프로부터 박리한 후, 리드프레임에 몰드되어진다. 이 때 칩을 쌓아 올리는 것을 픽업이라고 부르고 있다. 픽업일 때 테이프의 뒷면에서 니들에 의해서 칩을 끄집어 올림과 동시에 콜렛이라고 불리는 치구를 이용해서 칩을 끌어 올리고 있다. 다이싱 테이프는 웨이퍼의 백그라인드된 면에 부착된다. 점착 테이프에는 다이싱시에 절단되어진 칩을 유지하고 또한 익스펜딩된 테이프에서 칩을 픽업해서 다음 본딩 공정으로 옮기는 역할을 한다. 따라서 다이싱시에 발생하는 칩 깨짐·결함(칩핑)을 방지함과 함께 칩을 비산시키지 않는 점착력을 가져야하는 한편, 픽업시에는 칩을 용이하게 박리할 수 있는 역박리성이라는 상반되는 성능이 요구된다. 또 블레이드에 의해서 절단되어 올려진 부분(스크라이브 라인)의 폭은 30 μm 정도이지만 익스펜딩해서 100 μm 이상으로 하는 경우가 있다. 따라서 익스펜딩시에는 칩 간격을 확장하고 칩끼리의 접촉에 의한 손상을 방지함과 동시에 개개의 칩의 화상 인식성을 높이기 위해서 기재로서 연질염화비닐이나 폴리올레핀이 사용되고 있다.

다이싱 공정 후에도 리드프레임 고정용·칩온리드용·리드온칩용 테이프나 크리닝시트가 반도체용 점착제품으로서 사용되고 있다. 리드프레임 고정용테이프는 다핀화, 미세화한 리드프레임에 대한 몰드 시의 변형방지를 위해서 이너(inner)리드를 고정하는 목적으로 사용되어진다. 패키지내에서 이용되기 때문에 반도체 제조공정의 열이력에 대한 내열성이나 점착력, 전기적 신뢰성 및 고순도가 필요가 된다. 칩온리드용 테이프는 ASIC 제품 제조시의 금형 비용을 절감하기 위해서 다이패드의 대신 이용된다. 폴리이미드필름을 기재로 하고 그 단면 내지는 양면에 점착제가 도포되어 있다. 수지 봉지공정에서의 와이어 유동을 감소시키는 효과가 있다. 리드온칩용 테이프는 리드프레임과 칩표면에 접합하기 위한 테이프다. 와이어패드에 밀접되

어 테이핑되므로 가스 발생에 의한 패드 오염과 테이핑의 위치 정도가 요구된다. 크리닝시트는 몰드 후에 가열된 금형에 삽입된다. 금형에 부착한 몰드수지 잔유물을 세정제를 혼입한 가류고무에 전사시켜 박리 제거하는 시트이다.

다음으로 반도체 제조용 테이프의 시장동향에 대해서 설명한다[3]. 반도체 제조용 점착테이프는 수년 사이에 고성장을 이루고 있으며, 특히 다이싱 테이프의 경우 1997년도의 조사에서는 8000천 m^2 라고 추정되며 시장규모가 크다. 다이싱용 테이프는 Nitto Denko, Lintec, Furukawa Electric의 3사에서 약 70%의 시장 점유율을 가지고 있다. 백그라인드용 테이프의 시장규모는 5000천 m^2 정도이고 Mitsui Chemical, Nitto Denko, Lintec, Furukawa Electric의 4사뿐이다. 박리용 점착테이프(백그라인드용 점착테이프의 박리용으로서 이용되고 있다)는 500천 m^2 의 시장이라고 추정되며, Nitto Denko가 전체의 80%를 차지하고 있다. 최근에 자외선 경화성을 이용한 반도체용 테이프가 주목받고 있으며, 특히 백그라인드 분야에서는 Furukawa Electric가 시장 점유율 1위로 예측된다. 1998년 실적의 반도체 제조용 테이프의 시장규모는 백그라인드용 테이프, 다이싱용 테이프 모두 각각 50억엔 규모이며, 반도체 생산실적에 크게 연관된다[4]. 각각의 공정에서 베이스 기체가 다르며 백그라인드 테이프가 EVA계, 다이싱테이프가 PO계, PVC계를 중심으로 적용되고 있다.

3. 반도체 제조용 점착테이프의 변천 과정과 차세대 반도체 제조기술

종래 백그라인드·다이싱 공정에서는 가고정을 위해 왁스가 사용되어왔으나, 가공시의 충격흡수성(쿠션성)이 떨어지기 때문에 공정 중에 발생하는 웨이퍼의 파손이 문제가 되었다. 또 왁스를 세정 제거할 때에 이용하는 유기용제로 인한 환경에 대한 영향도 점착테이프가 주목받게 된 요인중 하나일 것이다. 처음에는 왁스와 점착테이프를 겸용하였더니, 우연히도 위와 같은 문제가 일어나지 않았기 때문에 점착테이프가 사용되게 되었다는 설도 있다. 아무튼 점착테이프를 사용하면 웨이퍼의 파손도 방지할 수 있고 또한 유기용제에 의한 세정공정을 줄일 수 있다는 것이 큰 매력이었다. 반도체 제조공정에 있어서 점착테이프의 수요가 높아지면 웨이퍼에의 부착성과 표면오염이라는 상반하는 특성의 양립화가 요구되게 되었다. 회로 패턴면의 형상·구조의 복잡화나 표면조성(실리카, 폴리이미도, 질화막 등) 등은 백그라인드용 점착테이프를 설계할 때에 중요한 포인트가 된다. 한편 다이싱용 점착테이프는 다이싱시에 발생하는 웨이퍼의 파손이나

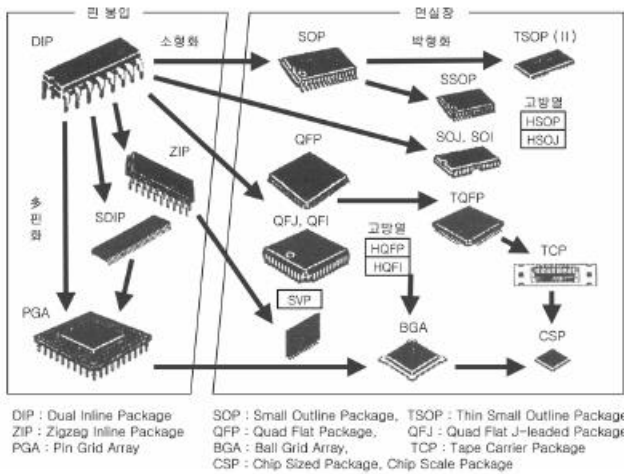


그림 6-2. 반도체 패키지 형상의 변천[5].

다이싱 블레이드의 수명 및 확장성을 고려해서 설계하지 않으면 안된다. 또 다이싱공정에서는 일반적으로 웨이퍼의 절단에 점착테이프를 사용하는 경우 Full Cut 방식을 이용한다. 이는 블레이드를 점착제 층까지 넣어서 웨이퍼를 완전히 절단하고 끊어 떨어뜨리는 방식으로 칩의 깨짐이나 결함의 문제는 없어진다. 기존에는 웨이퍼의 반 정도 두께까지 칼집을 내는 Half Cut 방식이 이용되었으나 그 방식으로는 파단 공정이 필요하며 그 과정에서의 칩 깨짐·결함 등이 발생하기 때문에 서서히 그 이용이 줄어들고 있다. 또 Full Cut 방식은 Half Cut 방식으로 비해서 치수 정돈이나 원료에 대한 제품의 비율을 향상시킬 수 있다. 처음에는 범용의 점착테이프(PVC기재)가 이용되었으나 공정 완료 후의 역박리성과 웨이퍼 표면으로의 점착제 잔유물의 저감화가 요구되어 자외선경화형(UV) 점착테이프가 개발되게 되었다.

그림 6-2에 반도체 패키지 형상의 변천을 나타내었다[5]. DIP를 시작으로 하는 실장기판에 천공된 구멍에 단자를 삽입하는 패키지는 전기특성이나 초소형화를 목표로 한 볼그리드어레이(BGA)나 칩스케일패키지(CSP)로 변해왔다. 패키지가 초소형화 되어지는 경우 박형 웨이퍼의 제조기술, 취급은 매우 곤란할 것으로 예상된다. 웨이퍼의 박막화는 기존의 백그라운드 공정의 연삭에 의해서 이루어지는데, 그 때 웨이퍼에 휘어짐이 발생한다는 문제가 있다[6]. 더욱이 연삭한 박형 웨이퍼의 다이싱공정 중 사용되는 표면보호 테이프는 보다 고도한 성능이 요구된다. 또 다이싱테이프에서도 다이싱시나 픽업시에 웨이퍼로의 부하를 어떻게 제어해서 파손을 막을 것인지가 과제가 된다. 즉 픽업시에 사용하는 니들에 의한 칩의 돌출도 웨이퍼의 파손에 연결된다. 따라서 이러한 박형 웨이퍼의 다이싱공정에서는 공정 중에 칩을 비산시키지 않는 고점착력을 가

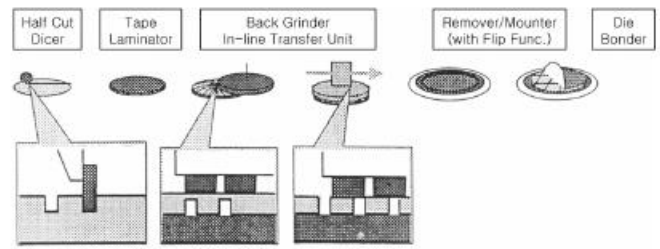


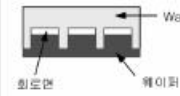

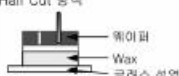

그림 6-3. 先다이싱 공정의 개요[9].

지는 것은 논할 필요도 없고 픽업시에는 니들레스로 역박리 할 수 있는 것이 요구된다.

최근 東芝가 0.13 mm 두께의 세계 최박·최경량의 반도체 패키지를 개발하고 페이퍼·신·패키지(Paper Thin Package) ; PTP로 명명했다[7,8]. 이 PTP개발의 요소기술의 하나로서 박형 칩의 제조기술이 필요하게 되고 [先다이싱 기술]이라고 불리는 신기술이 제안되어졌다. 이 先다이싱 기술에서는 먼저 웨이퍼의 회로면 측에 칩 두께+ α 의 깊이에서 다이싱을 행하고 이 회로면에 표면보호 테이프를 부착해서 그라인더로 칩 두께까지 뒷면 연삭한다. 웨이퍼는 연삭이 완료된 시점에서 작은 칩으로 분할되어져 있으므로 휘어짐의 발생은 없다. 또한 마이크로크랙이나 깨짐이 발생해도 파손한 칩 만이 불량으로 되기 때문에 제조 진행도 큰 폭으로 향상한다. 그림 6-3에 先다이싱의 공정 개요를 나타내었다[8]. 이러한 先다이싱 기술에 있어서도 최종적으로는 칩을 역박리 또는 니들레스로 픽업하지 않으면 안되기 때문에 역박리성을 어떻게 달성할 것인지가 박형반도체 제조용 점착테이프의 설계 포 인트가 될 것이다. 반도체 제조공정(백그라운드·다이싱)에서 사용되고 있는 점착테이프의 개발 변천을 그림 6-4에 정리했다.

한편 박형 패키지 시스템으로서 논리드 패키지(Non Lead PKG)가 있다. 이 Non Lead PKG의 봉지 공정에서 사용되는 테이프로서 폴리이미드를 기재로 한 실리콘 점착테이프(내열 테이프)가 있다[10]. 이 테이프는 여러 개의 칩을 일괄 봉지하는 공정에서 이용되고 있다. 그 필요 특성은 리드프레임의 유지와 그 뒷면으로의 봉지 수지의 브리드를 억제하는 것이다. 그림 6-5에 Non Lead PKG가 사용되어지는 점착 테이프를 나타내었다[10]. 봉지 수지가 리드 프레임 뒷면으로 유출되면 수지를 제거하는 공정이 필요해지며 결과적으로 비용 상승으로 연결된다. 봉지 온도는 실리콘 점착제로 인한 리드 프레임의 오염을 피하기 위해서 200°C 이하가 좋다고 보고된 바 있다. 이 테이프의 문제점은 리드 프레임에의 실리콘의 오염과 테이프 가격이 높다는 점이다. 특히 실리콘계 점착 테이프에서는 실리콘의 오염에 따르는 도통 불량이 우려정된다. 앞으로

반도체 제조공정 (BG, DC)에 사용되는 테이프의 변천 (1)

시기	Back Grind Process		Dicing Process	
	내용	문제점	내용	문제점
1980~1990년	웨이퍼 고정용 Wax를 사용 	① 가공시의 무손상이 나쁨 → 웨이퍼 파손 ② 유기용제로 세정이 필요 → 환경에 유해	Full Cut 방식  웨이퍼, Wax, 글래스, 석영 Half Cut 방식  웨이퍼, Wax, 글래스, 석영	칩 흠여짐 발생 ① 절단한 칩 형상이 나쁨 ② 유연성 없음 → 칩 파손됨
1990년~	Wax시대 → 테이프 시대 (PV테이프 : 日東電工SPV-224) 영화비닐테이프 → UV테이프			
	○ 테이프 사용 이점 · 웨이퍼 파손 감소 · 세정공정 불필요	○ 테이프에 요구되는 특성 → . BG, DC 가공 시 강한 점착 특성 · BG, DC 완료 시 막한 점착특성 (역박리성)		
	패턴형상의 복잡화 보호막의 다중화 	점착 잔사와 부착성 양립 문제 ① 패턴 형상으로 ② → 점착 잔사, 부착 양감 ③ 패턴 표면의 조성으로 인한 분출막 메모리 → 폴리이미드막 로직 → 알화막, 실리콘막	· 자동으로 찍임 가능한 장치 개발 (확장성 고려) · 칩을 한 개씩 인식할 수 있는 나들로 들어올려 골맞도록 흡인 → 테이프의 유연성 필요	
			다이싱 Saw 사용수명이 짧음	

반도체 제조공정 (BG, DC)에 사용되는 테이프의 변천 (2)

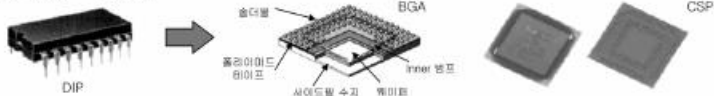





시기	Back Grind Process		Dicing Process	
	내용	문제점	내용	문제점
최근	반도체 웨이퍼의 대구경화, 박형화(100 μ m이하의 IC) 기존의 DIP → BGA, CSP 			
	웨이퍼의 대구경화, 박형화 	① DC공정에서의 순반사 웨이퍼의 파손, 휨 ② 점착 잔사 → 양본 현상 	웨이퍼의 대구경화, 박형화 	① 다이싱시의 파손 흡인  ② 픽업시의 파손 골맞  나들
1999년~	새로운 가공기술 개발 → 先다이싱(東芝), UV+열경화, 발포, 기재 수축			

그림 6-4. 반도체 제조공정(백그라운드·다이싱)에서 사용되는 점착테이프의 개발변천

내열성을 가지며 비용이 저렴한 테이프의 개발이 기대된다.

반도체 실장 분야에서는 더욱 실장밀도를 높인 신규 패키지의 개발이 진행되고 있다, 예를 들면 BGA (Ball Grid Array), CSP (Chip Size Package), 및 그들의 스택(Stack) 타입의 패키지에서는 다이본딩용 점접착 필름[11]이 이용되고 있다. 처음에는 페이스트 타입의 점착제가 사용되었으나 유출로 인한 오염이 큰 문제가 되어 필름상 다이본딩재가 개발되어졌다 배경이 있다. 필름상 다이본딩재는 저탄성률의 고분자와 고내열 에폭시수지가 배합되어 있다. 따라서 a) 실온에서는 텍이 작고 취급이 양호, b) 가열시에는 탄성률이 급격히 저하하고 뛰어난 유동성을 나타내며, 배선 단자의 충전성이 뛰어난, c) 경화 후는 광범위한 온도

범위에서 저탄성률을 유지하고 칩과 기판과의 열팽창 계수의 차에 의한 휘어짐의 발생도 억제하는 응력 완화성을 나타냄, d) 고온 영역에서도 탄성률의 저하는 작고 내열성이 뛰어난 등의 특징을 가지고 있다. 한편 열경화형 점착제 속에 도전 입자가 분산하고 있는 이방 전도재[12]가 플립칩 접속법으로 개발되고 있다. 종래의 접속법에서는 접속재료의 형성과 언더필(Underfill)제의 충전·경화과정이 필요했다. 그러나 전도입자가 균일하게 분산한 이방전도재로 접속하는 방식은 언더필 공정이 필요 없고 또한 전극을 일괄 접속할 수 있다는 장점이 있다. 이 이방 전도재에는 칩과 기판과의 열 팽창력의 차이에 의해 발생하는 잔류 응력 저감과 내열성 및 고접착강도를 통한 집합 신뢰성이 요구되고 있다.

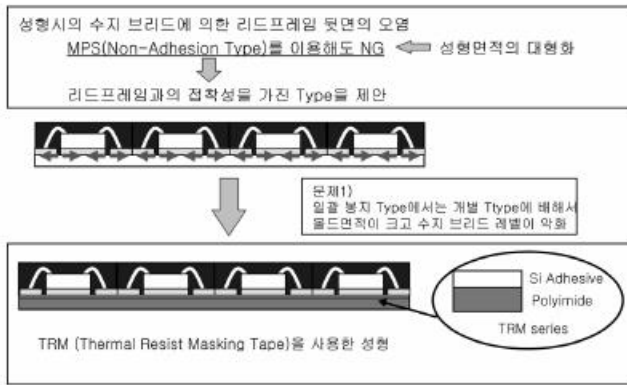


그림 6-5. Non Lead PKG로 사용되는 점착테이프[10].

표 6-1. 점착력 제어 방법[13]

요소	방식	수단
점착제	자외선	자외선에 의한 UV올리고머의 가교
	가열	열경화성 올리고머의 3차원 망목 형성
	자외선 + 가열	자외선경화와 가열경화에 의한 점접착
	가열발포	발포에 의한 피착체와의 접촉면적의 저감
	냉각	축쇄결정성 성분에 의한 냉각 역박리
	상반전	가열에 의한 상반전을 이용
기재	성분이행	기재 필름 속의 첨가제의 유리
	온수수축	온수에 의해 기재가 수축해서 박리
복합	적층	점착 테이프와 가열수축기재테이프의 적층

4. 점착특성 제어방법과 UV경화형 점착테이프에 있어서 점착특성의 저하기구

표 6-1에 반도체 제조용 점착테이프에 대해서 주요한 점착력의 제어방법을 정리하였다[13]. 구성요소로는 a) 점착제; b) 기재; c) 점착테이프의 복합화로 분류되어지며 점착력은 열이나 자외선 등의 자극에 의해서 제어되고 있다. 여기서는 UV경화형 점착테이프에 초점을 맞추어 그 점착특성 저하기구를 설명하기로 한다.

일반적으로 UV경화형 점착제는 점착력을 가지는 아크릴계 점착제, 광중합성 올리고머 및 광개시제를 블렌드하여 제조된다. 따라서 이러한 다성분의 블렌드인 UV경화형 점착제에서는 성분간의 상용성의 제어는 필름기재로의 도포액에서부터 UV조사 과정에서의 가교구조 형성까지 중요하다. 도포 공정에서는 용액농도나 용매증발조건(시간, 온도) 및 UV조사 과정에서는 UV의 조사량이 점착제피막의 상구조(상용성)나 점착특성에 영향을 미친다.

아크릴계 점착제는 폴리아크릴산부틸이나 폴리아크

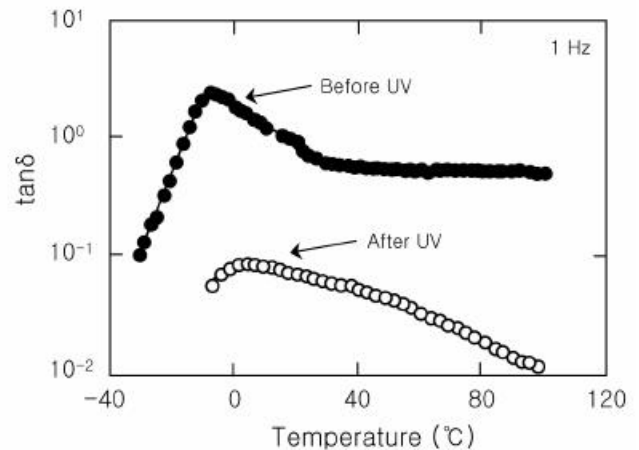
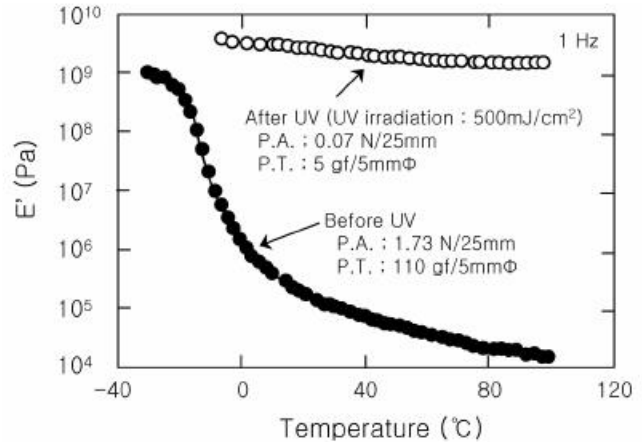


그림 6-6. UV경화형 점착제에 있어서 a) 저장탄성률 E' 및 b) 역학적 손실정점 tanδ의 온도 의존성(측정 주파수 : 1Hz). 그림 속에는 UV조사 조건 및 UV조사 전후에서의 180°박리력(P.A.)와 프로브택(P.T.)값이 기재되어져 있음[15]. ●) UV조사 전, ▼) UV조사 후.

릴산2-에틸헥실 등의 폴리아크릴산 에스테르를 주성분으로 하고 아크릴산이나 초산비닐 등의 코모노머를 공중합하여 만들어진다. 점착물성은 공중합 조성이나 그 비율, 분자량과 그 분포, 이중폴리머와의 블렌드 및 가교시스템에 의해서 제어된다. 광중합성 올리고머는 저분자량 반응성 분자이고 골격이 폴리에스테르, 에폭시나 우레탄으로 형성되어져 있다. 관능기에는 아크릴로일기(CH₂=CHCO-)나 메타크릴로일기(CH₂=C(CH₃)CO-)가 2개 이상 부가하고 있다. 광중합성 올리고머로서 에폭시아크릴레이트, 우레탄아크릴레이트, 폴리에스테르아크릴레이트나 폴리에테르아크릴레이트가 있다. 광개시제는 300~450 nm의 자외선을 흡수해서 광중합반응을 개시하며 증감제라고도 불려진다. 광개시제에는 개열형과 수소인발형이 있다. 개열형에서는 광개시제가 UV조사에 의해서 2개의 라디칼로 분열한다. 이 2개의 라디칼이 광중합성 이중결합으로 작용해서 중합이 진행된다.

표 6-2. 웨이퍼 오염물질의 분석방법

분류	표면분석(조성)	표면관찰	정성·정량분석	표면물성
원리	웨이퍼 표면상의 조성분석	표면형상, 형태 및 오염상태의 직접관찰	웨이퍼 잔류물의 정성·정량분석	표면오염물의 표면장력으로부터의 접근
분석방법	XPS (ESCA), TOF-SIMS, ATR-FTIR, RAS-FTIR	광학현미경, 전자현미경(SEM, TEM), Particle Counter, AFM	열탈착/GC-MS, 용매추출/FTIR	정적접촉각, 동적접촉각, 젖음성, 표면장력

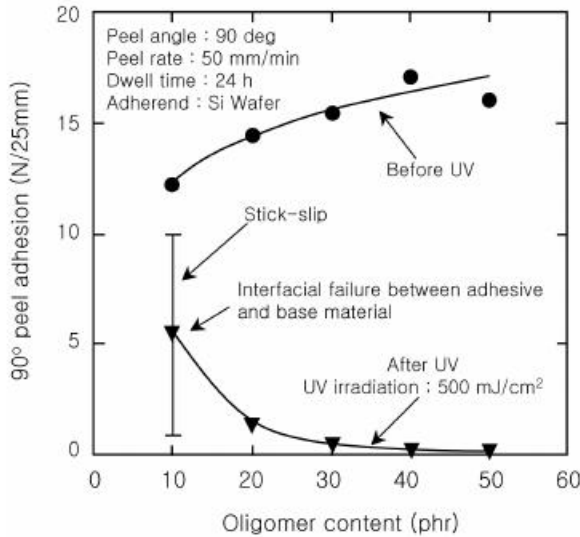


그림 6-7. UV경화형 점착제에 있어서 90°박리력과 광중합성 올리고머 첨가량과의 관계[15].

수소인발형에서는 UV조사 시에 수소를 가지는 화합물로부터 수소를 빼내서 2개의 라디칼이 발생한다. 이 2개의 라디칼이 광중합성 이중결합으로 작용해서 중합하므로 라디칼이 만들어진 후의 반응기구는 개열형과 같다. UV조사에 의해서 점착제 폴리머는 광가교구조에 넣어져 망목 구조가 된다. 그 결과 점착제 폴리머의 유동성의 구축과 탄성률의 증가 및 체적수축이 일어나 점착성이 소실하는 것이라고 생각되고 있다 [1,14].

그림 6-6에 UV경화형 점착제에 대해서 조사전후에서의 저장탄성률 E' 및 역학적 손실정점 tanδ의 온도 의존성을 나타내었다[15]. 그림 내에 180° 박리력 및 프로브택의 값이 기재되어 있다. 실온 부근에 있어서 E'는 UV조사에 의해서 점착성이 발현하는 10⁵ Pa[16]로부터 점착성이 소실하는 10⁹ Pa로 크게 증가하고 있다. 또 UV조사에 의해서 tanδ값은 저하하고 tanδ-온도 곡선도 고온 영역으로 시프트하고 있다. 탄성률의 증가나 tanδ의 감소에 따라서 박리력이나 프로브택의 값도 현저하게 저하하고 있는 것을 알 수 있다. 앞서 기술한 바와 같이 UV조사에 의한 가교구조 형성에 따

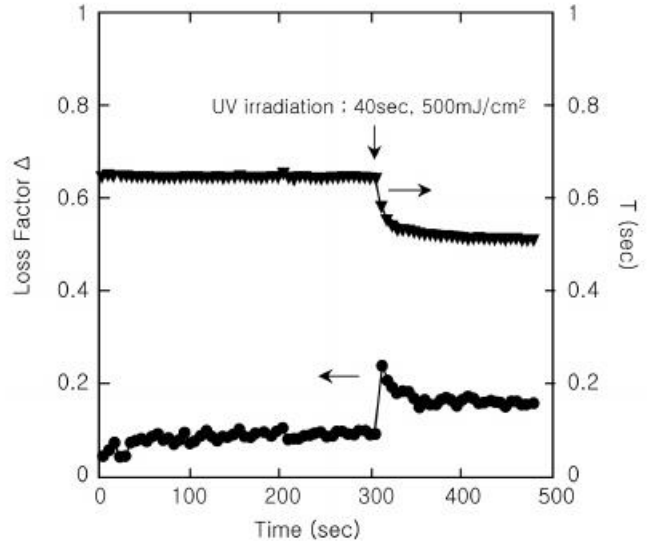


그림 6-8. UV테이프의 경화과정에 있어서 감쇠률 Δ, 주기 T의 변화[15].

른 탄성률의 증가가 박리력이나 프로브택값의 소실에 영향을 미치고 있다. 또 tanδ이 UV조사에 의해서 격감하고 있다는 것으로부터 해결합 과정에 있어서 점착제의 변형 일[17]도 UV조사에 의해서 저하하고 있는 것이라고 추측된다.

UV조사에 의한 점착력 저하의 정도는 광중합성 올리고머의 종류나 조성비 및 UV조사량에 의해서 제어되어진다. UV경화형 점착제에 대해서 박리력과 광중합성 올리고머(우레탄아크릴레이트올리고머) 첨가량과의 관계를 그림 6-7에 나타내었다. UV조사 전의 점착제는 올리고머 첨가량이 증가하면 박리력도 증가하고 있다. 올리고머의 첨가에 의해서 박리시에 점착제의 변형 일이 증가했을 것이다. UV조사 후에는 올리고머를 첨가하면 박리력은 연속적으로 저하하고 올리고머 첨가량이 40파트를 넘으면 거의 박리력이 소실하고 있다. 이 거동은 Ebe 등[18]의 결과와 유사하다. 올리고머 첨가량이 10파트일 때 Stick-Slip 거동을 나타내고 점착제는 피착체(실리콘웨이퍼; Si)상으로 전이 파괴되었다. 올리고머를 10파트 포함하는 점착제는 이 박리조건 하에서는 유리전이상태에 있었을 것이다.

다음으로 강제 진자형 점탄성 장치 RPT-3000을 이용하여 UV테이프의 경화 거동을 대수감쇠를 Δ 및 주기 T에 의해서 평가했다. 장치의 개요[19]는 생략하지만 UV테이프 표면(점착제층)에 나이프 말단부를 닿게 하고 기판 등 시료를 올려놓은 대에 지점을 두고 진자를 진동시킨다. 이 진동을 해석함으로써 시료의 경화도 등 역학적 성질을 평가할 수가 있다. UV수지의 경화과정에서는 화학반응에 의한 분자량(점도)의 증가나 가교구조의 형성이 일어난다. 고점도의 시료 안에 진동시키면 브레이크가 걸리기 때문에 진동이 감쇠하고 대수감쇠율이 증대한다. 한편 가교구조가 형성되어지면 망목의 크기가 작아지고 운동거리가 작아지기 때문에 진동주기 T가 짧아진다. 따라서 대수감쇠율과 주기의 변화를 해석함에 의해서 시료의 역학적 성질이나 경화과정에 있어서 경화도 거동을 평가할 수가 있다. 자외선 광량 500 mJ/cm^2 으로 설정했을 때의 UV테이프의 경화거동을 그림 6-8에 나타낸다. UV조사 후에 주기T는 저하하고 일정값으로 포화하고 있고 분자운동이 구속(가교구조의 형성)되어 있는 것을 나타내고 있다. 한편 대수감쇠율 Δ 은 UV조사에 의해서 일단 증대하고 그 후에 저하해서 일정값으로 포화하였다. 경화과정에 있어서 급격하게 가교구조가 형성되어지면 초기에서는 완화효과가 따라잡지 못하고 겉보기의 분자량은 크게 증대하였다. 따라서 Δ 가 급격하게 상승하고 그 후에 가교구조의 형성이 둔해지기 때문에 완화효과가 기여해서 대수감쇠율이 감소한 것으로 추정된다.

5. 표면오염성의 분석방법과 그 저감화

반도체제조 공정에서 표면오염이 문제가 되는 예로서 리플로우 공정에서 발생하는 팝콘현상이 있다. 백그라운드 및 다이싱 종료후 웨이퍼 표면상에 점착제 성분 특히 승화성이 높은 성분 등이 잔류하면 리플로우 공정의 열에 의해서 잔유물이 가스화 팽창하고 패키징 내에서 크랙이 발생한다고 추정된다. 즉 팝콘현상이 발생한다는 것이다. 또 최근 리드온칩(LOC)구조의 실용화도 진행되어 표면오염의 관리가 느슨했던 웨이퍼 뒷면이 직접 봉지체에 밀착되기 때문에 패턴면과 똑같이 표면오염의 저감이 요구되고 있다. 이처럼 점착제 성분이 웨이퍼 표면에 남으면 최종제품의 불량에 연결되기 때문에 그러한 오염 물질을 규정하고 웨이퍼 표면상에서의 잔유물을 저감화한 점착제를 개발할 필요가 있다.

웨이퍼 표면상에 있어서 점착제 잔유물을 해석하는 수법을 표 6-2에 정리했다. 분석수법은 a) 표면분석,

표 6-3. 각종 테이프 박리 후의 Si 웨이퍼 표면의 ESCA 측정결과(atomic %)[20]

시 료	원 소			
	C	N	O	Si
Si웨이퍼 백그라운드 테이프 박리 후 (테이프 부착 후 1일)	12.4	0.5	34.6	52.5
Si웨이퍼 아크릴계 점착테이프 박리 후 (테이프 부착 후 1일)	21.7	0.8	32.8	44.7
Si웨이퍼 셀로판테이프 박리 후 (테이프 부착 후 1일)	43.3	0.3	22.5	33.9
Si웨이퍼 Blank	9.1	0	35.5	55.4

b) 표면관찰, c) 정성·정량분석, d) 표면물성으로 분류할 수 있다. 각각의 분석방법에 따라서 장점·단점이 있기 때문에 실제로는 표 6-2의 분석방법을 몇 가지 선택해서 그것들의 분석 결과를 기초로 표면 오염물질의 저감화를 도모하는 것이 좋다. 한 예로 표면분석(XPS ; ESCA) 및 TEM에 의한 관찰 결과를 소개한다. 國年[20]은 각종 테이프 박리 후의 Si웨이퍼 표면, 및 Si웨이퍼블랭크(테이프 붙이기 전)의 ESCA결과를 보고하였다(표 6-3). Si웨이퍼 블랭크에 비하면 점착테이프를 박리한 Si웨이퍼에서는 어느 것도 C의 비율이 높고 Si웨이퍼상의 표면 오염물질로서 점착제 성분이 존재함을 알 수 있다. 점착 테이프 사이에서의 C의 비율을 비교하면 백그라운드테이프 박리 후가 가장 낮다는 것을 알 수 있다. 각종 점착테이프 박리 후에도 Si웨이퍼블랭크에 대해서 Cis 스펙트럼을 그림 6-9에 나타내었다[20]. 백그라운드 테이프 및 아크릴계 점착테이프를 박리한 Si웨이퍼에서는 블랭크에 비해서 COO(에스테르기)에 귀속하는 피크의 비율이 높다. 점착제의 주성분인 아크릴계 유기물이 표면 오염물질로서 존재하고 있는 것이라고 추측되어진다. 한편 셀로판 테이프 박리 후에는 COO에 귀속하는 피크가 관찰되지 않고 탄화수소계 구조를 메인으로 하는 성분이 Si웨이퍼상에 존재하고 있음을 알 수 있다. 아마도 셀로판 테이프의 점착제는 고무계일 것으로 추정된다.

점착테이프 박리 후의 웨이퍼 단면에 대해서 TEM을 이용한 고분해능 사진을 그림 6-10에 나타내었다[21]. 실리콘웨이퍼의 결정격자상의 표면층에 있어서 2 nm 정도의 두께를 가지는 점착제의 전사물이 짙은 대비로 명료하게 확인되고 있다. 아래 부분에 위 분석법을 이용해서 표면 오염의 저감화를 달성하고 디바이스의 불량발생을 개선한 예를 소개하기로 한다.

필자 등[2,22]은 자외선 경화성(UV) 점착테이프 박리후의 웨이퍼 표면상에 점착제 성분이 존재하면 앞서 언급한대로 패키징시에 패키징크랙이나 팝콘현상

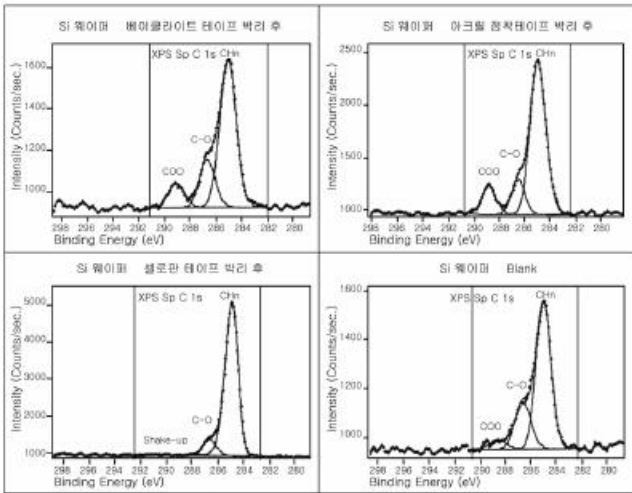


그림 6-9. 각종 시료의 Cis 스펙트럼[20].

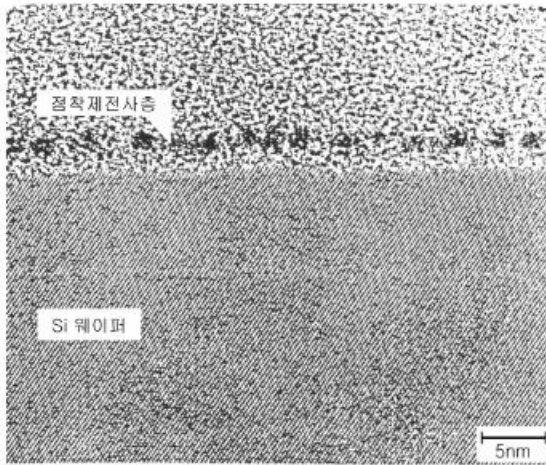
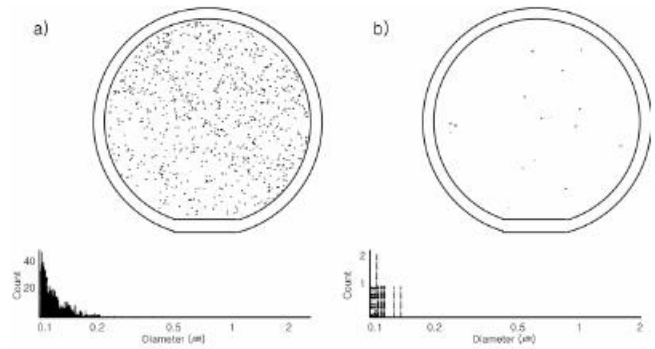


그림 6-10. 점착테이프 박리 후의 실리콘 웨이퍼 하단면의 고분해능 TEM사진[21].

이 발생하고 디바이스 불량률의 원인이 되기 쉽다는 것을 보았다. 이로부터 a) 점착제 폴리머의 분자량 분포의 제어, b) 반응성UV올리고머의 점착제 폴리머로의 편입[23], c) UV올리고머의 반응성, d) 광개시제의 변경과 적절한 배합 등을 행하였다. 그림 6-11에 테이프의 불량품 및 개량품에 대해서 점착테이프 박리 후의 웨이퍼 표면고했다. 잔류물을 각종 분석방법(FTIR, GC-MS, XPS 등)에 의해서 분석해 본 결과 점착제 폴리머 속의 저분자량 성분, 미반응 올리고머 및 광개시제 등이 검출상에서의 파티클 관찰 결과[2,22]를 나타내었다. 레이저 표면 검사장치를 이용해서 0.1 $\mu\text{m}\phi$ 이상의 파티클 수를 측정하였다. 불량품에서는 파티클수가 963개가 있었지만 개량품에서는 16개로 격감했다. 이 결과로 개량품에서는 디바이스불량률 발생하지 않고 반도체 메이커의 요구성능을 만족시키는 테이프를 개발



a) 불량품 ; 963개
b) 개량품 ; 16개
그림 6-11. 테이프 박리 후의 웨이퍼 표면 상의 파티클 (0.1 μm 이상) 카운터 검사결과(5인치 ϕ 실리콘 웨이퍼)[2,22].

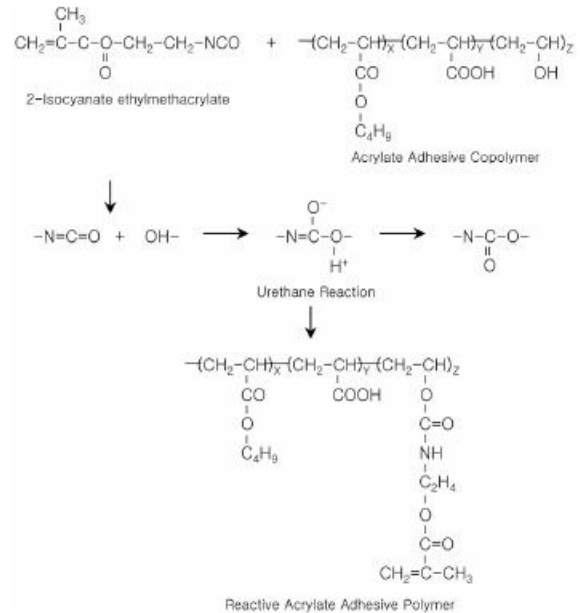


그림 6-12. 반응성 올리고머의 합성 프로세스[2].

할 수 있었다. 이처럼 여러 분석장비를 조합하여 해석함으로 인하여 점착제 잔류물을 알아내고 저감화를 신속하게 달성할 수 있었다.

필자 등은 앞서 기술한 반응성 UV올리고머[2]를 이용해서 오염의 저감화를 시도했다. 웨이퍼 표면상의 잔류물을 분석한 결과 미반응의 UV올리고머가 검출되었다. 이 UV올리고머에 의한 오염을 없애기 위해서 아크릴계 점착제 속에 반응성 UV올리고머를 편입시켰다. 그림 6-12에 한 예로 그 합성 모식도를 나타내었다. 아크릴계 점착제 공중합체 속의 -OH기와 이소시아네트기(-N=C=O)를 가지는 2-이소시아네트에틸메타크릴레이트와의 우레탄반응에 의해서 측쇄말단이 탄소-탄소 이중결합인 반응성 아크릴계 점착제 폴리머가 합성된다. 이 폴리머의 특징은 a) 중합되어진 아크릴

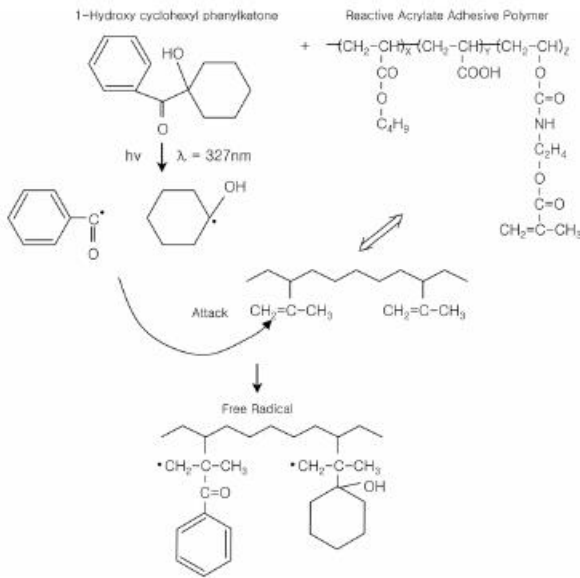


그림 6-13. UV조사에 의한 반응성 올리고머의 경화메커니즘[2].

계 접착제의 측쇄에 반응성 올리고머가 치환되므로 저분자량의 미반응물을 제어하며 웨이퍼상에서의 오염이 개선할 수 있음, b) 측쇄 길이의 변경에 의해서 T_g 를 제어하여 접착특성을 제어할 수 있음, c) 극성기(OH기, COOH기, 에폭시기)를 도입하여 접착력을 제어할 수 있음 등이다. 그림 6-13에 아크릴계 접착제 속에 편입시킨 반응성 올리고머의 자외선 경화기구를 나타내었다[2]. 광개시제로서 1-하이드록시사이클로헥실페닐케톤(최대흡수파장: 327 nm)이 UV조사에 의해서 2개의 라디칼로 분리하고 아크릴계 접착제 속에 편입된 반응성 올리고머의 탄소-탄소 이중결합단말과 반응하고 있는 것을 알 수 있다.

6. 끝으로

본장에서는 서두에서 반도체의 제조공정에서 사용되는 접착테이프와 그 시장 동향을 소개했다. 또 이제까지의 반도체 제조용 테이프의 개발 변천 및 차세대 반도체 제조기술로서 주목받고 있는 3D 패키징 기술과 Non Lead PKG를 설명하고 그 공정에서 요구되는 접착테이프의 성능을 기술했다. 또한 실장밀도를 높인 신규 패키지 대응으로서 다이본딩용 점접착필름이나 이방전도성 점접착필름을 소개했다. 다음으로 반도체 제조공정에서 사용가능한 접착력 제어방법을 정리하고 특히 UV경화형 접착제에 대해서 그 접착력 저하기구를 역학적 성질의 관점에서 설명했다. 끝으로 실제의 반도체 제조 공정에서 문제가 되는 표면오염의 저감화에 초점을 맞추어 그 문제점과 대책안을 설

명하였다. 최근 휴대전화나 컴퓨터를 중심으로 반도체 사용제품이 급성장하고 있다. 그 소형(박형)화가 급진적으로 전개되고 있어 반도체용 점착테이프에 대한 요구성능의 다양화가 예상되고 있다. 반도체용 점착테이프의 또 다른 고기능·고성능화되어 나갈 것으로 기대된다.

참 고 문 헌

1. 江部和義, 近藤建, 日本接着學會誌, **33**, 251 (1997).
2. 加納義久, 石渡伸一, 丸山弘光, 接着, **44**, 116 (2000).
3. 吉倉廣志, 工業材料, **46(4)**, 5 (1998).
4. 富士マーケティング・レポート・CR, 마케팅·리포트·CR, "半導體プロセステープ市場の現状と 將來動向", No.1030 (1999).
5. 佐伯準一, 成形加工, **11**, 290 (1999).
6. 武野泰彦, 電子材料, **38**, 110 (1999).
7. 電子材料, **38(5)**, 9 (1999).
8. 日經産業新聞, 1999年3月18日.
9. 藤津隆夫, 第13回LSIパッケージ新技術シンポジウム, ISS7, 東京 (2000).
10. 黒柳秋久, 第15回LSIパッケージ新技術シンポジウム, ISS74, 東京 (2000).
11. 加藤利彦, 宇留野道生, 成形加工, **12**, 246 (2000).
12. 竹村賢三, 渡邊伊津夫, 永井郎, 井坂和博, 渡邊治, 小島和良, 松田和也, 日立化成テクニカルレポート, **30**, 13 (1998).
13. 加納義久, 石渡伸一, 丸山弘光, 小澤武廣, 接着, **44**, 166 (2000).
14. 加納義久, 秋山三郎, 高分子加工, **41**, 146 (1992).
15. a) Y. Kano, T. Ozawa, Proceedings of China-Japan Seminar on Advanced Engineering Plastics, Polymer Alloys and Composites, China, 1998 ; b) 加納義久, 石渡伸一, 小澤武廣, 接着, **43**, 20 (1999) ; c) T. Ozawa, S. Ishiwata, Y. Kano, J.Adhesion, **72**, 1(2000). d) Y. Kano, Y. Morishima, H. Maruyama, Proceedings of China-Japan Seminar on Advanced Engineering Plastics, Polymer Alloys and Composites, China (2000).
16. C. A.Dahlquist, "Adhesion : Fundamentals and Practice", MacLaren, London (1996).
17. M. F. Tse, *J. Adhesion Sci. Technol.*, **3**, 551 (1989).
18. K. Ebe, H. Narita, K. Taguchi, and T. Saito, CRCA'88 in Tokyo, Japan, p.250 (1998).
19. Y.Kano, S.Akiyama, and T. Kasemura, *J. Appl. Polym. Sci.*, **50**, 1619 (1993).
20. 國年弘二, 第2回實用表面分析セミナー要旨集, 日本表面科學關西支部 (1999).

21. 表面處理技術ハンドブック-接着・塗裝から電子材料まで- 水町浩, 鳥羽山滿監修, p43, 2000, エヌティーエス
22. 丸山弘光, 石渡伸一, 加納義久, 第48回高分子討論會要旨集, IIH-11, 新潟 (1999).
23. 大城戸正治, 接着, **43**, 167 (1999).