

다출력 플라이백 컨버터를 위한 자동 동기 스위치 포스트 레귤레이터

李成周[†], 金湖鎭[‡], 李海敦^{***}, 梁承旭^{****}, 睦亨洙^{****}, 崔圭夏^{****}

An Automatic Synchronous Switch Post Regulator for Multi-Output Flyback Converter

Soung-Ju Lee, Ho-Jin Kim, Hai-Don Lee, Seung-Uk Yang, Hyung-Soo Mok and Gyu-Ha Choe

요 약

본 논문은 다출력 전원장치에 적용되는 플라이백 컨버터를 위한 자동 동기 스위치 포스트 레귤레이터를 제안한다. 제안된 회로는 기존의 스위치 포스트 레귤레이터의 단점인 구동회로 구현 및 주 출력과 보조 출력의 동기의 어려움으로 인한 복잡한 회로구성이 새로운 자동동기 스위치로 간단하게 구성된다. 제안된 회로를 적용함으로써 각 출력의 전압가변과 정밀한 레귤레이션이 요구되는 다중출력 전원장치를 간단한 구성과 저렴한 가격으로 제작할 수 있으며, 이론적 해석 및 시뮬레이션 그리고 실험을 통하여 제안 회로의 타당성을 입증하였다.

ABSTRACT

In this paper, An Automatic Synchronous Switch Post Regulator for Multi-Output Flyback Converter is proposed. The proposed circuit is composed simply using a new automatic synchronous switch instead of conventional complex Switch Post Regulator owing to difficulty of drive circuit materialization and synchronization between main output and auxiliary output. By using the proposed circuit, we can make simple and inexpensive Multi-Output Converter with variable and accurate output voltage and proved adequacy of proposed circuit through experiment, simulation and theoretical analysis.

Key Words : Multi-Output Power Supply, Automatic Synchronous Switch Post Regulator, Flyback Converter

1. 서 론

최근 각종 전자기기들이 다기능화 되어감에 따라 다출력 전원의 요구가 증가하고 있다. 다출력 전원장치는 출력권선단의 구성에 따라 선형 레귤레이터, DC-DC

컨버터, 자기증폭기 그리고 스위치 포스트 레귤레이터 방식으로 구분된다^[1,2].

선형 레귤레이터 방식은 구성이 간단하고 저가이며 정밀한 레귤레이션을 보장하지만 효율이 낮아 고전압 대전류에 적용이 어려우며 출력전압의 가변이 용이하지 않은 단점이 있다.

이러한 단점을 개선하기 위해 스위칭 방식을 이용한 DC-DC 컨버터를 추가하여 구성하는 방식은 선형 레귤레이터 방식의 단점을 해결하였지만, 회로 구성이 복잡하고 크기 및 가격이 상승하게 된다.

자기증폭기 방식은 구성이 간단하지만 가포화 코어의 재질에 따른 설계가 어렵고 인덕턴스의 평방성으로

[†]교신저자 : 정회원, 단암시스템즈(주) 선임연구원
E-mail : lsjpower@danam.co.kr

[‡]정회원, 단암시스템즈(주) 수석연구원

^{***}정회원, 단암전자통신(주) 파워연구소 연구소장

^{****}정회원, 단암시스템즈(주) 선임연구원

^{****}정회원, 건국대 전기공학과 교수

접수일자 : 2006. 4. 17 1차 심사 : 2006. 5. 9

심사완료 : 2006. 5. 16

인한 이상적 스위칭 동작의 한계가 있다^[3].

중전의 스위치 포스트 레귤레이터 방식은 위의 자기 증폭기 방식의 단점을 극복하기 위해 가포화 코아 대신 반도체 스위치 소자를 사용한 방식이다. 따라서 복잡한 가포화 코아의 설계가 필요 없이 반도체 스위치의 정격만 고려하므로 부품의 선정과 보호회로의 구성이 용이하다^[4]. 그러나 이 방식은 구동회로 구현과 주 출력의 스위칭신호와 동기 하는데 어려움이 있기 때문에 동기를 위한 별도의 회로가 필요하며 이로 인해 구성이 복잡해지고 가격이 상승하는 단점이 있다^[5]. 이러한 문제로 인해 중전에는 플라이백 컨버터에 적용하기 보다는 포워드 컨버터에 적용하는 예가 일반적 이었다^[6].

본 논문에서는 자동 동기 스위치 포스트 레귤레이터를 제안함으로써 위의 언급된 중전의 스위치 포스트 레귤레이터의 문제를 해결하였다. 더욱이 소용량, 저가의 응용분야인 플라이백 컨버터에 적용하여 이론적 해석 및 시뮬레이션을 하였으며 실험을 통하여 제안 회로의 타당성을 입증하였다.

2. 동작특성

그림 1은 본 논문에서 제안한 ASS(Automatic Synchronous Switch)의 기본회로를 나타낸다. ASS는 스위치 Q와 게이트 저항 R, 자동 동기를 위한 주 트랜스포머와 커플링된 보조 권선 N_{S2} , 그리고 직렬 연결된 커패시터 C로 구성된다.

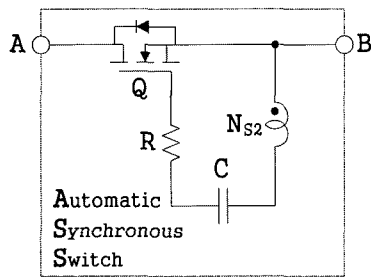


그림 1 자동 동기 스위치
Fig. 1 Automatic Synchronous Switch

그림 2는 ASS를 적용한 플라이백 컨버터의 전체 구성을 보여주고 있으며, 해석의 편이를 위해 2출력으로 구성하였다. 이미 알고 있는 바와 같이 플라이백 컨버터에서 트랜스포머의 2차측 권선의 출력은 전류원으로 볼 수 있으며 Time-Sharing Technique에 의해 순차적으로 전류를 부하로 전달시킨다.

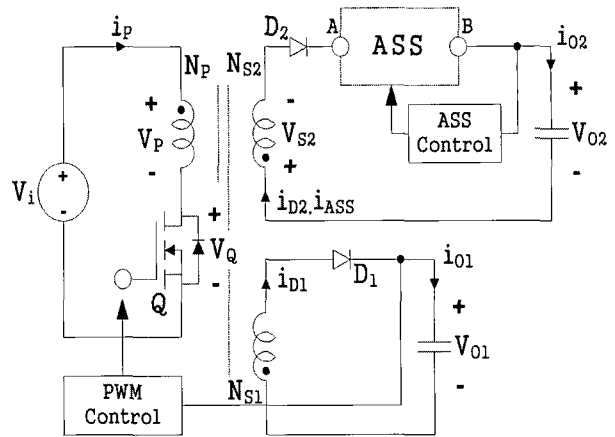


그림 2 자동 동기 스위치 포스트 레귤레이터가 적용된 플라이백 컨버터
Fig. 2 Flyback Converter with ASS Post Regulator

그림 3은 컨버터에 사용된 반도체 스위치 소자 Q, D1, D2와 트랜스포머가 이상적인 특성을 갖는다고 가정 한 후 해석한 각 소자의 전압 및 전류의 파형이다.

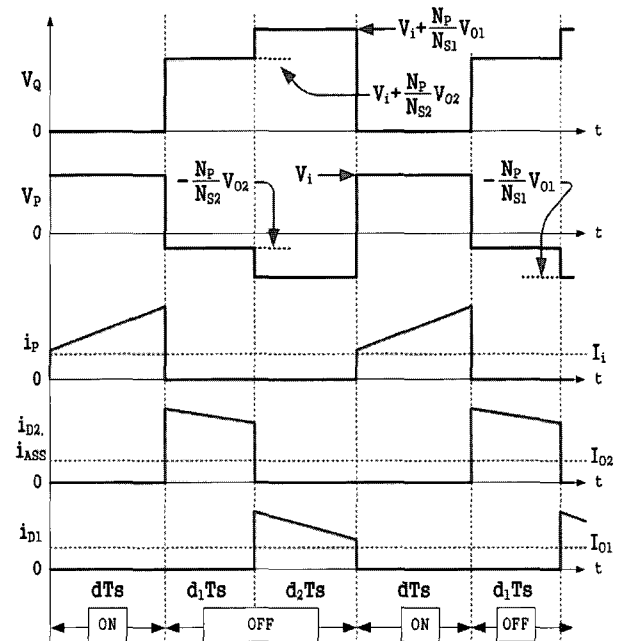
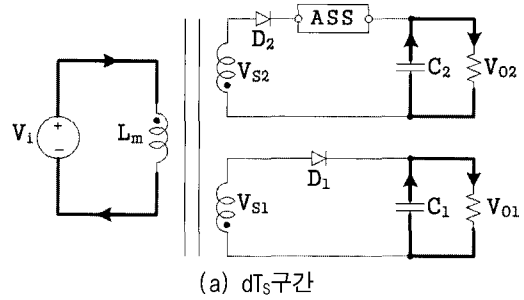


그림 3 동작파형
Fig. 3 Operational waveform

그림 4는 ASS를 포함한 플라이백 컨버터의 구간별 동작을 나타낸다. 기본적인 동작은 아래에 기술된 바와 같다.

2.1 dT_s 구간

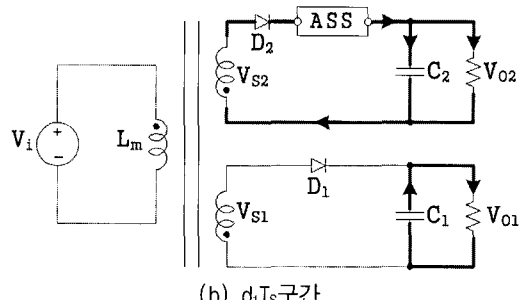
dT_s 구간에서 스위치 Q는 도통하며 입력전압 V_i가 자화인덕턴스 L_m에 에너지를 저장 시킨다. 플라이백 컨버터에서 트랜스포머는 단지 트랜스포머의 역할뿐만 아니라 출력으로 에너지를 공급하기 위한 인덕터의 역할도 하며, 이 구간에서 출력 커패시터 C₁과 C₂ 모두 에너지를 V_{O1}, V_{O2}로 방전시킨다.



(a) dT_s구간

2.2 d₁T_s 구간

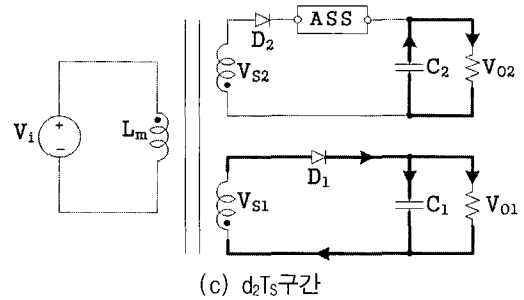
주 스위치 Q는 오프이며 자화 인덕턴스 L_m는 보조 출력 V_{O2}로 에너지를 전달한다. 이 구간동안에 다이오드 D₂와 ASS는 도통 상태이며 2차측 보조권선의 전압 V_{S2}는 보조 출력전압 V_{O2}로 클램프 된다. 수식 (1)에 의해 이 구간 동안에 V_{S1}의 전압이 주 출력전압 V_{O1}보다 낮게 되며, 이로 인해 다이오드 D₁은 역 바이어스 상태이다. 한편 자화 인덕턴스 L_m에 저장된 에너지는 오직 보조 출력 V_{O2}로 공급되고 동시에 커패시터 C₂를 충전시킨다.



(b) d₁T_s구간

2.3 d₂T_s 구간

V_{O2}가 목표치 전압으로 상승하면 V_{O2}의 레귤레이션을 위해 ASS가 턴-오프 되고 다이오드 D₁이 도통해 주 출력 V_{O1}으로 에너지를 전달한다. 이 구간 동안에 2차측 권선의 전압 V_{S1}은 주 출력전압 V_{O1}으로 클램프 된다. 자화 인덕턴스 L_m에 저장된 에너지는 오직 주 출력 V_{O1}으로 공급 되고, 동시에 커패시터 C₁을 충전시킨다.



(c) d₂T_s구간

3. 특성 방정식

위의 설명 중 d₁T_s 구간을 성공적으로 달성하기 위해서는 아래의 수식 (1)을 만족하여야 한다.

$$\frac{V_{O1}}{N_{S1}} > \frac{V_{O2}}{N_{S2}} \quad (1)$$

자화 인덕턴스 L_m의 Volt·sec 평형조건에 의해 수식 (2)가 얻어진다.

$$V_i \cdot d = \frac{N_P}{N_{S2}} V_{O2} \cdot d_1 + \frac{N_P}{N_{S1}} V_{O1} \cdot d_2 \quad (2)$$

Time sharing Technique에 의해 수식 (3)이 얻어진다.

$$d + d_1 + d_2 = 1 \quad (3)$$

그림 4 동작모드
Fig. 4 Operational Mode

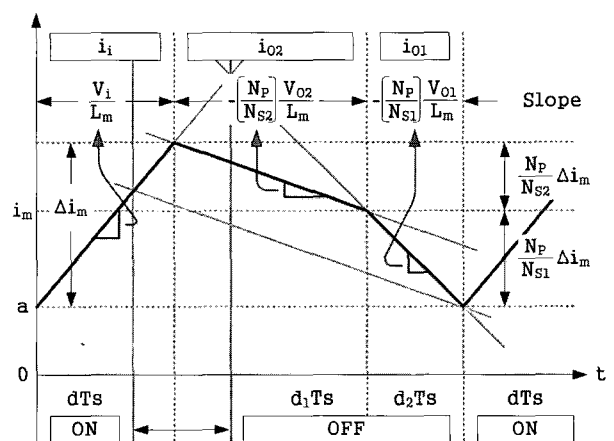


그림 5 1차측 자화 인덕터 L_m의 전류파형
Fig. 5 The current waveform of primary magnetizing inductor

그림 5는 1차측 자화 인덕터 L_m 에 흐르는 전류파형을 나타내고, 출력 평균전류 I_{O1} , I_{O2} 그리고 입력평균전류 I_i 는 수식 (4)~(6)으로 표현된다.

$$I_i = a \cdot d + \frac{V_i}{2L_m} d^2 \cdot T_s \quad (4)$$

$$I_{O1} = a \frac{N_P}{N_{S1}} d_2 + \frac{V_{O1} \cdot \left(\frac{N_P}{N_{S1}}\right)^2}{2L_m} d_2^2 \cdot T_s \quad (5)$$

$$I_{O2} = a \frac{N_P}{N_{S2}} d_1 + d_1 \frac{V_{O1} \cdot \left(\frac{N_P}{N_{S1}}\right)^2}{L_m} d_2 \cdot T_s \quad (6)$$

$$+ \frac{V_{O2} \cdot \left(\frac{N_P}{N_{S2}}\right)^2}{2L_m} d_1^2 \cdot T_s$$

그림 5에서 N_P , N_{S1} 그리고 N_{S2} 는 각 권선의 권선수를 나타내며, a 는 자화 인덕터 L_m 에 흐르는 전류의 연속 및 불연속을 구분하는 상수이다.

식 (4),(5) 그리고 (6)으로부터 각 구간별 듀티가 입력 및 출력전류의 함수로 표현되는 것을 확인할 수 있다. 이것은 기존의 플라이백 컨버터와는 달리 출력전류가 변화함에 따라 출력의 일정한 전압을 유지하기 위해 듀티가 변화함을 알 수 있다.

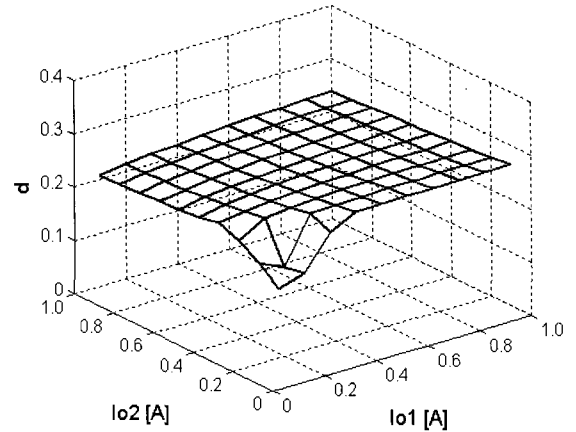
그림 6은 이론으로 얻어진 출력전류에 대한 각 구간의 듀티 d , d_1 , 그리고 d_2 의 관계를 나타낸다.

4. 시뮬레이션 및 실험결과

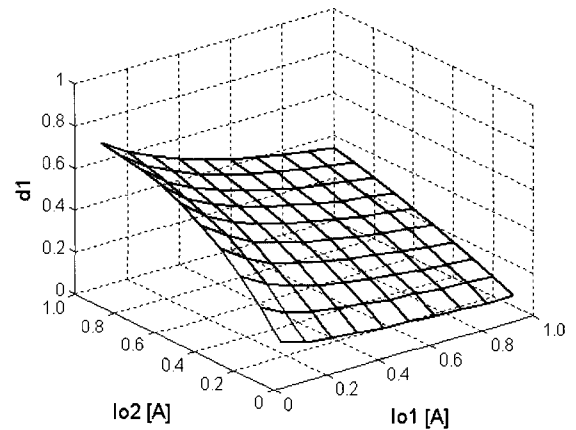
제안한 회로의 검증을 위해 플라이백 컨버터에 적용하여 PSIM으로 시뮬레이션을 수행하였고 실험을 통하여 확인하였다. 실험 시 제작된 회로는 그림 7에 나타나 있으며 입출력 사양은 표 1과 같이 25W급 2출력의 플라이백 컨버터이다. 실험에 사용된 주요 부품과 파라미터는 표 2와 같다.

표 1 컨버터 사양
Table 1 Specification

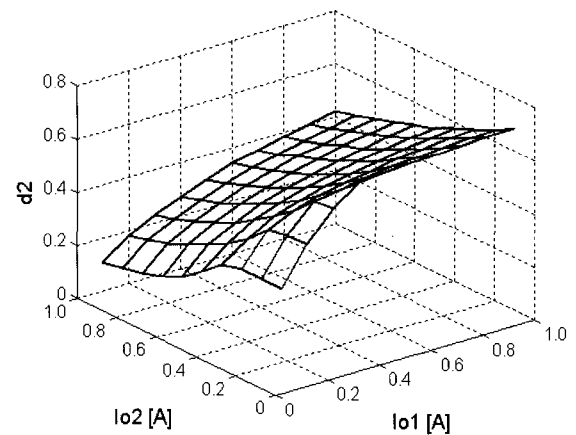
입력전압	90 - 110 Vdc	
출력전압	Main Output V_{O1}	15 Vdc/1A
	Auxiliary Output V_{O2}	5 - 10 Vdc/1A
스위칭 주파수	67kHz	



(a) d 와 출력전류의 관계



(b) d_1 와 출력전류의 관계



(c) d_2 와 출력전류의 관계

그림 6 듀티와 출력전류와의 관계(이론값)
Fig. 6 Duty cycles plotted against load conditions (Theoretical Value)

표 2 주요 소자와 파라미터
Table 2 Main parts and parameters

Q	IRF740A	
Q _{ASS}	IRF540A	
L _m	760uH	
권선비	N _P : N _{S1} : N _{S2}	2.4 : 1 : 1

그림 7에는 과전류 보호회로가 적용되어 있으며 저항 R_s, R_B, 그리고 트랜지스터 Q_{CS}로 구성된다. 이 회로의 동작은 과도한 전류가 출력으로 흐를 때, 저항 R_s의 양단 전압이 상승하여 트랜지스터 Q_{CS}를 도통시키고 이는 ASS의 게이트 전압을 하강시켜 ASS를 턴 오프 시킴으로써 보호기능을 수행한다.

그림 8은 회로 시뮬레이션 프로그램인 PSIM으로 분석한 각 소자의 전압 및 전류파형을 나타내며 그림 9는 실험파형을 나타낸다. 실험파형에서 출력전류 i_{D1}과 i_{D2}가 time-sharing하는 것이 확인되며, 트랜스포머의 1차측 권선전압 V_P의 파형 또한 시뮬레이션과 동일한 결과를 얻었다.

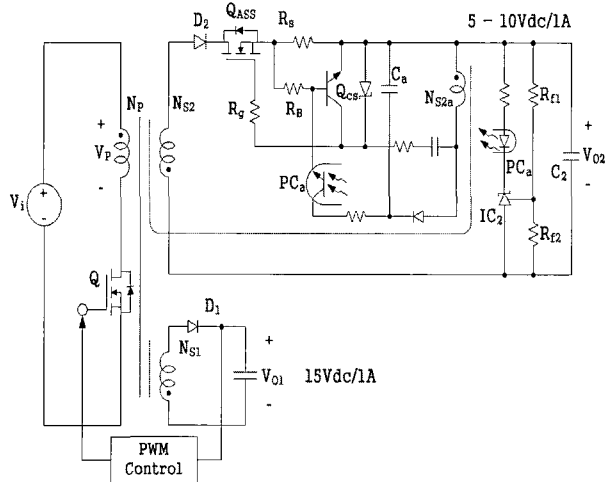


그림 7 실험회로
Fig. 7 Experimental Circuit

그림 10은 실험에 의한 듀티와 출력전류와의 관계를 나타내고 있으며 그림 6의 이론해석에 의한 결과와 유사한 경향을 나타낸다.

그림 11에는 실험에 의해 얻어진 출력전류에 대한 출력전압의 변동을 나타내며 주 출력 V_{O1}과 보조 출력 V_{O2}의 전압이 모든 부하조건에서 1%이내의 변동을 보인다.

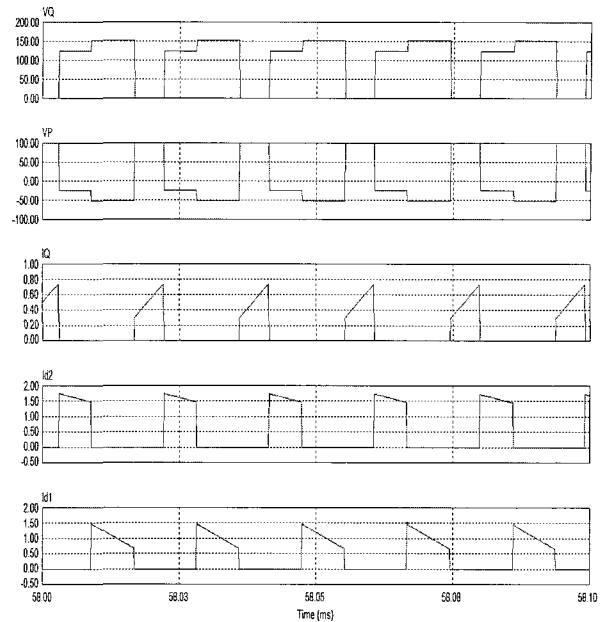


그림 8 시뮬레이션 파형
(V_i=100Vdc, V_{O1}=15Vdc/1A, V_{O2}=10Vdc/1A)
Fig. 8 Simulation waveform
(V_i=100Vdc, V_{O1}=15Vdc/1A, V_{O2}=10Vdc/1A)

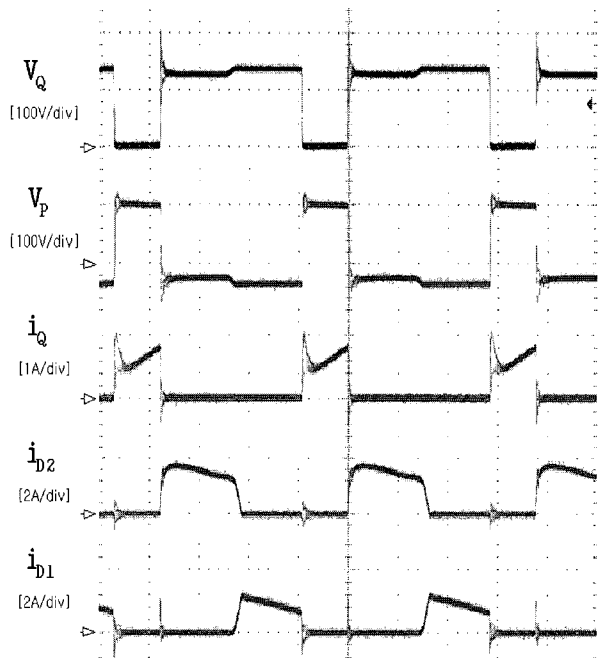
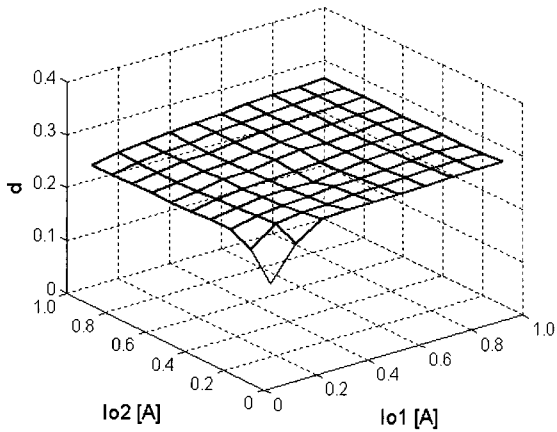
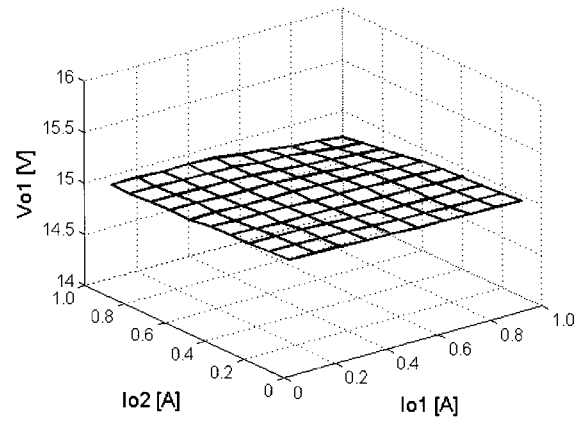


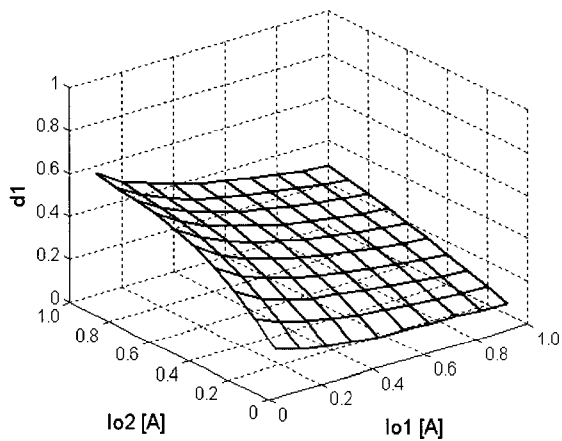
그림 9 실험파형
(V_i=100Vdc, V_{O1}=15Vdc/1A, V_{O2}=10Vdc/1A)
Fig. 9 Experimental waveform
(V_i=100Vdc, V_{O1}=15Vdc/1A, V_{O2}=10Vdc/1A)



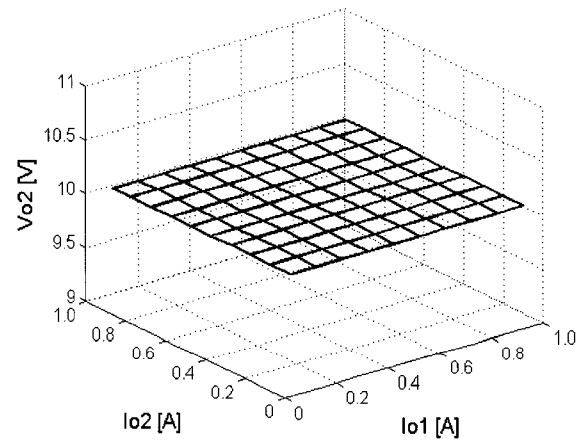
(a) d와 출력전류의 관계



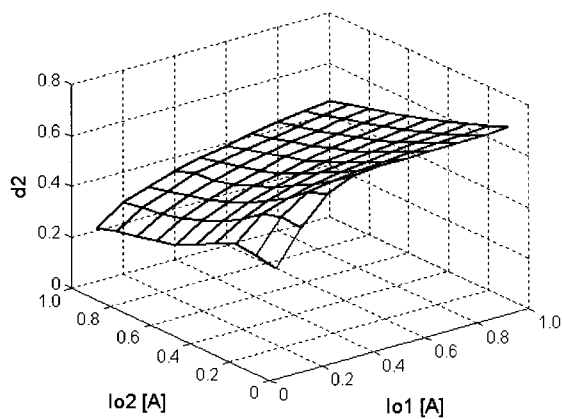
(a) 출력전류에 대한 V_{o1}



(b) d_1 와 출력전류의 관계



(b) 출력전류에 대한 V_{o2}



(c) d_2 와 출력전류의 관계

그림 10 듀티와 출력전류와의 관계(실험값)
 Fig. 10 Duty cycles plotted against load conditions (Experimental Value)

그림 11 출력전류에 대한 출력전압(실험값)
 Fig. 11 Output Voltage plotted against load conditions (Experimental Value)

5. 결 론

본 논문은 다출력 플라이백 컨버터를 위한 자동 동기 스위치 포스트 레귤레이터를 제안하였다. 이는 보조권선 N_{S2} 에 여기되는 +의 펄스 전압 V_{S2} 에 동기를 맞춰 동작하기 때문에 기존 스위치 포스트 레귤레이터의 단점인 동기의 어려움을 해결하였다. 따라서 동기를 위한 별도의 회로가 필요 없으며, 더욱이 자화인덕턴스 L_m 에 흐르는 전류의 연속 또는 불연속 모드에 관계없이, 플라이백 컨버터나 파워드 컨버터에 제안된 회로의 적용이 가능하다.

제안한 회로의 타당성을 입증하기 위해 과전류 보호 회로와 출력전압 제어회로가 갖추어진 25W급 플라이

백 컨버터를 제작하였으며 주 출력 및 보조 출력단의 전압이 모든 부하조건에서 1%이내의 낮은 변동률을 나타냄으로서 정밀한 전압이 요구되는 응용분야에도 적용이 가능함을 확인하였다.

또한 실험 및 시뮬레이션 그리고 이론적 해석이 유사한 결과를 나타냄으로서 해석의 타당성을 확인하였다.

참 고 문 헌

- [1] Chau-Chun Wen and Chern-Lin Chen, "Magamp Post Regulation for Flyback Converter", PESC, pp. 333-338, 2001.
- [2] Chau-Chun Wen and Chern-Lin Chen, "Magamp application and limitation for multi-winding Flyback converter", Electric Power Applications, Vol. 152, Issue 3, pp. 517-525, 2005, May.
- [3] Chern-Lin Chen and Tso-Min Chen, "Utilizing Magamp Technique in Flyback Converter", Power Electronics and Drive Systems, Vol. 1, pp. 6-10, 2001, Oct.
- [4] Yung-Lin Lin and Kwang H. Liu, "A new synchronous switch post regulator for multi-output forward converters", APEC, pp. 693-696, 1990.
- [5] Gedaly Levin, "A New Secondary Side Post Regulator (SSPR) PWM Controller for Multiple Output Power Supplies", APEC, pp. 736-742, 1995.
- [6] Yie-Tone Chen and Fu-Yuan Shih, "New Multi-Output Switching Converters with MOSFET-Rectifier Post Regulators", IEEE Trans. Industrial Electron, Vol. 45, pp. 609-616, 1998, Aug.

저 자 소 개



이성주(李成周)

1973년 12월 7일생. 1998년 청주대 물리학과 졸업. 2000년 동 대학원 전자공학과 졸업(석사). 2006년 현재 단암시스템즈(주) 선임연구원.



김호진(金湖鎭)

1966년 11월 24일생. 1990년 건국대 전기공학과 졸업. 1992년 동 대학원 전기공학과 졸업(석사). 2002년 동 대학원 전기공학과 졸업(공학박). 2006년 현재 단암시스템즈(주) 수석연구원.



이해돈(李海敦)

1961년 8월 16일생. 1984년 건국대 공대 전기공학과 졸업. 1987년 동 대학원 전기공학과 졸업(석사). 2005년 동 대학원 전기공학과 졸업(공학박). 현재 단암전자통신(주) 파워연구소 연구소장.



양승욱(梁承旭)

1972년 10월 1일생. 1999년 호서대 전기공학과 졸업. 2001년 서울산업대 제어계측공학과 졸업(석사). 2004년 건국대 대학원 전기공학과 졸업(공학박). 2006년 현재 단암시스템즈(주) 선임연구원.



목형수(睦亨洙)

1963년 10월 31일생. 1986년 서울대 전기공학과 졸업. 1988년 동 대학원(석사). 1992년 동 대학원 졸업(공학박). 1992년~1996년 서울산업대 제어계측공학과 조교수. 1997년~현재 건국대 전기공학과 교수.



최규하(崔圭夏)

1955년 7월 24일생. 1978년 서울대 공대 전기공학과 졸업. 1980년 동 대학원 전기공학과 졸업(석사). 1986년 동 대학원 전기공학과 졸업(공학박). 1987년~1988년 미국 오레곤주립대 Post-Doc. 1997년~1998년 건국대 연구처장. 2002년~2004년 건국대 교무처장. 현재 건국대 전기공학과 교수. 에너지전자 신기술연구센터 소장. 당 학회 부회장.