

이중 바이어스 조절과 PBG를 이용한 도허티 증폭기 전력 효율 개선에 관한 연구

Research on PAE of Doherty Amplifier Using Dual Bias Control and PBG Structure

김 형 준 · 서 철 현

Hyoungjun Kim · Chulhun Seo

요 약

본 논문에서는 이중 바이어스 조절과 PBG 구조를 이용하여 Doherty 증폭기의 효율을 개선하였다. PBG 구조를 출력 정합 회로에 구현하였으며, 이중 바이어스 조절을 carrier amplifier에 적용하여 낮은 입력 레벨에서도 Doherty 증폭기의 효율을 개선할 수 있었다. 제안된 구조를 이용한 Doherty 증폭기는 기존의 전력 증폭기에 비해 PAE는 8 %, IMD₃는 -5 dBc 개선하고, 모든 입력 전력 레벨에서 30 % 이상의 고효율을 가질 수 있었다.

Abstract

In this paper, dual bias control circuit and PBG(Photonic BandGap) structure have been employed to improve PAE (Power Added Efficiency) of the Doherty amplifier on input power level. The gate and drain bias voltage has been controlled with the envelope of the input RF signal and PBG structure has been employed on the output port of Doherty amplifier. The proposed Doherty amplifier using dual bias controlled circuit and PBG has been improved the average PAE by 8 %, IMD₃ by -5 dBc. And proposed Doherty amplifier has a high efficiency more than 30 % on overall input power level, respectively.

Key words : Dual Bias Control, Doherty Amplifier, Efficiency, Power Amplifier, PAE

I. 서 론

이동 통신 시스템의 급격한 보급에 의해 무선 통신 고출력 증폭기의 중요성이 부각되고 있으며 앞으로 새로운 환경에 적합한 고출력, 고효율을 가지는 전력 증폭기가 개발이 시급하다^[1]. 기존의 전력 증폭기의 선형성 해결 방법으로는 back-off, feedback, predistortion, feedforward, PBG 등이 있다. 이 중 feedforward, predistortion 방식은 추가적인 소자를 사용해야 한다는 단점이 있다. 따라서 PBG를 이용한 선형화 기법이 필요하다^{[2],[3]}. 일반적으로 Doherty 증폭

기는 각기 다른 클래스의 두 증폭기를 사용하는데 주 증폭기를 A급 또는 B급으로 설계하면 보조 증폭기는 B급 또는 C급으로 사용한다. B급 또는 C급 증폭기의 경우 선형성의 문제를 가지게 되고, B급 또는 C급을 동작할 때 입력 신호가 크기 때문에 A급 또는 AB급은 포화가 되어 혼변조 왜곡 성분이 증가하게 된다. 즉 Doherty 전력 증폭기는 효율 개선의 장점을 가지고 있으나 선형성 문제를 갖게 된다^{[4],[5]}.

본 논문에서는 B급 또는 C급 증폭기가 동작할 때 주 증폭기 A급 또는 AB급은 포화가 되어 선형성이 열화됨으로 이중 바이어스 조절을 이용해 게이트와

「이 연구는 2006학년도 숭실대학교 대학 연구비의 지원으로 연구되었음.」

숭실대학교 정보통신 전자공학부(Information and Telecommunication Engineering, Soongsil University)

· 논문 번호 : 20060526-01S

· 수정완료일자 : 2006년 8월 11일

드레인의 DC 전압을 조절하는 방법과 PBG 구조를 Doherty 증폭기의 출력 정합 회로에 구현함으로써 고출력 증폭기의 전력 효율 및 비선형 특성 문제를 동시에 해결할 수 있었으며 입력되는 신호의 전 대역에서 30 % 이상의 고효율 성능을 개선할 수 있는 가능성을 보여주었다.

II. 본 론

2-1 Dual Bias Control Circuit 이론 및 설계

PAE는 다음 식과 같이 표현된다.

$$PAE = \frac{(RF\ output\ power) - (RF\ input\ power)}{(V_{gs} * I_{gs}) + (V_{ds} * I_{ds})} \quad (1)$$

PAE를 개선하기 위해 바이어스의 전압을 입력 RF 신호의 크기에 비례하여 조절하는 방법이다.

전압을 조절하는 방법은 세 가지가 있다. 그림 1에서 보는 것과 같이 드레인 전압 또는 게이트 전압을 조절하거나, 양쪽의 전압을 조절하는 방법이 있다^{[6],[7]}. 본 논문에서는 세 번째 방법인 게이트와 드레인 전압을 조절하는 이중 바이어스 조절 회로를 사용한다. 선형성도 좋고, 온도 변화에도 둔감한 장점이 있는 Analog Device사의 AD8313을 이용한 포락선 검파기를 사용하였다.

그림 2에서와 같이 포락선 검파기를 통해서 입력 신호(RF)의 크기에 따라서 출력 전압(DC)이 나오지만 그림 3과 같이 OP-Amp를 거쳐서 전압의 크기를 조절해야 한다. 즉 입력 전력이 올라감에 따라 최종 게이트 DC값은 AB급에서 B급으로 B급에서 C급에 해당하는 전압 값으로 점점 작아져야 하기 때문에 그림 4와 같이 directional coupler를 이용하여 바이어

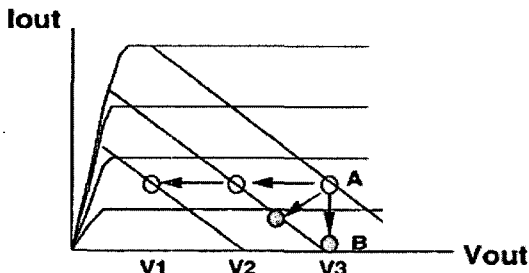
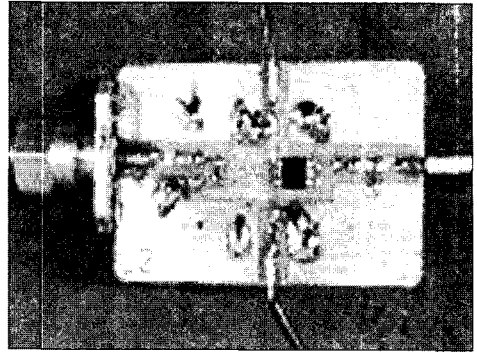
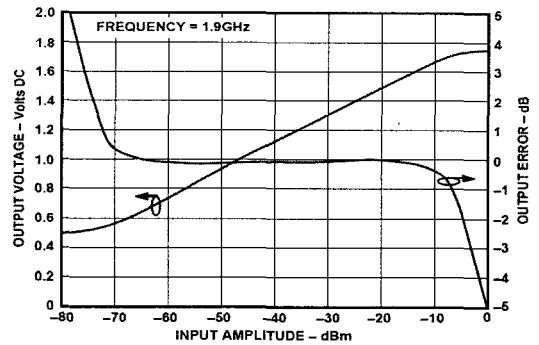


그림 1. RF 부하선과 DC-바이어스 점
Fig. 1. RF load line and various DC-bias point.



(a) 포락선 검파기 회로
(a) Envelope detector circuit



(b) 포락선 검파기 특성
(b) Response of envelope detector circuit

그림 2. AD8313을 이용한 포락선 검파기의 회로와 측정

Fig. 2. Envelope detector circuit using AD8313 and measurement.

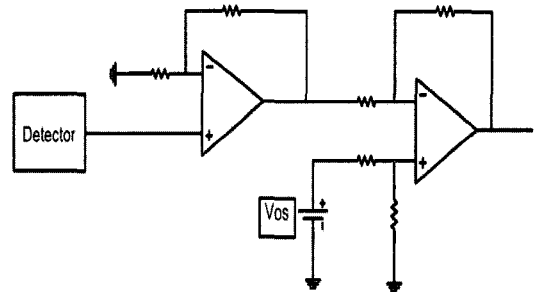


그림 3. 이중 바이어스 회로
Fig. 3. Circuit diagram for the dual bias circuit.

스 조절 회로를 제작하였다.

2-2 PBG 이론 및 설계

PBG 구조는 Bragg 격자 원리로부터 2/1에 해당하

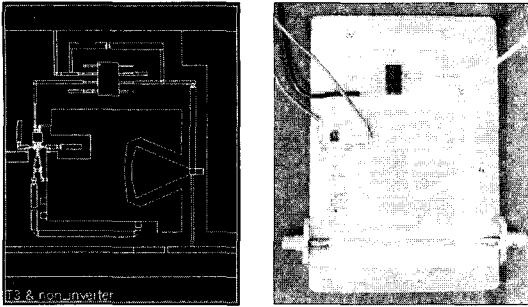


그림 4. 이중 바이어스 조절 회로
Fig. 4. Dual bias control circuit.

는 주파수를 중심으로 저지대역이 형성되는 것을 예상할 수 있다. 이러한 PBG 구조의 원리를 이용하여 원하는 부분에서의 저지대역을 형성할 수 있다. 격자의 주기 Λ 는

$$\Lambda = \lambda_g / 2 \quad (2)$$

여기서 λ_g 는 마이크로스트립 라인 구조에서 유효되는 전파의 파장으로 다음과 같이 유효 유전율과 원하는 저지대역의 중심 주파수에 의해 구해진다.

$$\lambda_g(f) = \frac{v_p(f)}{f} = \frac{c}{f\sqrt{\mu_r \epsilon_{r,eff}(f)}} \quad (3)$$

여기서 주파수 f 는 원하는 저지대역의 중심 주파수를 $\epsilon_{r,eff}(f)$ 는 마이크로스트립 구조에서 저지대역의 중심 주파수가 갖는 유효 굴절률을 각각 나타낸다. PBG 설계를 위하여 시뮬레이션 툴로는 Ansoft사의 HFSS8.0을 사용하였다.

그림 5는 PBG는 결과값으로 중심 주파수인 2.14 GHz에서의 신호의 감쇠가 최소가 되도록 설계하여

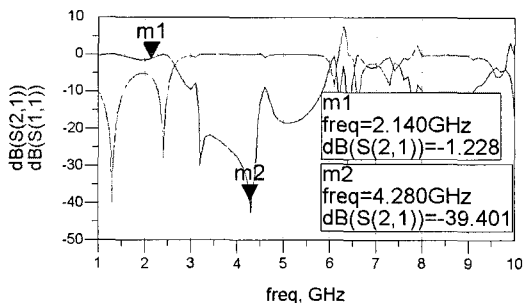


그림 5. PBG 시뮬레이션 결과
Fig. 5. PBG simulation result.

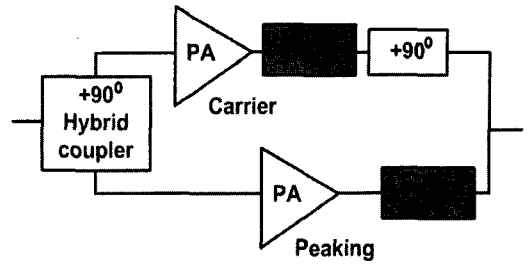


그림 6. PBG 적용한 Doherty 증폭기 설계
Fig. 6. Design of Doherty amplifier using PBG.

$S_{21} = -1.2$ dB의 결과를 얻게 되었고, 2차 고조파 대역인 4.28 GHz에서는 $S_{21} = -39.4$ dB의 결과를 얻도록 설계해서 비선형성 문제에 가장 큰 문제를 야기하는 고조파 성분의 감쇠가 많이 되도록 설계하였다.

2-3 PBG 구조를 이용한 Doherty 전력 증폭기 설계

본 연구에서 유전율 3.2의 테프론 기판을 사용하였고, 사용된 소자는 Agilent사의 ATF34143을 사용하였다. ADS2005를 이용하여 Loadpull 시뮬레이션을 통하여 출력 정합점을 찾고 그에 따른 출력 정합을 하여 Doherty 전력 증폭기를 설계하였다^[8]. 그림 6은 전력 증폭기 Loadpull 정합점을 찾아 출력 정합 회로를 구현할 때, offset-line에 PBG를 포함하여 출력 정합 회로를 구현한 것이다. 이와 같은 방식으로 선형성 개선을 위한 PBG를 적용하여 최종적으로 PBG를 적용한 Doherty 전력 증폭기를 설계하였다^[9].

2-4 이중 바이어스 조절과 PBG 구조를 이용한 Doherty 전력 증폭기 설계

우선 본 논문과 비교하기 위해서 기준이 되는 Class AB급 전력 증폭기를 설계하였고, PBG를 적용한 Doherty 전력 증폭기를 설계하였다. 기준 증폭기의 1-톤 측정 결과로 그림 8과 같이 19.45 dBm의 출력을 얻을 수가 있었고, 전력 효율은 27.12 %, IMD₃ 특성은 -27.45 dBc를 얻었다.

본 논문에서는 위에 제시된 PBG를 적용한 Doherty 증폭기를 바탕으로 포락선 검파기와 전압 조절을 위해 OP-Amp를 이용하여 설계한 이중 바이어스 조절을 적용하여 효율을 개선시키기 위한 구조로서 그

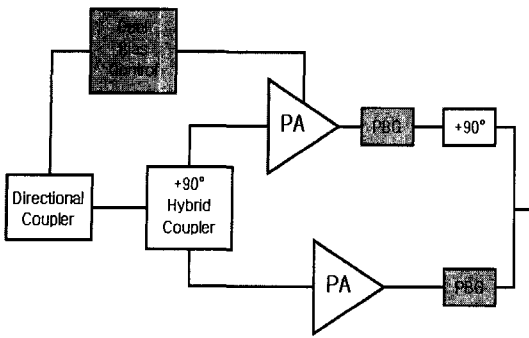


그림 7. 제안된 이중 바이어스와 PBG를 적용한 Doherty 전력 증폭기 구조

Fig. 7. Proposed configuration of Doherty amplifier using dual bias control and PBG structure.

림 7과 같이 설계를 하였고 제작된 사진은 그림 9에 나타내었다.

각 입력 레벨에 따라 포락선 검파기를 통해 DC 전압이 출력되고 게이트와 드레인의 바이어스를 위해 각각 OP-Amp를 통해 다른 증폭율을 통해 전력 증폭기에 인가된다. 또한 offset-line에 PBG를 추가하여 2nd harmonic을 제거함으로써 선형성 개선에 적용하였다.

최종 제안된 구조인 이중 바이어스 조절과 PBG 구조를 이용한 Doherty 전력 증폭기는 그림 10에서와 같이 출력이 24.09 dBm, 효율은 36.28 %, IMD₃ 특성은 -32.47 dBc라는 결과를 얻을 수 있었다. 그림 12에서 보는 것과 같이 입력이 10 dBm에서 Class AB급을 기준으로 했을 경우 기준 전력 증폭기에 비해 최종 제안된 구조인 이중 바이어스 조절과 PBG

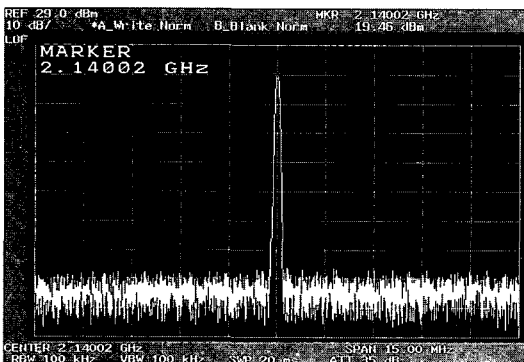


그림 8. 기준 전력 증폭기의 출력

Fig. 8. Output power of reference power amplifier.

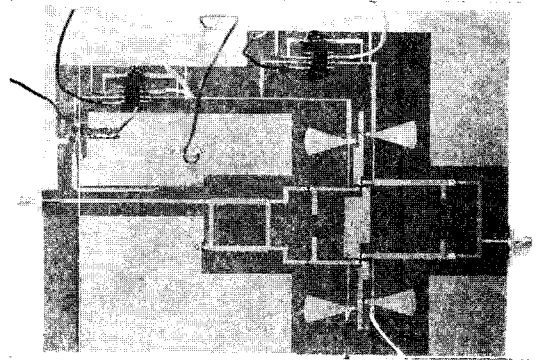


그림 9. 제안된 이중 바이어스와 PBG를 적용한 Doherty 전력 증폭기

Fig. 9. Proposed configuration of Doherty amplifier using dual bias control and PBG.

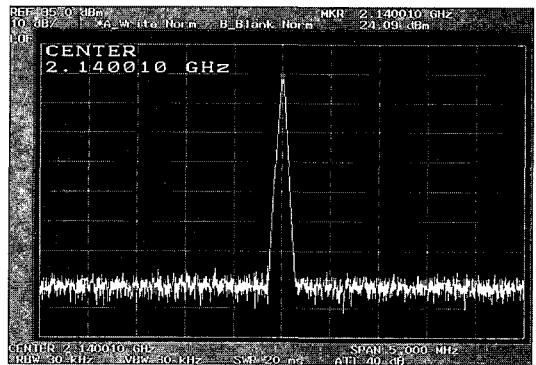


그림 10. 제안된 전력 증폭기 구조의 출력

Fig. 10. Output power of proposed configuration.

구조를 이용한 Doherty 전력 증폭기는 9 % 정도가 증가됨을 알 수 있었다.

또한 본 논문에서 가장 목표로 했던 입력 전력 전대역에서 평탄한 효율 성능을 구할 수 있었다. 입력 전력에 따라 carrier amplifier의 바이어스 점이 이중 바이어스 조절에 의해 게이트 전압과 드레인 전압이 바뀌어지기 때문에 실제 전력 증폭기가 동작하게 되는 지점부터는 다른 세 가지 전력 증폭기에 비해 낮은 입력 전력 레벨에서도 30 % 이상의 고효율의 특성을 얻을 수 있었다. 각각의 전력 증폭기의 출력 전력과 PAE, IMD₃를 표 2에 비교하였다.

표 1에서는 0~10 dBm 값을 갖는 입력 전력 레벨에 따른 각각의 게이트와 드레인의 바이어스 전압의 변화를 나타내었다.

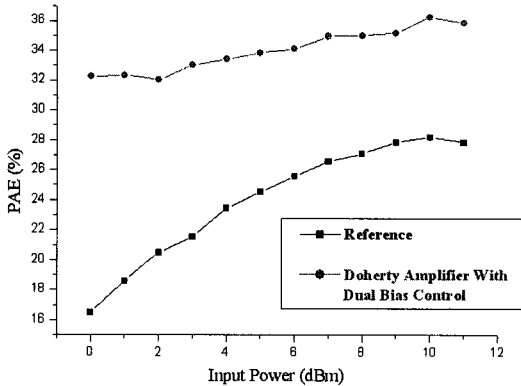


그림 11. 전력 증폭기의 입력 신호에 따른 PAE
Fig. 11. Input power vs PAE.

표 1. 입력 레벨에 따른 바이어스 전압
Table 1. Input power level vs bias voltage.

	Bias voltage	Input power level
Gate	0 V ~ 0.5 V	0 ~ 10 dBm
Drain	2 V ~ 4 V	

표 2. 각 증폭기에 대한 측정 결과 비교
Table 2. Summary of the measured data.

	Reference	Doherty (PBG 無)	Doherty (PBG 有)	Doherty (Dual Bias)
Output power	19.45	21.14	22.24	24.09
PAE (%)	27.12	30.18	32.85	36.28
IMD3 (dBc)	-27.45	-28.24	-31.84	-32.47

III. 결 론

본 논문은 전력 증폭기의 전력 효율을 증대시키는 방법으로 이중 바이어스 조절을 적용하여 입력 신호의 크기에 따라서 게이트와 드레인 전압을 조절하여 증폭기의 구동 전력을 조절하는 방식과 전력 증폭기의 출력부에 광대역 저지대역 여파기의 역할을 하는 PBG를 추가함으로써 선형성을 개선시키는 구조를 제안하였다. 본 논문에서 제안한 구조로 증폭기를 설계한 결과 Class AB급과 Doherty 그리고 PBG 구조를 이용한 Doherty 전력 증폭기보다 개선

된 전력 효율과 특히 낮은 입력 전력에서도 30 % 이상의 고효율 성능을 나타내는 것을 알 수 있었고 Class AB급을 기준으로 제안된 구조와 비교했을 때 입력 전력이 10 dBm을 기준으로 했을 때 전력 효율이 약 9 % 향상되었고 IMD₃ 특성 또한 약 -5 dBc의 개선됨을 알 수 있었다. 또한, 모든 입력 전력 레벨에서 30 % 이상의 평탄한 고효율 특성을 갖는 것을 알 수 있었다. 추후 출력 전력이 높은 전력 증폭기에 적용할 예정이다.

참 고 문 헌

- [1] Steve C. Cripps, *RF Power Amplifiers for Wireless Communications*, Artech House, 1999.
- [2] T. S. Kim, C. H. Seo, "A novel photonic bandgap structure for lowpass filter of wide stopband", *IEEE Microwave Guided Wave Lett.*, Jan. 2000.
- [3] I. Rumsey, P. M. Melinda, and P. K. Kelly, "Photonic bandgap structures used as filter in microstrip circuits", *IEEE Microwave Guided Wave Lett.*, vol. 8, pp. 336-338, 1998.
- [4] W. H. Doherty, "A new high efficiency power amplifier for modulated waves", *Proceeding of the IRE*, vol. 24, no. 9, pp. 1163-1182, 1936.
- [5] David M. Upton, Peter R. Maloney et al., "A microwave doherty amplifier", *Applied Microwaves and RF*, Winter 1994.
- [6] G. Hanington, "High-efficiency power amplifier using dynamic power-supply voltage for CDMA applications", *IEEE Trans. Microwave Theory Tech.*, vol. 47, pp. 1471-1476, Aug. 1999.
- [7] P. B. Kenington, *High-linearity RF Amplifier Design*, Artech House, 2000.
- [8] M. Iwamoto, "An extended Doherty amplifier with high efficiency over a wide power range", *IEEE Trans. Microwave Theory Tech.*, vol. 49, pp. 2472-2479, Dec. 2001.
- [9] 전익태, 서철현, "PBG 구조를 이용한 Dual Band 전력 증폭기 연구", *한국전자과학회논문지*, 15(8), pp. 788-793, 2004년 8월.

김 형 준



2005년 2월: 숭실대학교 정보통신
전자공학부 (공학사)
2005년 3월~현재: 숭실대학교 정
보통신공학과 석사과정
[주 관심분야] 초고주파 회로 설
계, RF Power Amplifier, RFIC,
RFID 등

서 철 현



1983년 3월: 서울대학교 전자공학
과 (공학사)
1985년 3월: 서울대학교 전자공학
과 (공학석사)
1993년 3월: 서울대학교 전자공학
과 (공학박사)
1993년~1995년: MIT 연구원
1993년~1997년: 숭실대학교 정보통신학과 조교수
1999년 8월~2001년 1월: MIT 방문교수
1997년~2004년: 숭실대학교 정보통신 전자공학부 부교수
2005년~현재: 숭실대학교 정보통신 전자공학부 교수
[주 관심분야] 이동 및 위성통신 Microwave 부품 및 시스
템, PBG를 이용한 RF 부품