

논문 2006-43SD-8-2

# CMOS 인버터를 갖는 WCDMA(UMTS)용 다중출력 VC-TCXO

(Multi-output VC-TCXO having CMOS inverter for WCDMA(UMTS))

정 찬 용\*, 이 해 영\*\*

(Chan-Yong Jeong and Hai-Young Lee)

## 요 약

최근 이동통신 시스템의 급속한 발전에 따라, 관련된 이동통신 부품의 개발이 요구되고 있으며, 특히 기존의 이동통신 부품 소형화와 병행하여, 주변회로 및 소자와의 복합화가 진행되고 있다. 본 논문에서는 WCDMA(UMTS)용 다중출력 VC-TCXO (Voltage Controlled-Temperature Compensated Crystal Oscillator)는 내부에 CMOS 인버터를 추가로 내장하여 기본적인 정현파(Clipped sinewave) 출력에 추가로 CMOS 출력을 가능하게 하였고, 또한 WCDMA 시스템에서 요구하는 VC-TCXO 특성을 만족하였다. 또한 기준 발진기의 중요한 특성인 위상잡음(Phase noise) 특성 및 주파수 단기 안정도 특성(Frequency short term stability)도 WCDMA(UMTS)의 기준을 만족하였다. 본 논문에서는 기준 주파수로 26MHz를 사용하고 있지만, 10MHz에서 40MHz까지 다양하게 응용될 수 있다.

## Abstract

Recently, according to the rapid development of mobile system, the development of relative mobile components has been required, and especially, with the miniaturization of mobile component, the complex with nearby components has been progressed. In this paper, multi-output VC-TCXO (Voltage Controlled-Temperature Compensated Crystal Oscillator) for WCDMA integrates the additional CMOS inverter, so it can be the normal clipped sinewave output and additional CMOS output, and also it can be satisfied the VC-TCXO's requirements for WCDMA system. And the important characteristics of reference oscillator, like phase noise and frequency short term stability, are satisfied with WCDMA(UMTS) system's requirement. In this paper, however, 26MHz is used for reference frequency, similarly and practically, we think that it can be used from 10MHz to 40MHz.

**Keywords :** Multi-output, TCXO, Crystal oscillator, Reference oscillator

## I. 서 론

최근 이동통신 시스템의 급속한 발전에 따라, 특히 기존의 이동통신 부품 소형화와 병행하여, 주변회로 및 소자와의 복합화가 진행되고 있다.

이동통신 시스템 전반에 기준 주파수 발진기로는 CDMA 방식에서는 통상 VC-TCXO를 사용하고 있으

며, GSM 방식에서는 VC-TCXO와 수정 진동자(Crystal resonator)를 사용하고 있다.

이중 GSM 영역에서 수정 진동자를 사용하는 경우에는 RF 칩셋에 수정 발진기 회로가 내장되어 있는 것으로, 실제 회로 동작 관점에서는, 두가지 모두 같은 동작을 수행한다고 할 수 있다. 그리고 CDMA 방식에서 VC-TCXO를 사용하는 이유는 부호(Code)의 암호화로 인해, 상호 동기화가 중요한 이론적인 측면을 볼때, CDMA 방식에서 기준 주파수 발진기의 요구조건이 더 까다로움을 알 수 있다.<sup>[1]</sup>

기준 발진기로 동작하는 VC-TCXO에서 가장 중요한 것은 기준 발진기의 중요한 특성인 위상잡음 및 주파수 단기 안정도 특성을 확보하는 것이다.<sup>[2]</sup>

\* 정회원, 삼성전기 Mobile RF 연구그룹  
(Mobile RF R&D Group,  
Samsung Electro-Mechanics Co., Ltd)

\*\* 정회원, 아주대학교 전자공학부  
(Department of Electronic Engineering,  
Ajou University)

접수일자: 2006년1월16일, 수정완료일: 2006년7월27일

본 논문에서는 내부에 독립된 높은 극대극 전압 CMOS (High  $V_{p-p}$  CMOS)의 특성을 가지는 CMOS 인버터를 내장하여, 기존의 단일 출력의 VC-TCXO가 아닌, 새로운 방식의 다중출력 VC-TCXO를 제안하고 제작 및 특성 분석을 하였다.

## II. 이동통신 기술동향 및 수정 발진기

### 1. 이동통신 시스템 (Mobile system)

일반적으로 이동통신 시스템의 세대를 구분할 때, AMPS(Advanced Mobile Phone Service)와 같은 아날로그 무선 시스템을 1세대라고 할 수 있으며, 현재 대부분의 유럽지역 및 동남아, 중국지역의 GSM방식과 한국을 중심으로 미국 및 기타지역의 CDMA방식을 2세대라고 하며, 이에 GSM 지역의 GPRS(General Packet Radio Service) 및 EDGE(Enhanced Data rates for GSM Evolution), CDMA 지역의 1xEV-DO(EVolution Data Only) 방식을 2.5세대이라고 할 수 있다.

그리고 일부 3세대 WCDMA(UMTS, Universal Mobile Telecommunications System) 방식을 상용화하여 서비스하고 있다.<sup>[3]</sup>

그림 1에서 구분되는 통신방식은 사용하는 주파수 대역 및 기저대역(Baseband) 칩셋의 변조(Modulation) 및 통신 프로토콜(Protocol)에 대한 내용으로, 실제 기준 발진기로 사용되는 VC-TCXO를 중심으로 한 RF 단은 무선 통신속도 향상 및 고품질 서비스를 위해 안정된 RF 기술이 기반이 되어야 함에 따라, 기준 발진기의 중요성이 강조되고 있다.

그림 2는 일반적인 송수신기의 구조를 나타내고 있다. 이중 기준 주파수와 관련된 부분은 주파수 합성기(Frequency Synthesizer) 부분이다. 이 주파수 합성기 부분은 이동통신 시스템에 따라 주파수가 변경되나, 기본적인 구조는 거의 유사하다.<sup>[4]</sup>

여기서 PLL(Phase Lock Loop) 구조에 따라, 정수배

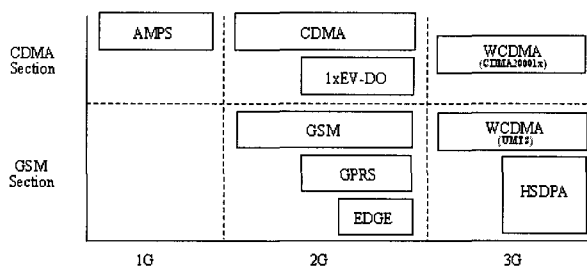


그림 1. 이동통신 방식의 기술동향  
Fig. 1. Technical Trend of Mobile system.

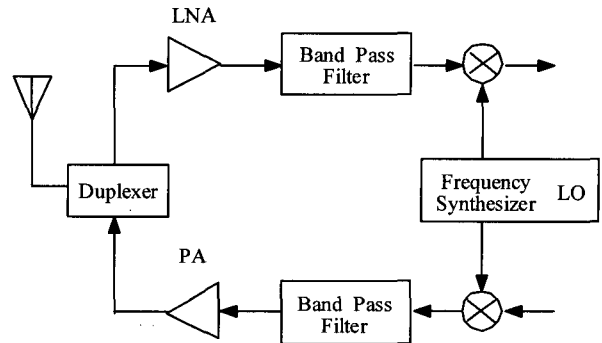


그림 2. 일반적인 송수신기 구조  
Fig. 2. Generic transceiver architecture.

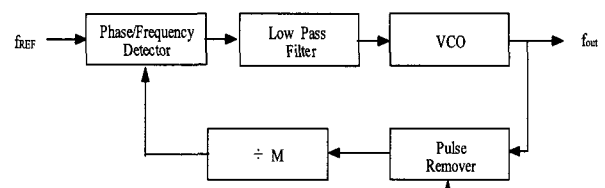


그림 3. 루프상에 분주기를 사용한 간단한 fractional-N 주파수 합성기  
Fig. 3. Simple fractional-N synthesizer with use of divider in the loop.

로 주파수를 합성할 수 있는 정수 N 합성기(Integer-N synthesizer)와 15/16과 같은 분수배로 주파수를 합성할 수 있는 분수 N 합성기(Fractional-N synthesizer)로 구분된다. 현재의 대부분의 RF 칩셋이 CDMA와 PCS, GSM과 GPRS, WCDMA(UMTS)를 복합적으로 지원하고 있으므로, 통상 그림 3과 같이 분수 N 합성기로 설계되어 있다.

현재 사용되고 있는 휴대폰의 RF단에서 VC-TCXO를 중심으로 기준 클럭(Clock)으로 사용되는 부분을 나타내면 그림 4와 같다. VC-TCXO의 출력은 직류차단 커패시터(DC-cut Capacitor, ex:10nF)를 지나 버퍼역할을 하는 외부에 있는 별도의 인버터단에 입력되어 CMOS 파형으로 변형되고, 사운드 칩셋 및 기타 칩셋에 입력된다. 그림 4의 회로구조도는 하나의 예로, 일부 변형되어 사용되기도 한다. 이와 같이 기준 발진기로 사용되는 VC-TCXO는 이동통신 시스템의 가장 중요한 부분의 하나이며, 전체 시스템의 성능에 영향을 미치는 중요한 부분이다.

표 1은 현재의 GSM 방식에 사용되는 수정 진동자(Crystal)와 VC-TCXO의 사양을 비교한 것이다. 상기의 내용과 같이 WCDMA(UMTS)와 같은 차세대 이동통신 방식에서는 기준 발진기의 안정도가 시스템 전반의 기본적인 특성을 결정하므로, 향후 VC-TCXO의 중요성은 점차 강조되고 있다.

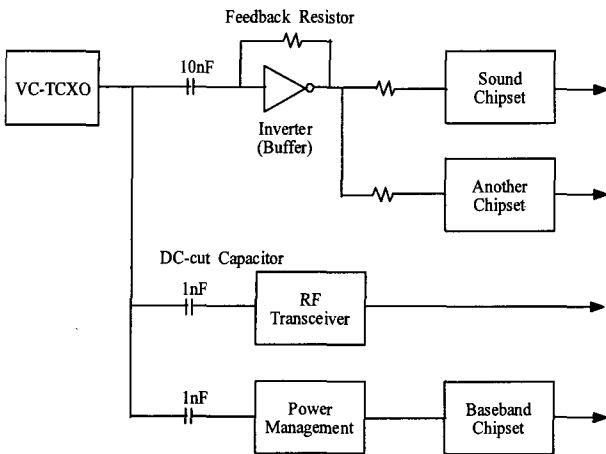


그림 4. 일반적인 이동통신 시스템에서의 실제 VC-TCXO 회로 구조도

Fig. 4. Actual VC-TCXO circuit diagram in generic mobile system.

표 1. Crystal unit와 VC-TCXO의 사양 비교

Table 1. Comparison of Specification between Crystal and VC-TCXO.

	Crystal	VC-TCXO
Frequency Tolerance	±15ppm	±1ppm
Operating Temperature Range	-30°+85°	-30°+85°
Freq Stability vs Temp. Range	±25ppm	±2ppm

2. 수정발진기 (Crystal oscillator)

현재의 무선통신의 기준 발진기에 사용되는 수정진동자(Crystal)는 시간변화와 온도변화에 대해 매우 안정되고, 매우 높은 품질도(Q)값을 갖는 특징으로 대부분의 이동통신 시스템에 사용된다. 등가회로는 그림 5와 같이 나타내며, 직렬공진과 병렬공진의 특성을 가지고 있다.<sup>[5]</sup> 이러한 공진특성은 직렬 인덕턴스 L, 직렬 커패시터스 C<sub>1</sub>, 직렬저항 R<sub>s</sub>, 병렬 커패시터스 C<sub>0</sub>로 특징지

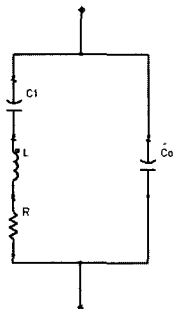


그림 5. 수정 진동자의 회로심볼 및 등가회로

Fig. 5. Circuit symbol and Equivalent circuit of a crystal resonator (Quartz).

어진다. 커패시터스 C<sub>0</sub>는 수정편(Crystal blank)의 전극 사이의 정전 용량을 나타낸다.

여기서 C<sub>0</sub>(pF) >> C<sub>1</sub>(fF)이며, Q값(10,000 이상)이 높기 때문에 저항 R을 무시하면 수정 진동자의 임피던스는 다음과 같이 나타낼 수 있다.

$$Z(s) = \frac{1}{sC_0 + \frac{1}{sL + \frac{1}{sC_1}}} \tag{1}$$

식(1)을 정리하면

$$Z(s) = \frac{1}{sC_0} \frac{s^2 + (\frac{1}{L_1 C_1})}{s^2 + [\frac{(C_0 + C_1)}{L C_1 C_0}]} \tag{2}$$

식(2)로 부터 수정 진동자는 식(3)의 직렬공진 주파수와

$$\omega_s = \frac{1}{\sqrt{L C_1}} \tag{3}$$

식(4)의 병렬공진 주파수를 가진다는 것을 알 수 있다.

$$\omega_p = \frac{1}{\sqrt{L (\frac{C_1 C_0}{C_1 + C_0})}} \tag{4}$$

피어스 발진기에서 인덕터를 대신하여 수정 진동자를 사용하면 수정 발진기가 된다. 이때 수정 진동자의 L 과 C<sub>1</sub>, 그리고 식(5)의 직렬 등가 커패시터스로 결정되는 공진 주파수에서 발진될 것이다.<sup>[6]</sup>

$$(C_0 + \frac{C_g C_d}{C_g + C_d}) \tag{5}$$

C<sub>1</sub>이 세 개의 다른 커패시터스(C<sub>0</sub>, C<sub>g</sub>, C<sub>d</sub>) 보다 매우 작기 때문에, 이 커패시터스가 발진 주파수는 식(6)과 같이 된다.

$$\omega = \frac{1}{\sqrt{L C_1}} \tag{6}$$

수정 상용품군은 위에서 논의한 수정 발진기를 포함하여, 다음과 같이 구분될 수 있다. 세라믹 패키지에 수정편을 탑재한 수정 진동자는 수동소자(Passive Part)로 크리스탈 또는 수정 진동자로 불리운다.<sup>[7]</sup>

표 2. 실제 수정 진동자 파라미터  
Table 2. Actual crystal resonator parameter.

FL[MHz]	$C_0$ [pF]	$C_1$ [fF]	L[mH]	R[Ω]	Q[K]
26.00	1.12	3.38	11.10	21.70	84

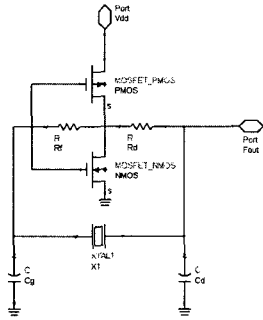


그림 6. 피어스 수정발진기 회로  
Fig. 6. Pierce crystal oscillator circuit.

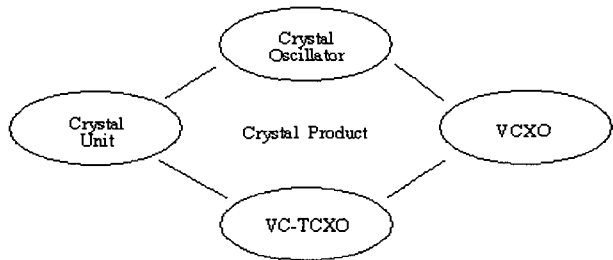


그림 7. 수정 상품품군 카테고리  
Fig. 7. Category of Crystal product.

여기서 능동소자(Active)인 발진기 IC를 결합하면, 수정 발진기가 되며, 기능추가에 따라 좀더 세분해보면, 전압제어(Voltage Control) 기능을 첨가한 VCXO, 그리고 온도보상 기능을 부가하여, 현재의 무선통신 시스템에 가장 많이 사용되는 VC-TCXO로 구분할 수 있다.

온도보상형 수정발진기인 VC-TCXO의 주요기능인 온도보상을 위해서는 아날로그 온도보상 방식과 디지털 온도보상 방식으로 구분할 수 있다. 이중 디지털 보상 방식은 온도센서는 온도함수로 선형적인 전압변화를 이용한다.<sup>[8]</sup>

이때 변화되는 전압은 A/D 변환기를 통해 디지털화 되고, 실험을 통해 PROM(Programable Read-Only Memory)에 이미 저장되어 있는 온도에 따른 전압보정 값으로, D/A 변환기를 통해 전압으로 변환되고, 바랙터(Varactor)에 인가되고, 주파수를 변화시켜, 온도보상을 하게 된다.<sup>[9]</sup>

그림 9는 TCXO의 온도보상<sup>[10]</sup>의 원리를 가장 쉽게 이해 할 수 있는 방법으로, 수정의 온도특성 곡선과 반

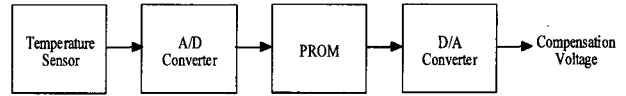


그림 8. 디지털 온도보상체계의 블록 다이어그램  
Fig. 8. Block diagram of a digital temperature compensation network.

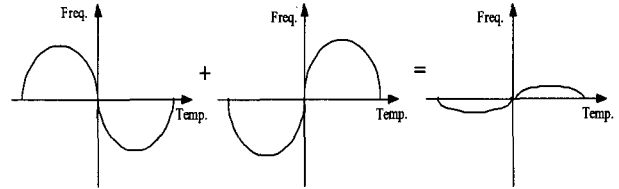


그림 9. TCXO 온도보상의 원리  
Fig. 9. Temperature Compensation theory of TCXO.

대되는 온도특성 곡선을 출력하여, 상호 감쇄되어 온도 보상을 하는 방식을 나타낸다.<sup>[11]</sup>

### 3. CMOS 인버터 (CMOS inverter)

CMOS 인버터 회로는 입력전압  $V_I$ 에 의해 제어되는 NMOS 풀다운 트랜지스터와 PMOS 풀업 트랜지스터로 구성되어 있다.

CMOS 인버터는 그림 10과 같이 동작면에서는  $V_I = 0, V_O = V_{OH} = V_{dd}$ 이면 출력은 풀업 트랜지스터인 PMOS, 즉 저항값으로 모델링된  $R_p$ 를 통하여  $V_{dd}$ 에 연결된다. 마찬가지로  $V_I = V_{dd}, V_O = V_{OL} = 0$ 이면 출력노드는 풀다운 트랜지스터인 NMOS, 즉 저항값으로 모델링된  $R_n$ 을 통하여 접지(GND)에 연결된다. 동일한 방식으로 CMOS 인버터를 논리 게이트(Logic gate)로 이해하면, 풀다운 네트워드는 출력이 낮음(Low)이 되는 모든 입력조합에 대하여 출력이 0V가 되도록 출력노드를 접지(GND)에 연결한다. 동시에 풀업 네트워드는 꺼지고  $V_{dd}$ 와 접지사이에 직류(DC)통로가 없어진다.<sup>[6]</sup> 다른 한편으로 출력이 높음(High)가

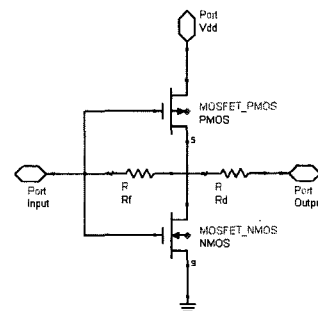


그림 10. CMOS 인버터 회로  
Fig. 10. CMOS inverter circuit.

표 3. 논리표

Table 3. Logic table.

Input	Output
Low	High
High	Low

되는 모든 입력조합은 풀업 네트워크를 도통하게 하여, 출력노드를  $V_{dd}$ 로 끌어올려 출력전압이  $V_{out} = V_{dd}$ 가 되게 한다. 동시에 풀다운 네트워크는 차단되어 회로에는  $V_{dd}$ 에서 접지(GND)로 이어지는 통로가 없게 된다. 위의 내용을 정리해보면, 표 3과 같다.

## II. 다중출력 VC-TCXO

### 1. 다중출력 VC-TCXO 설계

본 논문에서 다중 출력 VC-TCXO는 기본적인 VC-TCXO에 추가로 CMOS 인버터를 내재하여, 기본 출력인 정현파(Clipped sinewave)와 추가 버퍼출력인 CMOS 출력을 동시에 가능하도록 설계하였다.

다중출력 VC-TCXO는 본 논문의 서두에 그림 4를 통해 보여진 실제 사용되는 VC-TCXO의 주변회로 구조에서 착안하여 설계된 것으로, 회로도도 그림 11과 같다.

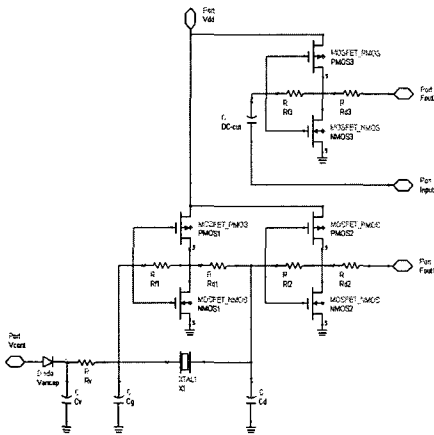


그림 11. 다중출력 VC-TCXO 회로  
Fig. 11. Multi-output VC-TCXO circuit.

### 2. 제작 및 평가

본 절에서는 설계된 다중출력 VC-TCXO를 제작하는 방식에 대한 내용으로 제작순서는 그림 12와 같다.

COB(Chip On Board)공정이라고 불리우는 반도체 후공정을 통해 세라믹 패키지에 집적회로(IC)를 실장하고, 그 상층부에 수정 진동자를 탑재하는 공정으로 제작되었다.

※ COB Process (Chip On Board)

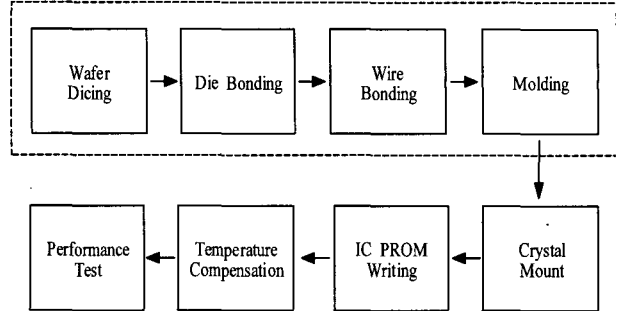


그림 12. 다중출력 VC-TCXO 제작순서  
Fig. 12. Process of Multi-output VC-TCXO.

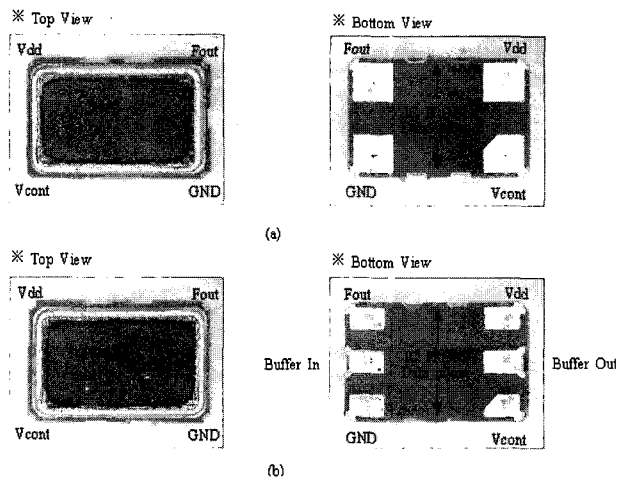


그림 13. (a)기존 VCTCXO와 (b)다중출력 VCTCXO  
Fig. 13. (a)Current VC-TCXO vs. (b)Multi-output VC-TCXO.

표 4. 다중출력 VC-TCXO 사양  
Table 4. Specification of Multi-output VC-TCXO.

Parameter	Value	Note
Frequency	26MHz	
Supply voltage	2.8V	
Output 1 (Normal)	0.8Vp-p Min	Clipped sinewave
Output 2 (Buffer)	$V_{dd}$	CMOS output
Current consumption	2.0mA	
Freq. vs Temperature	+/-2.0ppm	
Freq. short term stability	+/-0.05ppm/sec	
Phase noise	-128dBc/Hz	@ 1KHz

그림 13의 (a)는 기존 VC-TCXO이며 (b)는 상기 제작 순서에 따라 제작된 다중출력 VC-TCXO의 실제 외관사진으로, 기본출력(Fout)외에 버퍼입력(Buffer In)과 버퍼출력(Buffer Out)으로 구성되어 있는 것을 알 수 있다.

본 논문에서 구현된 다중출력 VC-TCXO의 주요특성은 표 4에 정리하여 나타내었다.

그림 14의 (a)는 일반적인 VC-TCXO의 출력파형을

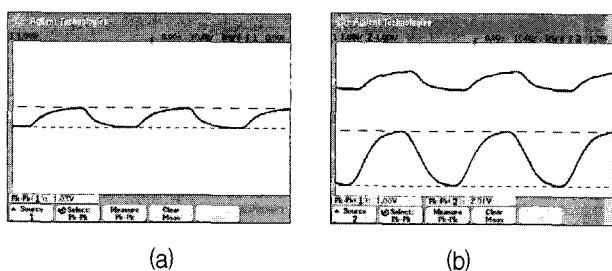


그림 14. VC-TCXO의 출력파형 비교  
Fig. 14. Comparison of output level between general VC-TCXO and Multi-output VC-TCXO.

표 5. 각 오프셋 주파수에서의 위상잡음

Table 5. Phase noise at offset frequency.

unit : dBc/Hz.

1Hz	10Hz	100Hz	1KHz	10KHz
-50	-75	-105	-128	-144

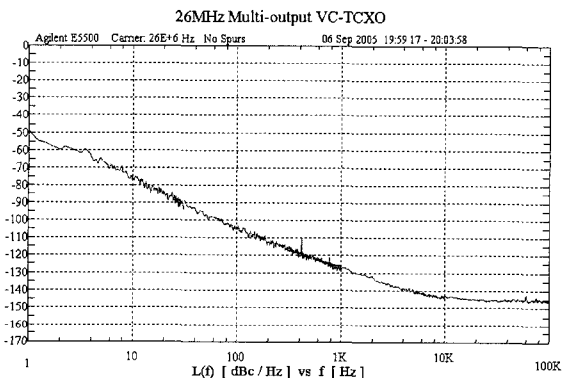


그림 15. 다중출력 VC-TCXO의 위상잡음  
Fig. 15. Phase Noise of Multi-output VC-TCXO.

나타내며, 출력단의 크기가 1.0 V<sub>p-p</sub> typ 정도인 것을 알 수 있다. 그리고 그림 14의 (b)는 본 논문에서의 다중출력 VC-TCXO의 출력파형으로 기본출력(Fout1)은 일반적인 VC-TCXO의 출력단과 동일한 1.0 V<sub>p-p</sub> typ 를 버퍼출력(Fout2)은 전원단(V<sub>dd</sub>)과 동일한 값인 2.8 V<sub>p-p</sub> typ 값이 출력됨을 알 수 있다.

다음으로 위상잡음(Phase Noise) 항목을 측정하기 위해서 본 논문에서는 Agilent社의 E5500 위상잡음 측정 장비(Phase Noise Test Set)를 사용하여 측정하였다. WCDMA(UMTS) 방식에서는 GSM향 VC-TCXO를 기본 특성으로 하며, CDMA향 VC-TCXO 수준의 위상잡음 (-128dBc/Hz@1KHz)을 만족함을 알 수 있다. 음으로 기준 발진기의 다른 중요한 특성의 하나인 주파수 안정도(Frequency stability) 항목에서 상온(25°C)에서의 주파수 단기 안정도(Frequency short term stability)이며, 측정된 값을 이동통신 시스템에서 요구하는 기준과 비교하면 표 6과 같다.

표 6. 주파수 단기안정도과 이동통신 요구기준의 비교  
Table 6. Comparison between frequency short term stability and mobile system's requirements.

unit : ppm/sec

구분	CDMA	GSM	WCDMA	측정결과
기준	+/-0.05	+/-0.10	+/-0.05	+/-0.01

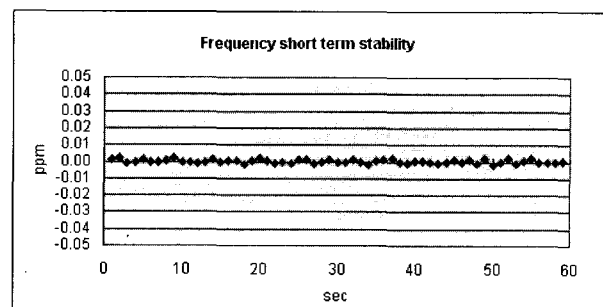


그림 16. 주파수 단기 안정도  
Fig. 16. Frequency short term stability.

본 논문에서는 Agilent社의 53131A 주파수 카운터(Universal Counter Test Set)를 사용하여 측정하였다.

방식에서는 GSM향 VC-TCXO를 기본 특성으로 하며, CDMA향 VC-TCXO 수준의 주파수 단기 안정도(Frequency short term stability)는 +/-0.05ppm/sec Max 수준을 요구하고 있으며, 본 논문의 다중출력 VC-TCXO는 이를 만족함을 알 수 있다.

### 3. 특성비교

표 7는 기존의 VC-TCXO와 본 논문에서 구현된 다중출력 VC-TCXO의 주요특성을 비교한 것이다. 기준

표 7. 기존 VC-TCXO와 다중출력 VC-TCXO의 비교  
Table 7. Comparison between Current VC-TCXO and Multi-output VC-TCXO.

Parameter	Current VC-TCXO	Multi-output VC-TCXO
Frequency	26MHz	26MHz
Supply voltage	2.8V	2.8V
Output 1 (Normal)	0.8V <sub>p-p</sub> Min (Clipped sinewave)	0.8V <sub>p-p</sub> Min (Clipped sinewave)
Output 2 (Buffer)	None	V <sub>dd</sub> (CMOS output)
Current Consumption	2.0mA	2.0mA(Buffer off) 2.5mA(Buffer on)
Frequency vs Temperature	+/-2.0ppm	+/-2.0ppm
Freq. short term stability	+/-0.05ppm/sec	+/-0.05ppm/sec
Phase noise	-128dBc/Hz	-128dBc/Hz

의 특성을 유지하면서 기본출력에 부가하여 버퍼출력의 특성을 구현할 수 있었다.

### IV. 결 론

본 논문에서는 차세대 WCDMA(UMTS) 기준에 대응하고, 이동통신 부품의 소형화 및 복합화에 대응하고자 하기 위해, 내부에 독립된 CMOS 인버터를 내장하여, 기존의 단일 출력의 VC-TCXO가 아닌, 새로운 방식의 다중출력 VC-TCXO를 제안하였다.

통상 RF단에는 정현파(Clipped Sinewave)의 기본출력을, 통상 사운드 칩셋과 같이, 높은 극대극 전압 입력단 (High Vp-p input level)이 필요한 칩셋에는 CMOS 버퍼출력을 적용할 수 있었다.

또한 WCDMA(UMTS)에서는 GSM향 VC-TCXO를 기본 특성으로 하며, CDMA향 VC-TCXO 수준의 위상 잡음과 주파수 단기 안정도를 요구하고 있는데, 본 논문의 다중출력 VC-TCXO는 이를 만족하였다.

본 논문에서는 26MHz로 구현을 하였으나, 10MHz에서 40MHz까지 응용되어 설계될 수 있어, 다양한 이동통신 시스템에도 적용 가능할 것으로 기대한다.

### 참 고 문 헌

[1] Andrew Miceli, "Wireless technician's handbook", Artech house, pp. 1251999.  
 [2] Irving M. Gottlieb PE, "Practical oscillator handbook", Newnes, pp. 8-9, pp. 34-37, pp 153-154, 1997.

[3] Harry Holma and Anttti Toskala, "WCDMA for UMTS", John Wiley&Sons, Ltd, pp. 1-10, pp. 31-33, 2002.  
 [4] Behzad Razavi, "RF microelectronics", Prentice Hall, pp. 157-163, pp. 247-253, pp. 270-283, 1998.  
 [5] Robert J. Matthys, "Crystal oscillator circuits", Krieger publishing company, pp. 3-10, 1992.  
 [6] Adel S. Sedra, Kenneth C. Smith, "Microelectronics circuits", fourth edition (Korean), Oxford university press inc., pp. 1098-1101, 1998.  
 [7] Eiki Takahashi, Osamu Teshingawara, Kazuo Ymashita, "TCXO's employing NS-GT cut quartz crystal resonators for cellular telephones", IEEE international frequency control symposium, pp.596-567, 1994.  
 [8] Edward A. Gerber, Arthur Ballato, "Precision frequency control volume 2 oscillator and standards", Academic press Inc, pp. 108-110, 1985.  
 [9] K.R. Ward, "A novel approach to improving the stability of TCVCXO temperature performance", IEEE international frequency control symposium and PDA exhibition jointly with 17th european frequency and time forum, pp. 473-477, 2003.  
 [10] Ralf Achenbach, Martin Feuerstack-raible, Friedrich Hiller, Michael Keller, Karlheinz, Meier, Harald Rudolph, and Roland Saur-Brosch, "A digitally temperature-compensated crystal oscillator", IEEE journal of solid-state circuit, Vol., 35, No.10, 1504-1506, October, 2000.  
 [11] S. Kurogo, Y. Matsumoto, T. Ohshima, "Analog TCXO using cubic fuctional voltage generator", IEEE international frequency control symposium, pp. 484-492, 1996.

### 저 자 소 개



정 찬 용(정회원)  
 1997년 단국대학교 전기공학과 학사 졸업.  
 2006년 아주대학교 전자공학과 석사 졸업.  
 1997년~현재 삼성전기 Mobile RF 연구그룹 선임연구원.  
 <주관심분야 : RF IC, Microwave Application, High Speed Circuit Design, VC-TCXO>



이 해 영(정회원)  
 1980년 아주대학교 전자공학과 학사 졸업.  
 1982년 한국과학기술원 전기 및 전자공학과 석사 졸업.  
 1989년 The University of Texas Austin 전자공학과 박사 졸업.  
 1992년~현재 아주대학교 전자공학부 교수.  
 <주관심분야 : RF IC, Microwave Application, High Speed Circuit Design>