

가변형 박막 유전체에 전극을 임베디드 시킨 고가 변형 커패시터

A High Tunable Capacitor Embedding Its Electrodes in Tunable Thin Film Dielectrics

이 영 철 · 홍 영 표* · 고 경 현*

Young-Chul Lee · Young-Pyo Hong* · Kyung-Hyun Ko*

요 약

본 논문에서는 가변형 Bi₂O₃-ZnO-Nb₂O₅(BZN) pyrochlore 박막을 이용한 고가변형 inter-digital capacitor를 제안 하였다. 가장자리 전계 효과를 이용한 가변성의 향상과 DC 전압의 감소를 위해 inter-digital capacitor의 전극이 박막 내부에 삽입되었다. 2.5D simulator를 이용한 설계 결과, 제안된 구조의 inter-digital capacitor(IDC)가 일반적인 구조의 IDC에 비해 가변성이 10 % 향상되었다. 제안된 IDC는 설계 결과를 바탕으로 실리콘 기판 위에 BZN 박막을 이용하여 제작되었다. BZN 박막은 reactive RF magnetron sputtering 방법을 이용하여 증착되었다. 제작된 inter-digital capacitor는 5.8 GHz와 18 V의 DC 인가 전압에서 최대 가변율이 50 %였다.

Abstract

In this paper, a novel tunable inter-digital capacitor using dielectric tunable Bi₂O₃-ZnO-Nb₂O₅(BZN) pyrochlore thin films is proposed. In order to improve the tunability and reduce DC bias voltage using the fringing electric field, the electrodes of the inter-digital capacitor are embedded in the thin film. Designed results using a 2.5 D simulator show that the tunability of the proposed inter-digital capacitor improves by 10 %, compared to the conventional inter-digital capacitor. The proposed IDC, which is based on the simulation results, was fabricated, using the BZN thin film deposited by a reactive RF magnetron sputtering on the on the silicon substrate. The fabricated inter-digital capacitor shows the maximum tunability of 50 % at 5.8 GHz and 18 V DC applied.

Key words : BZN Thin Film, Tunable Inter-Digital Capacitor

I. 서 론

최근에 급속도로 발전하고 있는 무선통신 기술과 시장으로 인해, 개인 이동통신 네트워크(cellular network), WLAN(Wireless Local Area Network), WPAN (Wireless Personal Area Network) 등 다양한 무선 통신 시스템들과 네트워크들이 공존하고 있다. 이러한 다양한 네트워크들은 800 MHz~5.8 GHz 대역의 서로 다른 무선 캐리어 주파수들, 수백 kHz에서부터 수

십 MHz에 이르는 다양한 대역폭들, 그리고 WCDMA(Wireless Code Division Multiple Access), GSM (Global System for Mobile), IEEE 802.11a/11g, Bluetooth 등의 서로 다른 표준들을 이용하여 현재 상용화되고 있다. 언제 어디서나 통신이 가능한 글로벌 로밍(global roaming)을 위한 다양한 무선 통신 시스템들과 네트워크들 사이의 호환성이 가능한 무선 통신 기술이 대두되고 있다^{[1],[2]}. 따라서, 중심 주파수와 대역폭을 동시에 가변할 수 있는 reconfigurable 무선

「본 연구는 과학기술부/한국과학재단의 우수연구센터사업으로 선정된 지능형 RF 연구센터의 일환으로 수행하였음.」
국립목포해양대학교 해양전자·통신공학부(Division of Marine Electronics and Communication Engineering, Mokpo National Maritime University)

*아주대학교 재료공학과(Division of Marine Electronics and Communication Engineering, Ajou University)

· 논문 번호 : 20060707-073

· 수정완료일자 : 2006년 8월 4일

단말기의 개발이 필수적이며, 이를 위한 초소형 및 저가격의 주파수 가변형 RF 소자의 요구가 증가하고 있다^{[3],[4]}.

실리콘에 기반한 능동 소자 기술, MEMS(Micro-electromechanical System) 기술, 그리고 가변형 유전체 기술을 이용하여 다양한 가변형 RF 소자들이 연구되어 오고 있다. 실리콘에 기초한 능동 소자 기술은 CMOS/BiCMOS 기술과의 호완성, 집적도, 그리고 가변성 면에서 우수한 결과들이 발표되고 있으나^{[5],[6]}, 소비 전력, 낮은 선형성, 그리고 높은 잡음 특성이 치명적인 문제점으로 대두되고 있다^[7]. MEMS 기술은 많은 발전을 이루어 CMOS 기술로도 구현^[8]이 가능해졌으나, 아직 공정 비용이 높고, 기존의 저전력 회로 및 단말기의 저전압 시스템에 사용하기에는 많은 어려움이 있다. 가변 유전체 기술은 가변성, 사이즈 및 공정 비용 등 가변형 RF 요구 조건에 적합하다 할 수 있으나, IC에 비해 동작 전압이 비교적 높다는 단점이 있다.

가변형 커패시터는 MIM(Metal-Insulator-Metal) 구조와 inter-digital 구조를 이용하여 구현되고 있다. MIM구조는 주로 1 GHz 미만의 낮은 주파수 영역에서 널리 사용되고 있고, 유전체 박막의 두께와 특성에 따라 인가 전압의 세기와 가변성이 좌우되어 유전체 및 전극 재료의 특성을 개선하고자 하는 연구가 주로 이루어져, 45 MHz에서 6 V의 인가 전압으로 63 %의 가변성을 나타내는 capacitor가 보고되었다^[9]. Inter-digital 구조의 경우 실리콘에 기반한 IC와 집적성이 우수하고 초고주파 특성이 우수하여 근래에 많은 연구가 진행되고 있으나, 1 GHz 이상에서

가변성은 40 % 이하 동작 전압은 35 V 이하의 연구 결과들이 발표되고 있다^[10].

본 연구에서는 inter-digital capacitor의 동작 전압을 감소시키고 가변성을 향상시키기 위해, 전극이 유전체 내에 완전히 삽입된 새로운 구조의 가변형 capacitor를 제안하였고, 2.5D 상용 설계 툴을 이용하여 inter-digital capacitor를 설계 및 분석하였다. 반도체 공정을 이용하여 실리콘 기판 위에 inter-digital capacitor를 제작하여 그 특성을 측정하였다.

II. Inter-Digital Capacitor 설계

2-1 제안된 Inter-Digital Capacitor의 구조

Inter-digital capacitor 구조의 경우, 전극의 가장자리에 분포하고 있는 가장자리 전계(fringing electric field)를 이용하는 소자이다. 가장자리 전계는 전계의 세기가 전극의 중앙 부분에서 보다 높고, 전극의 폭이 좁을수록 가장자리 전계 효과가 증가하게 된다. 이러한 가장자리 전계의 효과를 증가시키기 위해 다음의 그림 1과 같은 구조의 inter-digital 가변 capacitor를 제안하였다. 전극을 가변 유전체 내부에 삽입하여 가장자리 전계를 가변 유전체 내부에 집중하도록 함으로써, 가변 유전체에 전계를 균일하게 분포시켜 capacitor의 가변성과 인가 전압 특성을 개선할 수 있다.

실리콘 IC와의 집적성 향상을 위해 500 μm 두께의 Si기판을 사용하였고, 가변 유전체와 전극은 상유전체 물질인 $\text{Bi}_2\text{O}_3\text{-ZnO-Nb}_2\text{O}_5(\text{BZN})$ pyrochlore 박막과 백금(Pt)을 각각 사용하였다. 전극을 유전체 내부에 임베디드 시키기 위해, Si 기판 위에 유전체(BZN-1)를 증착하고 전극 패턴을 식각한다. 전극용 금속을 증착한 후에 전극을 식각하고, 그 위에 유전체(BZN-2)를 증착한다.

그림 2는 coplanar wave guide(CPW) 구조로 설계된 inter-digital capacitor의 layout(a)과 설계 파라미터(b)를 나타내고 있다. 50 Ω 의 입력 임피던스를 위해 CPW가 설계되었다. 설계된 소자의 총 크기는 $824 \times 367 \mu\text{m}^2$ 이다.

2-2 설계 결과

제안된 inter-digital capacitor의 특성을 검증하기

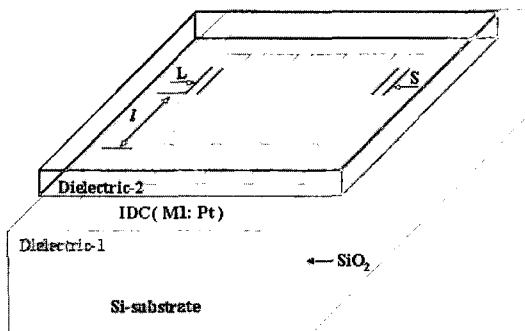
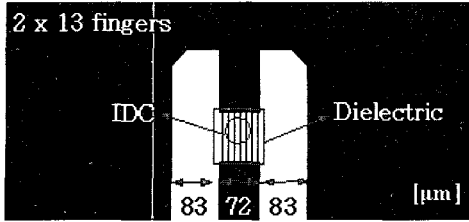
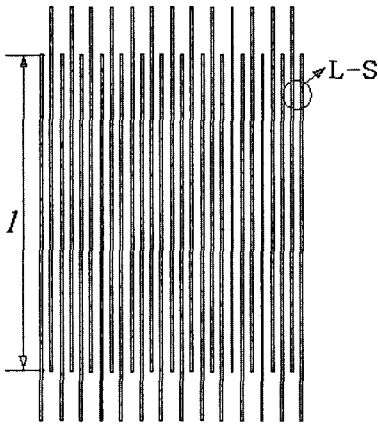


그림 1. 제안된 inter-digital capacitor의 구조
Fig. 1. Structure of a proposed inter-digital capacitor.



(a) 설계된 inter-digital 커패시터의 평면도
(a) Layout of the designed inter-digital capacitor



(b) 설계 파라미터(l : 길이, $L-S$: 선폭과 간격)
(b) Design parameters(l : length, $L-S$: line width and spacing)

그림 2. CPW 구조로 설계된 inter-digital capacitor
Fig. 2. CPW structured inter-digital capacitor.

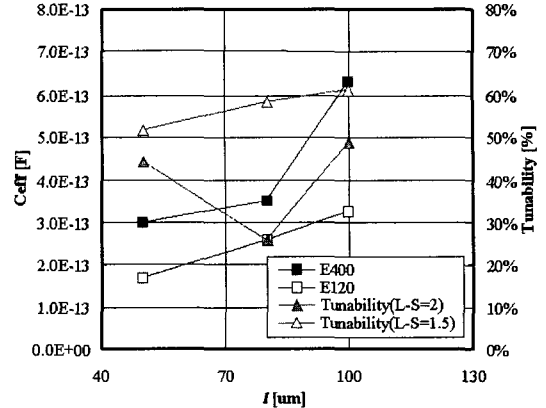
위하여, 2.5D 상용 설계 툴을 이용하여 그 특성을 분석하였다. 비유전율이 400에서 128로 변하는 70%의 가변성을 가정하였고, 이때 인가된 전압은 BZN1과 BZN2의 박막 두께는 각각 4,000 Å와 2,000 Å이다. 가장자리 전계의 효과를 검증하기 위하여, 전극의 선폭(L)과 이들 사이의 간격(S)인 $L-S$ 를 1.5와 2.0 μm 로 각각 설계되었고 IDC의 길이(l)를 47, 80, 그리고 100 μm 로 각각 변화시켰다. 계산된 복소 반사 계수(S_{11})을 다음의 식 (1)~(3)을 이용하여 유효 용량(C_{eff})와 가변성(tunability: T)을 분석하였다.

$$Y_{11} = \frac{1}{Z_o} \left(\frac{1 - S_{11}}{1 + S_{11}} \right) \quad (1)$$

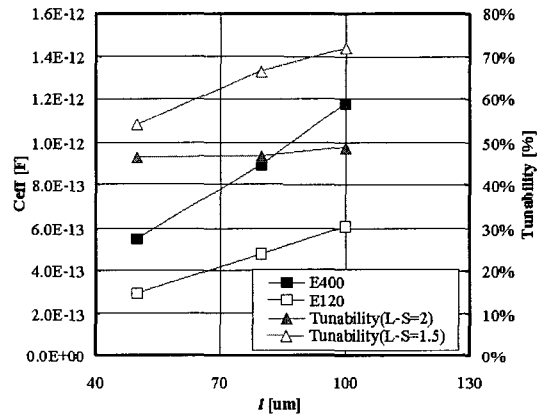
$$C_{eff} = \frac{-1}{2\pi \cdot \text{freq.} \cdot \text{Im}(1/Y_{11})} \quad (2)$$

$$T = \frac{C_{max} - C_{min}}{C_{max}} \times 100\% \quad (3)$$

여기서, C_{max} 및 C_{min} 은 각각 인가된 전압이 0 V와 가



(a) 개방형 전극 구조의 IDC
(a) The IDC with opened electrodes



(b) 임베디드형 전극 구조의 IDC
(b) The IDC with embedded electrodes

그림 3. IDC 길이 변화에 따른 C_{eff} 와 가변성 설계 특성

Fig. 3. Simulated C_{eff} and tunability characteristics as a function of the IDC length.

장 높게 인가된 전압에서의 용량 값이다.

그림 3은 일반적인 inter-digital capacitor 구조인 BZN2가 없는 개방형 전극 구조의 (a) inter-digital capacitor와 제안된 구조인 임베디드 전극 구조를 갖는 (b) inter-digital capacitor의 simulation 결과를 각각 보여주고 있으며, $L-S$ 가 2.0 μm 일 때, IDC 길이 변화에 따른 용량 변화와 가변성의 계산 결과를 비교하였고, $L-S$ 가 1.5 μm 로 감소하였을 때의 특성을 또한 비교하였다. Inter-digital capacitor의 길이가 증가함에 따라 가변성이 증가하였고, $L-S$ 가 2.0에서 1.5 μm 로 감소할 경우 또한 가변성이 증가하였다. 이

는 전극의 가장자리 전계의 효과가 증가한 것에 기인한 것으로 판단된다. 일반적인 개방형 전극 구조에 비해 임베디드 전극 구조의 가변성이 최대 10% 증가하였다. 이는 임베디드된 전극 구조에서 전계가 유전체 내부에 더 집중되었기 때문이다. 따라서, 제안된 inter-digital capacitor가 가장자리 전계를 효과적으로 유전체 내부에 집중시켜 가장자리 전계 효과를 극대화할 수 있어 inter-digital capacitor의 가변성 특성이 향상되었다.

III. 제작 및 측정

3-1 제작 공정

설계 결과를 바탕으로 제안된 임베디드형 inter-digital capacitor를 제작하였다. IDC는 CPW구조로 Si 기판 위에 제작되었다. 4,000 Å의 첫 번째 BZN1이 reactive RF magnetron sputtering 방법으로 Bi(Zn_{1/3}Nb_{2/3})₂O₇ target을 이용하여 증착되었다. 전극을 유전체 내부에 임베디드 시키기 위해, 3,000 Å을 dry etcher를 이용하여 식각하였다. 이때의 최소 선폭과 간격(L-S)은 1.5 μm이다. 식각 공정 후, 박막의 결정화를 위해, 공기 중에서 3시간 동안 700 °C에서 열처리 공정을 진행하였다. Inter-digital capacitor의 전극으로 백금(Pt)을 3,000 Å 증착하여 채워 넣고 전극 이외의 부분을 식각하였다. 2,000 Å의 두 번째 BZN2 박막을 증착하여 전극 윗부분을 제외하고 나머지는 식각하였다. 마지막으로 CPW 패드를 위해 Pt를 1,500 Å 증착후 식각하여 제안된 inter-digital capacitor를 제작하였다. 그림 4는 제작된 inter-digital capacitor의 사진이다.

그림 4. 제작된 inter-digital capacitor
Fig. 4. Fabricated inter-digital capacitor.

3-2 측정 결과

제작된 inter-digital capacitor의 복소 반사 계수(S₁₁)를 측정하여, 유효 용량과 가변성 특성을 분석하였다. 측정 주파수는 100 MHz에서 10 GHz였다. 그림 5는 측정된 S₁₁을 나타내고 있다. 측정된 inter-digital capacitor의 SRF(Self-Resonance Frequency)는 10 GHz 이상이며, 인가된 전압에 따라 S₁₁이 잘 변화하고 있음을 알 수 있다.

그림 6은 5.8 GHz에서 inter-digital capacitor 길이에 따른 유효 용량 및 가변성의 측정 결과를 보여주고 있다. Inter-digital capacitor의 L-S는 1.5 μm이다. 길이가 30 μm인 inter-digital capacitor에 전압을 0 V에서 18 V로 인가시켰을 경우, 유효 용량이 1.2 pF에서

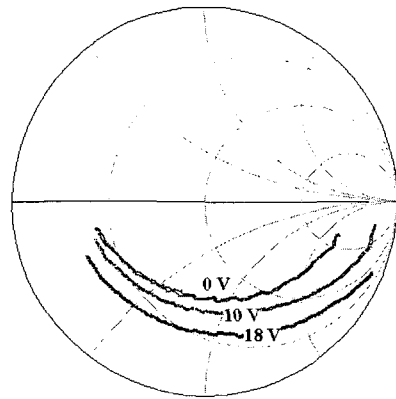


그림 5. 제작된 IDC의 주파수 및 인가 전압에 따른 S₁₁ 측정 결과
Fig. 5. Measured S₁₁ results as a function of frequency and applied bias voltages for the fabricated IDC.

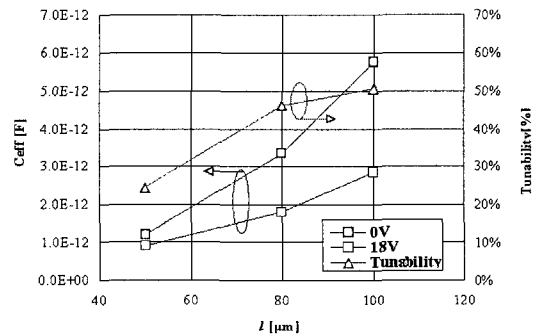


그림 6. 유효 용량 및 가변성 특성 측정 결과
Fig. 6. Measured Ceff and tunability characteristics.

0.908 pF으로 25 % 감소하였으나, 길이가 100 μm 으로 증가할 경우, 유효 용량이 5.77 pF에서 2.86 pF으로 50 % 감소하였다. Inter-digital capacitor의 가변성 특성이 inter-digital capacitor의 길이가 증가할수록 즉, 가장자리 전계 효과가 증가할수록 증가하는 것을 알 수 있으며, 2.5D 설계 툴을 이용한 계산 결과와 일치한다.

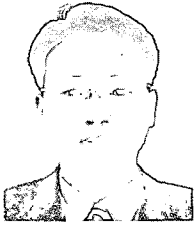
IV. 결 론

본 논문에서는 Bismuth Zinc Niobate(BZN) 가변 유전체 박막 내부에 전극을 삽입한 새로운 구조의 고가변, 저전압 가변성 inter-digital capacitor를 제안하였다. 삽입된 전극의 길이가 길수록 그리고 전극의 선폭(L)과 간격(S)이 좁을수록 가장자리 전계 효과가 증가하여 가변성이 향상됨을 설계와 측정 결과로 확인하였다. Si 기판 위에 RF-magnetron 방법으로 BZN 박막을 증착하여 제작된 길이가 100 μm 이고 $L-S$ 가 1.5 μm 인 IDC는 5.8 GHz에서 최대 가변성이 50 %였고 이때의 인가 전압은 18 V였다.

참 고 문 헌

- [1] M. Rajarshi et al., "Reconfigurable RFICs in si-based technologies for a compact intelligent RF front end", *IEEE Trans. on Microwave Theory and Techniques*, vol. 53, no. 1, pp. 81-93, 2005.
- [2] Ralf Kakerow et al., "Reconfigurable receiver approach for 4G terminals and beyond", *IEEE New CAS Conference*, pp. 9-12, 2005.
- [3] R. Mukhopadhyay et al., "Reconfigurable RFICs for frequency-agile VCOs in Si-based technology for multi-standard applications", *IEEE MTT-s International Microwave Symposium*, pp. 1489-1492, 2004.
- [4] Y. Yoshiaki et al., "Reconfigurable RF circuit design for multi-band wireless chip", *IEEE Asia-Pacific Conference on Advanced System Integrated Circuits*, pp. 418-419, 2004.
- [5] P. Andreani, S. Mattisson, "On the use of MOS varactors in RF VCO's", *IEEE J. Solid-State Circuits*, vol. 35, no. 6, pp. 905-910, Jun. 2000.
- [6] C. C. Hsiao, C. W. Kuo, and Y. J. Chan, "Improved quality-factor of 0.18- μm CMOS active inductor by a feedback resistance design", *IEEE Microw. Compon. Lett.*, vol. 12, no. 12, pp. 467-469, Dec. 2002.
- [7] Kung-Hao Liang, Chien-Chih Ho, Chin-Wei Kuo, and Yi-Jen Chan, "A 1.3-V 5-mW fully integrated tunable bandpass filter at 2.1 GHz in 0.35- μm CMOS", *IEICE Transaction on Electron.*, vol. E88-C, no. 12, pp. 2372-2376, 2005.
- [8] Altug Oz, K. F. Gary, "RF CMOS-MEMS capacitor having large tuning range", *IEEE International Conference on Solid State Sensors, Actuators and Microsystems*, pp. 851-854, 2003.
- [9] Ali Tombak et al., "Voltage-controlled RF filters employing thin-film barium-strontium-titanate tunable capacitors", *IEEE Trans. on Microwave Theory and Techniques*, vol. 51, no. 2, pp. 462-467, 2003.
- [10] Mossaab Ouaddari et al., "Microwave characterization of ferroelectric thin-film materials", *IEEE Trans. on MTT*, vol. 53, no. 4, pp. 1390-1397, 2005.

이 영 철



1995년 2월: 영남대학교 전자공학과 (공학사)
 1997년 8월: 영남대학교 전자공학과 (공학석사)
 1997년~2000년: 하이닉스반도체 DR-AM 연구소 주임연구원
 2005년 2월: 한국정보통신대학교 공학부 (공학박사)

2005년 3월~현재: 국립목포해양대학교 해양전자·통신공학부 전임강사
 [주 관심분야] 밀리미터파회로 및 시스템, LTCC SiP, reconfigurable RFICs

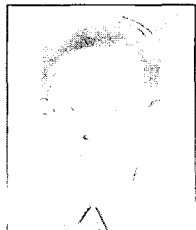
고 경 현



1980년 2월: 서울대학교 금속공학과 (공학사)
 1982년 2월: KAIST 재료공학과 (공학석사)
 1988년 9월: MIT 재료공학과 (공학박사)
 1989년 6월: MIT 재료공학과 (Post doctoral associate)

1990년 3월~현재: 아주대학교 화공 및 신소재공학부 교수
 [주 관심분야] Dielectric tunable thin films & devices, cold gas dynamic spray coating

홍 영 표



1998년 2월: 아주대학교 재료공학과 (공학사)
 2000년 2월: 아주대학교 재료공학과 (공학석사)
 2005년 2월: 아주대학교 재료공학과 (공학박사)
 2005년 3월~현재: 아주대학교 공학연구소 연구원

[주 관심분야] Dielectric tunable thin films, ferroelectric & paraelectric tunable devices