

Waffle-Iron 도파관 여파기 설계

Design of Waffle-Iron Waveguide Filter

고 지 환 · 조 영 기*

Ji Whan Ko · Young Ki Cho*

요 약

본 논문에서는 waffle-iron 도파관 여파기의 실용적인 설계 방법을 기술하였다. 설계 과정은 두 단계로 이루어진다. 첫 단계로는 waffle-iron 구조의 단일 window에 대해 EM S/W tool를 이용하여 S-파라미터를 구하고, ABCD 파라미터로 변환하여 K-인버터를 계산하고, 두 번째 단계는 분포 정수 원형 여파기와 일치되게 window의 크기를 최적화 한다. 설계 방법을 검증하기 위해 위성통신용 Ka 대역 여파기를 설계하고 제작하였다. 측정 결과는 계산 결과와 비교하여 양호하게 일치하였다.

Abstract

Simple practical design method is proposed for the waffle-iron waveguide filter. The design procedure comprises two steps. The first step is to calculate the K-inverter based on the transformed ABCD parameter from the S parameter for the single window of waffle-iron structure by use of EM S/W tool. The second step is to optimize the size of the windows such that the calculated K inverters may be in accord with the distributed constant prototype filter. In order to validate the design method, a waffle-iron filter for satellite communications over the Ka band is designed and fabricated. The measured results are in good agreement with the calculated ones.

Key words : Waffle-Iron Filter, Waveguide Filter, Low-Pass Filter, Harmonic Rejection Filter

I. 서 론

도파관 저역 통과 여파기는 마이크로파대에서 고출력 증폭기 출력단과 송신 안테나 입력단 사이에 위치하여 spurious harmonics 성분을 억제하기 위해 대역 저지용(band rejection) 여파기로써 사용된다. 도파관 저역 통과 여파기로는 corrugated 구조 또는 진행방향으로는 corrugated 구조와 비슷하면서 도파관 폭 방향으로 여러 개의 홈을 둔 waffle-iron 구조가 주로 사용된다^{[1],[2]}. Corrugated 여파기는 TE_{no} ($n=2, 4, 6, \dots$) 모드를 억제할 수 없다는 단점이 있어, 이를 개선하기 위해 waffle-iron 여파기가 고안되었다^{[3]~[5]}.

일반적인 도파관 여파기 구조는 window와 공진기로 구성되어 있다. Waffle-iron 여파기는 그림 1에서 보는 바와 같이 window는 도파관 횡단축에 여러 개의 boss들로 이루어져 있으며 상당히 복잡하다. 이러한 복잡한 여파기를 설계하는데 있어 가장 어려운 점은 여파기의 물리적 구조와 이상적인 K-인버터를 갖는 분포정수 원형 여파기(prototype filter)^{[5],[6]}간에 관계를 서로 일치시키는 과정이다. 최근에는 모드 매칭/유한 요소법을 이용한 여파기 설계에 관한 논문이 발표된 바 있지만^{[7],[8]} 소프트웨어 구현의 어려움으로 쉽게 접근할 수 없으며, 설계 소요 시간도 오래 걸리는 단점이 있다. 이러한 소프트웨어를 사용

「본 논문은 금오공과대학교 2004년 교내학술연구비 지원에 의하여 연구된 논문임.」

금오공과대학교 전자공학과(School of Electronic Eng., Kumoh National University of Technology)

*경북대학교 전자전기컴퓨터공학부(School of Electronic and Electrical Engineering and Computer Science, Kyungpook National University)

· 논문 번호 : 20071022-116

· 수정완료일자 : 2007년 11월 21일

하여 waffle-iron 여파기를 설계할 때 감수해야 하는 수치계산상의 부담을 덜고 용이하게 설계하기 위한 방법을 시도하였다.

따라서 본 논문에서는 전자파 해석에서 널리 사용되고 있는 상용 EM S/W Tool를 이용하여 waffle-iron 도파관 여파기를 용이하고 간단하게 설계하는 실용적인 방법을 기술하고자 한다. Waffle-iron 여파기의 설계에 있어 어려운 점은 복잡한 window를 설계하는 것인데, 본 논문에서 제시하는 설계 방법은 단일 window가 있는 도파관 구조에 대해 EM S/W Tool를 사용하여 S-파라미터를 구하고, 이를 ABCD 파라미터로 변환하여 K-인버터를 계산하고, 분포정수 원형 여파기의 K-인버터와 일치되게 window의 크기를 최적화하는 과정으로 이루어지는 것이므로 쉽게 설계할 수 있어 설계 시간을 단축할 수 있다. 이와 같은 설계에 대해 타당성을 확인하기 위해 위성통신용 20 GHz대 여파기를 설계하였고, 여파기를 실제로 제작하고 측정하여 계산 결과와 비교 고찰하였다.

II. Waffle-Iron 도파관 여파기 설계

2-1 여파기 구조

Waffle-iron 도파관 여파기의 구조는 그림 1에서 보여주고 있으며, waffle-iron 여파기의 입출력 포트에 임피던스 트랜스포머(impedance transformer)가 부착되어 있는 것은 표준 직사각형 도파관과 접속 연결을 위함이다. 여파기의 내부 구조는 고차 모드인 TE_{no} ($n=2, 4, 6, \dots$) 모드를 억제하고, 보다 넓은 차단 대역폭을 얻기 위해 도파관의 횡축 방향으로 폭이 B 인 다수 개의 boss가 대칭으로 도파관 위 아래에 놓여 있으며, 위 아래 boss 사이의 간격은 h_1 로 표시하였다. 도파관 진행 방향으로 boss간의 거리 ℓ_1 은 공진기의 길이에 해당되며, 도파관의 중심에서 대칭을 이룬다.

2-2 여파기 설계 방법

일반적으로 주로 사용되는 저역 통과 여파기의 주파수 응답 특성은 Chebyshev 형태이고, 체계적으로 원하는 결과를 합성하기 위해 그림 2와 같은 이

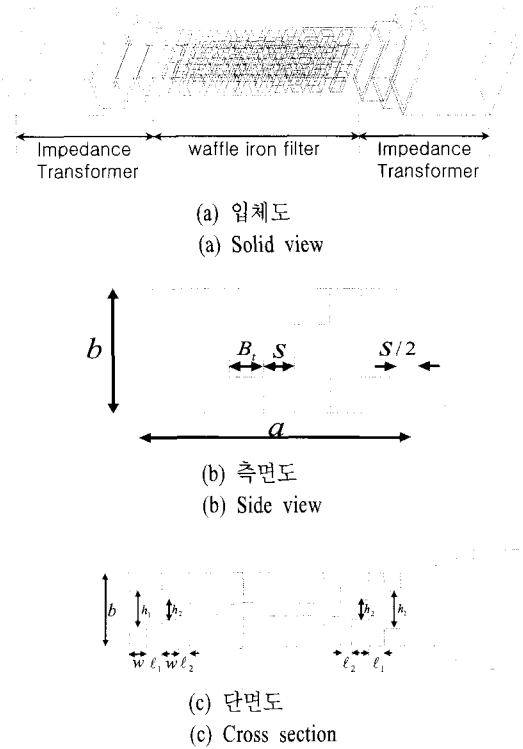


그림 1. Waffle-iron 여파기의 구조

Fig. 1. Geometry of waffle-iron waveguide filter.

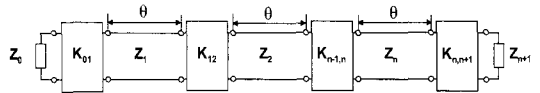


그림 2. K-인버터를 갖는 분포정수 반파장 원형 여파기

Fig. 2. Half-wave distributed constant prototype filter with K-inverter.

상적인 K-인버터를 갖는 반파장 분포정수 원형 여파기를 설계하고, 적절한 임피던스 스케일링을 수행한 다음 도파관 여파기로 구현하는 방법이 널리 사용되고 있다^[5].

그러나 실제 여파기 구현에서 가장 어려움 점은 여파기의 물리적 구조와 이상적인 K-인버터를 갖는 분포정수 원형 여파기간에 관계를 서로 일치시키는 과정이다. Waffle-iron 여파기의 경우를 보면 도파관 횡축 방향에 나란히 놓여 있는 각 window의 boss 크기를 최적화 하여 원형 여파기의 K-인버터와 일치시키는 것이다. 예로서 비교적 구조가 간단한 저역 통과 여파기인 corrugated 도파관 여파기는 E 평면 불

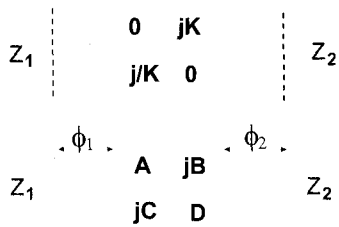


그림 3. K-인버터와 ABCD 파라미터간의 관계
Fig. 3. Relationship between K-inverter and ABCD parameter.

연속에 대한 모드 매칭 해석법(mode matching method)을 사용하여 S-파라미터를 구할 수 있고, 이를 ABCD 파라미터로 변환하여 K-인버터와 일치시키는 과정으로 설계한다. 일반적으로 K-인버터와 ABCD 파라미터간의 관계는 그림 3에서 보여주고 있으며, 관계식은 식 (1)과 같이 주어진다^[6].

$$\frac{K}{\sqrt{Z_1 Z_2}} = \sqrt{L} - \sqrt{L-1} \quad (1)$$

여기서

$$L = 1 + \frac{1}{4}(a-d)^2 + \frac{1}{4}(b-c)^2 \quad (2)$$

$$a = A \sqrt{\frac{Z_2}{Z_1}}, \quad b = \frac{B}{\sqrt{Z_1 Z_2}}, \quad c = C \sqrt{Z_1 Z_2}, \quad d = D \sqrt{\frac{Z_1}{Z_2}}$$

그리고 window 양단에 연결해 주는 전송 선로의 위상 ϕ_1, ϕ_2 는 아래 식 (3)을 이용하여 계산할 수 있다.

$$\tan 2\phi_1 = \frac{2(bd-ac)}{(a^2-d^2)+(b^2-c^2)} \quad (3a)$$

$$\tan 2\phi_2 = \frac{2(ab-cd)}{(d^2-a^2)+(b^2-c^2)} \quad (3b)$$

위 식에서 위상 ϕ_1, ϕ_2 가 계산되면 다음의 식 (4)로부터 공진기의 길이 ℓ_i 를 얻게 되며, 위상이 양수이면 각 단의 공진기의 길이가 늘어나지만 음수이면 오히려 줄어들게 된다.

$$\ell_i = \frac{\lambda_{gc}}{2\pi} \left((\phi_{1,i} + \phi_{2,i}) + \frac{\pi \lambda_{go}}{\lambda_{gc}} \right) \quad (4)$$

그림 1의 waffle-iron 여파기의 구조를 살펴 보면 window가 복잡한 구조이기 때문에 모드 매칭법으로는 S-파라미터를 구하는데 어려움이 있으며, 최근에 발표된 모드 매칭/유한 요소법^{[7],[8]}으로 계산할 수 있으나, 수치 계산 소프트웨어를 구현하는데 있어 역시 쉽게 접근할 수 없다. 이러한 점을 극복하기 위하여 본 논문에서는 전자파 해석에서 널리 사용되고 있는 상용 EM S/W tool인 HFSS나 CST를 이용해서 S-파라미터를 쉽게 구하여 waffle-iron 여파기를 간단하게 설계하는 방법을 기술하고자 한다.

먼저, 그림 4와 같이 도파관 횡축 방향으로 boss가 있는 단일 window에서 K값을 구하여 보자. 그림 4에서 boss 크기를 $w \times B_s \times B_s$ 라 두고, boss의 갯수 n 과 boss간의 간격 S 가 주어지면 B_s 는 $(a-nS)/n$ 의 계산식에 의해 결정된다. 이어서 이 구조에 대한 직사각형 도파관의 입출력에 대한 S-파라미터는 상용 EM S/W tool를 이용하여 얻게 된다. 여기서 TE₁₀ 모

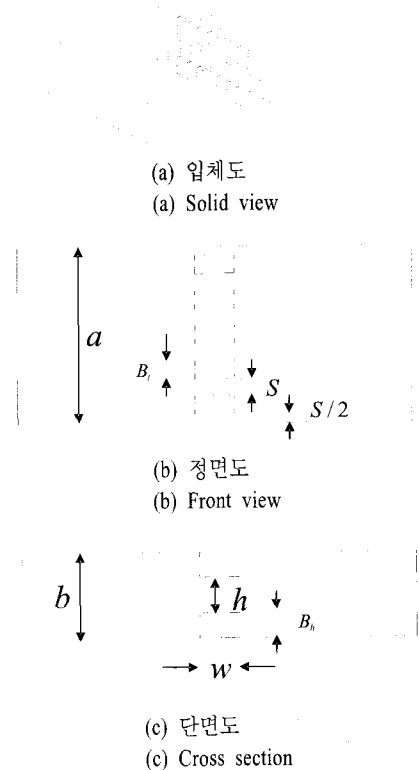
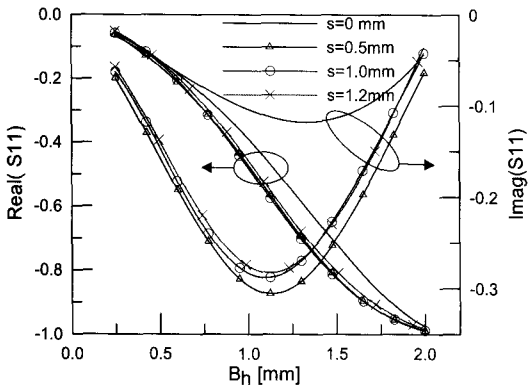


그림 4. 단일 window 구조
Fig. 4. Single window structure.

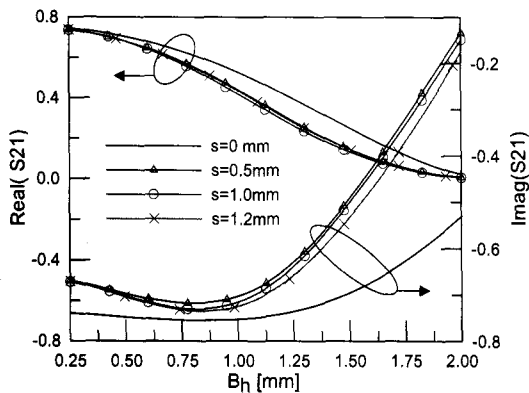
드에 대한 S-파라미터를 얻고, 이를 ABCD 파라미터로 변환하여 식 (1)에 의해 K 값을 구하면 된다. 만약, 임의의 boss의 높이 B_h 에 따른 K-인버터를 얻고자 할 때는 B_h 를 몇 단계로 나누어 K-인버터를 구하고 보간법을 이용하면 된다.

따라서 위와 같은 방법으로 각 window 구조에서 boss의 크기를 조절하여 그림 2의 K-인버터와 일치시키면 그림 1의 간격 h_i 와 공진기 길이 l_i 가 바로 결정되므로 waffle-iron 여파기를 간단하게 설계할 수 있다.

예로서 WR42 도파관($a=10.668$ mm, $b=4.318$ mm)에 그림 4와 같은 window가 있는 경우에 boss의 높



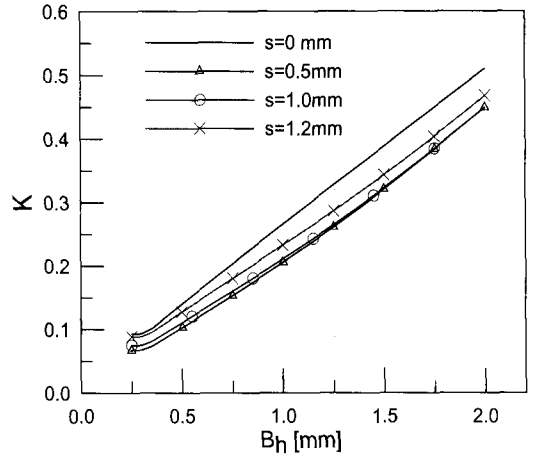
(a) S_{11}



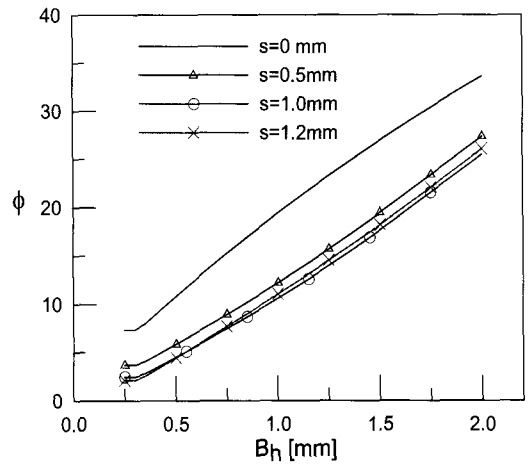
(b) S_{21}

그림 5. 단일 window에서 B_h 에 따른 대한 S-파라미터($f_o=22$ GHz, $a=10.668$ mm, $b=4.318$ mm, $n=5, w=2.0$ mm)

Fig. 5. S-parameter versus B_h of single window($f_o=22$ GHz, $a=10.668$ mm, $b=4.318$ mm, $n=5, w=2.0$ mm).



(a) K



(b) ϕ

그림 6. 단일 window에서 B_h 에 따른 K값과 위상 ϕ
Fig. 6. K and ϕ versus B_h of single window.

이 B_h 에 따른 식 (1)의 K 값과 식 (3)의 위상을 구하여 보자. 여기에서 입출력 포트의 크기가 동일하기 때문에 식 (3)의 위상은 $\phi_1 = \phi_2$ 이다. 먼저 널리 사용되고 있는 EM S/W tool인 HFSS로 S-파라미터를 계산하여 보자. 도파관 내부에 boss가 $n=5$ 개이고 boss의 폭이 $w=2.0$ mm인 경우 $s=0.5, 1.0, 1.2$ mm일 때, boss의 높이 B_h 를 0.25 mm에서 2.0 mm까지 0.25 mm 간격으로 주파수 22 GHz에서 구한 S-파라미터를 그림 5에 나타내었다. 그리고 이를 ABCD 파라미터로 변환하고 식 (1)~(3)에 의해 K과 ϕ 를 계산하여 그림 6에 나타내었다. 그림에서 보면 $s=0$ 인 경우는 다

른 경우와는 상당한 차이가 있음을 볼 수 있다. $s=0.5, 1.0, 1.2$ mm인 경우는 적은 변화를 볼 수 있고, 또한 B_n 가 증가함에 따른 K 와 ϕ 의 변화는 점차적으로 커짐을 알 수 있다.

2.3 여파기 설계

앞에서 언급한 설계 방법으로 위성통신용 20 GHz 대의 waffle-iron 여파기를 설계하고자 한다. 요구 규격은 표 1에서 보는 바와 같이 통과 대역은 20.8~21.2 GHz이고 억제 특성은 30.13~30.84 GHz에서 85 dB 이상, 40.71~42.31 GHz에서는 60 dB 이상 되어야 한다. 그리고 입출력 포트는 표준 직사각형 도파관 WR51과 연결되어야 한다.

이러한 요구 규격은 만족시키기 위해서는 먼저 waffle-iron 여파기를 구현하기 위한 도파관 크기($a \times b$)를 설정해야 한다. 이를 위해 TE_{10} 차단 주파수는 여파기의 통과 대역보다 낮게 두어야 하고, TE_{01} , TE_{11} , TM_{11} 등의 고차 모드가 발생하는 것을 억제하기 위해 고차 모드의 차단 주파수는 여파기의 억제 대역보다 가능한 높게 두도록 도파관의 폭과 높이를 설정해야 한다. 이는 waffle-iron 여파기가 모든 고차 모드를 억제하는 특성을 갖지 못하기 때문이다. 예를 들면 WR51 도파관의 폭과 높이에 대해 waffle-iron 여파기를 설계하면 고차 모드의 차단 주파수가 요구 규격의 억제 대역보다 낮게 되어 표 1의 요구 규격을 만족시킬 수 없게 된다. 본 설계에서는 이러한 사항을 만족하게끔 최적화하여 도파관의 폭은 $a=9$ mm, 높이는 $b=3.2$ mm로 정하였다.

Waffle-iron 여파기를 설계하기 위해서는 먼저 여파기 합성이론에 의한 그림 2의 분포정수 원형 여파기를 설계한다. Chebyshev 특성을 갖는 분포정수 반

표 1. Waffle-iron 여파기 요구 규격
Table 1. Required specification of waffle-iron filter.

항목	요구 규격
Pass-band	20.8~21.2 GHz
Insertion loss	<0.3 dB
Return loss	>20 dB
Rejection	30.13~30.84 GHz: >85 dB 40.71~42.31 GHz: >60 dB
Interface	WR51(12.954×6.483 mm)

파장 원형 여파기는 널리 알려진 방법으로 쉽게 설계할 수 있다^[5]. 본 논문에서의 정수 분포 원형 여파기 설계는 표 1의 요구 규격을 충분히 만족되게 Chebyshev 9단에 대하여 K-인버터와 임피던스 Z를 얻고 도파관 높이가 균일하도록 임피던스 스케일링을 수행하였다. 분포정수 원형 여파기의 K-인버터가 결정되면 앞서 언급한 방법으로 각 window별의 boss 갯수와 크기를 최적화하여 waffle-iron 여파기를 설계할 수 있다.

먼저 boss의 갯수에 따른 여파기의 응답 특성을 알아보기 위해 $w=2.5$ mm, $S=1.0$ mm로 두고 boss 갯수가 3, 4, 5일 때 그림 1의 waffle-iron 여파기를 각각 설계하고, 설계된 여파기의 삽입 손실을 그림 7에 나타내었다. 여기서 계산 결과는 그림 1(a)에서 보여준 impedance transformer를 제외하고 설계된 waffle-iron 여파기에 대하여 HFSS S/W tool로 EM 시뮬레이션한 결과이다. 그림 7의 계산 결과를 보면 boss의 갯수에 따른 응답 특성의 변화는 34 GHz대에서 약 100 dB 정도로 요구 규격을 만족하였고, boss가 3, 4, 5개로 변화하더라도 억제 특성은 비슷하였으며, 여파기 밀링 가공 제작의 용이성을 고려하여 boss의 갯수를 가능한 적게 3개로 두었다.

그리고 boss의 갯수를 3개, 간격 $S=1.0$ mm로 두고 boss의 폭이 $w=1.5$ mm, 2.5 mm, 3.5 mm로 변화할 때 삽입 손실을 계산하여 그림 8에 도시하였다. 계산 결과에서 보면 boss의 폭 w 가 커짐에 따라 억제

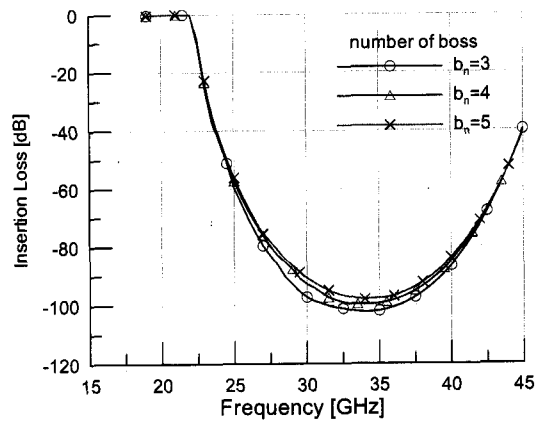


그림 7. Boss 갯수에 따른 waffle-iron 여파기의 삽입 손실

Fig. 7. Insertion loss of the waffle-iron filter versus number of boss.

특성은 좋아짐을 알 수 있다. 그러나 여기서 하나 더 주요하게 고려할 사항은 그림 1(c)의 여파기 단면도에서 표시된 위 아래 boss간의 간격 h_1, h_2, \dots, h_n 을 검토하는 것이 필요하다. 왜냐하면 우주 공간에서 동작되는 위성 탑재용 부품에서는 multipactor 파괴 현상^[9]이 일어날 수 있기 때문이다. 특히 고출력 증폭기의 출력단에 위치하여 불요파 성분을 억제하는 waffle-iron 여파기는 내부에 강한 전계가 형성되므로 다른 부품보다 multipactor 파괴 현상에 더욱 취약하다. 이러한 multipactor 파괴 현상을 피하기 위한 방법으로는 여파기 내부의 위 아래 boss간의 간격 h 를 가능한 크게 해야 한다.

그림 8의 설계된 여파기에서 설계 수치를 살펴보자. 첫 번째 boss의 폭을 $w=1.5$ mm로 두고 설계된 여파기인 경우는 boss간의 간격이 가장 적은 수치로 $h=0.49$ mm이며, 두 번째 $w=2.5$ mm인 경우는 $h=0.62$ mm이고, 세 번째 $w=3.5$ mm인 경우는 $h=0.64$ mm이다. 즉, w 가 증가하면 최소 간격 h 도 증가하는 경향을 관찰할 수 있다. 이러한 이유로 그림 8에서 $w=1.5$ mm, 2.5 mm 모두 전기적 요구 규격을 만족시키지만 최소 간격 h 는 $w=2.5$ mm일 때 0.13 mm 만큼 더 크므로 제작의 편의를 위하여 본 본문의 설계에서는 $w=2.5$ mm로 정하였다. 따라서 설계된 waffle-iron 여파기의 설계 치수를 mm 단위로 나타내면 다음과 같다.

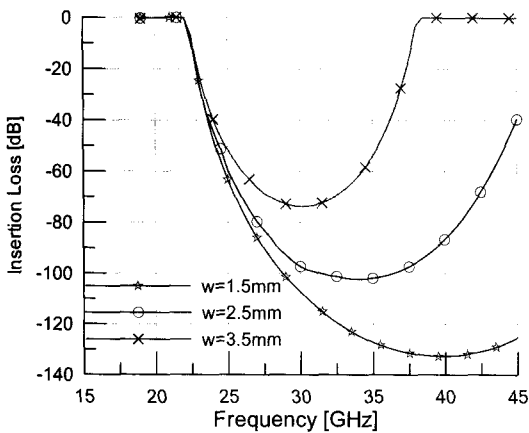


그림 8. Boss의 폭에 따른 waffle-iron 여파기의 삽입 손실

Fig. 8. Insertion loss of the waffle-iron filter versus boss width.

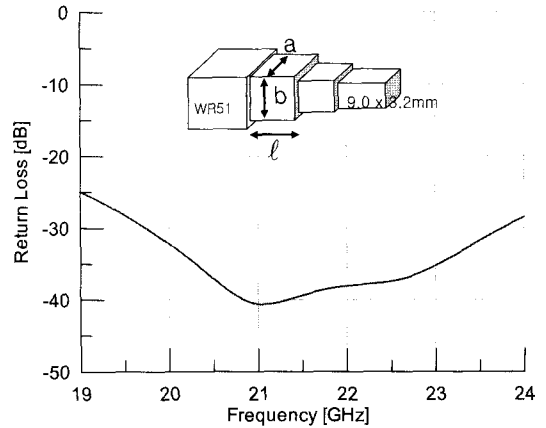


그림 9. 임피던스 transformer 반사 손실

Fig. 9. Return loss of impedance transformer.

$$a=9.0, b=3.2, w=2.5, B_r=2.0, S=1.0$$

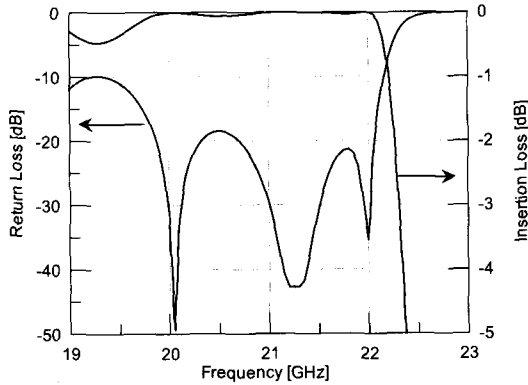
$$\ell_1=2.2, \ell_2=1.584, \ell_3=1.447, \ell_4=1.418, \ell_5=1.412$$

$$h_1=1.706, h_2=0.886, h_3=0.673, h_4=0.628, h_5=0.616$$

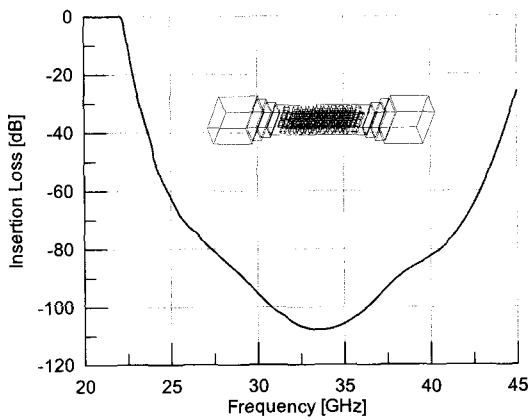
표 1의 요구 규격을 보면 waffle-iron 여파기의 출력 포트는 표준 직사각형 도파관 WR51과 접속해야 하므로 그림 1에서 보는 바와 같이 임피던스 트랜스포머를 설계해야 한다^[10]. 두 도파관 간에 폭과 높이가 차이가 비교적 크므로 2단 임피던스 트랜스포머를 설계하였다. 설계된 임피던스 트랜스포머의 반사 손실을 계산하여 그림 9에 나타내었으며, 통과 대역에서 약 40 dB 이하로 비교적 성능이 우수하였다. 설계된 각 단의 도파관 크기는 좌측으로부터 ($a=11.47, b=5.53, \ell=4.7$), ($a=10.16, b=4.12, \ell=4.89$)이다.

또한, 설계된 임피던스 트랜스포머를 waffle-iron 여파기와 접속할 때 5.0 mm 여유를 두었고, 여파기 양쪽에 임피던스 트랜스포머를 접속한 후의 여파기 전체 길이는 68.891 mm이다. 임피던스 트랜스포머를 연결한 후에 HFSS S/W tool로 다시 EM 시뮬레이션한 계산 결과를 그림 10에 나타내었다. 전체적인 여파기의 성능을 보면 통과 대역에서 반사 손실은 약 27 dB 이상이고, 30 GHz 저지 대역에서는 삽입 손실이 95 dB 이상이며 40 GHz 저지 대역에서의 삽입 손실이 70 dB 이상으로 표 1의 요구 규격을 충분히 만족하였다.

III. Waffle-Iron 도파관 여파기의 제작 및 측정



(a) 반사 손실 및 삽입 손실
(a) Return loss and insertion loss



(b) 억제 특성
(b) Rejection characteristics

그림 10. 임피던스 트랜스포머가 연결된 waffle-iron 여파기의 성능

Fig. 10. Performance of the waffle-iron filter connected impedance transformer.

설계된 waffle-iron 여파기를 알루미늄 재질로 밀링 가공하여 제작하였다. 그림 11은 제작된 여파기의 조립 전의 사진을 보여주고 있다. 그림에서 보는 바와 같이 9.0×3.2 mm의 도파관에 매우 적은 boss를 정밀하게 가공하는데 상당한 어려움이 있어 약간의 가공 오차를 수반할 수밖에 없었다.

제작된 waffle-iron 여파기는 Vector Network Analyzer로 측정하였고, 계산 결과와 비교하여 그림 12에 나타내었으며, 측정 결과는 표 1의 요구 규격의 만족하였다. 통과 대역 내에서 삽입 손실은 0.25 dB 이내이고, 반사 손실은 21 dB 이상이며, 30 GHz대의 억제 성능은 계측기의 측정 한계로 확인을 할 수 없

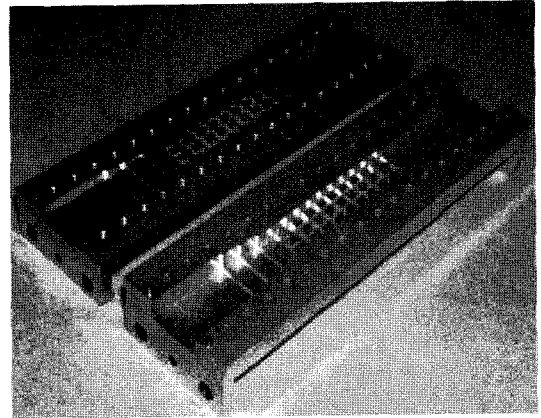
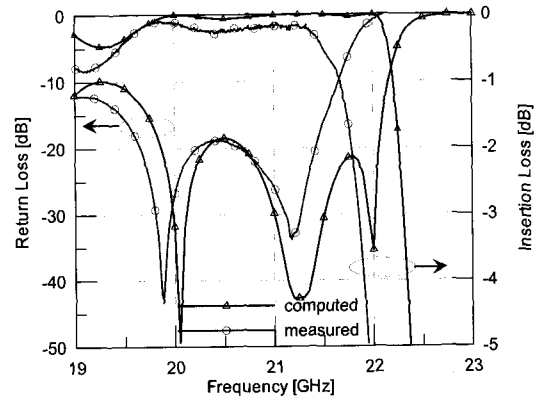
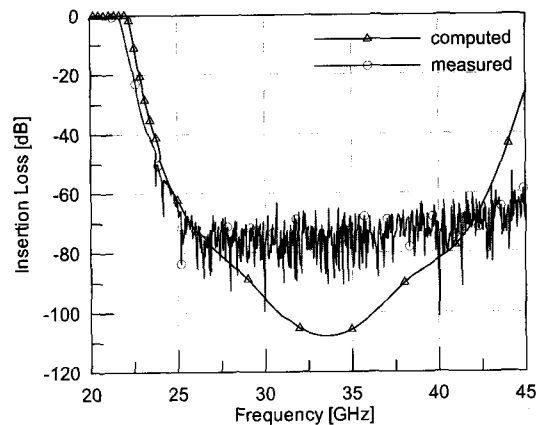


그림 11. 제작된 waffle-iron 여파기 사진
Fig. 11. Photograph of fabricated waffle-iron filter.



(a) 반사 손실 및 삽입 손실
(a) Return loss and insertion loss



(b) 억제 특성
(b) Rejection characteristics

그림 12. Waffle-iron 여파기의 측정 결과
Fig. 12. Measured results of waffle-iron filter.

었지만, 40 GHz 대의 억제 성능은 60 dB 이상으로 요구 규격을 만족하였다. 계산 결과와 비교하여 보면 주파수 편이가 약 300 MHz 정도 차이가 있는 것은 제작 가공 오차에 의한 것으로 생각된다.

IV. 결 론

본 논문에서는 복잡한 구조인 waffle-iron 도파관 여파기에 대해 간단하게 설계하는 실용적인 방법을 기술하였고, 위성통신용 20 GHz대 여파기를 설계하고 제작/측정하여 성능을 계산 결과와 비교하였다. 설계 방법으로는 도파관 내부에 단일 window가 있는 구조에 대해 EM S/W tool을 사용하여 S-파라미터를 구하고 ABCD 파라미터로 변환하여 K-인버터를 계산하고, 분포 정수 원형 여파기와 일치되게 window의 크기를 최적화 한다. 이와 같은 설계 방법에 대한 타당성을 확인하기 위해 위성통신용 20 GHz대 waffle-iron 여파기를 설계하였고, 표준 직사각형 도파관과 연결을 위해 임피던스 변환기도 설계하여 여파기에 접속하였다. 설계된 여파기를 제작하여 측정하였으며, 계산 결과와 비교하여 보면 제작 가공 오차로 인해 약 300 MHz 정도 주파수 편이가 있지만 요구 규격을 모두 만족하였다.

참 고 문 헌

- [1] R. Levy, "Tapered corrugated waveguide low-pass filter", *IEEE Trans.*, vol. MTT-21, no. 8, pp. 526-532, Aug. 1973.
- [2] 김의중, 주준환, 고지환, 이영순, "Ka 대역 고조파 억제 여파기의 설계 및 제작", 전자파기술 하계 학술대회, 1(1), pp. 117-120, 2002년 7월.
- [3] S. B. Cohn, "Design relation for the wide-band waveguide filter", *Proc. IRE*, vol. 38, pp. 799-803, Jun. 1950.
- [4] E. D. Sharp, "A high power wide-band waffle-iron filter", *IEEE Trans.*, vol. MTT-11, pp. 111-116, Mar. 1963.
- [5] G. L. Matthaei, L. Young, and E. M. T. Johns, *Microwave Filters, Impedance Matching Network, and Coupling Structures*, New York: McGraw-Hill, 1964.
- [6] R. Levy, "A generalized design technique for practical distributed reciprocal ladder networks", *IEEE Trans.*, vol. MTT-21, no. 8, pp. 519-526, Aug. 1973.
- [7] Fritz Arndt, Joern Brabdt, "Direct EM based optimization of advanced waffle-iron and rectangular combline filters", *IEEE MTT-S Digest*, pp. 2053-2056, 2002.
- [8] M. B. Manuilov, K. V. Kobrin, "Field theory CAD of waffle-iron filter", *European Microwave Conference*, vol. 2, Oct. 2005.
- [9] W. C. Tang, C. M. Kudsia, "Multipactor breakdown and passive intermodulation in microwave equipment for satellite application", *Proc. 1990 Military Comm. Conf.*, pp. 181-187, 1990.
- [10] J. Uher, J. Bornemann, and U. Rosenberg, *Waveguide Components for Antenna feed Systems: Theory and CAD*, Artech House, INC., 1993.

고 지 환



1982년: 경북대학교 전자공학과 (공학사)
1985년: 경북대학교 전자공학과 (공학석사)
1998년: 경북대학교 전자공학과 (공학박사)
1985년~2000년: 한국전자통신연구원 연구원

2000년~현재: 금오공과대학교 전자공학부 교수
[주 관심분야] 안테나 설계, 초고주파 도파관 및 부품 설계, 전자파 산란, 위성통신

조 영 기



1978년: 서울대학교 전자공학과 (공학사)
1981년: 한국과학기술원 전기 및 전자공학과 (공학석사)
1998년: 한국과학기술원 전기 및 전자공학과 (공학박사)
1981년~현재: 경북대학교 전자전기공학부 교수

1992년~현재: 국제전파연합(URSI) 한국대표
1992년~현재: 국제전파연합(URSI) Commission B Fields & Waves, Korea representative
2004년~현재: 한국전자파학회 수석 부회장
2002년~현재: 경북대학교 공과대학 BK사업 단장
[주 관심분야] 전자기 산란 및 복사, 주기 구조, 안테나 이론