

LCD 생산시스템에서 Repair와 Rework을 고려한 수율과 원가 분석 모델

하 정 훈[†]

홍익대학교 정보컴퓨터공학부

Relationship Between Yield and Cost Considering Repair and Rework for LCD Manufacturing System

Chunghun Ha

School of Information & Computer Engineering, Hongik University, Seoul 121-791 Korea

The cost modeling of the LCD manufacturing system with the repair and the rework process is hard to achieve because of its complex manufacturing process. The technical cost modeling divides each process separately and hierarchically, so it is very useful to calculate the total manufacturing cost of the complex manufacturing system. We applied the method to the complex LCD manufacturing system to obtain more accurate cost model. Yields are the most important control parameters in manufacturing. In this paper, we propose a yield based cost model for the LCD manufacturing system and reveal the relationship between manufacturing yield and cost. Through the model, we can estimate the manufacturing cost on the basis of yields that are control indicators of manufacturing. Some simulations are performed to observe the effects of the yield to the cost, and the results are coincide with the real situation. With the proposed model, we expect to develop some optimization problems for enlarging productivity in the LCD industry.

Keywords: LCD Manufacturing, Yield, Technical Cost Modeling, Repair, Rework

1. 서론

기업에서 최대한의 이익을 실현하기 위해서는 생산 프로세스가 효율적이고 유기적으로 이루어져야 한다. 생산 프로세스는 여러 단위공정의 유기적 연결로 이루어져 있으며, 생산성을 극대화하기 위해서는 각 단위공정 및 전체 생산 프로세스에 가시성(visibility) 획득이 필수적이다. 이는 생산성, 수익 및 비용에 대한 수학적 모델을 수립하여 전체 프로세스를 소정의 목적에 부합하도록 최적화함으로써 달성이 가능하다.

기술적 비용 모델링(Technical Cost Modeling: TCM)은 bottom-up 방식의 비용 모델링 방법으로서 생산 총 비용을 도출하기 위해 각 개별 공정에 대한 비용을 분리하여 고려하는 접근

방법이다(Trichy *et. al.* 2001). 기술적 비용 모델링 방법은 각 공정별 비용분석을 통하여 각 공정의 비용이 총 비용에 미치는 영향을 분석하고 공정 변화에 따른 총비용의 변화를 분석하기 매우 용이할 뿐 아니라 공정 산출량 및 공정 수율간의 관계를 정립하여 변동분석에 매우 용이하다. 따라서 효율적인 원가 배분을 지원할 뿐 아니라 원가절감을 위한 생산전략을 수립하고 최적화하는 차후 활동에 바탕이 된다.

TFT-LCD(Thin Film Transistor - Liquid Crystal Display, 이하 LCD 모듈)는 FPD(Flat Panel Display)의 한 종류로서 액정(liquid crystal)의 위상을 변화시켜 투과율을 조정하여 화상을 표현하는 장치로서 LCD 모듈 공정은 크게 세 개의 연속된 공정, 즉 TFT 어레이 공정, 셀 공정, 모듈공정을 통하여 생산하고

이 논문은 2006학년도 홍익대학교 학술연구진흥비에 의하여 지원되었음.

[†] 연락처 : 하정훈 교수, 121-791 서울 마포구 상수동 72-1 홍익대학교 정보컴퓨터공학부 정보산업공학전공, Tel : 02-320-3080,

Fax : 02-336-1130, E-mail : chunghun.ha@hongik.ac.kr

2006년 09월 접수; 2006년 12월 수정본 접수; 2007년 03월 게재 확정.

있다. LCD 모듈 생산 공정은 일반 생산 공정과 다른 점이 있다. 일반적인 생산시스템은 한 개의 최종 제품을 생산하기 위해서 여러 개의 부품을 가공하고 결합하는 공정으로 구성되어 있으나, LCD 모듈은 TFT 어레이 공정에서는 한 개의 유리기판 위에 여러 개의 셀이 동시에 제조 되고, TFT 기판은 셀 공정에서 각각의 셀로 분리된 후 모듈공정을 거쳐 한 개의 LCD 모듈로 출하된다. 따라서 일반적인 생산 공정이 가공-결합의 계층적 구조로 이루어져 있다면, 반도체나 LCD 공정은 이와 달리 가공-분리-결합의 과정을 거친다고 볼 수 있다. 일반 생산시스템은 공정 중 불량 발생하면 바로 폐기하지만 TFT 어레이 공정에서는 어떤 셀이 불량으로 판정되더라도 유리 기판에서 불량 셀만을 분리할 수 없으므로 셀 공정 전까지 불량 셀은 폐기되지 않고 공정을 그대로 진행한다. 이는 불량 셀에 대한 추가비용을 의미한다. 이러한 추가비용은 생산 원가 산출에 반드시 고려해야 하는 사항이다.

LCD 모듈 생산 프로세스는 매우 복잡하고 이에 따라 발생하는 불량 또한 매우 다양하다. 하지만 발생하는 모든 불량이 치명적인 것은 아니며, 일부 불량은 repair와 rework을 통해 양품화가 가능하다. 추가되는 부품 없이 양품화 하는 것을 repair라 하고, 분리 또는 해체 후 재작업을 통하여 양품화 하는 작업을 rework이라 하는 데, repair 및 rework은 재생산하는 것에 비해 적은 비용으로 수익을 증대시킬 수 있는 매우 효과적인 방법이다. LCD와 반도체 생산 공정에서는 이러한 repair 및 rework 공정을 필수적으로 실시하고 있고, 이는 원가 분석 모델에 반드시 고려해야 한다.

수율은 생산시스템에서 가장 많이 사용하는 관리지표로서 수익과 수율은 비례관계가 있다. 수율이 오르면 동일 투입 비용 대비 생산 제품의 양이 증가하므로 그로인한 수익이 증가하고, 수율이 떨어지면 수익이 감소한다. 관리 지표로서의 수율은 일반적으로 전체 프로세스에 대한 누적수율(rolled throughput yield) 또는 각 개별공정에 대한 공정수율을 사용한다. 그러나 이러한 수율지표는 복합적 구조의 프로세스를 가진 생산 시스템의 경우, 복합적 수율의 메커니즘으로 인하여 수익과 수율의 관계가 비선형이 되어 단순한 최적화 방법으로는 최대의 생산성을 올릴 수 없다. 만약, 수율의 향상을 경영목표로 지정할 경우 수율은 개선되었으나 수익은 정체 또는 감소

하는 왜곡현상을 초래하여 효율적인 경영적 판단을 저해하는 경우도 발생할 가능성이 존재한다.

본 논문에서는 기술적 비용 모델링 관점에서 LCD 모듈 생산시스템을 분석하였다. LCD 모듈 생산에 있어서 특이적인 가공-분리-결합의 생산 공정과 repair와 rework을 고려하여 실제 생산시스템에 가까운 모델을 구성하려 하였다. 또한 공정관리 지표인 수율과 생산 비용과의 관계를 수학적으로 모델링하여 수율과 생산 비용간의 비선형 관계를 추정함으로써 향후 이익 최적화를 위한 기반을 확립하였다.

본 논문의 구성은 다음과 같다. 우선 LCD 모듈의 구조와 생산시스템을 간략히 묘사한다. 다음에는 각 공정에 투입되는 재공과 산출되는 재공을 기준으로 LCD 생산시스템의 수학적 모델을 제시한다. 이를 통하여 수율과 원가와의 관계를 묘사한다. 다음에 원가에 대한 각 프로세스 수율의 영향을 시뮬레이션을 통하여 분석하였다. 마지막으로 도출한 수율과 원가와의 관계를 응용한 최적화 문제에 대한 예를 제시한다.

2. 기존 연구 현황

제조 원가에 관한 모델 연구는 ABC(Activity Based Costing)을 이용한 공정시간(Cycle Time), 산출량(Throughput), 재공(Work-In-Process), 가동률(Utilization), 기계의 고장 및 수리 등의 성능지표를 이용하여 원가 자체의 측정모델을 구하는 연구 분야(Aderoba, 1997)와 측정된 원가를 바탕으로 수율 및 repair/rework 등을 포함한 프로세스의 흐름을 분석하여 총 제조비용을 분석하고 최적화 하는 프로세스 기반 원가 모델링(Process based Cost Modeling)(Bloch and Ranganathan, 1992, Sandell and Pierce, 2002) 또는 기술적 비용 모델링(TCM)(Trichy et al. 2001)이 있다. 원가 측정 모델에 관한 연구 및 관련 연구 동향에 관한 자세한 사항은 Han(2003)에 잘 요약되어 있다.

일반적으로 각 공정은 작업, 테스트, 진단, repair와 rework이 피드백 루프를 형성하고 있다. Repair와 rework공정은 수행되는 내용과 시점에서 분명히 차이가 존재하나 수학적 모델 관점에서는 차이가 없으므로 본 논문에서는 지금부터 repair와 rework을 동일한 것으로 간주(이하 R/P)하여 진행한다. 각 공

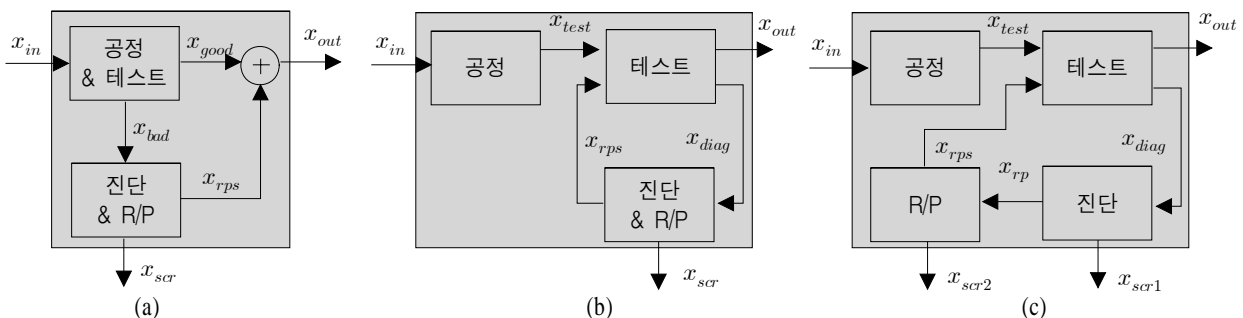


Figure 1. Basic Technical Cost Models with R/P

정에서 피드백 루프를 고려한 TCM 모델은 다양한 유형이 있다. 첫 번째 유형은 <Figure 1> (a)와 같이 주공정과 테스트, 진단과 R/P를 동시에 고려한 모델(Park and Kim, 1993)이다. 이 모델은 테스트에서 불량으로 평가된 수량이 모두 진단과 R/P 공정을 거치므로 정확한 원가를 계산하기 어렵고, 공정 및 테스트를 동시에 고려하였기 때문에 R/P 후 테스트를 고려하기 힘든 단점이 있다. 두 번째 유형은 <Figure 1> (b)와 같이 공정과 테스트를 분리하고 진단과 R/P를 동시에 고려한 모델로서 R/P 후 테스트는 고려가 가능하나 진단 후 1차 scrap되는 제품에 대한 고려가 미비한 단점이 있다. 세 번째 유형은 <Figure 1> (c)와 같이 공정, 테스트, 진단, R/P를 모두 분리한 모델(Trichy *et. al.* 2001)로서 R/P 후 재평가와 진단 후 1차 scrap 및 R/P 후 2차 scrap을 모두 고려할 수 있는 가장 정교한 모델이다. 위의 세 가지 TCM 모델은 각 작업 비용에 따라 그리고 생산 시스템에 따라 각각 적용이 가능하나 R/P를 고려한 LCD 생산 시스템에서는 세 번째 유형이 적합하다고 판단된다. 본 논문에서는 세 번째 모델을 적용하였다.

3. LCD 모듈 구조 및 생산시스템

3.1 LCD 모듈의 구조

휴대폰, 노트북 컴퓨터, 모니터, TV, Public Display 등에 사용되는 TFT-LCD 모듈은 크게 세 개의 유닛으로 구성되어 있다: 1) LCD 패널의 광원인 BLU(Back-Light Unit) 및 각각의 유닛을 하나로 결합시켜주는 새시 유닛, 2) BLU로부터 발생된 빛의 투과량을 제어하여 정적 또는 동적 화면을 제공하는 LCD 패널, 3) 외부로부터의 화상 정보를 받아 전기 신호로 변환하여 LCD 패널에 공급하는 DCU(Driving Circuit Unit). 이 중에서 가장 중요한 유닛인 LCD 패널은 다시 세 개의 주요부분으로 분리가 가능한데, 빛의 투과량을 조절하는 핵심 소재인 액정(Liquid Crystal)과 액정의 제어를 위해 전계를 발생시키는 TFT 기판, 그리고 TFT 기판과 함께 전계를 발생시키고 RGB (Red, Green, Blue)의 색을 구현하는 CF 기판이다.

3.2 LCD 모듈의 생산시스템

LCD 모듈은 제조 및 결합의 과정을 거쳐서 생산이 되며 시간적 또는 제품의 흐름에 따라 다음과 같은 세 개의 공정으로 분류한다(Jurichich, Wood, and Saraswat, 1996).

3.2.1 TFT 어레이 공정

TFT 어레이 공정은 LCD 패널 중 TFT 기판을 제조하기 위한 공정으로서 TFT-LCD 생산에 있어서 가장 핵심적이고 흔히 FAB으로 불리는 생산라인에 대한 대단위 투자가 필요한 공정이다. 이 공정에서는 유리기판(bare glass) 위에 액정 전계를 제어하는 TFT 회로를 구성한다. 이 때 한 장의 유리기판에는 여러 개의 셀(한 개의 패널로 구현되는 영역)이 형성된다. LCD에서 TFT는 일반적으로 inverse-staggered 형태로 제작되는데, 이는 TFT를 구성하는 gate-source-drain 및 channel을 금속 및 a-Si:H 패턴을 형성하여 만든다. 패턴을 형성하기 위해서는 증착, 감광액 도포, 노광, 현상, 식각, 감광액 박리, 검사 등의 프로세스가 반복적으로 시행된다. TFT 어레이 공정의 마지막에 TFT 구동에 대한 최종 검사를 진행하는데 이를 EDS 테스트 또는 Array Test라 한다.

3.2.2 셀 공정(액정공정)

셀 공정은 TFT 어레이 공정에서 제작된 TFT 기판과 자체 제작 또는 외부제작으로 확보된 CF 기판을 결합한 후 각 셀별로 분리(scribe)하고 그 사이에 액정을 주입하고 밀봉하는 공정이다. 최근에는 유리기판과 화면이 대형화됨에 따라 실린트 및 액정을 TFT 기판 및 CF 기판에 도포하고 결합한 후 셀을 분리하는 공정을 사용하여 액정을 주입하는 공정을 제거한 공정을 주로 사용한다. 각 셀이 기판에서 분리되면 전체적으로 패널의 동작 및 화질 등을 검사하는데 이를 Gross Test라고 한다.

3.2.3 모듈 공정

모듈공정은 LCD 패널, DCU, BLU를 결합하는 공정이다. 우선 LCD 패널에서 가장 중요한 자재 중의 하나인 편광판(polarizer)이 패널의 상하부에 부착이 되고, TAB을 압착하여 부착한 후

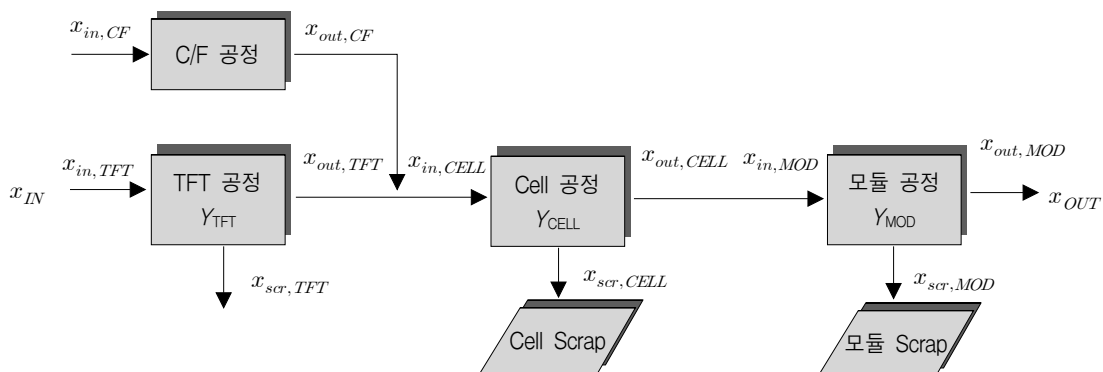


Figure 2. Simple Block Diagram of LCD Manufacturing

DCU가 모여 있는 PCB를 장착한다. 그 이후 BLU를 세시로 결합하면 LCD 모듈이 구성된다. 이 때 LCD 모듈은 초기 불량을 검출하기 위해 에이징(Aging)을 하고 마지막으로 Final Test를 거쳐 고객에게 출하한다. 실제의 LCD 모듈 생산 공정은 더욱 복잡하며, 자세한 생산 공정은 Kim(2005)을 참조하기를 바란다.

3.2.4 Repair 및 Rework 공정

LCD 모듈을 생산할 때 여러 가지 불량이 발생할 수 있다. 각 불량은 수율 감소 및 이익의 감소로 나타난다. 그러나 모든 불량이 LCD 모듈의 불량으로 귀착되는 것은 아니며, 불량상태에 따라 일부 불량은 repair 또는 rework이 가능하다. LCD에서 repair가 가능한 대표적인 불량은 TFT 기관에서 발생하는 게이트 버스라인의 단선(Open) 또는 단락(Short), 데이터 버스라인의 단선 또는 단락 등이 있다. 이러한 불량 들은 각 공정의 진단스텝에서 양품화 가능성을 평가한 후 repair 작업을 진행한다. 이 때 게이트 라인 또는 데이터 라인의 단선은 CVD(Chemical Vapor Deposition)을 통하여 선을 연결하여 주고, 단락된 부분은 레이저로 끊어 준다. 반면에 rework 불량인 편광판 불량, TAB 불량, PCB 불량, BLU 불량 등은 부착 시 오류 또는 사용된 부품 자체의 불량으로 인하여 발생한다. 이러한 불량은 해체 후 교체 또는 재작업을 통하여 양품화 한다. Rework은 교체하는 부품의 종류에 따라 편광판, TAB, PCB, 그리고 BLU rework으로 다시 분류가 된다. Repair와 rework은 폐기되어야 하는 불량 LCD 모듈을 양품화 할 수 있으므로 수율 및 생산원가에 많은 영향을 준다.

4. 생산원가 모델

생산원가 모델 구성에 적용된 가정은 다음과 같다.

- 1) R/P는 1회만 실시한다.
- 2) CF 공정의 수율은 100%이다.
- 3) CF 기관과 TFT 기관의 매칭 불량은 고려하지 않는다.
- 4) 테스트의 검출률(fault coverage)은 100%이다.
- 5) R/P가 성공한 셀은 무조건 양품이다. 즉 재 테스트 시 불량으로 나타나지 않는다.
- 6) TFT 어레이 공정에서 glass scrap은 없다.

4.1 생산물류 모델

생산원가 모델을 구성하는 방법은 매우 다양하다. 중요한 생산관리 항목인 수율의 관점에서 원가모델을 구성하기 위해서는 생산물류관점의 분석이 반드시 필요하다. <Figure 2>는 LCD 모듈 생산 공정의 블록 다이어그램을 보여 주고 있다. 여기서 x_{IN} 은 전체 프로세스에 투입된 총 셀의 개수를 x_{OUT} 은 전체 프로세스에서 생산된 총 셀의 개수(또는 목표 생산량)를 나타내고, 화살표에 연결된 $x_{i,p}$ 는 각 공정 p 에서 이동하는 셀

의 개수를 나타낸다. 여기서 i 는 각 특성을 나타내는 인덱스로서 in 은 투입된 셀, out 은 공정을 통과한 양품 셀, scr 은 폐기되는 셀을 나타낸다. 그리고 p 는 각 공정을 나타내는 인덱스로서 CF는 CF공정, TFT는 TFT 어레이 공정, CELL은 셀 공정, MOD는 모듈 공정을 나타낸다. CF공정을 제외한 각 공정은 <Figure 1> (c)와 같이 피드백 루프로 표현할 수 있다. - CF공정은 자체제작 및 외부제작에 대한 고려가 필요하므로 차후에 다시 분석할 예정이다. - 따라서 단위공정, 테스트, 진단 및 R/P를 각 공정 p 에 적용할 수 있다(앞으로 특별히 지칭하지 않으면 $p \in \{TFT, CELL, MOD\}$ 을 의미한다). <Figure 1> (c)에서 x_j 는 각 공정 내에서 이동하는 셀의 개수를 나타낸다. 여기서 j 는 각 특성을 나타내는 인덱스로서 in 은 투입된 셀, $test$ 는 공정을 통과하여 테스트 스텝으로 이동하는 셀, out 은 공정을 통과한 양품 셀, $diag$ 은 테스트에서 불량으로 판정되어 진단 스텝으로 보내지는 셀, rp 는 R/P가 필요하다고 진단되어 R/P 스텝으로 보내지는 셀, $scr1$ 은 진단에서 R/P가 불가능하다고 판단하여 폐기하는 셀, rps 는 R/P에 성공한 셀, $scr2$ 는 R/P에 실패하여 폐기하는 셀을 나타낸다. 이들 간의 관계는 다음의 수식으로 표현할 수 있다.

$$x_{IN} = x_{in, TFT}, \quad (1)$$

$$x_{out, TFT} = x_{out, CF} = x_{\in, CELL}, \quad (2)$$

$$x_{out, CELL} = x_{in, MOD}, \quad (3)$$

$$x_{out, MOD} = x_{OUT}, \quad (4)$$

$$x_{in,p} = x_{test,p} = x_{out,p} + x_{scr,p}, \quad (5)$$

$$x_{out,p} = (x_{in,p} - x_{diag,p}) + x_{rps,p}, \quad (6)$$

$$x_{diag,p} = x_{rp,p} + x_{scr1,p}, \quad (7)$$

$$x_{scr,p} = x_{scr1,p} + x_{scr2,p}, \quad (8)$$

$$x_{rp,p} = x_{rps,p} + x_{scr2,p}. \quad (9)$$

R/P에 관련된 관리 지표는 R/P율과 R/P 성공률이다. 여기서 R/P율은 테스트를 통하여 불량으로 판명된 셀 중에서 진단을 통하여 R/P공정으로 보내지는 수량의 비율을 나타낸다. 불량 판정 셀 중에서 R/P공정으로 가지 못하는 것은 폐기해야 하는 불량으로 reject라 하고 투입 수량 대비 비율을 reject율이라 한다. 따라서 공정의 불량률은 reject율과 R/P율의 합이 된다. R/P한다고 모든 셀이 양품이 되는 것이 아니므로 R/P성공률은 R/P공정으로 투입된 수량 중에서 양품화에 성공한 비율을 나타낸다. 각 공정 p 에서 R/P율 및 reject율을 각각 $r_{rp,p}$ 와 $r_{rj,p}$ 라고 하고, R/P성공률을 $r_{rps,p}$ 라고 정의하자. 다양한 R/P작업에 대한 인덱스를 $w \in W$ 로 정의하고 (특별한 언급이 없으면, $W = \{Laser/CVD, POL, TAB, PCB, BLU\}$ 를 의미한다.) R/P작업 w 에서의 R/P율과 R/P성공률을 $r_{rp,p}^w$ 와 $r_{rps,p}^w$ 로 지정하고, 각 작업 w 에 투입되는 셀의 개수를 $x_{rp,p}^w$ 로 가정하자. 그러면, 다음과 같은 수식이 성립한다.

$$x_{rp,p}^w = r_{rp,p}^w x_{in,p}, \quad \forall w \in W \quad (10)$$

$$x_{scr1,p} = r_{rj,p} x_{in,p} \quad (11)$$

$$x_{rp,p} = \sum_{w \in W} x_{rp,p}^w = \sum_{w \in W} r_{rp,p}^w x_{in,p}, \quad (12)$$

$$x_{rps,p} = \sum_{w \in W} r_{rps,p}^w x_{rp,p}^w \quad (13)$$

그리고 식 (7), 식 (11), 식 (12)에 의해

$$x_{diag,p} = x_{rp,p} + x_{scr1,p} = \left(\sum_{w \in W} r_{rp,p}^w + r_{rj,p} \right) x_{in,p} \quad (14)$$

가 성립한다.

4.2 수율계산

수율은 투입량에 대한 양품의 비이므로 단위 공정에 대한 수율은 다음과 같이 계산할 수 있다.

$$Y_p = \frac{x_{out,p}}{x_{in,p}}. \quad (15)$$

프로세스 전체의 누적수율(Y_{CUM})은 모든 순차적 단위공정수율의 곱이므로,

$$Y_{CUM} = Y_{TFT} \times Y_{CELL} \times Y_{MOD} = \frac{x_{OUT}}{x_{IN}} \quad (16)$$

이 된다.

4.3 원가계산

C_p 를 셀 당 공정 p 에서 소요되는 총 직접비라고 하고 $C_{pros,p}$, $C_{test,p}$, $C_{diag,p}$ 를 각각 공정 p 의 주공정, 테스트, 진단에서 소요되는 비용이라고 정의하고, $C_{rp,p}^w$ 를 공정 p 의 R/P작업 w 에 소요되는 비용이라 가정하자. 각 공정 p 에서 소요되는 총비용은 공정 내 각 스텝에서 소요되는 비용과 각 스텝에 투입되는 셀의 수와의 곱이므로,

$$C_p = (C_{pros,p} + C_{test,p})x_{in,p} + C_{diag,p}x_{diag,p} + \sum_{w \in W} C_{rp,p}^w x_{rp,p}^w + C_{test,p}x_{rps,p} \quad (17)$$

로 표현된다.

LCD 모듈의 총 소요비용을 계산하는 데 있어서 추가로 고려해야 할 사항이 두 가지 요소가 있다. 첫째는 CF기판 대한 자작과 외주의 고려이고 둘째는 R/P시 재사용되는 부품의 고려이다. LCD 모듈을 생산함에 있어 일반적으로 CF기판은 자작과 외주를 병행하여 조달한다. $r_{is,CF}$ 를 CF공정에서의 자작 비율이라고 하면 외주 비율 $r_{os,CF}$ 은 $(1 - r_{is,CF})$ 가 된다. CF공

정에서의 자작과 외주에 필요한 직접비는 각각 $C_{is,CF}$ 와 $C_{os,CF}$ 이라고 하면, CF기판 조달에 소요되는 총 비용은 다음의 식과 같다.

$$C_{CF} = [C_{is,CF}r_{is,CF} + C_{os,CF}(1 - r_{is,CF})]x_{in,CF} \quad (18)$$

R/P 불량 중 BLU 불량은 자체 불량인 것이 아닌 결합 불량인 경우 새시 부분만 교체하면 재사용이 가능하다. BLU가 값이 싸면 무시할 수 있으나, BLU는 총 재료비의 30% 정도로 무시하기 어려운 금액이므로 반드시 고려해야 한다. 모듈공정 이후 폐기되는 셀 중에서 BLU의 재사용이 가능한 셀의 비율을 r_{ru} 라고 하고 개당 BLU의 가격을 C_{blu} 라고 할때, 회수되는 비용은 다음과 같다.

$$C_{RU} = C_{blu}r_{ru}x_{scr,MOD} \quad (19)$$

따라서 각 공정, repair비용, CF기판의 자작 및 외주비용, 재사용되는 부품의 비용을 모두 고려한 LCD 모듈을 생산하는 데 소요되는 총 직접비는 다음과 같이 표현이 가능하다.

$$\hat{C}_{TOTAL} = \sum_{p \in P} C_p + C_{CF} - C_{RU} \quad (20)$$

LCD 공정에서 TFT 어레이 공정은 glass형태로 진행하고, glass는 CELL 공정에서 scribe된다. 반면에 TFT 어레이 공정 및 CELL 공정에서의 수율은 셀 단위로 측정된다. 위에서 유도한 총비용은 모든 공정이 셀 단위로 이동한 것으로 가정하는 것으로 glass단위로 진행되는 공정에 대한 고려도 해야 한다. TFT 어레이 공정의 투입량 $x_{in,TFT}$ 는 전체 프로세스 투입량 x_{IN} 과 동일하므로 고려할 필요가 없다. 그러나, CELL 공정의 투입량 $x_{in,CELL}$ 은 식 (2)와 달리 실제로는 $x_{out,TFT} + x_{scr,TFT}$ 가 투입된다. CELL 공정은 액정 및 실린트 도포, TFT기판과 CF기판의 결합, scribe 스텝으로 구성되어 있으므로 scribe 이후에 주공정에서 소요되는 비용이 없다고 가정하면, LCD 모듈제작에 들어가는 총 비용에 $x_{scr,TFT}$ 만큼 CELL 주공정 비용을 더 고려하여야 한다. 이 비용을 C_{OL} 이라고 정의하면,

$$C_{OL} = C_{pros,CELL}x_{scr,TFT} \quad (21)$$

이다. 따라서 LCD 모듈 생산 총 비용은 다음과 같다.

$$C_{TOTAL} = C_{TFT} + C_{CELL} + C_{MOD} + C_{CF} - C_{RU} + C_{OL} \quad (22)$$

총 생산량은 x_{OUT} 이므로 셀 당 소요되는 총 비용(yielded cost)(Becker and Sandborn, 2001, Maynard, Kerr and Whiteside, 2003)은 다음과 같다.

$$C_Y = \frac{C_{TOTAL}}{x_{OUT}} \quad (23)$$

$$C_{OL} = C_{pros,CELL} x_{scr,TFT} = C_{pros,CELL} (1 - Y_{TFT}) x_{IN}$$

따라서 식 (21)의 C_{TOTAL} 은 다음과 같이 정리할 수 있다.

5. 수율과 생산원가와의 관계

수율과 비용간의 관계를 파악하기 위해서는 각 $x_{i,p}$ 를 관리지표인 Y_p 또는 $r_{i,p}$ 로 치환하여야 한다. 우선 식 (17)의 $x_{i,p}$ 를 $x_{in,p}$ 로 정리하면, 식 (12)~식 (14)에 의해 다음의 식이 성립한다.

$$C_p = \left[C_{pros,p} + C_{test,p} + C_{diag,p} \left(\sum_{w \in W} r_{rp,p}^w + r_{rj,p} \right) + \sum_{w \in W} C_{rp,p}^w r_{rp,p}^w + C_{test,p} \sum_{w \in W} r_{rps,p}^w r_{rp,p}^w \right] x_{in,p} \quad (24)$$

$$= C_{unit,p} x_{in,p}, \forall p \in TFT, CELL, MOD$$

여기서 진단스텝에서 scrap되는 비율인 r_{rj} 는 수율 및 r_{rp} 로부터 계산이 가능하다. 우선 식 (6)으로부터 다음의 등식이 성립한다.

$$x_{in,p} = x_{out,p} + x_{diag,p} - x_{rps,p}$$

식 (13)~식 (15)을 위의 식에 대입하면

$$x_{in,p} = \left(Y_p + \sum_{w \in W} r_{rp,p}^w + r_{rj,p} - \sum_{w \in W} r_{rps,p}^w r_{rp,p}^w \right) x_{in,p}$$

양변을 $x_{in,p}$ 로 나누고 $r_{rj,p}$ 에 대해 정리하면 다음과 같다.

$$r_{rj,p} = 1 - Y_p - \sum_{w \in W} r_{rp,p}^w + \sum_{w \in W} r_{rps,p}^w r_{rp,p}^w \quad (25)$$

다음 관계는 식 (1)~식 (9)과 식 (15)를 적용하여 구할 수 있다.

$$x_{in,CELL} = Y_{TFT} x_{IN} \quad (25)$$

$$x_{in,MOD} = Y_{TFT} Y_{CELL} x_{IN} \quad (26)$$

$$x_{scr,p} = (1 - Y_p) x_{in,p} \quad (27)$$

그러면 식 (18)의 C_{CF} 는 식 (1)을 이용하여 다음과 같이 표현할 수 있다.

$$C_{CF} = [C_{is,CF} r_{is,CF} + C_{os,CF} (1 - r_{is,CF})] x_{IN} = C_{unit,CF} x_{IN}$$

식 (19)의 C_{RU} 는 다음과 같이 표현된다.

$$C_{RU} = C_{bu} r_{ru} x_{scr,MOD} = C_{bu} r_{ru} (1 - Y_{MOD}) Y_{TFT} Y_{CELL} x_{IN}$$

식 (21)의 C_{OL} 은 다음과 같이 표현된다.

$$C_{TOTAL} = \left(\begin{array}{l} C_{unit,TFT} \\ + C_{unit,CELL} Y_{TFT} \\ + C_{unit,MOD} Y_{TFT} Y_{CELL} \\ + C_{unit,CF} \\ - C_{bu} r_{ru} (1 - Y_{MOD}) Y_{TFT} Y_{CELL} \\ + C_{pros,CELL} (1 - Y_{TFT}) \end{array} \right) x_{IN}$$

그러므로 C_Y 는 다음과 같이 정리 가능하다.

$$C_Y = \frac{1}{Y_{CUM}} (C_{unit,TFT} + C_{pros,CELL} + C_{unit,CF} - C_{bu} r_{ru}) + \frac{1}{Y_{CELL} Y_{MOD}} (C_{unit,CELL} - C_{pros,CELL}) + \frac{C_{unit,MOD}}{Y_{MOD}} + C_{bu} r_{ru} \quad (28)$$

6. 수율과 생산원가 관계 시뮬레이션

수율의 변화에 따른 생산원가 변화를 분석하기 위해 식 (28)의 각 변수에 값을 대입한다. 실제 생산비용이나 수율, R/P율, R/P 성공률 등은 회사의 극비사항이므로 접근 또는 공개가 불가하

Table 1. The Manufacturing Costs of a LCD Module

(단위: 없음)

구분	p	i	w	value
C	CF	is	-	12.0
		os	-	20.5
	TFT	pros	-	25.0
		test	-	0.3
		diag	-	0.3
		rp	Laser/CVD	0.5
		pros	-	5.0
	CELL	test	-	0.3
		diag	-	0.3
		rp	Laser/CVD	0.5
		pros	-	70.0
	MOD	test	-	0.3
		diag	-	0.3
		rp	Laser/CVD	0.5
			POL	28.0
TAB			3.0	
PCB			12.0	
BLU	35.0			

Table 2. The Rates for a LCD Module

구분	<i>p</i>	<i>i</i>	<i>w</i>	value	
<i>r</i>	TFT	<i>rp</i>	Laser/CVD	10.0%	
		<i>rps</i>	Laser/CVD	80.0%	
	CELL	<i>rp</i>	Laser/CVD	7.0%	
		<i>rps</i>	Laser/CVD	70.0%	
	MOD	<i>rp</i>		Laser/CVD	1.0%
				POL	2.0%
				TAB	2.0%
				PCB	2.0%
				BLU	2.0%
	<i>rps</i>		Laser/CVD	70.0%	
			POL	95.0%	
			TAB	95.0%	
			PCB	95.0%	
		BLU	95.0%		

다. 따라서 본 논문에서는 임의의 값을 대입하여 분석을 하였다. 본 논문에서 사용한 기본값에 대한 내용은 <Table 1>과 <Table 2>에 정리되어 있다.

<Table 1>과 <Table 2>의 값을 대입하여 각 프로세스 수율의 변화에 따른 셀 당 소요되는 총 비용 C_Y 을 변화를 <Figure 3>에 표현하였다. 여기서 각 수율 Y_{TFT} , Y_{CELL} , Y_{MOD} 의 변화는 선택한 수율을 변동하고 나머지 두 수율은 기본값으로 고정하여 계산한 것이다. 여기서 사용한 수율의 기본값은 $Y_{TFT} = 0.95$, $Y_{CELL} = 0.90$, $Y_{MOD} = 0.95$ 이다. <Figure 3>에서 보면, Y_{TFT} 와 Y_{CELL} 의 변화에 따른 생산원가의 변화는 각 프로세스에 소요되는 비용이 차이가 많음에도 불구하고 ($C_{pros, TFT} = 25.0$, $C_{pros, CELL} = 5.0$) 거의 동일하며 단지 모듈 수율의 변화에 따른 비용의 변화만 다름을 알 수 있다. 이는 식 (28)에서도 동일한 결과를 유추할 수 있다. 식 (28)에서 비용과 비율에 관한 값은 상수이므로 변수는 Y_{TFT} , Y_{CELL} 및 Y_{MOD} 만이 존재한다. 식 (28)의 첫째 항은 이 세 프로세스 수율의 곱과 관련이 있고, 둘째 항은 Y_{CELL} , 셋째 항은 Y_{MOD} 과 관계가 있다. 그러나 둘째 항의 계수는 $(C_{unit, CELL} - C_{pros, CELL})$ 로서 이 값은 $C_{pros, CELL}$ 이 $C_{unit, CELL}$ 과 차이가 적으면 영에 가까워지므로 C_Y 에 미치는 영향이 매우 적게 된다. 실제로 CELL 공정에서 사용되는 재료는 액정, 실린트, 배향막 정도이므로 $C_{unit, CELL}$ 값 자체도 적어질 뿐 아니라 테스트, 진단 및 R/P의 비용도 $C_{pros, CELL}$ 에 비해 상대적으로 매우 작은 값이므로 $C_{pros, CELL}$ 과 $C_{unit, CELL}$ 는 거의 비슷한 값을 갖게 된다. 이 경우에 식 (28)의 둘째 항은 무시할 수 있으며 C_Y 는 Y_{CUM} 과 Y_{MOD} 의 영향만 받는다. 따라서 Y_{TFT} 와 Y_{CELL} 의 변화는 식 (28)의 첫째 항에만 영향을 주고 Y_{MOD} 의 변화는 첫째항과 셋째 항에 동시에 영향을 준다. 또한, $C_{unit, MOD}$ 의 값이 $C_{unit, TFT}$ 과 $C_{unit, CELL}$ 에 비해 상대적

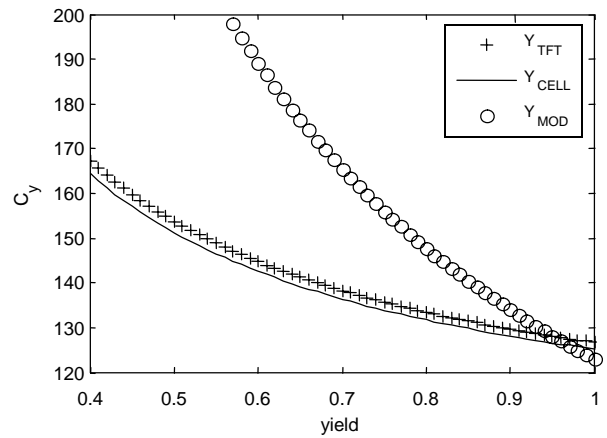


Figure 3. Yielded Cost Variation According to the Process Yields

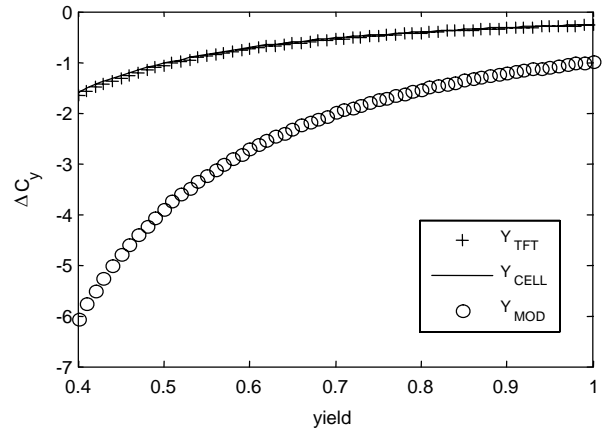


Figure 4. Δ Yielded Cost Variation According to the Process Yields

으로 크므로 Y_{MOD} 의 변화가 C_Y 에 미치는 영향이 가장 크게 된다. 그러므로 Y_{MOD} 을 최대한 올리는 것이 원가절감에 가장 효과적이라고 할 수 있다.

각 프로세스 수율에 따른 C_Y 의 원가 절감액 ΔC_Y 는 Figure 4에 나타나 있다. 여기서 ΔC_Y 는 기타 프로세스 수율은 고정한 채, 각 프로세스의 수율이 1% 상승하였을 때의 원가 절감액을 나타내고 다음과 같이 정의된다.

$$\begin{aligned} \Delta C_{Y, TFT} &= C_Y(Y_{TFT}+1\%, Y_{CELL}, Y_{MOD}) \\ &\quad - C_Y(Y_{TFT}, Y_{CELL}, Y_{MOD}) \\ \Delta C_{Y, CELL} &= C_Y(Y_{TFT}, Y_{CELL}+1\%, Y_{MOD}) \\ &\quad - C_Y(Y_{TFT}, Y_{CELL}, Y_{MOD}) \\ \Delta C_{Y, MOD} &= C_Y(Y_{TFT}, Y_{CELL}, Y_{MOD}+1\%) \\ &\quad - C_Y(Y_{TFT}, Y_{CELL}, Y_{MOD}) \end{aligned}$$

앞에서의 결과와 같이 원가절감액은 Y_{MOD} 의 변화에 영향을 제일 많이 받고, 절감액도 Y_{MOD} 을 상승시켰을 때 가장 크다. Y_{MOD} 의 기본수율이 증가하면 원가절감액의 크기도 비선형으로 줄어든다.

7. 생산원가 최적화

지금까지의 모델링 결과를 바탕으로 생산원가를 최적화하는 문제를 고찰해 보자. 식 (28)에 의하면 생산원가는 각 공정에 소요되는 단위원가, 각종 비율, 그리고 프로세스 수율의 함수이다. 여기서, 단위원가 및 각종 비율은 생산라인 및 LCD 모델에 따라 결정되는 상수로 가정하면 셀 당 소요되는 총 비용 C_Y 는 각 프로세스 수율의 함수로 나타난다. 여기서 각 프로세스 수율은 생산라인의 개선활동을 통하여 개선이 가능하다. 실제로 생산라인은 단위 생산량과 수율증진을 위하여 지속적인 개선활동을 한다. 예를 들면, 생산라인의 변경, 소재의 변경, 설비의 교체 및 개선, 오염환경의 개선, TQM(Total Quality Management)활동, 그리고 6시그마 활동 등이 생산현장에서 지속적으로 실행되고 있으며 이는 품질 및 수율의 증대로 나타난다. 이러한 활동은 추가 비용을 유발하므로, 이러한 활동에 대한 효과를 극대화할 필요가 있다.

생산 현장에서 발생할 수 있는 다음과 같은 최적화 문제를 고려해 보자. 각 프로세스 수율은 개선활동의 종류에 따라 일정량이 개선된다. 단, 각 개선활동은 1회에 한하여 실시가 가능하다고 가정한다, 즉, 동일한 개선활동은 중복되어 실행되지 않는다. 또한, 개선활동을 하기위한 예산은 제한되어 있다. 문제의 목적이 셀 당 소요되는 총 소요 비용을 최소화하는 것이라 할 때, 이를 일반적인 최적화 문제로 표현하면 다음과 같다.

$$\begin{aligned} \min f(\vec{x}) &= C_Y + \sum_{i \in I} c_{i, TFT} x_{i, TFT} \\ &+ \sum_{j \in J} c_{j, CELL} x_{j, CELL} + \sum_{k \in K} c_{k, MOD} x_{k, MOD} \\ \text{s.t. } Y_{TFT} &= \sum_{i \in I} y_{i, TFT} x_{i, TFT} \\ Y_{CELL} &= \sum_{j \in J} y_{j, CELL} x_{j, CELL} \\ Y_{MOD} &= \sum_{k \in K} y_{k, MOD} x_{k, MOD} \\ \sum_{i \in I} c_{i, TFT} x_{i, TFT} &+ \sum_{j \in J} c_{j, CELL} x_{j, CELL} \\ &+ \sum_{k \in K} c_{k, MOD} x_{k, MOD} \leq b \\ x_{i, TFT}, x_{j, CELL}, x_{k, MOD} &= \{0, 1\}, \\ &\forall i \end{aligned}$$

여기서, C_Y 는 식 (28)의 셀 당 소요되는 총 비용이다. $x_{i, TFT}$, $x_{j, CELL}$, $x_{k, MOD}$ 는 각각 TFT 공정, 셀 공정, 모듈 공정에서 행하는 수율 개선활동의 실행 여부를 의미하는 결정변수(실시는 1, 미실시는 0)이고, $c_{i, TFT}$, $c_{j, CELL}$, $c_{k, MOD}$ 는 각 프로세스에서 각 개선활동에 소요되는 셀 당 비용을, 그리고 $y_{i, TFT}$, $y_{j, CELL}$, $y_{k, MOD}$ 는 각 프로세스에서 각 개선활동에 의해 개선되는 프로세스 수율을 의미한다. \vec{x} 는 결정변수의 집합 ($x_{i, TFT}$, $x_{j, CELL}$, $x_{k, MOD}$)으로서 벡터이다. 이 때, 총 결정변수의 개수는 N 이다. b 는 수율 개선활동에 사용가능한 셀 당 총예산을 의미한다.

이 최적화 문제는 C_Y 가 비선형이고 결정변수가 정수이므

로 INLP(Integer Nonlinear Programming Problem) 또는 0-1 NLP(Zero-one Nonlinear Programming Problem)가 된다. 일반적으로 INLP는 NP Hard에 속하는 문제이므로 해를 구하기 매우 어렵다. 이러한 유형의 문제에서 전역 최적해(global optimum)를 구하기 위해서는 모든 실현 가능한 조합(feasible solutions)을 실행하거나 BNB(Branch and Bound)방법을 사용해야 한다.

이 논문이 최적화하는 알고리즘을 제시하는 것이 목적은 아니므로 여기서는 지역 최적해(local optimum) 또는 근사해(pseudo optimum)를 구하는 다음의 간단한 휴리스틱을 제시하고자 한다.

$$\begin{aligned} \vec{x} &\equiv \vec{0}; \\ \text{while } (C_{ADD}(\vec{x}) \leq b) \{ \\ \quad \vec{x}^* &= \vec{x}; \quad f^* = f(\vec{x}); \\ \quad \Delta C &= 0; \quad \vec{x}_0 = \vec{x}; \\ \quad \text{for } (n = 1 \text{ to } N) \{ \\ \quad \quad \text{if } (x_n = 1), \{ \Delta C_n &= 0; \} \\ \quad \quad \text{else } \{ x_n = 1; \\ \quad \quad \quad \Delta C_n &= \frac{f(\vec{x}) - f(\vec{x}_0)}{C_{ADD}(\vec{x}) - C_{ADD}(\vec{x}_0)}; \\ \quad \quad \quad x_n &= 0; \} \\ \quad \quad \} \\ \quad \Delta C_{\min} &= \min \Delta C; \quad n_{\min} = \text{argmin} \Delta C; \\ \quad \text{if } (\Delta C_{\min} < 0) \{ x_n &= 1; \} \\ \quad \text{else } \{ \text{stop algorithm}; \} \\ \quad \} \end{aligned}$$

여기서 최적해는 \vec{x}^* 이고 이때의 셀당 총 소요비용은 f^* 이다. $C_{ADD}(\vec{x})$ 는 C_Y 외에 추가되는 비용 $\sum_{i \in I} c_{i, TFT} x_{i, TFT} + \sum_{j \in J} c_{j, CELL} x_{j, CELL} + \sum_{k \in K} c_{k, MOD} x_{k, MOD}$ 을 나타내고, ΔC 는 각 개선활동을 수행 하였을 때 소요비용 대비 원가의 절감비율을 나타낸다. 그리고 $\text{argmin} \Delta C$ 는 최소의 ΔC 를 갖는 원소의 위치를 의미한다. 위의 알고리즘은 NLP 해법 중에서 gradient descent method를 INLP에 적용한 것이다.

최적화 문제에 실제 값을 사용하여 위의 휴리스틱을 적용해 보면 다음과 같다. 실험에서 사용된 파라미터 값은 <Table 3>에 정리되어 있다. C_Y 계산을 위한 다른 파라미터 값은 <Table 1>과 <Table 2>의 값을 동일하게 적용하였다. 초기의 프로세스 수율은 $Y_{TFT}=0.90$, $Y_{CELL}=0.90$, $Y_{MOD}=0.90$ 을 사용하였다.

Table 3. The Parameter values for The Example

	$c_{i, TFT}$	$y_{i, TFT}$	$c_{j, CELL}$	$y_{j, CELL}$	$c_{k, MOD}$	$y_{k, MOD}$
1	0.3	1.7%	0.1	1.2%	0.2	0.8%
2	0.7	2.3%	0.8	1.4%	1.1	1.2%
3	1.1	2.6%	0.9	2.7%	1.2	2.1%

Table 4. The Experimental Results for The Example

	$b=2$	$b=4$	$b=6$
$f(\vec{0})$	135.6083		
$f^*(\vec{x})$	132.9556	132.6752	132.6752
$x^*_{i,TFT}$	0 0 1	0 1 1	0 1 1
$x^*_{j,CELL}$	0 0 1	0 0 1	0 0 1
$x^*_{k,MOD}$	1 0 1	1 1 1	1 1 1

실험은 세 가지 b 값에 대하여 실시하였고 결과는 Table 4에 요약하였다. 위에 제시한 휴리스틱을 사용한 이 결과는 모든 실현 가능한 조합을 사용해 구한 전역 최적해와 동일한 결과이다. 이를 통하여 제시한 휴리스틱이 납득할만한 수준의 해를 구함을 알 수 있다. $b=2$ 와 $b=4$ 의 경우를 비교해 보면, 초기에 아무런 개선활동을 하지 않은 경우 셀 당 소요비용은 135.6083으로 동일하며, b 값의 제한에 따라 최적해가 달라짐을 알 수 있다. 한편 $b=4$ 와 $b=6$ 의 경우는 최적해가 동일한데, 이는 수율을 개선하기 위한 투자비용의 제한을 완화하더라도 셀 당 소요비용에 추가되는 비용이 많아 수율이 개선되더라도 셀 당 총 비용에는 이득이 되지 않음을 보여 준다. 이는 지금까지 본 논문에서 제시한 모델링을 적용하고 도출한 최적화 문제의 해를 구함으로써 원가절감을 위한 효율적인 전략을 제시할 수 있음을 보여 주는 단적인 예라 할 수 있을 것이다.

8. 결 론

본 논문에서는 LCD생산시스템에서 수율과 비용간의 관계를 수학적으로 모델링 하였고 각 프로세스 수율이 원가에 미치는 영향을 분석하였다. 이를 바탕으로 각 프로세스의 수율을 상승시키는 데 필요한 비용을 고려한 셀 당 총 소요비용의 최소화 문제를 정립하고 최적해를 구하는 휴리스틱을 제안하였다. 향후 연구는 본 연구에서 적용한 몇 가지 가정을 완화함으로써 확장이 가능하다. 예를 들면, 검출력의 고려와 매칭불량의

고려이다. 테스트 스텝에서 불량에 대한 검출력은 100%가 아니므로 fault coverage와 fault positive를 고려하여야 한다. 또한, CF 기관과 TFT 기관을 조립할 때 각 기관의 불량률의 불일치로 인한 매칭 불량에 따른 수율 감소를 고려할 필요가 있다.

참고문헌

- Aderoba, A., (1997), A generalized cost-estimation model for job shops. *International Journal of Production Economics*, **53**(3), 257-263.
- Becker, D. V. and Sandborn, P. A., (2001), On the Use of Yielded Cost in Modeling Electronic Assembly Processes, *IEEE Transactions on Electronics Packaging Manufacturing*, **24**(3), 195-202.
- Bloch, C. and Ranganathan, R. (1992), Process based cost modeling, *IEEE Transactions on Components, Hybrids and Manufacturing Technology*, **15**(3), 288-294.
- Han, J., Jeong, B., and Yoo, I-G. (2003), A Direct Analysis Model in Manufacturing System, *Journal of Korean Institute of Industrial Engineers*, **29**(4), 321-333.
- Jurichich, S., Wood, S. C. and Saraswat, K. (1996), Manufacturing Cost of Active-Matrix Liquid-Crystal Displays as a Function of Plant Capacity, *IEEE Transactions on Semiconductor Manufacturing*, **9**(4), 562-572.
- Kim, S. (2005), *Display Engineering*, Cheonbum Press
- Maynard, D. N., Kerr, D. S. and Whiteside, C. (2003), Cost of Yield, *2003 IEEE/SEMI Advanced Semiconductor Manufacturing Conference*, 165-170.
- Park, K. and Kim, Y. S. (1993), Input quantity control in a multi-stage production system with yield randomness, rework and demand uncertainty, *Journal of the Korean OR/MS Society*, **18**(3), 151-157
- Sandell, R. and Pierce, N. G. (2002), A Hierarchical Approach to Cost Analysis for Next Generation Semiconductor Processes, *2002 IEEE/SEMI Advanced Semiconductor Manufacturing Conference*, 330-335.
- Trichy, T., Sandborn, P., Raghavan, R. and Sahasrabudhe, S. (2001), A new test/diagnosis/rework model for use in technical cost modeling of electronic system assembly, *ITC International Test Conference*, 1108-1117.