

폴리머 기판위에 형성된 나노구조제어 알루미나의 캐패시터 특성

정승원*** · 민형섭* · 한정환** · 이진국*†

*한국과학기술연구원 박막재료연구센터

**인하대학교 신소재공학부

Capacitance Properties of Nano-Structure Controlled Alumina on Polymer Substrate

Seung-Won Jung***, Hyung-Sub Min*, Jeong Whan Han** and Jeon-Kook Lee*†

*Thin Film Materials Research Center, KIST, Seoul 130-650, Korea

**Department of Materials Science and Engineering, Inha University, Incheon 402-751, Korea

(2006년 11월 27일 받음, 2007년 2월 6일 최종수정본 받음)

Abstract Embedded capacitor technology can improve electrical performance and reduce assembly cost compared with traditional discrete capacitor technology. To improve the capacitance density of the Al_2O_3 based embedded capacitor on Cu clad fiber reinforced plastics (FR-4), the specific surface area of the Al_2O_3 thin films was enlarged and their surface morphologies were controlled by anodization process parameters. From I-V characteristics, it was found that breakdown voltage and leakage current were 23 V and 1×10^{-6} A/cm² at 3.3 V, respectively. We have also measured C-V characteristics of Pt/ Al_2O_3 /Al/Ti structure on Cu/FR4. The capacitance density was 300 nF/cm² and the dielectric loss was 0.04. This nano-porous Al_2O_3 is a good material candidate for the embedded capacitor application for electronic products.

Key words Embedded capacitor, PCB, anodic aluminum oxide, capacitance density.

1. 서 론

현재 전자부품 산업은 표면실장기술(Surface Mounting Technology)의 진보와 함께 소형화, 고밀도화, 고성능화가 지속적으로 이루어지고 있다. 특히, PCB (printed circuit board)에 저항, 캐패시터와 같은 수동 부품을 내장하는 임베디드 수동소자(embedded passive component) 기술에 많은 연구가 진행 중에 있으며, 임베디드 수동소자의 효율을 극대화하기 위해서는 수동소자의 약 40%를 차지하는 캐패시터의 개발이 중요하다.¹⁾

임베디드 캐패시터는 유전체 형성방법에 따라 후막(thick film)형과 박막(thin film)형으로 구분된다. 후막형 임베디드 캐패시터는 FR-4와 같은 PCB의 중간 절연체나 BaTiO₃+Polymer resin으로 구성된 페이스트(paste)를 유전체로 사용한다. 이 경우, 정전용량 밀도가 수십 nF/cm²로 낮아 pF급의 캐패시터만을 구현할 수 있으므로 주로 바이패스(bypass) 또는 디커플링(decoupling)용 등 제한적으로 사용되고 있다.^{2,3)} 한편, 박막형 임베디드

캐패시터는 스퍼터링이나 sol-gel 등의 방법으로 1 μm 내외의 박막 유전체를 형성하여 높은 정전용량 밀도를 얻을 수 있으나, 생산성과 누설전류 등 신뢰성이 낮다는 문제점을 가지고 있다.^{4,5)}

임베디드 캐패시터에 사용가능한 유전체는 Pb(Zr,Ti)O₃, (Ba, Sr)TiO₃ 등의 페로브스카이트 산화물과 TiO₂, TaO₃, Al₂O₃ 등의 금속 산화물로 구분된다. PZT와 BST는 유전상수와 전기적 특성이 우수하지만, 공정온도가 높아 제품 생산 시 후속 공정이 필요한 단점이 있다. 반면, 양극산화된 금속 산화물은 낮은 공정온도에서 특성이 우수한 산화물 형성이 가능하다. 이 중 Al₂O₃는 유전체의 치밀성, 전기적 특성 그리고 제품 생산성이 우수하여 전자 산업에 많이 이용되고 있다.⁶⁾

알루미늄 양극산화법은 치밀한 다공성의 박막형성이 가능하고 형성되는 나노 채널의 직경, 길이, 밀도 등의 제어가 용이하다는 장점을 가지고 있다. 또한, 전해질, 인가전압, 양극산화 시간의 조절을 통해 산화층을 제어함으로써 원하는 형상으로 제어하는 것이 가능해 전자소자에의 응용과 함께 독특한 물리적 특성에 대한 분석이 활발히 진행되고 있다.⁷⁻⁹⁾

본 연구에서는 정전용량 밀도를 높이고 누설전류를 감

†Corresponding author

E-Mail : jkleemc@kist.re.kr (J.-K. Lee)

소시킴을 위해, 양극산화시 인가전압을 변화시켜 Cu/FR-4와 Si 기판에 임베디드 캐패시터를 제조한 후 그 미세구조 및 전기적 특성을 평가하였다.

2. 실험 방법

Cu/FR-4표면의 유기물 및 산화층을 제거하기 위해 전처리 과정으로 10% 불산 수용액에서 30초간 탈지시킨 후 증류수로 충분히 세척하였다. 알루미늄을 증착하기 전에 기판과 알루미늄의 접착력을 증진하기 위해, 접합층으로 Ti를 사용하였다. 4 inch의 Ti target을 이용하여 dc 스퍼터링으로 50 nm의 두께를 갖는 Ti 접합층을 증착하였고, 이 위에 지름 4-inch Al target을 이용하여 dc 스퍼터링법으로 400 nm의 Al을 증착하였다.

양극산화는 0.1 M ammonium pentaborate 전해액에서 인가전압을 50 V와 70 V를 사용하여 산화 피막을 제조하였다.¹⁰⁾ 이 때 음극으로는 Graphite를 사용하였고, 극간 거리는 7 cm로 고정하여 온도 조절 및 용액을 교반할 수 있는 항온 전해조에서 60초간 양극 산화하였다.

알루미늄 산화 피막의 표면과 단면 관찰은 FIB을 사용하였다. 양극산화법으로 제조된 알루미늄의 전기적 특성을 평가하기 위해 metal shadow mask를 사용하여 dc 스퍼터링으로 상부전극 Pt (D: 300 μm)를 증착하였다. Pt/Al₂O₃/Al/Ti/Cu/FR-4와 Pt/Al₂O₃/Al/Ti/Si 구조로 제조된 캐패시터는 각각 Keithley 4200 semiconductor characterization system과 HP 4277A LCZ meter로 누설전류, 캐패시턴스 그리고 유전손실을 상온에서 측정하였다.

3. 결과 및 고찰

Fig. 1은 알루미늄 양극산화가 진행되는 동안 기판과 인가전압을 변화시켜 시간에 따른 전류밀도를 나타낸 것이다. 전류밀도의 변화를 통해 양극산화가 진행되는 동안 기공 형태를 갖는 산화물이 생성된다. Lee 등^{11,12)}은 이러한 양극 산화시의 전류밀도 변화를 크게 3단계로 나누었다. 1단계는 수용액과 알루미늄 계면 사이에 생성된 알루미늄층의 낮은 전도성 때문에 전류밀도가 급격히 감소하는 단계이다. 2단계는 알루미늄의 분해(dissolution) 과정으로 알루미늄 표면에 균열이 발생하여 전류밀도가 증가하는 단계이다. 마지막 3단계는 균열이 기공의 형태로 변화하는 과정과 알루미늄의 분해과정이 평형상태를 이루는 단계이며, 이로 인해 전류가 감소하여 안정화 상태에 이르게 되고, 전류밀도도 일정하게 유지되며 산화층의 두께가 증가한다고 하였다. 본 실험에서는 Lee 등이 제시한 AAO의 형성과정과 유사한 전류밀도 변화를 보였으며, 약 5초 동안 빠르게 양극산화 반응이 일어난 후

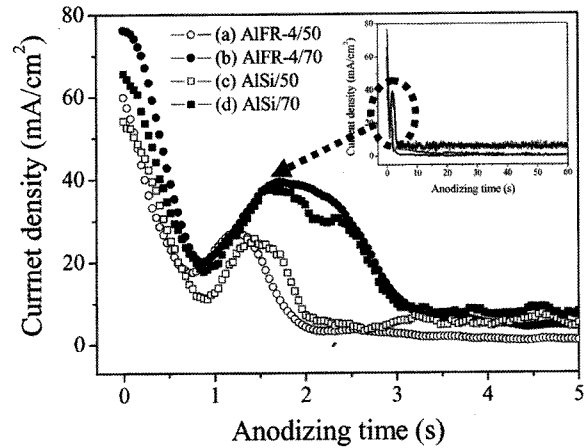


Fig. 1. Anodizing current density versus time at constant voltages during the anodization process: anodizing in 0.1 M ammonium pentaborate solution with various anodizing voltages and substrates.

안정한 상태가 되었다. 또한, 양극산화시 전류밀도의 변화는 동일조건에서 Cu/FR-4 기판에서 크고, 인가전압이 증가할수록 크게 관찰되었다.

Fig. 2는 Cu/FR-4 기판 위에 양극산화시 인가전압을 50 V에서 70 V로 변화시켜 제조한 알루미늄의 미세구조이다. 표면 상태를 보면 뚜렷한 기공형상은 볼 수 없지만, 인가전압이 증가할수록 검은색의 작은 기공이 생성되었다. 이는 Fig. 1에서와 같이 높은 전압을 가해주었을 때 알루미늄에 강한 전기장(electric field)이 걸려 알루미늄의 분해가 급격히 일어난 결과이며, 양극산화시 짧은 시간 동안 전류밀도가 일정한 평형상태를 이루면서 작은 기공이 생성된 것으로 생각된다. 단면 상태를 보면 인가전압이 증가할수록 알루미늄의 두께가 40 nm에서 60 nm로 증가하였다.

Fig. 3은 Cu/FR-4와 Si 기판에서 양극산화 인가전압을 50 V와 70 V로 변화시켜 제조한 임베디드 캐패시터의 J-V 특성이다. 동일 기판에서 양극산화시 인가전압이 증가할수록 파괴전압이 높고, 누설전류가 낮은 특성을 보였다. 이는 인가전압의 증가에 따라 유전체의 두께가 증가하여 알루미늄 계면에서 charged defect 형성과 전하의 이동을 방해하여 산화막 표면의 파괴전압의 증가와 누설전류를 감소시킨 결과이다.

Cu/FR-4와 Si 기판에서 제조된 임베디드 캐패시터를 비교하면 파괴전압 특성은 Si 기판의 캐패시터가 우수하고, 누설전류는 비슷한 특성을 보인다. 이는 Fig. 1의 결과로부터 설명될 수 있는데, 동일한 양극산화 조건에서 생성된 알루미늄의 전류 변화가 Cu/FR-4 기판에서보다 Si 기판에서 더 적기 때문이다. 즉, Si 기판에서 알루미늄의 생성이 더 용이하여 두꺼운 산화막이 형성되었고, 이에 따라 파괴전압이 높아진 것이다.¹³⁾

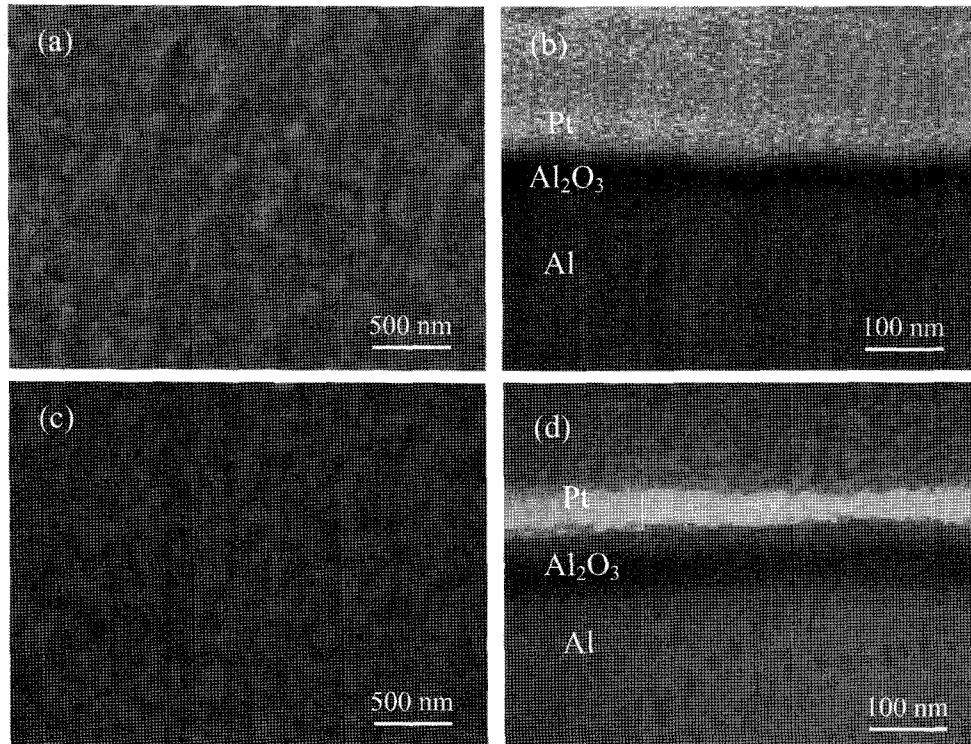


Fig. 2. SEM images of the surface and the cross section after anodization in 0.1 M ammonium pentaborate on Cu/FR-4 for 1 min at room temperature and different voltages: (a, b) 50 V and (c, d) 70 V.

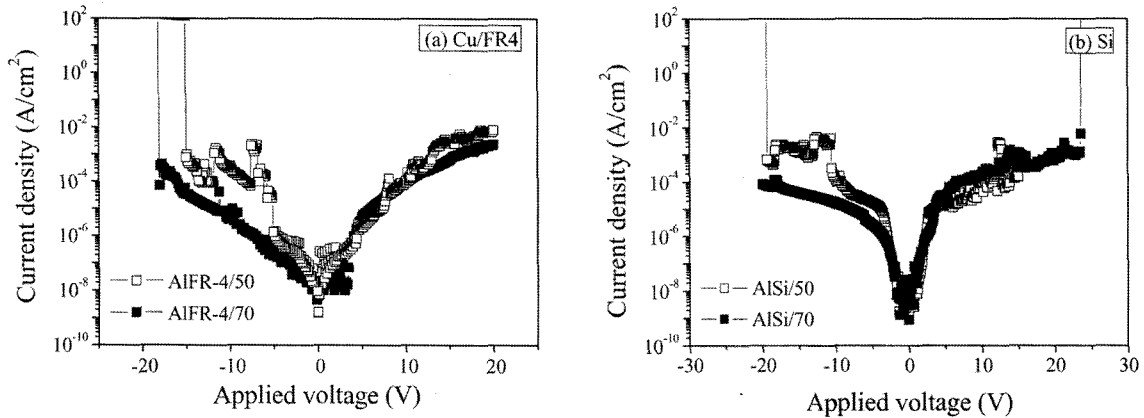


Fig. 3. J-V characteristics of the MIM capacitor with the Al_2O_3 anodized at 50 and 70 V. (a) Pt/Anodized $\text{Al}_2\text{O}_3/\text{Al}/\text{Ti}/\text{Cu}/\text{FR}-4$ and (b) Pt/Anodized $\text{Al}_2\text{O}_3/\text{Al}/\text{Ti}/\text{Si}$.

Fig. 4는 인가전압 변화에 따른 정전용량과 유전손실의 변화를 측정 주파수 별로 1 MHz, 100 kHz, 10 kHz에서 나타낸 것이다. 모든 기판에서 sweep 방향 (-5 V ~ +5 V)에 관계없이 일정한 값들을 보였다. 또한, 10 kHz에서 1 MHz로 주파수가 변함에 따라 정전용량 값은 감소하였고, 유전손실 값은 증가하였다. 이러한 결과들을 종합적으로 Table 1에 정리하였다. 동일기판의 경우, 양극산화시 인가전압의 증가에 따라 정전용량 밀도와 유전손

실이 적어짐을 알 수 있었다. 이는 캐패시턴스(capacitance)의 경우 유전체의 두께가 작을수록 값이 커지기 때문이다.¹⁴⁾

Cu/FR-4와 Si 기판의 영향을 비교하면 유전손실 값은 1 MHz에서 0.04~0.045로 비슷한 값을 보이며, 정전용량 값은 Cu/FR-4 기판에서 우수한 값을 보였다. 이는 위에서 설명한 기판에 따른 양극산화시 산화물의 생성물과 기판의 형상 때문이다. 결과적으로, Cu/FR-4 기판의 경우

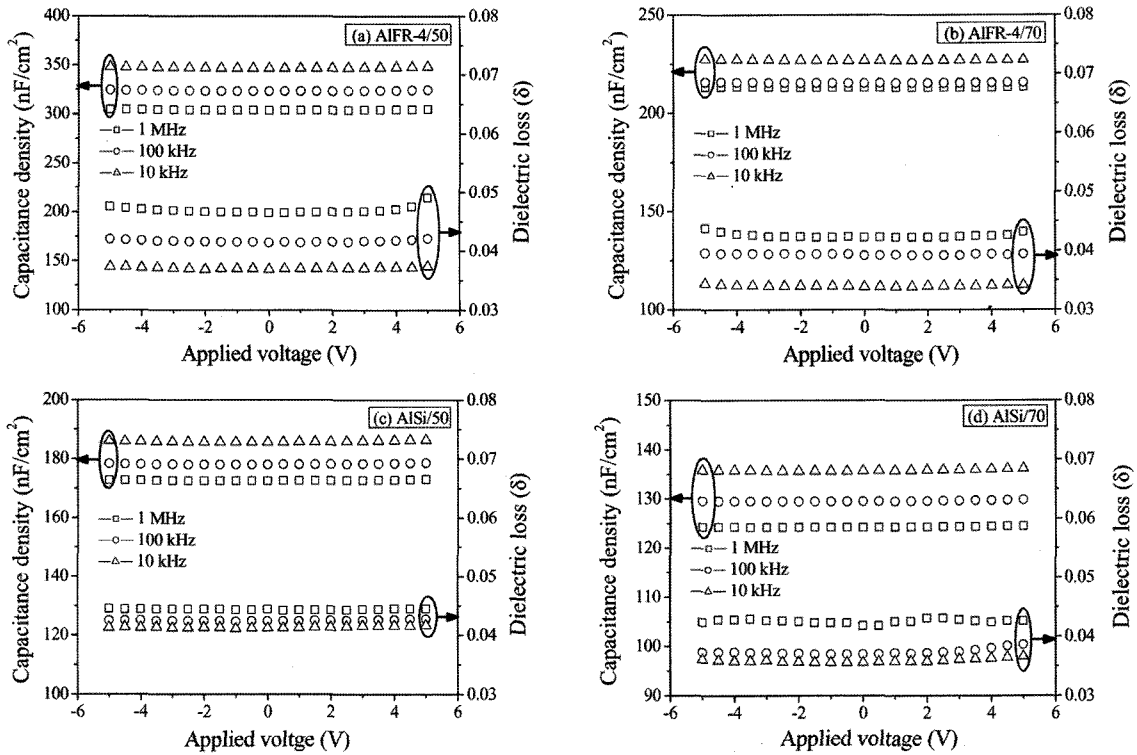


Fig. 4. Capacitance densities and dielectric loss values of MIM capacitors with different frequencies of 1 MHz, 100 kHz, and 10 kHz: (a) 50 V and (b) 70 V on Cu/FR-4, (c) 50 V and (d) 70 V on Si.

Table 1. Capacitance density and dielectric loss values of different samples at 1 MHz, 100 kHz and 10 kHz.

Substrate	Anodizing voltage (V)	Capacitance density (nF/cm ²)			Dielectric loss		
		1 MHz	100 kHz	10 kHz	1 MHz	100 kHz	10 kHz
Cu/FR-4	50	304	320	345	0.047	0.042	0.034
	70	210	215	227	0.043	0.039	0.034
Si	50	172	178	185	0.044	0.042	0.041
	70	124	130	135	0.042	0.038	0.036

굴곡형으로 평면형의 Si 기판보다 비표면적이 크고, 양극산화로 생성된 알루미늄 산화막이 얇아 동일조건에서 우수한 정전용량 값을 갖게 된다.¹⁵⁾

제조된 캐패시터와 비교하여 약 100 nF/cm² 이상 향상된 정전용량 밀도를 나타내었고, 누설전류와 파괴 전압은 Si 기판과 비슷하거나 조금 낮은 특성을 보였다.

4. 결 론

알루미늄 양극산화의 인가전압을 변화시켜 Cu/FR-4와 Si 기판 위에 임베디드 캐패시터를 제조하고 미세조직과 전기적 특성을 측정된 결과 다음과 같은 결론을 얻었다.

Cu/FR-4와 Si 기판에서 동일 조건의 양극산화시 Si 기판에서 알루미늄 생성이 용이하였다. 또한, 양극산화시 전류밀도 변화를 통해 작은 기공형태를 갖는 알루미늄이 형성되었고, 인가전압이 증가할수록 생성되는 알루미늄의 두께와 작은 기공 생성이 증가하였다. 굴곡형 Cu/FR-4 기판에서 제조된 임베디드 캐패시터는 평면형 Si 기판에서

참 고 문 헌

1. S. K. Bhattacharta and R. R. Tummala, J. Mater. Sci., **11**, 253 (2000).
2. M. A. McCormick and E. B. Slamovich. J. Eur. Ceram. Soc., **23**, 2142 (2003).
3. D. Balaraman, P. M. Raj, L. Wan, I. R. Abothu, S. Bhattacharya, S. Dalmia, M. J. Lance, M. Swaminathan and R. R. Tummala, J. Elect.Ceram., **13**, 95 (2004).
4. R. Crosswell and J. Savic, www.circuitree.com., Aug, (2002).
5. R. Ulrich, Integated Passive Component Technology, IEEE Press., p.55 (2003).
6. D. Ghost, B. Laughlin, J. Nath, A. I. Kingon, M. B. Steer

- and J-P. Maria, Thin Solid Film., **496**, 669 (2006).
7. V. P. Parkhutik and V. I. Shershulsky, J. Phys. D, Appl. Phys., **25**, 1258 (1992).
 8. M. M. Lohrengel, Mater. Sci. Eng., **11**, 243 (1993).
 9. S. S. Park and B. T. Lee, J. Elect. Ceram., **13**, 111 (2004).
 10. T. W. Hickmott, J. Appl. Phys., **93**, 3461 (2003).
 11. X. Yu, Y. Li, W. Ge, Q. Yang, N. Zhu and K. K. Zadeh, Nano. Tech., **17**, 808 (2006).
 12. K. H. Lee, H. Y. Lee and W. Y. Jeong, J. of. Kor. Electrochem. Soc., **4**, 47 (2001).
 13. T. W. Hickmott, J. Appl. Phys., **87**, 7903 (2000).
 14. T. W. Hickmott, J. Appl. Phys., **88**, 2805 (2000).
 15. S. K. Hong, J. Kor. Elect., **42**, 1 (2005).