論 文
56-3-20

AC PDP의 온도에 따른 방전 특성 연구

A Study on the Temperature-Dependent Discharge Characteristics in Alternating Current Plasma Display Panel

李 哲 賢† · 金 智 龍*
(Seok-Hyun Lee · Jee-Yong Kim)

Abstract - The plasma display panel is an image expression display using gas discharge plasma. However, gas discharge characteristics vary with temperature as gas discharge is sensitive to temperature. The discharge time lag extends a lot in low temperature and it is known as the cause which hinders high speed addressing which is essential for the size enlargement of the panel. Accordingly this research aims at identifying the temperature-dependent discharge characteristic. The lower temperature becomes, the longer addressing discharge time lag becomes. Particularly the statistical time lag extends much in low temperature. The increasing of electric field shortens discharge time lag in low temperature. Also, when priming particles are sufficiently supplied, stable discharge can be performed regardless of the influence of temperature.

Key Words : PDP, Address discharge time lag, temperature, Addressing

1. 서 론

현대사회는 급속히 정보화 사회로 접어들고 있으며, 정보 전달의 양적인 면에서도 대량화가 되어 가고 있다. 따라서 인간이 정보를 쉽게 접할 수 있는 디스플레이의 역할이 갈수록 증대되고 있다. Cathode Ray Tube(CRT)는 대형화와 경량화, 평판화 등에서 한계를 갖기 때문에 PDP, LCD, OLED와 같은 평판 디스플레이 소자가 일반화되고 있다. 다가오는 21세기 디지탈 시대를 맞이하여 TV, 컴퓨터, 인터넷의 기술을 조합한 차세대 디스플레이 중 플라즈마 디스플레이 패널(PDP)은 기체 방전 시 생기는 플라즈마로부터 나오는 빛을 이용하여 문자 또는 그래픽을 표시하는 소자로서 다른 평판 디스플레이 소자에 비해 60인치급 이상의 대형화가 용이하고, 고해상도, 넓은 시야각, 장수명, 박형화, 경량화 등 여러 가지 이점을 가지고 있다.[1]

현재 플라즈마 디스플레이의 구동방식으로 대부분 채택되고 있는 ADS(Address and Display period Separated) 방식은 어드레스 구간이 길기 때문에 서스테인 구간이 줄어들어 휘도의 저하를 일으킨다. 따라서 고속 어드레싱으로 어드레스 구간에 할당된 시간을 줄이고 이 단축된 시간을 서스테인 구간이나 서브 필드 추가에 사용함으로써 휘도 향상 및 동화 의사 윤곽 노이즈 저감을 통한 화질 개선이 가능하다.[2] 어드레스 구간을 축소시키기 위해서는 어드레스 방전 지연 시간(T_d)을 줄일 필요가 있다.[3] 그러나 저온 하에서는 어드레스 방전 지연 시간의 급격한 증가로 인해 오방전이 발생하는 문제가 발생하고 있지만 이에 대한 연구는 부족한 실정이다. 그래서 본 논문에서는 저온 하에서 PDP의 방전지연시간이 증가하는 현상을 실험을 통해서 확인하였고 지연시간을 단축하기 위해 어드레스 전압을 상승 시킨 경우와 프라이밍 입자공급의 경우를 비교하였다.

2. 본 론

그림 1은 본 실험에 사용된 실험장치의 개략도이다. 실험에는 7.5인치 XGA급 테스트 패널(Ne+Xe10%)을 사용하였고 패널의 사양은 표 1에 나타내었다. Pulse Generator인 HVA800(FT lab.), Digital Oscilloscope(TDS3054B, Tektronix), Cooling Device(Acetec), 광파형 측정기인 Photo Detector(C6386-01, Hamamatsu)를 이용하여 실험을 진행하였다. 본 논문에서 방전 지연시간의 측정은 방전 전류 대신에 어드레스 방전 시의 출력되는 광을 Photo Detector로 측정하였다. Acetec에서 제작한 온도조절장치를 사용하여 패널 상판의 직경 25mm 부분을 냉각시켜 부분 온도를

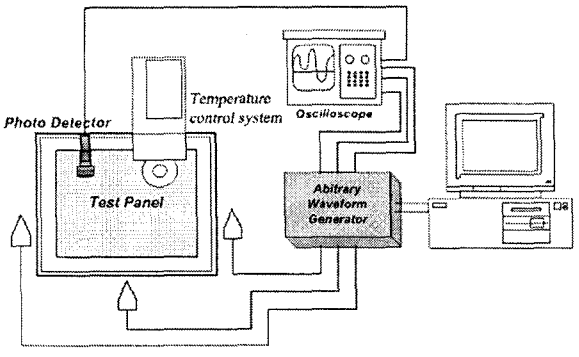


그림 1 실험장치의 개략도
Fig. 1 Schematic diagram of experimental equipment

† 교신저자, 正會員 : 인하대학교 전자전기공학과 교수
E-mail : plasma@inha.ac.kr
* 正 會 員 : 인하대학교 전자전기공학부 박사과정
接受日字 : 2006年 10月 31日
最終完了 : 2006年 12月 6日

표 1 패널의 사양

Table 1 Specification of plasma display panel

Working gas	Ne-Xe10%
Thickness of MgO	8000 Å
ITO Width	270 ㎛
ITO Gap	60 ㎛
Bus Width	80 ㎛
Dielectric Layer	38 ㎛
Barrier Rib Type	Rectangular
Barrier Rib Height	130 ㎛
Gas pressure	500 torr
Horizontal Pitch	900 ㎛
Vertical Pitch	676 ㎛

변화 시켰다. 온도 조절 장치의 중심은 비어 있기 때문에 이를 통하여 광파형을 측정하였다. 그리고 패널 전체의 온도를 조절하는 경우에는 특별히 제작한 패널 크기의 냉각 플레이트로 하판의 전체 온도를 조절하였다. 정확한 온도를 얻기 위하여 패널의 온도를 실제로 측정하여 온도 조절장치의 성능을 확인하였다.

그림 2는 방전 지연 시간의 정의를 위하여 인가되는 전압의 파형과 방전으로 출력되는 광파형을 그림으로 표시한 것으로서 어드레스 펄스가 어드레스 전압의 90%가 되는 지점에서 방출광의 최대값의 90%가 되는 지점까지의 시간을 방전 지연시간으로 정의하였다. 아울러 측정은 각 변수별로 300회씩 sampling하여 시간에 따른 방전 횟수를 통계적으로 기술하였다.

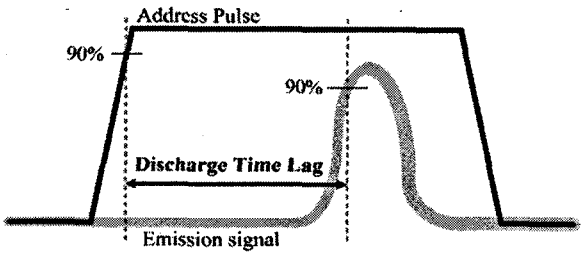
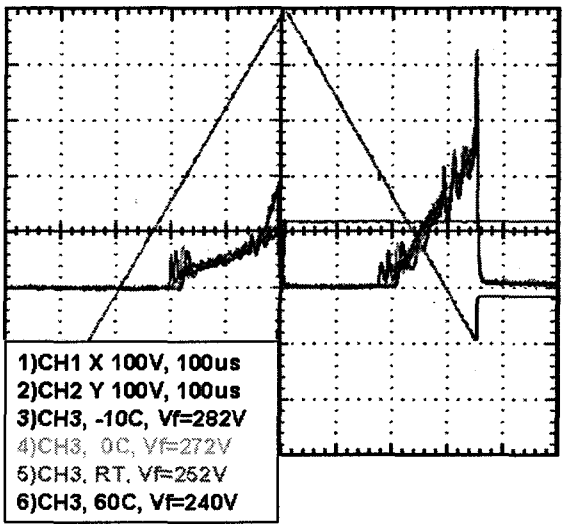


그림 2 방전 지연 시간의 정의

Fig. 2 Definition of discharge time lag

외부에서 전압을 인가하는 시점에서 실제로 방전이 시작되기까지 소요되는 시간을 방전 지연시간(Discharge time lag ; T_d)이라 하며 이 시간은 방전 형성 지연시간(Formative time lag ; T_f)과 통계적 지연시간(Statistical time lag ; T_s)으로 구성된다. 즉 $T_d = T_f + T_s$ 이다.[4] 실험에서는 방전 지연 시간을 측정하기 위해 어드레스 방전시 300개의 적외선(IR)광을 측정하여 방전 지연시간의 최소값을 방전 형성 지연시간(T_f), 방전 지연시간의 최대값과 최소값의 차이를 통계적 지연시간(T_s)으로 각각 정의하였다.

그림 3에 패널의 부분 온도 조절 시와 전체 온도 조절 시 리셋 구간의 광파형 변화를 나타내었다. 그림 3(a)의 부분 온도 조절의 경우 방전 개시 시점이 온도에 따라 변화하는데 -10℃와 60℃의 방점 개시 전압은 40V 이상의 차이를 보이고 있다. 패널의 어느 한 부분의 온도가 상승하게 되면 확산에 의하여 그 부분의 가스 밀도는 낮아지게 되고 전자의 평균 자유 경로가 길어지게 된다. 따라서 전자가 전계에 의해 더 많은 에너지를 얻을 수 있고 방전 개시 전압이 낮아지게 된다. [5] 그림 3(b)는 패널의 전체 온도 변화 시 리셋 구간의 방전 개시 전압 변화이다. 패널은 밀폐 되어 있기 때문에 전체 온도 변화의 경우 패널의 가스 밀도는 균일하고 방전 개시 전압은 거의 변하지 않게 된다.

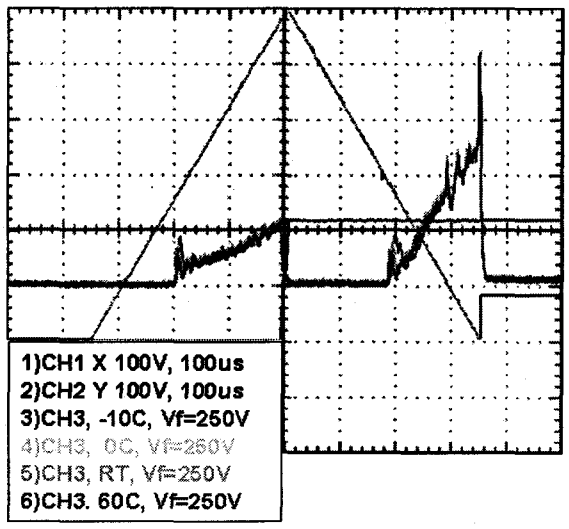


(a) 부분 온도 조절

(가로축 : 100㎲/div., 세로축 : 100Volt/div)

(a) In case of partial temperature control

(x-axis : 100㎲/div., y-axis : 100Volt/div)



(b) 전체 온도 조절

(가로축 : 100㎲/div., 세로축 : 100Volt/div)

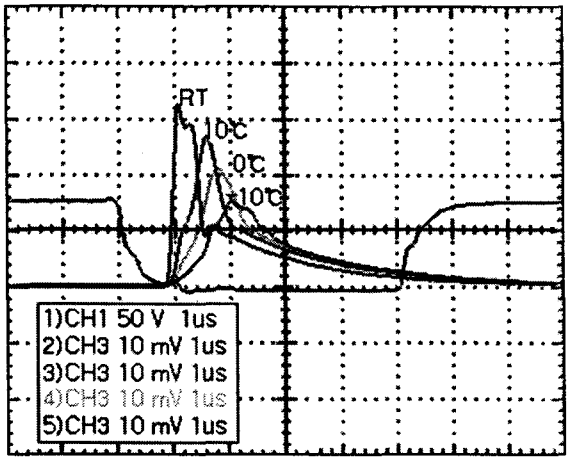
(b) In case of whole temperature control

(x-axis : 100㎲/div., y-axis : 100Volt/div)

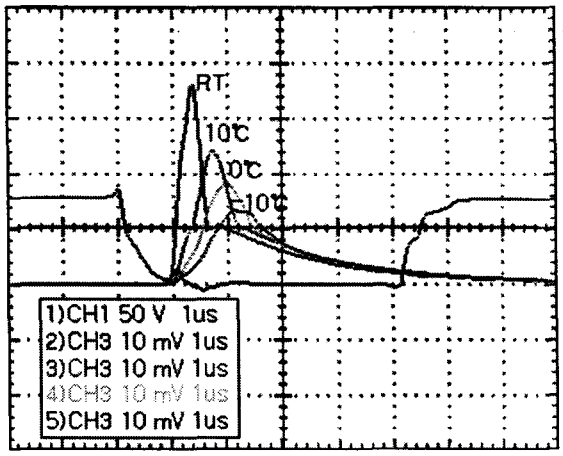
그림 3 온도별 리셋구간의 방전 광파형

Fig. 3 Light emission waveform vs. temperature during reset period

그림 4는 온도 변화에 따른 어드레싱 방전 광파형을 보여주고 있다. 이때 어드레싱 전압은 70V를 인가하였다. 리셋 구간과 달리 부분 온도 변화인 경우와 전체 온도 변화인 경우 둘 다 온도가 낮아질수록 방전 광파형이 약해지고 방전 지연시간이 길어지는 것을 확인할 수 있다. 전체 온도 변화시는 그림 3에서 보듯이 가스 밀도가 변하지 않기 때문에 방전 개시 전압에는 변화가 없지만 부분 온도 변화와 같은 경향성의 어드레싱 특성을 보여주고 있다.



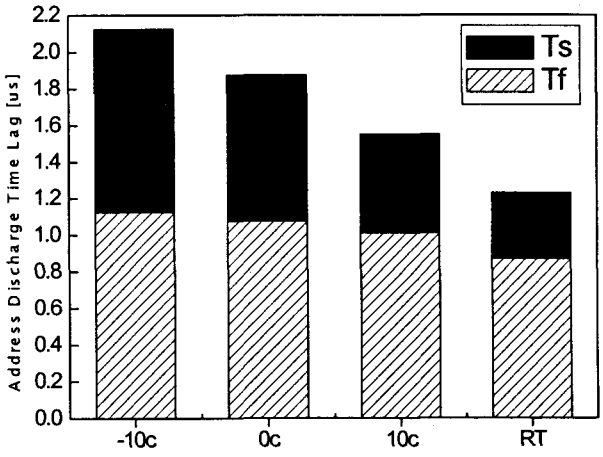
(a) 부분 온도 조절
(가로축 : 1㎲/div., 세로축 : 50Volt/div)
(a) In case of partial temperature control
(x-axis : 1㎲/div., y-axis : 50Volt/div)



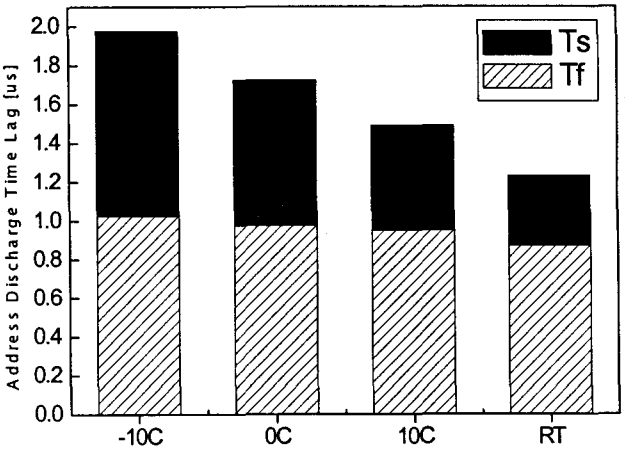
(b) 전체 온도 조절
(가로축 : 1㎲/div., 세로축 : 50Volt/div)
(b) In case of whole temperature control
(x-axis : 1㎲/div., y-axis : 50Volt/div)

그림 4 온도별 어드레스 방전 광파형
(Vreset=550V, Va=70V, Vscan=80V, Scan Time=500㎲)
Fig. 4 Light emission waveform due to address discharge vs. temperature
(Vreset=550V, Va=70V, Vscan=80V, Scan Time=500㎲)

그림 5에 온도 변화에 따른 어드레싱 방전 지연 시간을 나타냈는데 저온으로 갈수록 방전 지연 시간이 늘어나며 특히 통계적 지연 시간 (T_s) 이 크게 증가한다. -10℃에서는 상온에 비해 거의 2배로 늘어난 방전 지연 시간을 보여주고 있다. 이러한 현상은 저온에서 어드레싱 오방전을 일으켜서 고속 어드레싱에 큰 방해 요소가 될 수 있다. 그림에서 보듯이 부분 온도 조절인 경우와 전체 온도 조절인 경우 같은 경향성을 보이고 있기 때문에 향후의 실험에서는 전체 온도 조절의 경우만 실험하였다.



(a) 부분 온도 조절
(a) In case of partial temperature control



(b) 전체 온도 조절
(b) In case of whole temperature control

그림 5 온도별 어드레스 방전 지연시간
Fig. 5 Address discharge time lag vs. temperature

그림 6은 -10℃에서 리셋 전압에 따른 어드레스 방전 지연시간을 보여주고 있다. 저온에서 어드레스 방전 지연시간을 단축시키기 위해 리셋 전압을 상승하면서 지연시간을 측정하였다. 리셋 전압을 상승하게 되면 리셋 구간에서 더 많은 프라이밍 입자들이 생성되어 어드레스 방전지연 시간이 줄어드는 것을 볼 수가 있다.

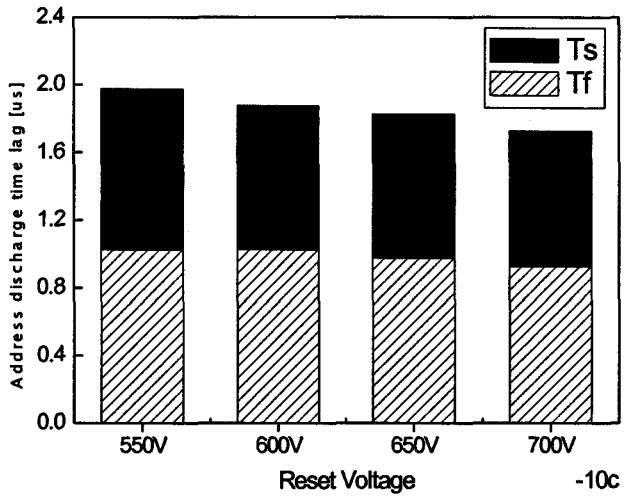


그림 6 리셋 전압에 따른 어드레스 방전지연시간(-10℃)
Fig. 6 Address discharge time lag vs. reset voltage(-10℃)

그림 7은 -10℃에서 늘어난 방전 지연시간을 단축시키기 위해 리셋 전압 그리고 어드레스 전압을 상승 시킨 경우와 충분한 프라이밍 입자를 공급했을 경우의 방전 지연시간을 비교한 결과이다. 상온에서 -10℃ 로 온도가 내려감에 따라 방전 지연시간은 약 1.2μs에서 2μs로 증가하였다. -10℃에서 리셋 전압을 550V에서 700V로 올렸을 경우 1.75 μs 로 다소 감소하였다. 그리고 리셋전압을 550V로 고정하고 어드레스 전압을 120V 인가해서야 상온과 비슷한 수준의 방전 지연시간이 측정 되었다. 리셋 구간이 끝나고 어드레스 구간이 시작되는 초반에는 리셋 구간에서 발생한 많은 양의 프라이밍 입자들이 방전 공간에 공급이 된다. 저온에서 충분한 프라이밍 입자들이 공급되는 어드레스 구간 2μs지점에서의 어드레스 방전 지연시간은 매우 단축된 방전 지연시간과 안정적인 방전을 보여주었다.

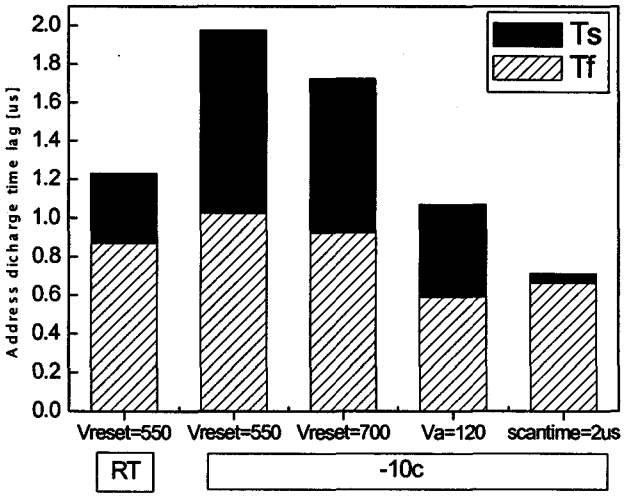


그림 7 -10℃에서 리셋전압변화, 어드레스전압변화, 프라이밍 입자 공급 시 어드레스 방전 지연시간
Fig. 7 Address discharge time lag vs. reset voltage, address voltage, and priming particles at -10℃

그림 8은 프라이밍 입자 공급이 충분히 많은 어드레스 구간의 2μs 지점에서 온도에 따른 방전 지연시간을 측정한 결과이다. 여기서 주목할 점은 온도 변화에 민감한 방전 지연시간이 프라이밍 입자가 충분히 공급만 되면 온도 변화에 거의 영향을 받지 않는다는 점이다. [6]

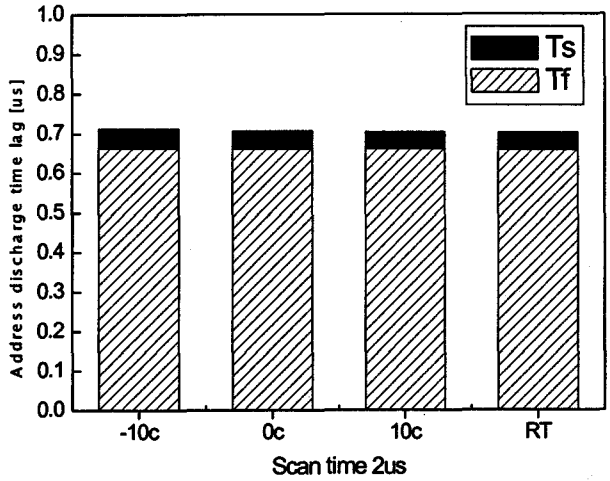
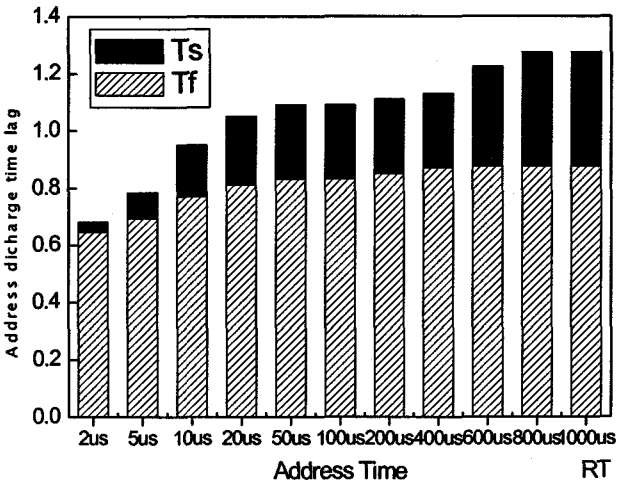
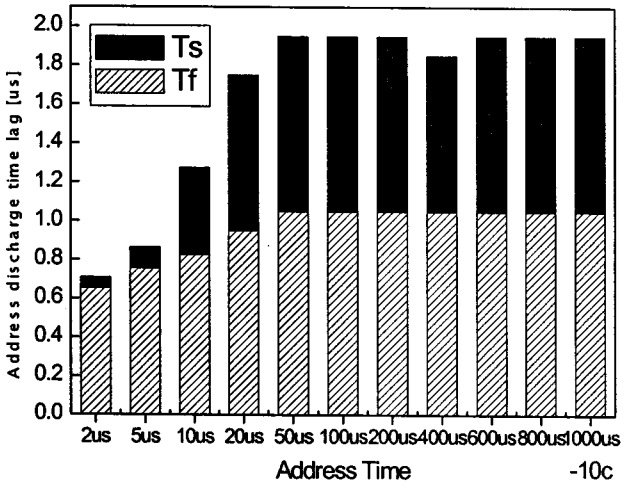


그림 8 온도에 따른 어드레스 방전 지연시간 (Scan Time=2us)
Fig. 8 Address discharge time lag vs. temperature (Scan Time=2us)

그림 9는 scan time에 따른 어드레스 방전 지연시간을 보여주고 있다. 어드레스 구간에서 시간이 지나감에 따라 리셋 구간에서 발생한 프라이밍 입자들은 감소하면서 어드레스 방전 지연 시간은 늘어나게 된다. 상온에서는 리셋 구간의 프라이밍 입자들이 800μs 구간까지 방전 지연시간에 영향을 줘서 점차적으로 지연시간이 늘어나지만 -10 ℃에서는 50μs 이전까지만 영향을 줄뿐 그 이후는 방전 지연시간에 영향을 주지 못하고 있다.



(a) 상온
(a) Room temperature



(a) -10℃

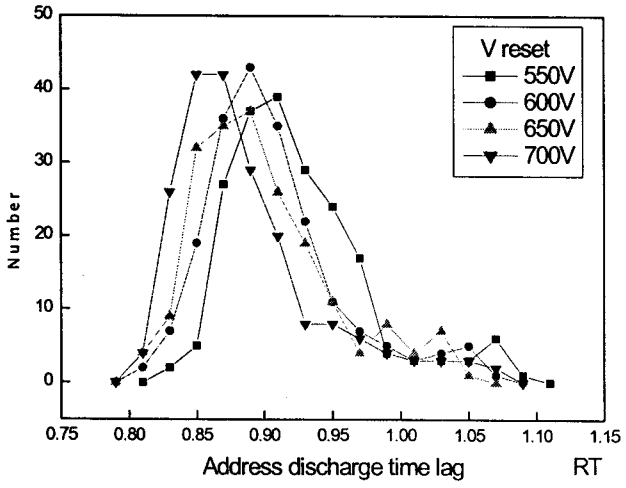
(a) -10℃

그림 9 Address time 구간별 어드레스 방전 지연시간

Fig. 9 Address discharge time lag vs. address time

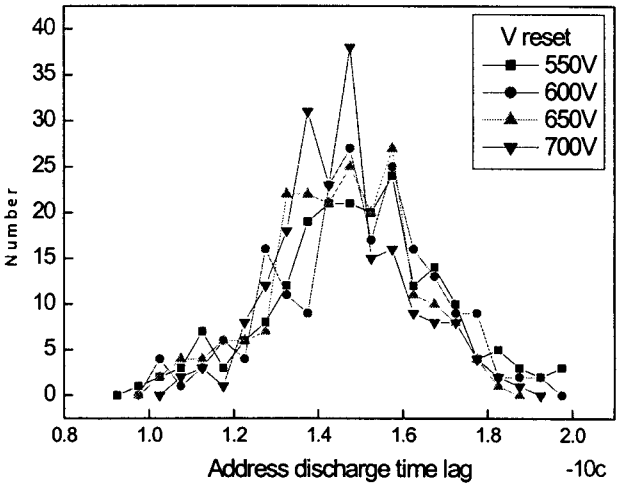
그림 10은 scan time 1000μs에서 리셋 전압에 따른 방전 지연시간 분포도를 보여주고 있다. 상온에서는 리셋 전압에 의한 프라이밍 입자들이 1000 μs까지 어느 정도 영향을 줘서 리셋 전압 상승에 따라 분포도의 중심이 왼쪽으로 이동하지만 -10 ℃에서는 거의 영향을 주지 못하고 있다. 저온에서는 프라이밍 입자의 수명이 짧아져서 어드레스 방전에 거의 영향을 미치지 않는 것을 예상 할 수가 있다.

그림 11은 써스테인 구간에서의 방전 광파형을 보여주고 있으며 첫 번째 써스테인 방전은 온도에 따라 어드레스 방전 광파형과 같은 경향성을 보여주고 있다. 두 번째 방전부터는 충분한 프라이밍 입자를 공급받아서 온도에 관계없이 비슷한 광파형을 보여주고 있다. 이는 프라이밍 입자가 충분히 공급 받는 어드레스 초기구간에서의 방전 특성과 일치하고 있다.



(a) 상 온

(a) Room temperature



(b) -10℃

(b) -10℃

그림 10 Scan Time 1000us에서의 리셋 전압에 따른 어드레스 방전지연시간 분포도

Fig. 10 Address discharge time lag distributions vs. reset voltage at scan time of 1000us

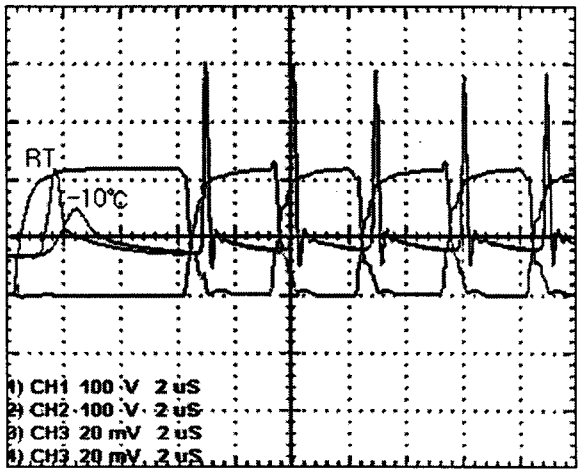


그림 11 온도별 서스테인 구간의 광파형

Fig. 11 Light emission waveform during sustain period vs. temperature

3. 결 론

고속 어드레싱은 어드레스 구간을 감소시키기 때문에 더욱 더 좋은 화질의 PDP를 설계할 수 있게 한다. 하지만 저온 하에서는 급격하게 어드레스 방전 지연 시간이 늘어나기 때문에 어드레스 오방전으로 인한 화질 저하를 초래하게 된다. 저온일수록 방전 지연 시간이 길어지는 이유로는 MgO 특성 변화 또는 다른 요소의 변화로 추측할 수 있지만 아직 정확하게 규명되지 않은 문제라서 정확한 해답을 내리기는 힘들다.

본 논문에서는 저온에서 PDP의 방전 지연 시간이 증가하는 현상을 실험을 통해 확인 하였고 지연 시간을 단축시키기 위해 리셋 전압을 상승시킨 경우, 어드레스 전압을 높인

경우와 충분한 프라이밍 입자가 공급될 때의 경우를 비교하였다. 저온에서 급격하게 길어지는 방전 지연 시간은 충분한 프라이밍 입자가 공급될 때 매우 효과적으로 감소하였으며 특히 통계적 지연 시간이 크게 줄어들어 안정적인 어드레싱이 가능함을 확인 할 수 있었다..

감사의 글

이 논문은 인하대학교의 지원에 의하여 연구되었음.

참 고 문 헌

[1] Larry F. Weber, "The Promise of Plasma Display for HDTV", Society for Information Display(SID), vol 16, no. 12, pp. 16-20, 2000.

[2] K. Yoshikawa, Y. Kanazawa, M. Wakitani, T. Shinoda, A. Ohtsuka, "A Full Color AC Plasma Display with 256 Gray Scale", Proc. Japan Display 92, pp.605-608, 1992.

[3] Gun-Su Kim, Jeong-Hyun S대, Seok-Hyun Lee, "New Addressing Method Using Overlapping Scan Time of AC-PDP", IEEE Transactions on Electron Devices, vol.52, no.1, pp. 11-16, January, 2005.

[4] A. Seguin, L. Tessier, H. Doyeux, S. salavin, "Measurement of Addressing speed in Plasma Display Device", IDW'99, pp. 699-702, 1999.

[5] Tadayoshi Kosaka, "Firing Voltage Fluctuation Phenomenon Caused by Gas Density Nonuniformity in PDPs" IDW,05, pp. 1469-1472, 2005.

[6] CJ.S. Kim, J.H. Yang, T.J. Kim, K.W. Wang, "Comparison of Electric Field and Priming Particle Effects on Address Discharge Time Lag and Addressing Characteristics of High-Xe content AC PDP" IEEE Transactions on Plasma Science, vol.31, no.5, October 2003.

저 자 소 개

이 석 현 (李 晳 賢)

1963년 2월 3일생. 1985년 서울대 전기공학과 졸업. 1993년 동 대학원 전기공학과 졸업(공박). 1993~1995 현대전자반도체 연구센타 과장. 1995~현재 인하대 전기공학과 교수.

Tel : 032-860-7392
Fax : 032-863-5822
E-mail : plasma@inha.ac.kr

김 지 용 (金 智 龍)

1976년 7월 22일생, 2003년 2월 인하대학교 전자전기공학부 졸업(학사), 2006년 인하대학교 대학원 전기공학과 졸업(석사), 현재 인하대학교 대학원 전기공학과 박사과정

Tel : 032-860-7407
Fax : 032-863-5822
E-mail : jeeying76@naver.com