

평행한 이중 슬롯과 Taper형 급전선로를 이용한 광대역, 고이득 마이크로스트립 안테나의 설계

Design of Wide-Band, High Gain Microstrip Antenna Using Parallel Dual Slot and Taper Type Feedline

이상우·이재성·김철수*

Sang-Woo Lee · Jae-Sung Lee · Chol-Soo Kim*

요약

본 논문은 IEEE 802.11a의 표준 규격(5.15~5.25 GHz, 5.25~5.35 GHz, 5.725~5.825 GHz)을 하나로 통합할 수 있는 광대역, 고이득 안테나를 설계 및 제작하였다. 광대역 구현을 위해 사각 패치에 평행한 이중 슬롯을 삽입하였으며, 동축 프로브 급전 방식을 적용하여 슬롯에 의한 정전 성분을 상쇄시키고, $\lambda_g/4$ 임피던스 변환기를 Taper형 선로로 구성하여 광대역 임피던스 정합이 용이하게 하였다. 안테나의 이득을 개선하기 위하여 2×2 배열 구조로 최종 설계하였으며, 최종 제작한 안테나는 5.01~5.95 GHz(B/W = 940 MHz) 대역에서 return loss -10 dB 이하의 양호한 반사 손실과 13 dBi 이상의 높은 이득을 얻을 수 있었다.

Abstract

In this paper, we have designed and fabricated a wide-band and high gain antenna which can integrate a standard of IEEE 802.11a(5.15~5.25 GHz, 5.25~5.35 GHz, 5.725~5.825 GHz). We inserted a parallel dual slot into a rectangular patch to have wide-band, and we offset an element of capacitance from the slot by using coaxial probe feeding method. We also designed a converter of $\lambda_g/4$ impedance with taper type line so that wide-band impedance can be matched easily. We finally designed structure with 2×2 array in order to improve the antenna gain, and the final fabricated antenna could have a good return loss(Return loss ≤ -10 dB) and a high gain(over 13 dBi) at the range of 5.01~5.95 GHz(B/W = 940 MHz).

Key words : Dual Parallel Slot, Wide-Band, High Gain, Taper Type Line

I. 서 론

マイクロスト립 안테나는 1953년에 Deschamps에 의해 최초로 제안되었으며, Munson이 특허화 함으로써 본격적으로 산업화에 적용되었다^{[1],[2]}.

이런 마이크로스트립 안테나는 집적도가 뛰어나고 비교적 저가에 소형, 경량으로 대량 생산이 용이하며 무게가 가볍고 평면 배열로 만들기 쉽다는 장

점이 있으나, 협대역 특성을 가지고 있어 광범위한 활용에 많은 제약을 수반하고 있다. 협대역 특성을 개선하기 위한 다양한 방법들이 연구되었는데, 물리적인 stack 구조에 의한 방법, 개구 결합에 의한 방법, 기생 소자를 주위에 배열하는 방법, 유전체 기판의 두께를 증가시키는 방법 등이 제안되어 왔다^{[3]~[6]}. Stack 구조에 의한 방법과 개구 결합에 의한 방법은 물리적인 크기가 증가하고 구조가 복잡해지며,

(주)한국안테나 중앙연구소(Hankook Antenna R&D Center)

*목포해양대학교 해양전자통신공학부(Department of Maritime Electronic and Communication Engineering, Mokpo National Maritime University)

· 논문 번호 : 20060911-108

· 수정완료일자 : 2007년 2월 9일

전자기적 결합을 위한 패치와 패치간 또는 개구와 패치간의 상호 임피던스 정합과 서로간의 정렬이 어렵다는 단점을 가지고 있다. 기생 패치 구조에 의한 방법은 방사 패턴의 왜곡이 생기는 단점을 가지고 있다. 안테나의 좁은 임피던스 대역폭을 개선시키기 위한 가장 기본적인 방법은 두껍고 유전율이 낮은 기판을 사용하는 것이다. 하지만 유전체 기판의 두께를 증가시키면 가장자리에서의 회절로 인해 방사 효율의 저하가 발생한다.

본 논문에서는 이러한 마이크로스트립 안테나의 좁은 대역폭을 개선하기 위한 방법을 제시하고 실제 상용화가 가능한 주파수 대역에 적용하는 것을 설계 목표로 IEEE 802.11a의 세부적인 주파수 규격을 하나로 통합할 수 있는 광대역, 고이득의 안테나를 설계 및 제작하였다. 안테나의 효율과 대역폭 개선을 위하여 접지면과 방사 패치 사이의 기판을 유전율이 낮은 공기층을 이용하였으며, 평행한 이중 슬롯을 삽입함으로써, 사각 패치의 고유한 공진과 이중 슬롯의 전류 교란으로 인한 인접한 곳의 또 다른 공진을 유발함으로써, 이중 공진에 의한 광대역화를 구현하였다. 또한 동축 프로브 급전 방식에서 발생하는 프로브의 유도성 리액턴스로 인한 안테나 정합의 어려움을 평행한 이중 슬롯의 용량성 리액턴스 성분과, $\lambda_g/4$ 임피던스 변환기를 Taper형 선로로 구성하여 광대역 임피던스 정합이 용이하게 하였다. 제안된 안테나는 이득을 개선하기 위하여 2×2 배열 구조로 최종 설계하였다.

II. 평행 이중 슬롯 안테나 설계

마이크로스트립 패치 안테나의 대역폭을 개선하기 위하여 슬롯을 삽입하는 기법들이 많이 연구되었는데, 그 중에서도 U자형 슬롯을 삽입하여 대역폭을 개선하는 기법이 대표적이라 할 수 있다^[7]. 기존의 U자형 슬롯은 가로 방향과 세로 방향의 슬롯의 정렬이 어렵고, 설계 변수가 많아 삽입하기가 쉽지 않은 반면에 본 논문에서 제안한 평행 이중 슬롯은 비교적 적은 설계 변수로 슬롯의 삽입이 용이하면서도 쉽게 광대역 효과를 이를 수 있다. 그림 1은 제안된 평행 이중 슬롯 안테나의 구조이다.

두 개의 평행한 슬롯은 마이크로스트립 패치 안테

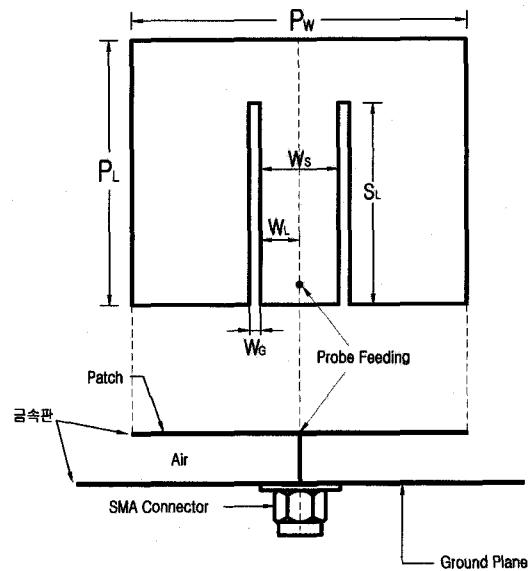


그림 1. 평행 이중 슬롯 안테나 구조
Fig. 1. The geometry of parallel dual slot antenna.

나에서 동축 프로브 급전으로 인한 유도성 리액턴스 성분을 상쇄시켜 임피던스 정합이 용이하게 한다. 또한 사각 패치의 고유한 공진과 슬롯을 삽입함으로써 얻어지는 전류의 교란이 근접한 곳에 또 다른 공진을 유발하여 이중 공진의 효과를 얻음으로써 광대역화 할 수 있다. 프로브의 인덕턴스 성분을 상쇄시키기 위한 슬롯의 정전 용량은 식 (1)과 같다^[8].

$$C_{slot} = \frac{1}{\omega_r^2 L_p} \quad (1)$$

$$C_{slot} \approx \sqrt{\pi} \left(\frac{W_s}{S_L} \right) \epsilon_0 (\epsilon_r + 1) (W_s + S_L) \quad (2)$$

식 (1)에서 $\omega_r (= 2 \pi f)$ 은 공진주파수이고, L_p 는 프로브에 의한 유도성 리액턴스 성분이며, C_{slot} 은 슬롯에 의한 정전 용량을 나타낸다. 슬롯에 의한 정전 용량은 프로브에 의해 생긴 유도성 리액턴스 성분을 상쇄시켜 임피던스 정합이 용이하게 한다. 식 (2)^[8]는 사각 패치의 평행한 이중 슬롯을 삽입하였을 때의 정전 용량을 근사화한 식이다. 여기서 W_s 는 평행한 이중 슬롯간의 간격을 나타내며, S_L 은 슬롯의 길이를 나타낸다.

그림 2는 평행 이중 슬롯 안테나를 등가 회로로 표현한 그림이다^[9]. C 는 평행 이중 슬롯 안테나의 단일

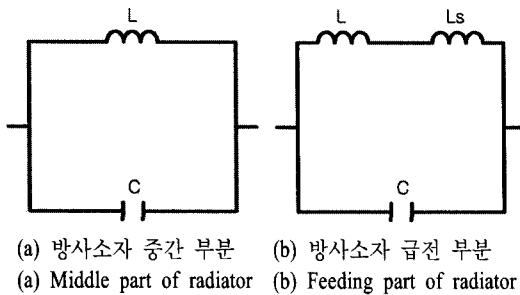


그림 2. 평행 이중 슬롯 안테나의 등가회로
Fig. 2. Equivalent circuit of parallel dual slot antenna.

방사 소자에 있어서 슬롯에 의해 생긴 정전 용량을 포함한 단일 방사 소자 전체의 정전 용량이고, L_s 는 가장자리 급전에 의해 증가한 인덕턴스 성분이며, L 은 프로브에 의해 생긴 인덕턴스 성분을 포함한 단일 방사 소자 전체의 인덕턴스 성분을 나타낸다. 그림 2(a)는 방사 소자 중간 부분을 나타낸 등가 회로이다. 방사 소자 중간 부분은 방사 소자의 중심 부분이라 할 수 있는데 슬롯을 따라 흐르는 전류의 이동 경로가 방사 소자 급전 부분에 비해 상대적으로 짧기 때문에 슬롯에 대한 영향을 그다지 많이 받지 않으므로, 사각 패치의 고유한 공진 특성만이 나타나게 된다. 그림 2(b)는 방사 소자 급전 부분에서 평행한 이중 슬롯을 따라 이동한 전류의 상대적인 길이가 증가하는 것을 직렬의 인덕턴스 성분으로 등가화하였다.

III. 최적화된 2x2 평행 이중 슬롯 안테나 설계 및 제작

배열 안테나의 급전 회로망은 각 복사 소자에 같은 크기와 동 위상으로 분배하고, $\lambda_g/4$ 임피던스 변환기를 Taper형 선로로 구성하여 광대역 임피던스 정합이 용이하게 하였다. 상용 시뮬레이션 프로그램인 CST MWS(Microwave studio) 5.0을 이용하여 여러 설계 변수를 가변하면서 설계하였다.

사각 패치에 평행한 이중 슬롯을 삽입함으로써, 사각 패치의 고유한 공진과 슬롯에 의한 전류의 이동 경로가 증가하면서 사각 패치의 고유한 공진보다 낮은 주파수에서 또 다른 공진이 유발되어 이중 공진의 특성을 가지게 된다. 이러한 이중 공진의 특성으로 대역폭 확장 효과를 얻을 수 있다.

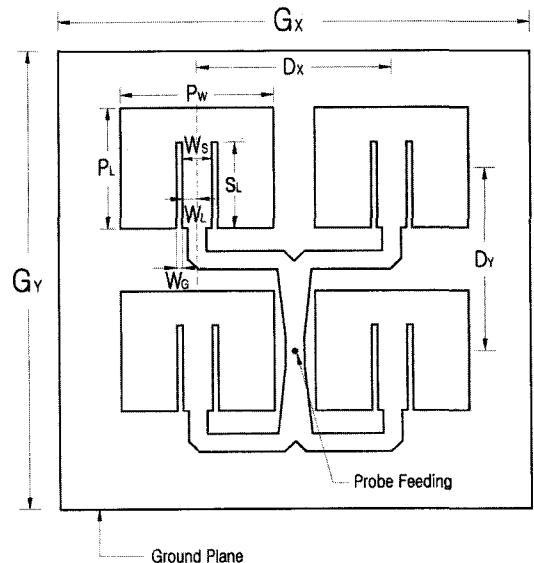


그림 3. 2x2 평행 이중 슬롯 안테나
Fig. 3. 2x2 Parallel dual slot antenna.

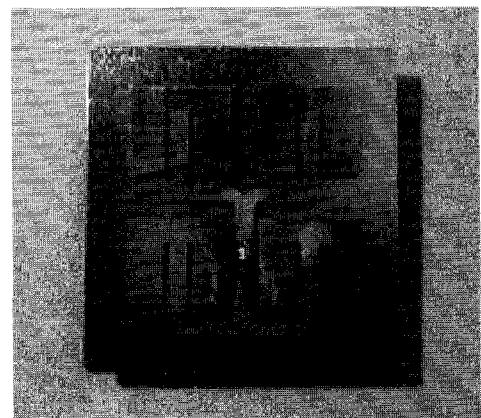


그림 4. 제작된 2x2 평행 이중 슬롯 안테나
Fig. 4. Fabricated 2x2 parallel dual slot antenna.

그림 3은 제작한 안테나를 도면화 한 그림이며, 그림 4는 실제 제작한 안테나이다. 제작된 안테나는 접지면의 크기를 최소화함으로써 소형화에도 초점을 맞추었다. 방사 효율이 좋고 제작이 용이한 0.5 mm 두께의 주석 도금 강판을 기판으로 선정하였으며, 최종 설계된 치수를 drawing 한 후 레이저 가공으로 절삭하였다. 어레이된 패치와 급전 선로를 한 layer에 설계함으로써 구조적인 복잡함을 피할 수 있었으며, 접지면과 안테나 사이에는 각각의 패치 중간 부분에 비교적 유전율이 낮은 아세탈 봉을 부착하여

접착, 지지하였다. 접지면과 패치간의 간격은 3 mm로 설계하였으며, 최종 변수에 대한 설계치는 접지면 사이즈인 $G_X=G_Y=80$ mm, 패치의 가로 길이 $P_W=26$ mm, 세로 길이 $P_L=21$ mm, 슬롯의 길이 $S_L=15$ mm, 가로축의 패치 중심에서 또 다른 패치 중심까지의 거리 $D_X=33$ mm, 세로축의 패치 중심에서 또 다른 패치의 중심까지의 거리 $D_Y=32$ mm, 슬롯간의 간격 $W_S=5$ mm, 패치 중심에서 슬롯까지의 거리 $W_L=2.5$ mm, 슬롯의 폭 $W_G=1$ mm로 최적화 되어진다.

IV. 측정 결과 및 분석

반사 손실, 방사 패턴, 안테나의 이득을 시뮬레이션 결과와 실제 측정된 결과를 비교, 분석하였다. 반사 손실은 Anritsu 37169A VNA(Vector Network Analyzer)을 사용하여 측정하였으며, 시뮬레이션을 이용하여 여러 설계 변수들에 대한 parameter sweep한 결과를 도시하였다.

그림 5는 슬롯 길이에 따른 반사 손실 변화이다. 슬롯의 길이 S_L 이 길어질수록 이중 공진의 특성은 유지하나 반사 손실을 만족하는 대역폭이 좁아지는 것을 확인할 수 있다. 또한 슬롯의 길이 S_L 이 짧아질수록 이중 공진 특성이 사라지는데 이는 슬롯 길이 S_L 이 짧아지면서 슬롯의 가장자리에 흐르는 전류에 의한 공진 특성이 사라지고 사각 패치에 의한 고유한 공진 특성만이 나타나는 것으로 분석된다. 이는 제안된 안테나의 이중 공진의 특성에 큰 영향을 주는

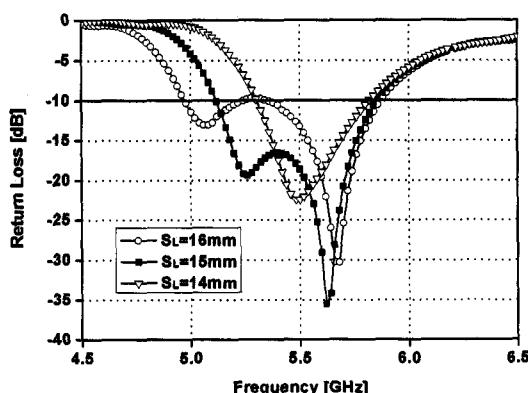


그림 5. 슬롯 길이에 따른 반사 손실 변화
Fig. 5. Variation of return loss upon the length of slot.

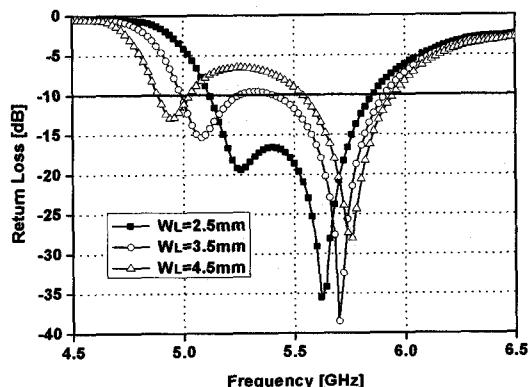


그림 6. 슬롯 위치에 따른 반사 손실

Fig. 6. Variation of return loss upon the position of slot.

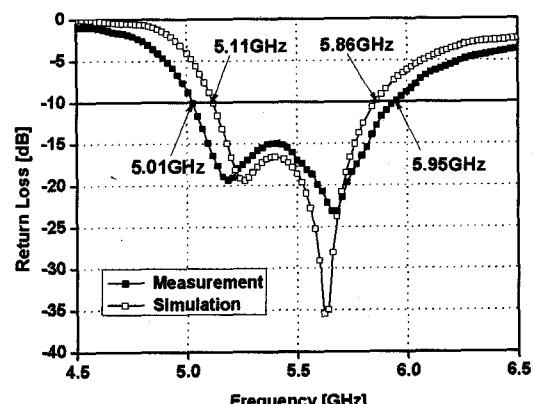


그림 7. 제작된 안테나의 반사 손실 시뮬레이션 결과와 측정치 비교

Fig. 7. Comparison between simulated and measured return loss of fabricated antenna.

설계 변수로 작용하는 것을 알 수 있다. 그림 6은 슬롯 위치에 따른 반사 손실 변화를 나타낸 것이다. 슬롯 길이 S_L 을 15 mm로 고정하고 슬롯이 패치 중심에서부터의 위치 변화에 따른 반사 손실을 관찰하였다. 슬롯이 패치 중심에서 멀어지는 위치에 있을수록 이중 공진 특성은 유지하나 전류의 전기적인 길이가 너무 길어져 사각 패치의 고유한 공진과 인접하지 않은 낮은 곳에서 공진이 유발되어 대역폭을 만족시키지 못하는 것을 확인할 수 있다. 그림 7은 시뮬레이션 결과의 최적화된 변수들을 토대로 실제 제작된 안테나의 반사 손실을 시뮬레이션 결과와 비

평행한 이중 슬롯과 Taper형 금전선로를 이용한 광대역, 고이득 마이크로스트립 안테나의 설계

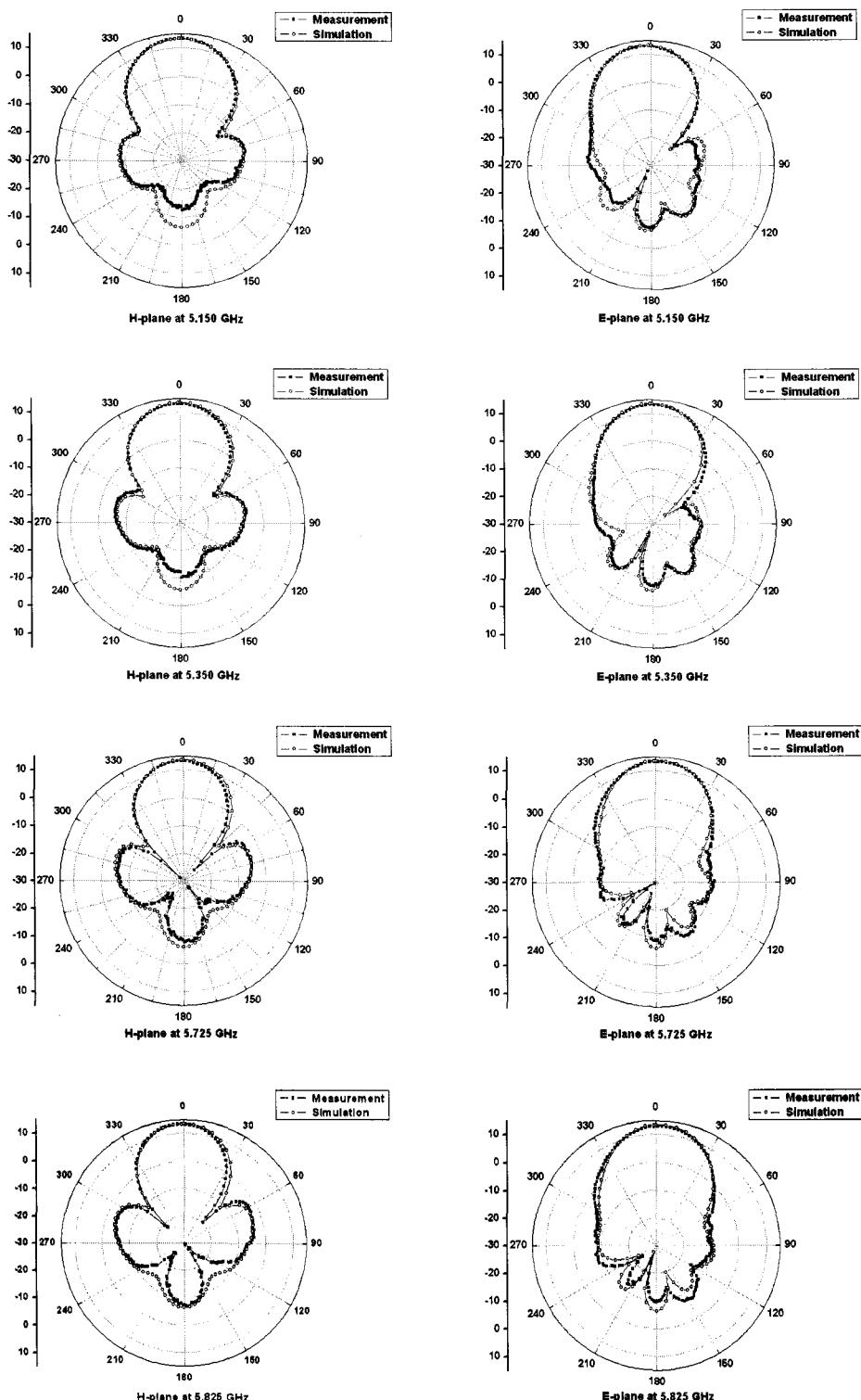


그림 8. 방사 패턴
Fig. 8. Radiation pattern.

표 1. 최적화된 안테나의 시뮬레이션 결과와 측정치의 비교

Table 1. Comparison between simulation and measurement.

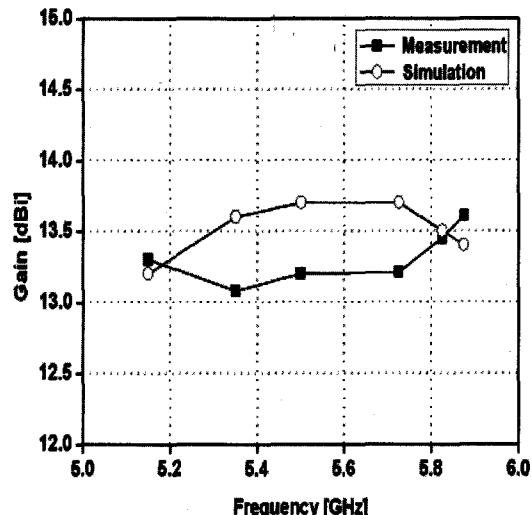
구분	중심 주파수	주파수 대역	대역폭
Simulation	5.485 GHz	5.110~5.860 GHz	750 MHz
Measurement	5.480 GHz	5.010~5.950 GHz	940 MHz

교한 그림이다.

표 1에서와 같이 실제 제작한 안테나의 측정치와 시뮬레이션에 의한 결과와 대체로 유사하나 측정치의 대역폭이 190 MHz 증가하였고, 반사 손실의 선택도는 감소하게 나타났다. 이는 시뮬레이션 환경에서는 도체를 손실 없는 완전 도체로 가정하고 계산한 것과, 실제 제작 상에서 접지면과 방사 패치간의 높이 간격이 정확히 시뮬레이션 치수와 일치하지 않은 것으로 사료되며, 평행 이중 슬롯의 캐페시터 성분이 프로브의 인더턴스 성분을 완전히 보상하지 못하여 급전 회로 전체에 약간의 부정합 효과로 오히려 대역폭이 넓어진 것으로 판단된다.

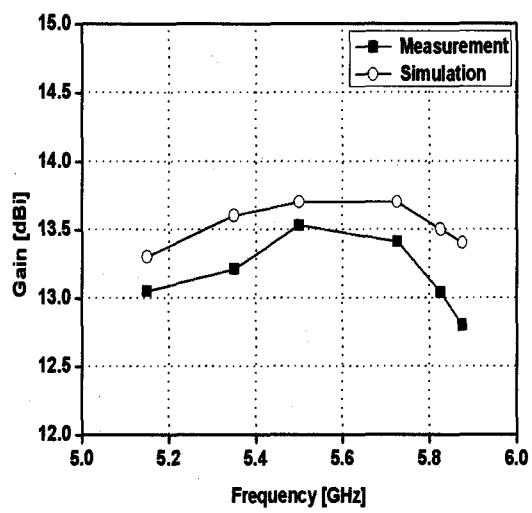
그림 8은 안테나의 방사 패턴 특성을 나타내었다. 주파수별 H-plane과 E-plane의 시뮬레이션 결과와 측정치를 비교 도시하였다. 5.150 GHz, 5.350 GHz, 5.725 GHz, 5.825 GHz 주파수에서 측정한 방사 패턴을 보여주고 있으며, 안테나 방사 패턴 측정은 far-field 측정이 가능한 Anechoic Chamber에서 이루어졌다. 측정 프로그램은 Orbit사의 Midas 3.0을 사용하였다. 안테나의 이득은 H-plane의 경우 13.08~13.61 dB_i(시뮬레이션 결과: 13.2~13.7 dB_i), 3 dB 범 폭은 33~40%(시뮬레이션 결과: 34~41%)로 측정되었으며, E-plane의 경우 안테나 이득 12.80~13.53 dB_i(시뮬레이션 결과: 13.3~13.7 dB_i), 3 dB 범 폭은 39~40%(시뮬레이션 결과: 37~38%)로 측정되었다.

그림 9는 제작된 안테나의 이득을 시뮬레이션에 의한 결과와 실제 측정치를 비교 도시하였다. 시뮬레이션에 의한 결과와 실제 측정치가 대체로 일치하나, 측정시에 안테나와 측정용 표준 혼 안테나간의 정확히 중심점을 일치시키지 못한 것과, 측정 케이블 등의 영향으로 조금의 오차가 발생한 것으로 사



(a) H-평면

(a) H-plane



(b) E-평면

(b) E-plane

그림 9. 제작된 안테나의 이득 시뮬레이션 결과와 측정치 비교

Fig. 9. Comparison between simulated and measured gain of fabricated antenna.

료된다.

V. 결 론

본 논문은 IEEE 802.11a의 표준 규격(5.15~5.25 GHz, 5.25~5.35 GHz, 5.725~5.825 GHz)을 하나로

통합할 수 있는 광대역, 고이득 안테나를 설계 및 제작하였다. 광대역 구현을 위해 사각 패치에 평행한 이중 슬롯을 삽입하였으며, 동축 프로브 급전 방식을 적용하여 슬롯에 의한 정전 성분을 상쇄시키고, $\lambda_g /4$ 임피던스 변환기를 Taper형 선로로 구성하여 광대역 임피던스 정합이 용이하게 하였다. 안테나의 이득을 개선하기 위하여 2×2 배열 구조로 최종 설계하였으며, 상용 시뮬레이션 프로그램인 CST MWS (Microwave studio) 5.0을 이용하여 최적화 하였다. 제작된 안테나는 Anritsu 37169 VNA(Vector Network Analyzer)로 반사 손실을 측정하였으며, Far Field 측정이 가능한 Anechoic chamber에서 방사 패턴을 측정하였다. 측정 결과 5.01~5.95 GHz(B/W=940 MHz) 대역에서 return loss -10 dB 이하의 양호한 반사 손실과 $33\sim40^\circ$ 사이의 3 dB 범 폭을 나타내었고, 13 dBi 이상의 높은 이득을 관찰할 수 있었다. 제작된 안테나는 향후 IEEE 802.11a의 표준 규격을 만족하는 광대역, 고이득의 안테나로 상용화 할 수 있을 것으로 사료된다.

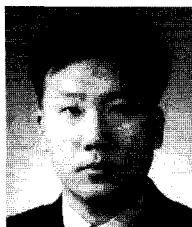
참 고 문 헌

- [1] K. R. Carver, J. W. Mink, "Microstrip antenna technology", *IEEE Trans. Antennas and Propagation*, vol. AP-29, no. 1, pp. 2-24, Jan. 1981.
- [2] R. E. Munson, "Single slot cavity antennas assembly", U. S. Patent, no. 3713162, Jan. 1973.
- [3] Jeong Il Kim, Young Joong Yoon, "Design of wi-

deband microstrip array antennas using the coupled lines", *IEEE International Symposium on Antennas and Propagation*, vol. 3, pp. 1410-1413, 2000.

- [4] Rod B. Waterhouse, "Design of Probe-Fed Stacked Patches", *IEEE Trans. Antennas and Propagation*, vol. 47, no. 12, pp. 1780-1784, Dec. 1999.
- [5] N. Herscovici, "A wide-band single-layer patch antenna", *IEEE Trans. Antennas Propagation*, vol. 46, pp. 471-473, 1998.
- [6] Mohamed Sanad, "A compact dual-broadband microstrip antenna having both stacked and planar parasitic element", *IEEE Antennas Propagation Society International Symposium Digest*, pp. 6-9, 1996.
- [7] K. F. Lee, K. M. Luk, Y. L. Yung, K. F. Tong, and T. Huynh, "Experimental study of the rectangular patch with a u-shaped slot", *IEEE Antennas Propagation Society International Symposium Digest*, pp. 10-13, 1996.
- [8] R. Bernard, R. Tchanquiz, and A. papiernik, "Capacitors provide input matching of microstrip antennas", *Microwaves & RF*, vol. 33, no. 7, pp. 103-106, Jul. 1994.
- [9] Fan Yang, Yahya Rahmat-Samii, "Wideband dual parallel slot patch antenna(DPSPA) for wireless communications", *IEEE Antennas Propagation Society International Symposium*, pp. 1650-1653, 2000.

이 상 우



2003년 2월: 목포해양대학교 전파공학과 (공학사)
2007년 2월: 목포해양대학교 전자통신공학과 (공학석사)
2003년 1월~현재: (주)한국안테나 중앙연구소 전임연구원
[주 관심분야] 안테나 및 초고주파 회로설계, 전자파 수치해석

이재성



2001년 2월: 대구대학교 정보통신공학과 (공학사)
2004년 10월~현재: (주)한국안테나 중앙연구소 연구원
[주 관심분야] 안테나 설계 및 해석, RFID 시스템

김 철 수



1969년~현재: 목포해양대학교 해

양전자통신공학부 교수

[주 관심분야] 전자회로, 무선통신

기기