

가상 2상 방식을 사용한 단상 PLL 알고리즘의 성능 비교

이용석¹, 이동민¹, 지준근^{2*}

Performance Comparison of Single-Phase PLL Algorithms Using Virtual 2-Phase Strategy

Yong-Seok Lee¹, Dong-Min Lee¹ and Jun-Keun Ji²

요약 AC/DC 컨버터, UPS 등의 적용 분야에서 사용하는 계통 전압의 주파수와 위상 정보는 매우 중요하다. 3상의 경우에는 계통 전압 벡터를 사용하여 계통 전압의 위상 및 주파수 정보를 쉽게 얻을 수 있으나, 단상의 경우에는 계통 전압의 위상 및 주파수 검출이 어렵다. 본 논문에서는 가상 2상 방식을 사용하여 계통 전압의 주파수와 위상을 검출하는 단상 PLL 방법들의 동작을 컴퓨터 시뮬레이션 및 실험을 통하여 살펴보고 각 방법들의 제어 성능을 비교 검토하여 본다.

Abstract The frequency and phase angle of utility voltage represent very important information for applications such as AC/DC converters and Uninterruptible Power Supplies(UPS). In a three-phase system, the utility voltage information can be easily obtained by using a utility voltage vector. However, in the case of a single-phase system, the utility voltage information is much harder to obtain. This paper presents a comparative study of single-phase PLL algorithms using virtual 2-phase strategy. Simulation and experimental results, including operation of the PLL structures introduced in reference papers, are presented to allow a performance comparison of the PLL algorithms.

Key Words : Single-Phase PLL, Virtual 2-phase Strategy, Matlab/Simulink, dSPACE System

1. 서론

AC/DC 컨버터, UPS(Uninterruptible Power Supply), 대체 에너지 발전 시스템 등의 적용분야에서 정확하고 빠른 계통 전압의 위상추정은 전체 시스템 제어에 반드시 필요하다. 이 경우 계통 전압의 위상 정보는 기준 전류 신호를 발생하는데 필수적이다. 이 때 계통 전압에 노이즈나 외란이 유입될 경우에도 계통전압의 위상은 순시적으로 정확히 검출되어야 한다.

지금까지 제안된 단상 PLL 방법들로는, Inverse Park-Based PLL, Hibert transformer Based PLL, Transport Delay-Based PLL 방법[1]과, 메모리레이블, 추정위상과 추정진폭, 2차 필터, 1차 필터, 전역 필터를 사용하여

가상 2상 전압을 먼저 만들고 나서, 이 두 신호로 \arctan 을 이용하는 방법과 동기좌표계를 이용하여 위상을 제어하는 방법[2]들이 있는데, 저자들은 그 방법들중에서 필터방식과 동기좌표계를 이용하는 것이 우수하다고 발표하였다.

본 논문에서는 지금까지 소개된 가상 2상 방식을 사용하는 단상 PLL 방법들 중에서 Inverse Park-Based PLL, Transport Delay-Based PLL 방법과, 2차 필터방식과 동기좌표계를 이용한 PLL 방법들의 구조를 간단히 설명하고 각 방법들의 알고리즘을 Matlab/Simulink와 dSPACE 1104 시스템을 이용하여 컴퓨터 시뮬레이션 및 실험을 통해 각각의 특성을 비교 분석하고자 한다.

2. 가상 2상 방식을 사용한 단상 PLL의 구조와 원리

2.1 Inverse Park-Based PLL[1]

이 논문은 2006년도 차세대BIT무선부품지역혁신센터연구비의 지원에 의하여 연구되었음

¹순천향대학교 대학원 전기통신시스템공학과

²순천향대학교 전기통신시스템공학과

*교신저자 : 지준근(jkji@sch.ac.kr)

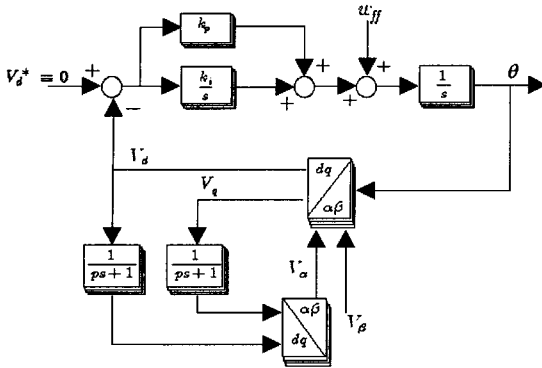


그림 1. Inverse Park-Based PLL

그림 1 은 Inverse park-based PLL의 구조를 나타낸다. 그림 1에서 보듯이, 입력전압(V_β)과 Clark Transformation으로 만들어 낸 신호(V_α)를 다시 Park Transformation하여 V_d 와 V_q 를 먼저 만들어 내고 동기좌표계 위상제어기를 이용한 PLL 방식을 사용한다.

2.2 Transport Delay-Based PLL[1]

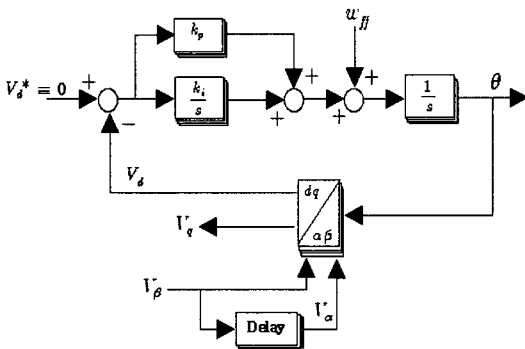


그림 2. Transport Delay-Based PLL

그림 2는 Transport Delay-Based PLL의 구조를 나타낸다. [1] 그림 2에서 보듯이, 입력전압(V_β)으로부터 V_α 를 만들어 내기 위해 전달 지연 블록을 사용하고, 동기좌표계 위상제어방식을 이용한 PLL 방식을 사용한다. 여기서, 전달 지연은 입력신호의 기본주파수에 대해서 90도의 위상지연을 주기 위해서 사용된다.

2.3 필터방식과 동기좌표계를 사용한 PLL[2]

그림 3의 필터방식과 동기좌표계를 사용한 PLL의 구조는 2상 전압 발생기와 위상 제어기로 나눌 수 있다. 2

상 전압 발생기로는 2차 저역 통과 필터를 사용하고, 위상 제어기는 동기좌표계를 사용하는 방법이 우수하다고 소개되었다.[2]

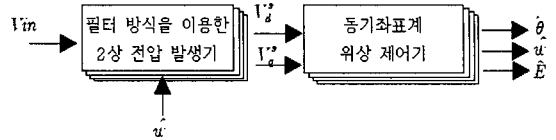


그림 3. 필터방식과 동기좌표계를 사용한 PLL

2.3.1 2차 저역 통과 필터방식을 이용한 2상 전압 발생기

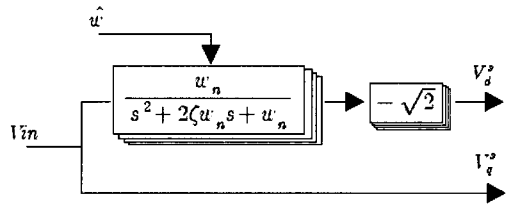


그림 4. 2차 저역 통과 필터를 사용하는 방법

2상 전압 발생기는 계통 전압을 입력으로 받아 계통 전압과 위상차가 $\pi/2$ 인 신호를 발생하는 부분이다. 그림 4에서와 같이 입력 전압(V_{in})이 감쇄비 $\xi = 1/\sqrt{2}$ 이고, 비감쇄 고유주파수 ω_n 이 추정각주파수($\hat{\omega}$)인 2차 LPF(Low Pass Filter)를 거치게 되면 추정각주파수($\hat{\omega}$)가 실제각주파수와 일치할 경우 입력 전압과 위상차가 $\pi/2$ 이고 크기가 $E/\sqrt{2}$ 인 신호를 얻을 수 있다. 그러므로 V_d^s 는

$$V_d^s \cong (-\sqrt{2})(E/\sqrt{2}\sin(\omega t - \pi/2)) = E\cos(\omega t)$$

로 구할 수 있다.

2.3.2 동기좌표계 위상 제어기

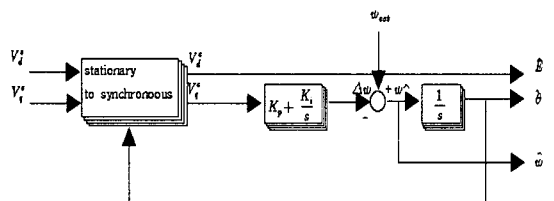


그림 5. 동기좌표계 위상 제어기

그림 5의 동기좌표계 위상 제어기는 2상 전압 발생기에서 구한 V_d^s 와 V_q^s 를 이용하여 추정주파수($\hat{\omega}$), 추정위상($\hat{\theta}$), 추정진폭(\hat{E})을 발생하는 부분이다. 그림 5와 같이 V_d^s 와 V_q^s 를 동기 좌표계로 변환하면, $V_d^e = E \cos(\hat{\theta} - \theta) \cong E$ 이 되고, $V_q^e = E \sin \theta$, $V_q^e = E \sin \theta$ 이므로, $\hat{\theta}$ 와 θ 의 오차가 작은 경우에는, $V_d^e = E \cos(\hat{\theta} - \theta) \cong E$
 $V_q^e = E \sin(\hat{\theta} - \theta) \cong E(\hat{\theta} - \theta)$
 으로 근사화 할 수 있다. 따라서 V_q^e 를 0으로 제어하면 추정 위상각 $\hat{\theta}$ 는 θ 에 일치하게 된다.

3. 시뮬레이션 및 실험 결과

그림 6부터 23까지의 파형들은 각각 위로부터 실제 전압 입력 V_{in} , 추정된 \hat{V}_{in} , 추정된 진폭(\hat{E})과 추정된 주파수($\hat{\omega}$)를 나타내고, 추정된 \hat{V}_{in} 는 추정된 진폭(\hat{E})과 추정된 위상($\hat{\theta}$)을 이용하여 $\hat{E} \sin(\hat{\theta})$ 로 만들어 낸다. 입력 전원은 220Vrms, 60Hz이며, 초기 추정 특성, 전압 강하시 추정 특성, 고조파 주입시 추정 특성에 대해서 컴퓨터 시뮬레이션과 실험을 통해서 각각 비교하였다.

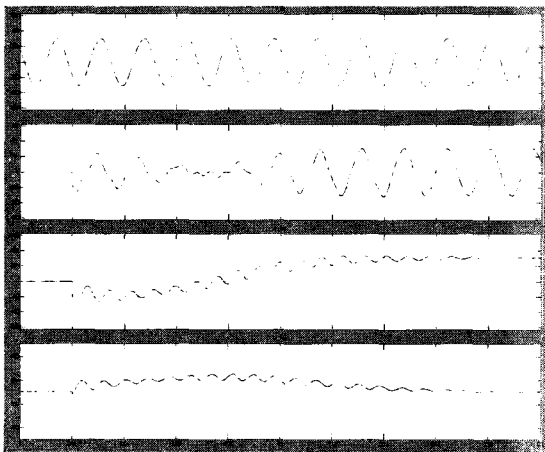


그림 6. Inverse Park-Based PLL 시뮬레이션

왼쪽에 위치한 그림은 시뮬레이션한 파형이고, 오른쪽에 위치한 그림은 실제 실험한 파형으로 시뮬레이션과 실험을 같이 비교하였다. 시뮬레이션 파형과 실험 파형은 서로 같은 스케일이 되도록 하였으며, 20ms/div으로 나타내었다.

위상 제어기의 이득은 모두 같은 조건에서 동작시켰으며, 제어기의 게인을 높인다면 더 빠른 응답을 볼 수 있지만, 각 제어기의 성능을 서로 잘 비교할 수 있도록 모두 P Gain = 1, I Gain = 1로 제어기 이득을 설정하였다. 초기 추정 특성 비교시에는 입력 전원의 전압 위상이 π 일 때 제어기를 동작시켰으며, 전압 강하시에는 노이즈(30Vpeak, 1kHz)를 주입하였고, 고조파 주입시에는 3고조파(30Vpeak)를 주입하여 특성을 비교 하였다.

3.1 초기 추정 특성

그림 6부터 11까지의 파형들은 각 방법들의 초기 추정 특성을 비교한 것인데, Transport Delay-Based PLL이 가장 안정하고 빠르게 위상을 추정하였고, Inverse Park-Based PLL은 초기에 입력전압과 정확히 90도 위상차가 나는 신호를 얻을 수 없어서 추정 진폭과 추정 주파수가 진동하며 느리게 추정하였다. 그래서 Park Transformation 출력단에 1차 LPF를 삽입하였지만, 필터의 bandwidth가 작으면 추정응답이 안정하지만 느려지고, 크면 추정응답이 진동하기 때문에 적절히 설정해 주었다.

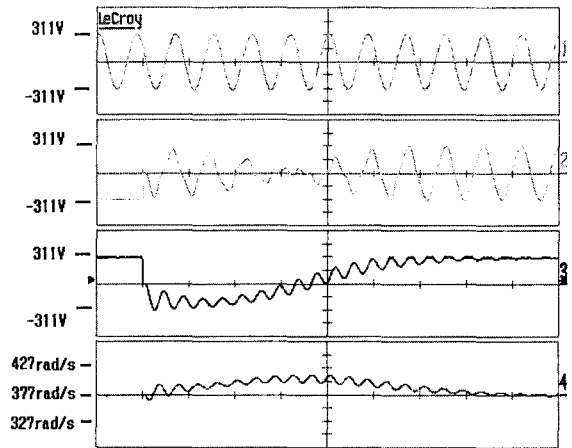


그림 7. Inverse Park-Based PLL 실험 결과

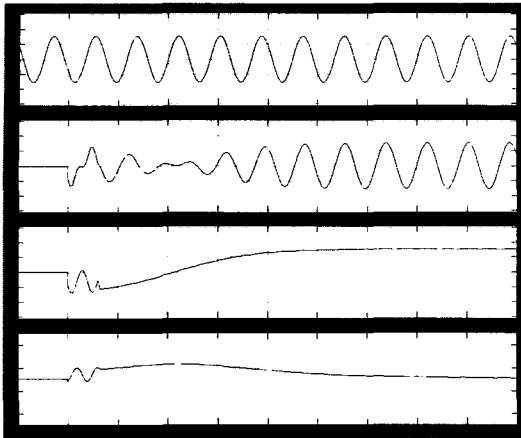


그림 8. Transport Delay-Based PLL 시뮬레이션

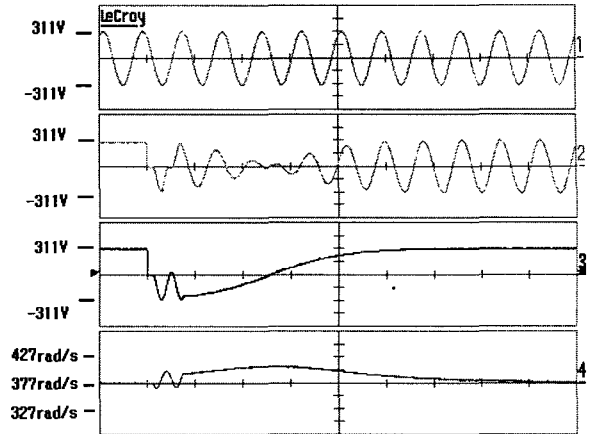


그림 9. Transport Delay-Based PLL 실험 결과

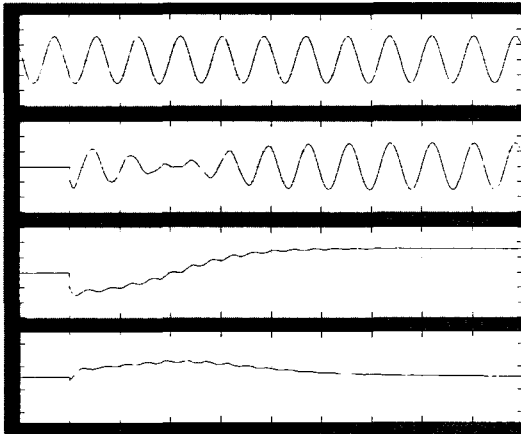


그림 10. 2차 필터와 동기좌표계를 이용한 PLL 시뮬레이션

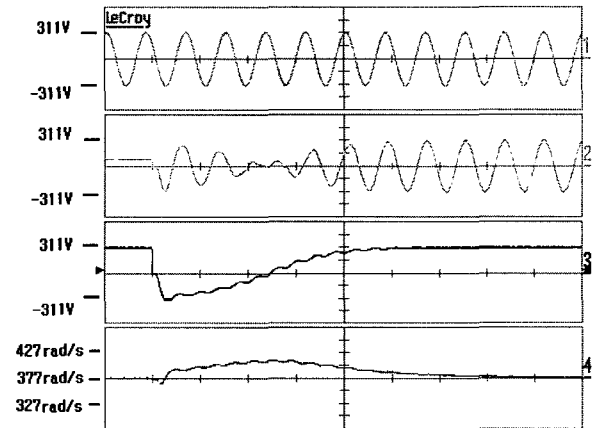


그림 11. 2차 필터와 동기좌표계를 이용한 PLL 실험 결과

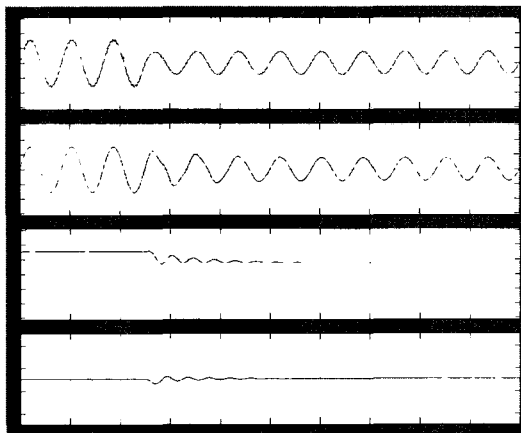


그림 12. Inverse Park-Based PLL 시뮬레이션

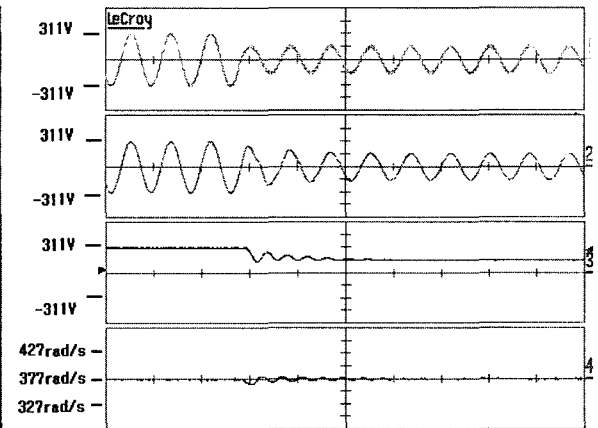


그림 13. Inverse Park-Based PLL 실험 결과

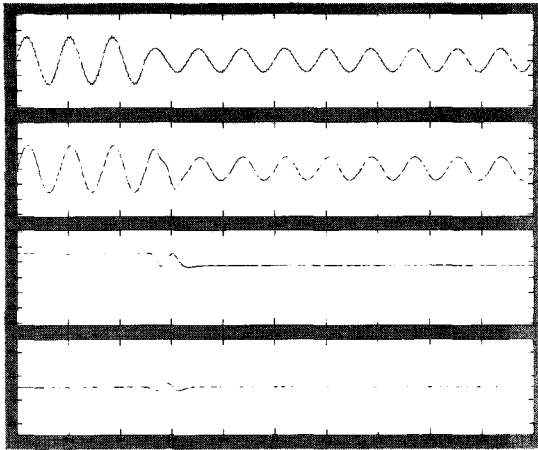


그림 14. Transport Delay-Based PLL 시뮬레이션

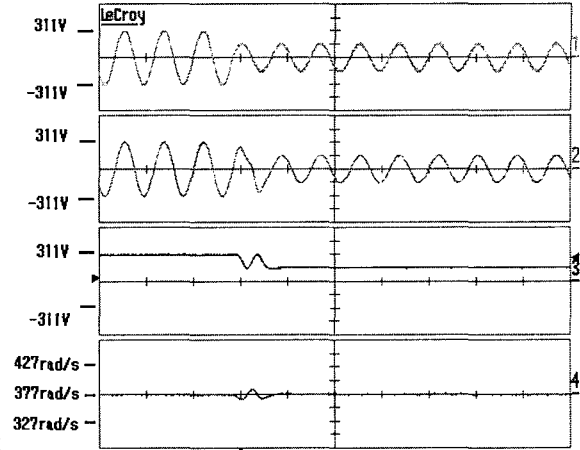


그림 15. Transport Delay-Based PLL 실험 결과

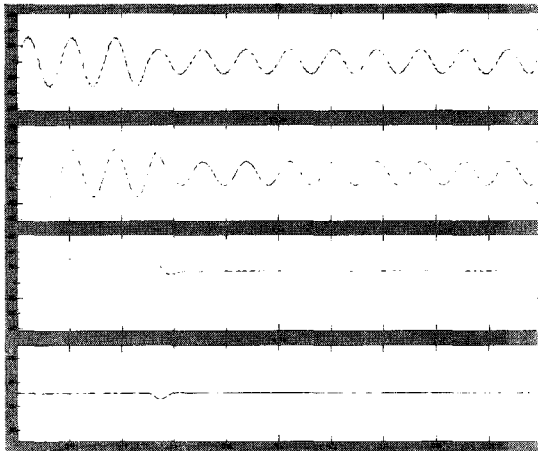


그림 16. 2차 필터와 동기좌표계를 이용한 PLL 시뮬레이션

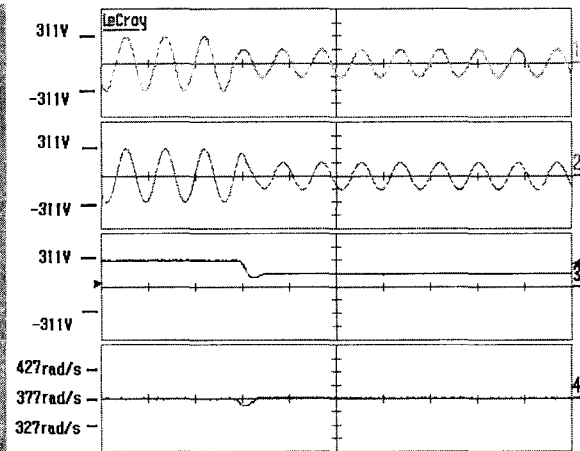


그림 17. 2차 필터와 동기좌표계를 이용한 PLL 실험 결과

3.2 전압 강하시 추정 특성

그림 12부터 17까지의 파형들은 입력 전압이 50% 강하 되었을 때 추정 특성을 보여주고, 입력 전압에 노이즈 (30Vpeak, 1kHz)를 주입하여 전압 강하시에 노이즈의 강인성도 검증하였다. 2차 필터와 동기좌표계를 이용한 PLL이 가장 빠르게 추정하고 Inverse Park-Based PLL은 진동하며 가장 느리게 추정 하는 것을 볼 수 있었다. Transport Delay-Based PLL은 전달 지연 블록으로 가상 신호를 만들기 때문에 90도 위상 지연 이후에서만 입력 전원을 추정 할 수 있었다.

3.3 3고조파 주입시 추정특성

그림 18부터 23까지의 파형들은 입력 전원에 3고조파 (30Vpeak)를 주입하여 특성을 비교하였다. Transport Delay-Based PLL이 추정 진폭이 약 14Vpeak로 가장 크게 흔들리고, Inverse Park-Based PLL과 2차 필터와 동기좌표계를 이용한 PLL은 12Vpeak로 흔들리며 서로 비슷한 추정 응답을 보였다.

Inverse Park-Based PLL은 Park Transformation 출력단에 LPF를 삽입한 V_d 와 V_q 으로 Clark Transformation 하여 가상신호를 만들고, 2차 필터와 동기좌표계 PLL은 LPF를 통하여 가상 신호를 만든다. Inverse Park-Based PLL과 2차 필터와 동기좌표계 PLL은 가상 신호가 필터링 되어 출력 되지만, Transport Delay-Based PLL은 입력 전원에 주입된 고조파가 전달 지연으로 만들어낸 가상 신호에도 그대로 남아있다.

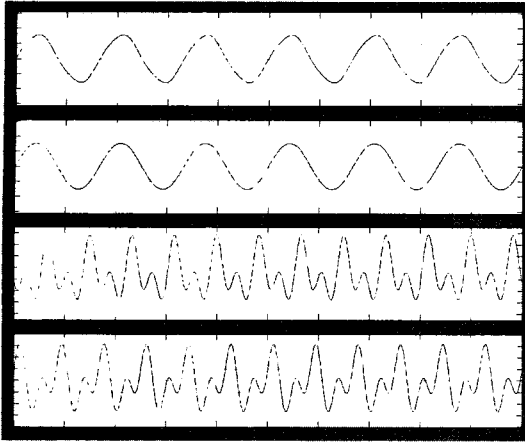


그림 18. Inverse Park-Based PLL 시뮬레이션

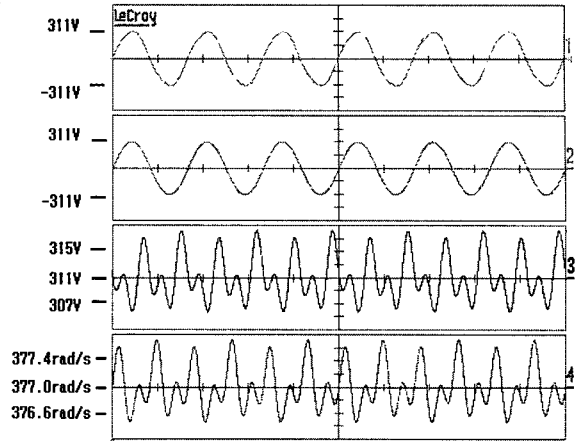


그림 19. Inverse Park-Based PLL 실험 결과

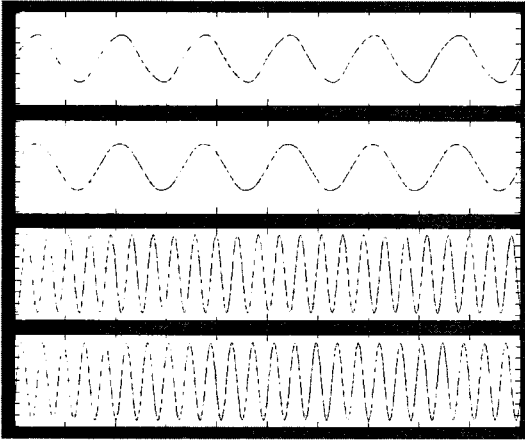


그림 20. Transport Delay-Based PLL 시뮬레이션

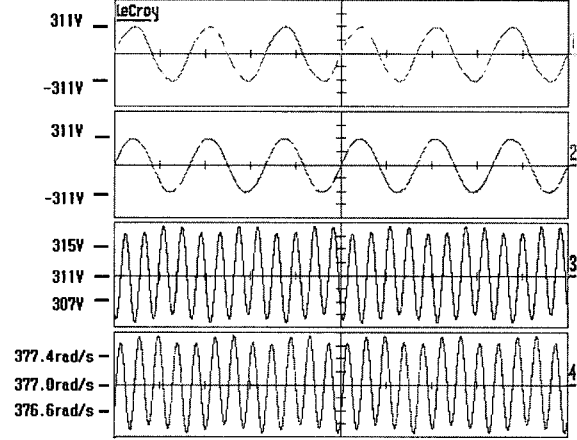


그림 21. Transport Delay-Based PLL 실험 결과

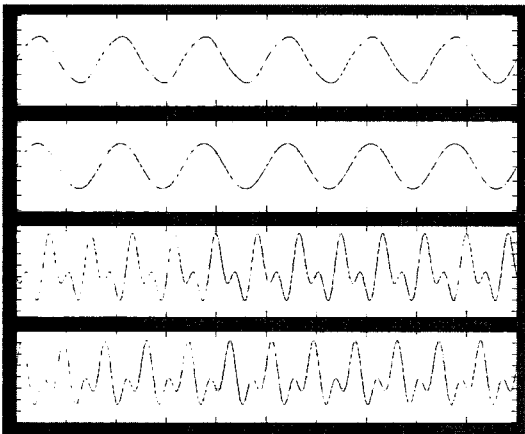


그림 22. 2차 필터와 동기좌표계를 이용한 PLL 시뮬레이션

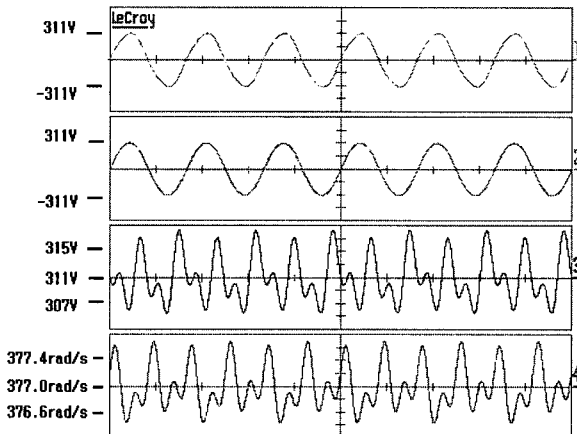


그림 23. 2차 필터와 동기좌표계를 이용한 PLL 실험 결과

4. 결 론

본 논문에서는 기존에 소개된 단상 PLL 방식들 중에서 우수하다고 알려져 있는 가상 2상 방식을 사용하는 3가지의 PLL 구조를 간단히 설명하였고, Matlab/Simulink와 dSPACE 1104 시스템을 사용하여 컴퓨터 시뮬레이션 및 실험을 통해 각 방식의 성능을 비교 검토하였다.

3가지 방식 모두 동일한 조건에서 Matlab/Simulink로 시뮬레이션한 결과 Inverse Park-Based PLL은 초기 추정 특성에서 추정 진폭과 추정 주파수가 진동하면서 가장 느린 속도로 추정하였으며, 전압 강하 시에서도 진동하는 것을 볼 수 있었다. Transport Delay-Based PLL은 입력 전원의 90도 위상 지연으로 가상 2상 전압을 만들기 때문에 입력 전압에 노이즈나 고조파가 없다면 가장 빠르고 안정한 위상 추정을 할 수 있다. 하지만 입력 전압이 흔들리거나 전압강하가 발생한다면 90도 위상 지연 이후에서만 추정할 수 있고, 노이즈나 고조파가 들어오면 가장 크게 흔들리는 것을 볼 수 있었다. 2차 필터와 동기좌표계를 이용한 PLL은 초기 추정, 전압 강하시에도 빠르게 추정하였으며, 고조파 특성에서도 좋은 응답을 볼 수 있었다.

참고문헌

- [1] Silva, S. M., Lopes, B. M., Fiho, B. J. C., Campana, R. P., Bosventura, W. C. "Performance Evaluation of PLL algorithms for single-phase grid-connected systems", in Conf. Rec. of the 2004 IEEE IAS vol. 4 pp. 2259-2263.
- [2] 김용균, 최중우, 김홍근 "계통 연계형 태양광 발전 시스템의 위상 동기화를 위한 디지털 PLL제어" 대한전기학회논문지, 53B권 9호, 2004년 9월, pp. 562-568.
- [3] Sakamoto S., Izumi T., Yokoyama T., Haneyoshi T., "A new method for digital PLL control using estimated quadrature two phase frequency detection", in Proc. of PCC Osaka 2002, vol. 2, pp. 671-676.
- [4] Guan-Chyu Hsieh, Hung J. C., "Phase-locked loop techniques-A survey", IEEE Trans. on Ind. Elec., vol. 43, Issue 6, Dec. 1996, pp. 609-615.
- [5] Arruda L. N., Silva S. M., Filho B. J. C., "PLL structures for utility connected systems", in Conf. Rec. of IAS'2001, vol. 4, pp. 2655-2660..

이 용 석(Yong-Seok Lee)

[준회원]



- 2006년 2월 : 순천향대학교 정보기술공학부 (공학사)
- 2006년 3월 ~ 현재 : 순천향대학교 대학원 전기통신시스템공학과 석사과정 재학중

<관심분야>

전력전자, 전기기계, 전력변환, 전동기 제어

이 동 민(Dong-Min Lee)

[준회원]



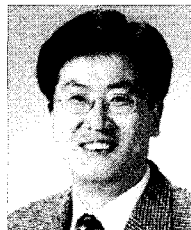
- 2005년 2월 : 순천향대학교 정보기술공학부 (공학사)
- 2007년 2월 : 순천향대학교 대학원 전기통신시스템공학과 (공학석사)

<관심분야>

전력전자, 전기기계, 전력변환, 전동기 제어

지 준 근(Jun-Keun Ji)

[정회원]



- 1986년 2월 : 서울대학교 전기공학과 (공학사)
- 1988년 2월 : 서울대학교 대학원 전기공학과 (공학석사)
- 1994년 2월 : 서울대학교 대학원 전기공학과 (공학박사)
- 1994년 9월 ~ 현재 : 순천향대학교 전기통신시스템공학과 교수

<관심분야>

전력전자, 전기기계, 전력변환, 전동기 제어, 전원장치, 전력품질제어, 모션제어, 제어응용