

## 3차원의 회로 모델링을 이용한 청색 GaN/InGaN LED의 전류 확산 효과에 관한 연구

황성민 · 심종인<sup>†</sup>

한양대학교 전자컴퓨터공학부, 고속회로연구실  
④ 426-791 경기도 안산시 사1동 1271 한양대학교 전자컴퓨터공학부

(2007년 3월 5일 받음, 2007년 4월 13일 수정본 받음)

본 논문에서는 GaN/InGaN 다중양자우물(MQW)의 청색 발광 다이오드(LED)에서의 3차원적인 전류 및 2차원적인 광 분포를 보여주기 위해 새롭고 간단한 3차원 회로 모델링과 해석이 처음으로 제안되었으며 이를 실험적으로 검증하였다. LED의 회로 파라미터들은 금속 및 에피 박막의 저항과 다이오드만으로 이루어져 있으며 각각의 파라미터는 전송선 모델(TLM) 및 전압-전류의 특성으로부터 얻을 수 있다. 제안된 방법과 회로 파라미터를 상부로 발광하는(top-surface emitting) LED에 적용하여 금속 및 에피 박막의 각 저항 변화에 따라 활성층을 지나가는 전류 분포의 효과를 정량적으로 해석하였다. 그리고 제작된 청색 LED 소자의 발광 분포는 p-전극 주위에서 어두운 발광 분포를 보이는 해석 결과와 유사한 경향을 보여주었다.

주제어 : LED, Circuit modeling, Current spreading, TLM

### I. 서 론

GaN, AlN, InN를 기반으로 하는 3족 질화물반도체는 넓은 금지대폭과 높은 breakdown field 및 열전도도, 그리고 방사경도 등의 우수한 전자물리적 성질과 고온에서의 화학적 안정성을 가지고 있다. 특히, GaN 기반의 청색 LED(Light emitting diode)가 개발된 이후로 LED는 휴대폰 및 LCD backlight, 대형 전광판, 교통 신호등, 실내외 조명 등 그 응용분야가 급격하게 증가되어 큰 관심을 받아오고 있다.<sup>[1,2]</sup>

대부분의 GaN 기반으로 하는 에피 박막은 사파이어 기판 위에서 성장되며 그 위에 n-type GaN buffer, 다중양자우물(Multi-quantum well)의 활성층, p-GaN 층이 성장된다. 그리고 전자 장벽층(Electron blocking layer)은 다중양자우물에서의 전자들이 p-GaN 영역으로 흘러들어가는 것을 막기 위해 다중양자우물영역과 p-GaN 층 사이에 삽입된다. 이는 절연성을 갖는 사파이어 기판으로 인해 p-전극과 n-전극들이 side-by-side 구조의 매사형으로 이루어져 있다. 이와 같은 메사 구조는 활성영역의 pn 접합에서의 불균일한 전류 확산(Current spreading)을 일으킬 뿐만 아니라 메사 가장자리의 전극에 가까운 영역으로 전류를 밀집시키는 경향을 나타내게 한다.<sup>[3]</sup> 이것은 LED의 초기 광파워 포화, 국소적인 광분포 및 열발생으로 인해 소자의 수명을 단축시키는 요인이 된다.<sup>[4]</sup>

이와 같은 현상은 아래의 물질 파라미터 및 금속 패턴 구조의 요인에 의해서도 크게 좌우된다. 1) 투명금속전극(Transparent metal electrode : TME) 저항, 2) p-GaN의 도전율, 3) n-GaN의 면 저항, 4) TME과 p-GaN 층 사이에서의 contact 저항, 5) 금속 패턴 구조. 왜냐하면 상온에서 일정하게 주어진 도핑농도에서 홀의 이동도  $\mu_p$ 는 전자의 이동도  $\mu_n$ 보다 약

50배 정도 작아서<sup>[5]</sup> 위쪽의 p-GaN은 낮은 전도도로 전류를 수평방향으로 잘 퍼지게 하기에는 불충분하기 때문이다.<sup>[6]</sup> 이와 같은 문제를 해결하기 위해서 TME를 p-type의 위쪽 부분 전체를 증착하여 주입된 전류를 전극으로부터 멀리 떨어진 영역까지 전체적으로 확산시켜 준다. 이는 활성층 영역에서 생성된 빛의 일부분을 흡수시키며 전류 확산과 모순(trade-off) 관계가 있다. n-GaN 층의 유한한 면 저항(sheet resistance)은 pn 접합부분의 활성층 영역에 불균일한 전압차를 야기시켜 균일한 전류 분포 및 광 분포를 얻기가 어렵다.

이와 같은 메사 구조를 갖는 LED에서의 전류 확산 현상은 여러 논문들에 의해 제시되어 왔다. Joyce<sup>[7]</sup> 등은 대칭적인 전극 패턴 구조에 대해 전류 전송식을 self-consistent하게 풀어 전류 확산 현상을 해석하였다. 또한 Guo<sup>[8]</sup> 등은 TME를 고려하지 않고 p-GaN에서의 모든 영역에서 정전압으로 가정하여 이차원 회로 분석에 기초를 통해 전류 확산의 물질 및 구조 파라미터 의존성을 제시하였다. 그러나 기존의 방법 및 모델들은 전류 확산 효과를 정성적으로만 분석하는 한계를 가지고 있다. 또한, 각 층의 물질 및 구조 파라미터, 그리고 전극 구조에 대해 LED에서의 3차원 전류 흐름과 상부 표면에서 보이는 2차원 광 분포를 해석하는 데에는 부적합하다.

본 연구에서는 LED 구조에서 3차원의 전류 분포와 상부 표면에서의 2차원 광 분포를 제공하는 해석 및 방법을 제안 및 검증하였다. 제안된 접근 방법은 LED 해석과 3차원의 회로 모델링을 토대로 이루어졌다. 그리고 각 회로 파라미터는 전송선 모델(Transmission line model) 방법과 제작된 LED 전압-전류 특성의 1차 미분관계를 통해 실험적으로 얻었다. 우리는 제안된 방법을 통해 개발된 tool을 이용해서 n-GaN 와 TME의 면 저항을 포함해서 p-GaN 층과 TME 사이의 contact 저항에 대해 전류 확산의 효과를 분석 및 해석한다.

<sup>†</sup>E-mail: jishim@giga.hanyang.ac.kr

## II. LED 구조의 회로 모델링

그림 1은 메사 구조 GaN/InGaN LED의 도식적인 에피 박막의 구조를 보여주고 있다. 투명메탈전극, p-GaN, 그리고 n-GaN와 같은 금속 및 에피 박막은 유한한 저항으로 나타내었고 본딩 와이어를 위한 n-type 전극의 도입을 위해 식각된 영역은 무한대의 저항을 가지는 것으로 모델링 하였다. 그리고 빛을 방출하는 활성 영역은 고유의 pn 접합 다이오드로 모델링 하였다. 한편, 누설 전류의 요인은 surface recombination current보다 공핍 영역에서의 deep level에 의한 tunneling current가 주요한 것으로 나타나고 있다.<sup>[9]</sup> 그러므로 본 회로 모델링에서는 surface recombination에 의한 전류 성분은 무시하였으며 tunneling current에 의한 누설 전류 성분은 다이오드의 파라미터중의 하나인 ideality factor의 측정으로 나타내었다.

그림 2는 그림 1에서 보여진 GaN/InGaN 다중양자우물구조 LED의 3차원 회로 모델링을 나타내고 있다. LED의 변조 속도는 몇 kHz로 제한을 받기 때문에 LED의 회로 모델은 커퍼시턴스(capacitance)와 인덕턴스(inductance)를 무시한 저항과 고유의 다이오드에 의해 표현될 수 있다. LED 구조는 크게 금속층(metallic layer)과 에피층(epitaxial layer)로 이루어져 있으며 p-GaN bulk 저항과 p-GaN와 TME 사이의 contact 저항은 LED의 series 저항의 대부분을 이루고 있다. 우리는 각 박막을 조그마한 영역으로 나눠서 각각의 영역을 수평 및 수직방향의 저항으로 모델링 하였다.

고유의 pn 접합 다이오드로 모델링된 활성영역은 주입된 전자와 홀이 결합하여 자발적인 방출로 인해 빛을 발생시킨다. 그러므로 우리는 순방향 전압에 대해 국소적으로 방출된 광 파워  $p(x, y)$ 는 위치( $x, y$ )에서 고유의 다이오드로 흐르는 전류에 비례한다고 가정하였다.

수식 (1)에서는 전류  $I(x, y)$ 는 고유의 다이오드의 접합 전압과 지수적인 함수의 관계를 가지고 있음을 보여주고 있다.

$$\begin{aligned} I(x, y) &= I_o \exp[\beta(V - IR_s)(x, y)] \\ &= I_o \exp[\beta V_j(x, y)] \end{aligned} \quad (1)$$

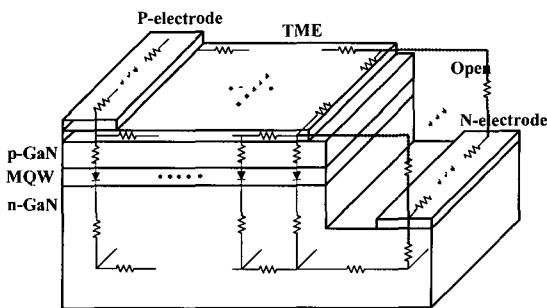


그림 1. 메사형 구조의 청색 GaN/InGaN LED의 도식도.

여기서  $\beta$ 는 지수의 접합 파라미터이고  $R_s$ 는 LED의 series 저항, 그리고  $I_o$ 는 다이오드의 포화전류를 나타낸다. 수식 (1)은 빛을 방출하는 활성 영역에서의 2차원의 전류의 분포를 얻기 위해서는 2차원의 접합 전압  $V_j(x, y)$ 을 구하는 것이 중요함을 보여주고 있다.

수식 (2)는 LED 소자의 두 전극 사이에서 임의의 전류 흐름에 대해 걸리는 총 전압 강하를 나타내고 있다.

$$V = V_{TME}(x, y) + V_p(x, y) + V_j(x, y) + V_N(x, y) \quad (2)$$

여기서  $V_{TME}$ ,  $V_p$ , 그리고  $V_N$ 는 각각 투명전극, p-GaN 및 contact 영역, 그리고 n-GaN buffer 층에서의 전압 강하를 나타낸다. 이 수식으로부터 접합 다이오드에서의 전압은 일정한 인가된 전압에 대해 금속층과 각각의 에피층의 전압 분포에 의존함을 알 수 있다. 그리고 이들 전압 분포는 박막층의 면적 및 도전율과 같은 물질 및 구조 파라미터들과 연관되어 있다.

그러므로 제안된 해석 방법은 매우 복잡한 LED 구조에서도 3차원의 전류 흐름 및 2차원의 광 분포에 대해 물질 및 구조의 파라미터의 효과를 분석하는데 매우 유용하다.

## III. 회로 파라미터 추출

LED의 회로 모델링에서 n-GaN 층의 면 저항  $R_{sh,n-GaN}$ , TME의 면 저항  $R_{sh,TME}$ , p-GaN과 TME 사이의 contact 저항  $\rho_c$ , 그리고 접합 파라미터  $\beta$ 를 얻는 것은 정확한 회로 해석을 하는데 중요한 파라미터들이다. 따라서 우리는 제작된 웨이퍼에서 실험적으로 이들 회로 파라미터들을 얻기 위해 전송선 모델 방법을 이용하였다. 그림 3(a)은 면 저항과 contact 저항을 얻기 위한 전송선 모델 패턴을 보여주고 있다. 그림 3(b)와 그림 3(c)는 각각  $R_{sh,TME}$ 와  $R_{sh,n-GaN}$ 를 얻기 위해 두꺼운 Cr/Au이 n-GaN 및 TME 위에 증착된 단면도를 보여주고 있다. 각 패턴의 면적은  $50 \times 320 \mu\text{m}^2$ 이며 패턴 사이의 간격은 10, 20, 30, 40, and 50  $\mu\text{m}$ 와 같다. 그리고 HP-4145B를 이용해서 패턴 사이의 간격에 따른 측정된 저항을 그림 4에 나타내었고 이를 토대로 면 저항은 전송선 모델 방법을 이용

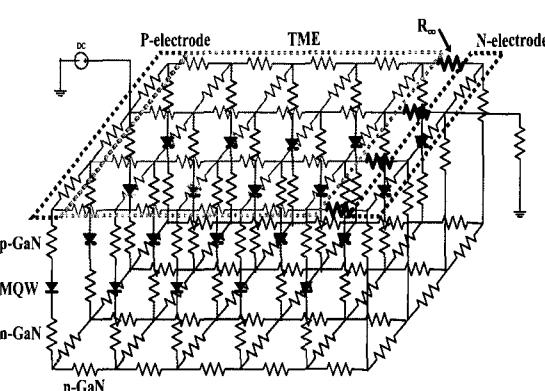


그림 2. LED의 3차원 회로 모델링.

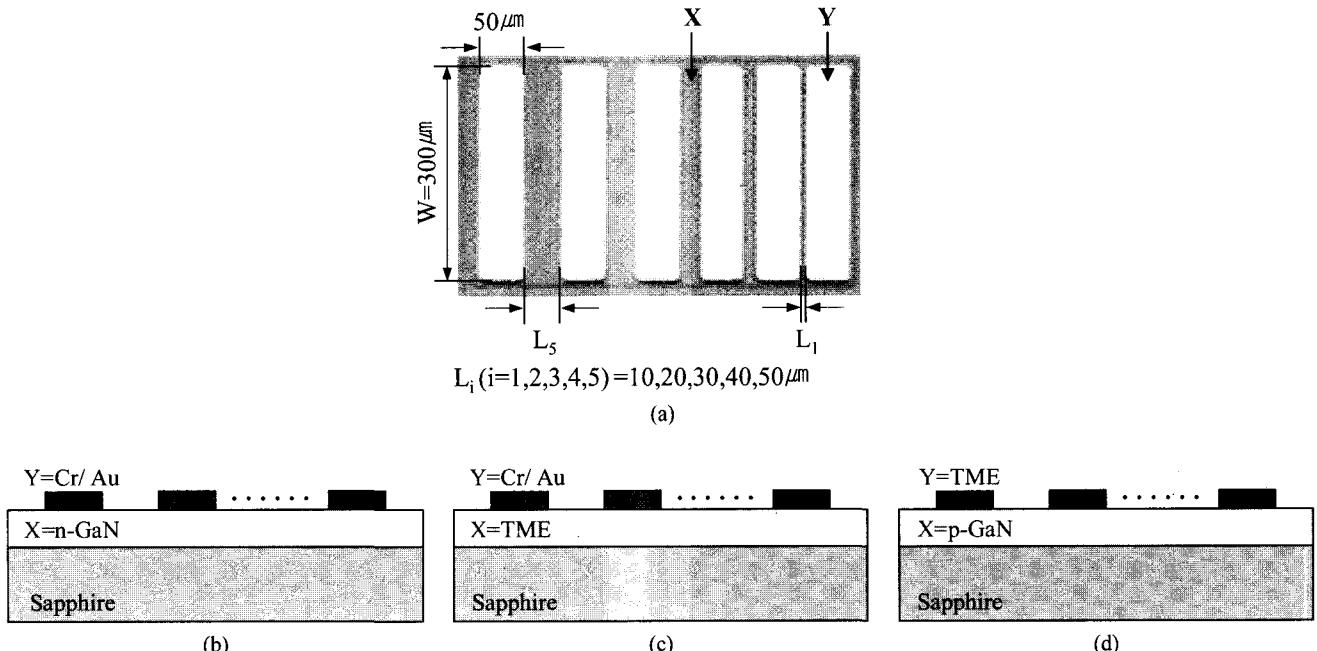


그림 3. 회로 파라미터를 얻기 위한 (a) TLM 패턴 (b) n-GaN  $R_{sh,n-GaN}$  [ $\Omega/\square$ ], (c) TME  $R_{sh,TME}$  [ $\Omega/\square$ ], 그리고 (d) p-GaN와 TME 사이의 contact 저항  $\rho_c$  [ $\Omega cm^2$ ].

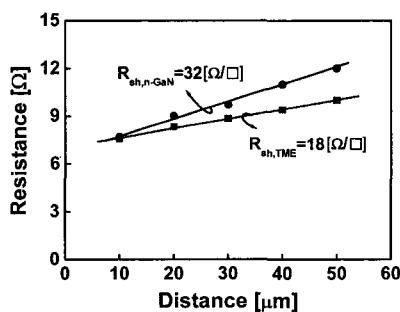


그림 4. TLM 전극 사이의 거리에 따른 저항의 관계로부터 얻어진 면 저항.

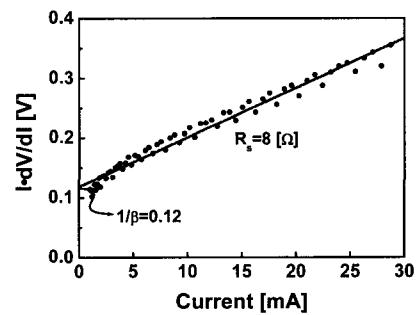


그림 5. LED series 저항  $R_s$  및 접합 파라미터  $\beta$ 를 얻기 위한 측정된 전류-전압의 1차 미분 관계.

표 1. 제작된 청색 GaN/InGaN LED chip의 회로 파라미터.

Circuit parameters	$R_{sh,n-GaN}$ [ $\Omega/\square$ ]	$R_{sh,TME}$ [ $\Omega/\square$ ]	$\rho_c$ [ $\Omega cm^2$ ]	$R_{v,p-GaN}$ [ $\Omega$ ]
Resistance	32	18	$0.5 \times 10^{-2}$	0.1

해서 얻을 수 있다. 본 연구에서 사용된 wafer에서의 n-GaN 및 TME의 면 저항은 각각  $32 [\Omega/\square]$ 과  $18 [\Omega/\square]$ 으로 얻어졌다. 다음으로, p-GaN 층과 TME 층 사이의 contact 저항을 추출하기 위해 그림 3(d)와 같이 p-GaN 위에 얇은 TME를 증착하였다. 전송선 모델 방법에 의해 측정된  $\rho_c$ 는  $0.5 \times 10^{-2} [\Omega cm^2]$ 으로 나타났다.

다이오드의 pn 접합 파라미터와 series 저항은 수식 (3)과 같이 수식 (1)의 1차 미분을 통해 얻을 수 있다.

$$I \frac{dV}{dI} = 1/\beta + IR_s \quad (3)$$

$\beta$ 와  $R_s$ 는 각각 전류  $I$ 와  $I(dV/dI)$ 의 관계로부터 기울기와 y절편을 통해 얻을 수 있음을 보여주고 있다. 그림 5는 측정된 전압-전류의 1차 미분 관계를 보여주고 있으며 이를 통해 본 연구에서 제작된 LED에서의 접합 파라미터와 series 저항은 각각  $8.3 V^{-1}$ 와  $8 \Omega$ 임을 알 수 있다. 그리고 ideality factor는 접합 파라미터로부터 4.65를 얻을 수 있다. 이는 deep level에 의한 tunneling current가 존재함을 보여주고 있다.<sup>[10]</sup> Series 저항  $R_s$ 는 p-GaN의 bulk 저항, TME 및 n-GaN의 면저항, 그리고 TME과 p-GaN 사이의 contact 저항을 포함하고 있다. p-GaN의 bulk 저항은 전자 이동도와 p-doping 농도를 이용해서 계산한 결과 약  $0.1 \Omega$ 로 나타났다. 표 1은 본 연구에서

제작된 GaN/InGaN 다중 양자우물 구조를 갖는 청색 LED의 회로 파라미터들을 정리한 것이다.

#### IV. 결과 및 고찰

GaN/InGaN LED 구조의 에피 박막은 MOCVD(Metal Organic Chemical Vapor Deposition)에 의해 성장되었으며 절연성의 사파이어 기판위에 n-GaN buffer 층, 5쌍의 GaN/InGaN 다중 양자우물의 활성층, p-AlGaN 전자 장벽 층, 그리고 p-GaN clad 층이 연속적으로 성장되었다. n-GaN buffer 층의 도핑 농도와 두께는 각각  $5 \times 10^{18} \text{ cm}^{-3}$ 와  $2.5 \mu\text{m}$ 이다. 그리고 p-GaN의 도핑 농도와 두께는  $1 \times 10^{17} \text{ cm}^{-3}$ 와 100 nm로 이루어져 있다. n-type의 전극메탈을 증착하기 위해 유도결합플라즈마(Inductively coupled plasma) 시스템을 이용해서 n-GaN buffer 층이 노출될 때까지 p-GaN 층을 부분적으로 식각하였다. 투명전극으로는 200 nm의 두께의 Ni/Au이 증착되었다. 마지막으로 와이어 본딩을 위해 Cr/Au 메탈이 p-과 n-전극으로서 증착되었다. 전극메탈 증착이후 두 전극의 ohmic contact를 이루기 위해 급속열처리(Rapid thermal annealing)를 하였다. 이와 같이 성장된 각각의 에피 박막과 금속 박막의 저항들은 LED 활성층을 지나가는 전류분포에 큰 영향을 준다. 아래의 수식은 금속 및 에피 박막에서의 저항이 구조 및 물질 파라미터에 영향을 받고 있음을 보여주고 있다.

$$R = R_{sh} \frac{l}{w} = \frac{(1/qN_D\mu)}{t} \frac{l}{w} \quad (4)$$

여기서  $N_D$ ,  $\mu$ , 그리고  $t$ 는 각각 layer의 도핑 농도, 캐리어 이동도 그리고 두께를 나타낸다. 구조 파라미터  $l$ 와  $w$ 는 LED 소자의 길이 및 폭,  $R_{sh}$ 는 물질의 면 저항을 의미한다.

우리는 전극 패턴이 p-전극이 n-전극을 에워싸고 있는 LED를 설계하여 투명 전극 및 에피 박막의 저항에 따라 빛을 방출하는 활성층에 흐르는 전류 분포의 변화를 해석하였다. 따라서 LED의 발광 분포는 해석 결과의 전류 분포와 일치한다. 그럼 6은 n-GaN의 면 저항 45, 32, and 10 [ $\Omega/\square$ ]에 따른 고유의 다이오드에 흐르는 전류 분포의 해석 결과를 보여주고 있다. 면 저항 32 [ $\Omega/\square$ ]은 본 연구에서 제작된 LED로부터 n-GaN 층의  $5 \times 10^{18} \text{ cm}^{-3}$  도핑 농도에 대해 전송선 모델 방법에 의해 측정된 값이다. 그리고 면 저항 45, 10 [ $\Omega/\square$ ]은 각각  $3 \times 10^{18} \text{ cm}^{-3}$ 와  $1.5 \times 10^{19} \text{ cm}^{-3}$ 에 대해 수식 (4)로부터 계산된 값이다. n-GaN 층 두께의 증가는 격자탈구(lattice dislocation)현상을 야기시킬 수 있으므로 본 연구에서는 면 저항을 고려해서  $2.5 \mu\text{m}$ 로 성장하였다. n-GaN 면 저항이 감소함에 따라 균일한 전류분포를 얻을 수 있음을 그림 6에서 알 수 있다. 이는 수식 (4)에서 보였듯이 도핑 농도가 증가함에 따라 n-GaN 면 저항이 감소함에 따른 결과이다. 하지만 실제 도핑 농도가 증가하면 할수록 불순물과의 충돌로 인해 전자 이동도가 감소하여 도전율이 포화된다.<sup>[11]</sup> 게다가 n-type

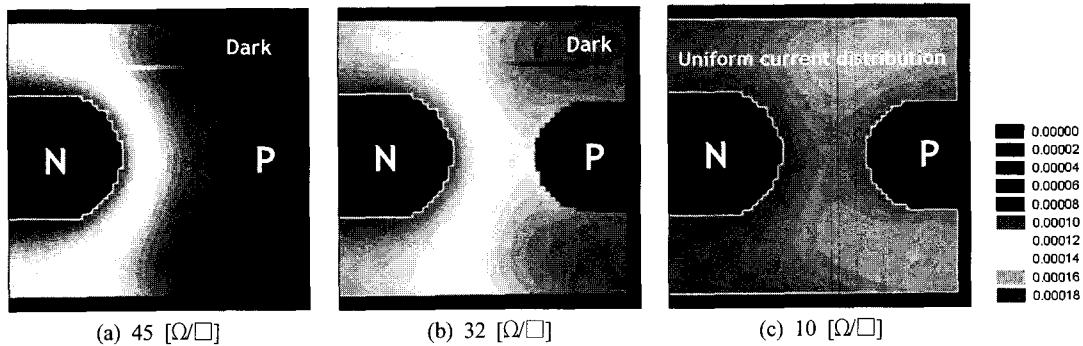


그림 6. n-GaN 면 저항에 따라 LED의 활성층에 흐르는 전류 분포의 해석 결과.

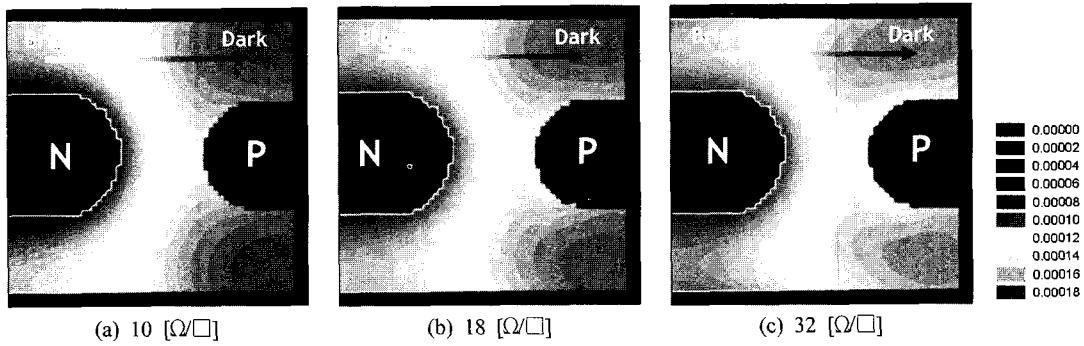


그림 7. TME의 면 저항에 따라 LED의 활성층에 흐르는 전류 분포의 해석 결과.

의 Si 도핑 농도가  $5 \times 10^{18} \text{ cm}^{-3}$ 를 초과하면 n-GaN 성장시 크랙(crack)과 팟(pits)이 나타나기 시작하여 성장 결정이 나빠진다.<sup>[12]</sup> 그러므로 실제 성장되는 n-GaN에 대해 10 [ $\Omega/\square$ ]의 면 저항을 얻기는 매우 어렵다.

그림 7은 n-GaN의 면 저항  $R_{sh,n-GaN} = 32 [\Omega/\square]$ 에 대해 Ni/Au의 TME 면 저항에 따른 전류 분포를 보여주고 있다. 면 저항 32 [ $\Omega/\square$ ], 18 [ $\Omega/\square$ ], 그리고 10 [ $\Omega/\square$ ]는 각각 TME의 두께 110 nm, 200 nm, 그리고 360 nm에 대한 것이다.  $R_{sh,TME} = 18 [\Omega/\square]$ 은 본 연구에서 측정된 TME의 두께 200 nm에 대해 측정된 결과이다. n-GaN 면 저항의 변화에 비해 전류 확산에 미치는 영향은 다소 적지만 TME 면 저항의 증가에 따라 전류 확산은 일어나는 것을 볼 수 있다. 이는 n-GaN 면 저항과 가까워짐에 따라 고유의 pn 접합 다이오드에서의 전압 강하가 유사한 분포를 나타내기 때문이다. 하지만 얇은 TME 두께로 인한 면 저항의 증가는 전압 강하와 함께 전력 소모를 증가시킬 뿐만 아니라 joule 열에 의해 소자의 신뢰성을 떨어뜨릴 수 있다. 그리고 면 저항의 감소를 일으키는 TME 두께 증가는 불균일한 전류 분포를 야기시키며 활성층에서 방출되는 빛을 흡수하는 양이 증가하게 된다. 그러므로 전류 확산과 전력소모, 그리고 빛의 투과율을 고려해서 TME 두께를 결정해야 한다.

그림 8은 p-GaN과 TME 사이의 contact 저항에 따른 전류 분포를 보여주고 있다. Contact 저항은 LED 소자의 series 저항의 대부분을 차지하므로 가능한 작은 값을 유지해야 한다. Contact 저항  $5.0 \times 10^3 [\Omega \text{cm}^2]$ 는 p-GaN  $1 \times 10^{17} \text{ cm}^{-3}$ 의 도핑

농도에 대해 실험적으로 측정된 값이다. 동작 전류를 줄이기 위한 contact 저항의 감소는 오히려 LED의 활성층 영역에 불균일한 전류 분포를 야기시킬 수 있음을 그림 8(a)로부터 알 수 있다. 반면 contact 저항이 증가함에 따라 균일한 전류 분포를 얻을 수 있음을 그림 8(c)은 보여주고 있다. 이는 n-GaN 및 TME의 면 저항의 영향이 상대적으로 줄어들기 때문이다. 하지만 contact 저항의 증가는 동작 전류 증가뿐만 아니라 joule 열에도 심각한 영향을 주어 소자의 수명 및 신뢰성 저하를 불러 일으킨다. 그러므로 contact 저항은 가능한 줄이면서 균일한 전류 확산을 얻는 방법을 선택 해야 한다.

그림 9는 본 연구에서 제작된 메사 구조의 GaN/InGaN LED에 대해 전류-전압과 전류-광파워의 특성을 나타내고 있다. 제작된 LED 정전압은 20 mA에서 3.25 V로 나타났다. 그림 10은 전류 증가에 따라 측정된 전계발광(EL) 스펙트럼을 보여준다. 피크 파장은  $I_F = 5 \text{ mA}$ 까지 약간 블루 셔프(blue-shift) 되었으며  $I_F = 10 \text{ mA}$  이상부터는 465 nm 피크파장으로 유지되었다. 그림 11은 위에서 제시된 회로 파라미터를 이용해서 해석된 전류 분포와 실제 제작해서 측정된 LED 소자의 발광 분포를 보여주고 있다. 결과에서 볼 수 있듯이, 방출된 빛으로 인해 밝은 영역은 n-전극 주위에서 보여지는 반면 어두운 부분은 p-전극 모서리 영역에서 나타나는 불균일한 발광 분포를 보여주고 있다. 그리고 제작된 청색 LED의 발광 분포는 해석 결과의 전류 분포와도 유사한 결과를 보여주었다. 그림 12는 그림 11(a)에서 해석된 결과로부터 A-A' 단면에서의 전류 흐름을 보여주고 있다. 활성층을 지나는 전

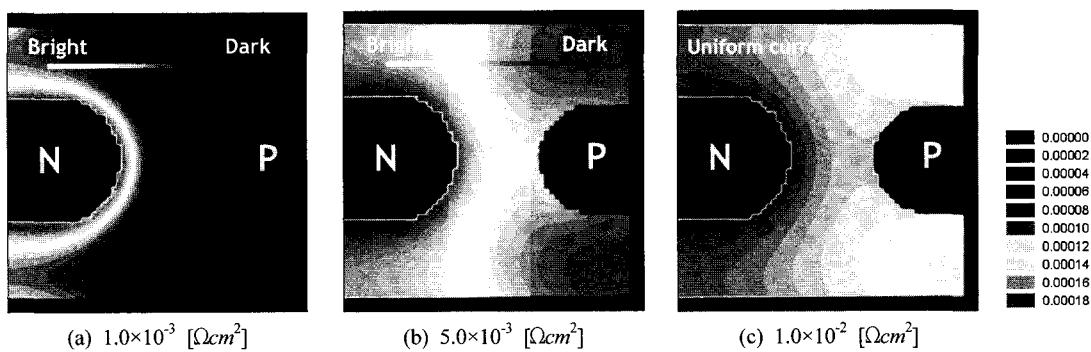


그림 8. p-GaN과 TME 사이의 contact 저항에 따라 LED의 활성층에 흐르는 전류 분포의 해석 결과.

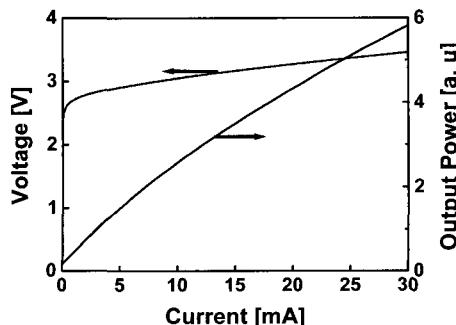


그림 9. 청색 GaN/InGaN LED의 측정된 전류-전압의 특성.

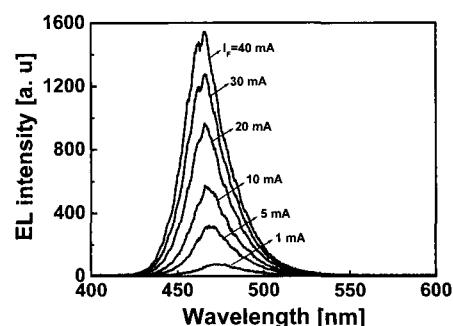


그림 10. 청색 GaN/InGaN LED의 전류에 따른 전계발광 스펙트럼.

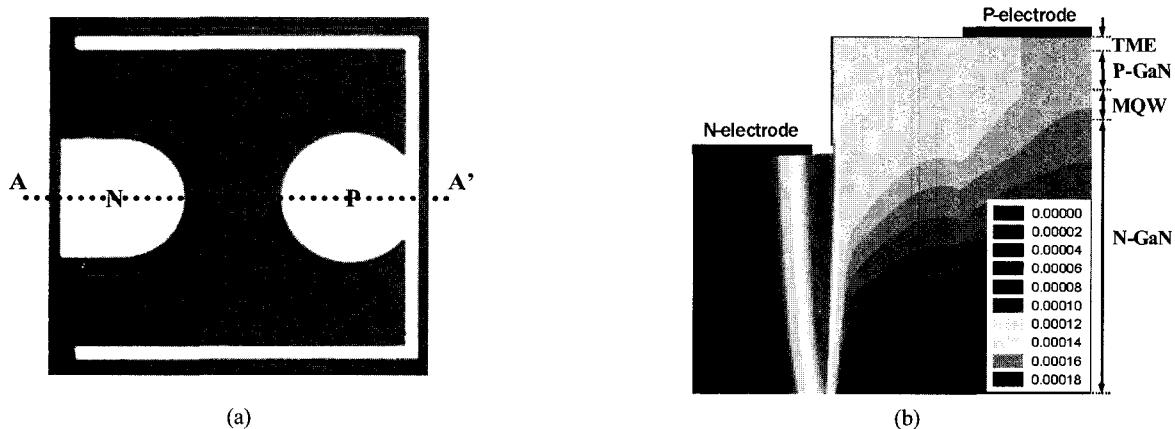
그림 11.  $320 \times 320 \mu\text{m}^2$  면적의 청색 LED의 (a) 해석된 전류 분포와 (b) 측정된 광 분포.

그림 12. (a) 제작된 청색 LED의 상부 표면 (b) A-A' 단면에서 그림 11(a)의 해석된 전류 분포.

류가 불균일하게 분포할 뿐만 아니라 n-전극의 모서리 영역으로 전류가 집중적으로 흐르고 있는 것을 볼 수 있다. 이는 유한한 저항을 가지는 투명전극메탈 및 n-GaN에 의해 수평 방향으로의 전류가 발생하기 때문이다.

## V. 결 론

LED에서의 광 분포 및 전류 흐름을 보여주기 위해 3차원의 회로 모델링 및 해석이 처음으로 제안되었고 이를 검증하였다. 그리고 이를 토대로 효율적이고 정확한 LED 광 분포 및 전류 분포를 나타낼 수 있는 프로그램 tool을 개발하였다. 개발된 프로그램을 이용해서 LED에서의 활성층을 지나가는 전류 분포 및 광 분포가 금속 및 에피 박막의 저항에 따라 변화되는 것을 정량적으로 해석하였다. LED의 회로 모델링의 파라미터들은 전송선 모델과 전압-전류의 특성을 통해 얻을 수 있었다.

해석 결과로부터, 낮은 전력소모, 그리고 빛의 높은 투과율을 고려한다면 TME의 면 저항과 p-GaN사이의 contact 저항으로 균일한 전류 확산을 얻기는 힘들다는 것을 알 수 있었다. 또한 n-GaN 고품질 결정성장의 한계로 인해 균일한 전류 확산을 제공하는 n-GaN의 낮은 면 저항을 얻는데 어려움

이 있다.

이를 바탕으로 해석 결과를 검증하기 위하여  $320 \times 320 \mu\text{m}^2$  면적의 청색 LED를 설계 및 제작하여 발광 분포를 비교, 분석하였다. 해석 결과는 제작된 청색 LED 소자 상부의 불균일한 발광 분포와 유사한 경향을 보여줄 뿐만 아니라 n-전극의 모서리 영역으로 전류가 집중적으로 흐르고 있는 것을 정량적으로 제공해 주었다.

## 감사의 글

본 연구는 두뇌한국(BK)21 사업단의 지원을 받아 수행되었습니다.

## 참고문헌

- [1] D. W. Kim, H. Y. Lee, G. Y. Yeom, and Y. J. Sung, "A Study of Transparent Contact to Vertical GaN-Based Light-Emitting Diodes," *J. Appl. Phys.*, vol. 98, Issue 5, 053102-1, 2005.
- [2] S. J. Lee, "Photon Extraction Efficiency in InGaN Light-emitting Diodes Depending on Chip Structures and Chip-

- mount Schemes,” *Hankook Kwanghak Hoeji*, vol. 16, No. 2, pp. 275-286, 2005.
- [3] X. Guo and E. F. Schubert, “Current Crowding and Optical Saturation Effects in GaInN/GaN Light-Emitting Diodes Grown on Insulating Substrates,” *Appl. Phys. Lett.*, vol. 78, No. 21, pp. 3337-3339.
- [4] H. S. Kim, J. M. Lee, C. Huh, S. W. Kim, D. J. Kim, S. J. Park, and H. S. Hwang, “Modeling of a GaN-Based Light-Emitting Diode for Uniform Current Spreading,” *Appl. Phys. Lett.*, vol. 77, No. 12, pp. 1903-1904, 2000.
- [5] E. Fred Schubert, *Light-Emitting Diodes*, Cambridge univ. press, 2003, pp. 307.
- [6] R. W. Chuang, A. Q. Zou, H. P. Lee, Z. J. Dong, F. F. Xiong, R. Shih, M. Bremser, and H. Juergensen, “Contact resistance of InGaN/GaN Light Emitting Diodes Grown on The Production Model Multi-Wafer Reactor,” *MRS Internet J. Nitride Semicond. Res.* 4S1, G6.42, 1999.
- [7] W. B. Joyce and S. H. Wemple, “Steady-State Junction-Current Distribution in Thin Resistive Films on Semiconductor Junction,” *J. Appl. Phys.*, vol. 41, No. 9, pp. 3818-3830, 1970.
- [8] X. Guo and E. F. Schubert, “Current Crowding in GaN/InGaN Light Emitting Diodes on Insulating Substrates,” *J. Appl. Phys.*, vol. 90, No. 8, pp. 4191-4195, 2001.
- [9] X. A. Cao, E. B. Stokes, and P. M. Sandvik, “Diffusion and Tunneling Currents in GaN/InGaN Multiple Quantum Well Light-Emitting Diodes,” *IEEE Electron Device Lett.*, vol. 23, No. 9, pp. 535-537, 2002.
- [10] J. M. Shah, Y. L. Li, T. Gessmann, and E. F. Schubert, “Experimental analysis and theoretical model for anomalously high ideality factors ( $n >> 2.0$ ) in AlGaN/GaN p-n junction diodes,” *J. Appl. Phys.*, vol. 94, No. 4, pp. 2627-2630, 2003.
- [11] V. W. L. Chin, T. L. Tansley, and T. Osotchan, “Electron Mobilities in Gallium, Indium, and Aluminum Nitrides.” *J. Appl. Phys.*, vol. 75, No. 1, pp. 7365-7372, 1994.
- [12] J. K. Sheu and G. C. Chi, “The Doping Process and Dopant Characteristics of GaN,” *J. Phys.: Condens. Matter.* 14, pp. 657-702, 2002.

## Study on the Current Spreading Effect of Blue GaN/InGaN LED using 3-Dimensional Circuit Modeling

Sungmin Hwang and Jongin Shim<sup>†</sup>

*Dept. of Electrical and Computer Eng., Hanyang University, 1271, Sa-dong, Ansan, 426-791 GyeongGi-Do*

<sup>†</sup> *E-mail: jishim@jiga.hanyang.ac.kr*

(Received March 5, 2007, Revised manuscript April 13, 2007)

A new and simple method of 3-dimensional circuit modeling and analysis is proposed and verified experimentally for the first time by determining 3-dimensional current flow and 2-dimensional light distribution in blue InGaN/GaN multi-quantum well (MQW) light emitting diode (LED) devices. Circuit parameters of the LED consist of the resistance of the metallic film and epitaxial layer, and the intrinsic diode which represents the active region emitting the light. The circuit parameters are extracted from the transmission line model (TLM) and current-voltage relation. We applied the >> proposed method and extracted circuit parameters to obtain the light emission pattern in a top-surface emitting-type LED. The current spreading effect is analyzed theoretically and quantitatively with a variation of the resistance of metallic and epitaxial layers. The emitting-light distribution of the fabricated blue LED showed a good agreement with the analyzed result, which shows the dark emission intensity at the corner of the p-electrode.

OCIS code : 230.3670, 230.0250, 250.0250.