

논문 2007-44SD-4-11

온칩 DC-DC 변환기를 위한 전류 비교 방식의 센서

(A Sensing Scheme Utilizing Current-Mode Comparison for On-Chip DC-DC Converter)

김형일*, 송하선*, 김범수*, 김대정**

(Hyungil Kim, Hasun Song, Bumsu Kim, and Daejeong Kim)

요약

본 논문에서는 DC-DC 변환기에서 효율적으로 sensing 할 수 있는 센서 scheme을 제안하였다. DC-DC 변환기의 최종 출력전압을 되먹임하여 센서의 입력단에서 전류로 변환되며, 센서에 내장된 기준전류와의 전류비교를 통하여 목표전압에 도달했는지의 여부를 감지한다. 이때의 감지동작은 전류 push-pull 동작을 통해 전류 비교 방식을 수행한다. 센서에 내장된 기준전류도 고정된 기준전압을 변환함으로써 구현된다. 본 scheme의 특징은 전압을 전류로 변환하는 데 있어서의 파라미터가 코어 트랜지스터의 (W/L)의 비로써 결정되므로 비교적 정밀하고 기존의 전압 모드 방식과 비교했을 때, 전력소모 측면이나 칩 사이즈 측면에서 효율적으로 구현되는 데에 있다. 본 논문에서는 입력 배터리 공급전압 2.2V~3.6V에 대해 5V를 출력하는 DC-DC 변환기에 제안하는 센서를 적용하여 0.35um CMOS 공정으로써 구현하고 그 유용성을 확인하였다.

Abstract

An efficient sensing scheme applicable to DC-DC converters is proposed. The output voltage of the DC-DC converter is fed back and converted to a current signal at the input terminal of the sensor to decide if it is in the tolerable range. The comparison is accomplished by a current push-pull action. With the embedded reference current in the sensor realized from the reference voltage. The advantages of the scheme lie in the fairly accurate and efficient implementation in terms of power consumption and chip size overhead compared with conventional voltage-mode schemes as the major parameter in converting voltage to current is determined by (W/L) aspect ratio of the core transistors. In this paper, a DC-DC converter of 5V output from battery range of 2.2V~3.6V adopting the proposed sensing scheme is implemented in a 0.35um CMOS process to prove the validity of the scheme.

Keywords : current-mode comparison, DC-DC converter

I. 서론

최근 DC-DC 변환기의 경우, 인덕터와 다이오드를 사용한 전압 조정기로 구성된 형태의 PWM(Pulse Width Modulation) 방식과 스위치 및 캐패시터를 이용한 전하 펌프 방식에 의한 형태로 구분된다. PWM 방

식의 경우 인덕터를 칩에 집적하는데 한계가 있으므로, SoC의 형태로 집적하기 위해서 전하 펌프(Charge pump) 동작에 의해 고전압을 만들어주는 DC-DC 변환기에 대한 연구가 이루어지고 있다^{[1][2]}. 본 논문에서는 전하 펌프방식의 온 칩 DC-DC 변환기에 적용가능하며, 출력전압을 감지하기 위하여 전압 비교기를 사용하지 않고 전류 모드 비교기법을 사용한 새로운 형태의 센서(sensor)를 제안한다.

II. 본론

1. 제안하는 전류모드 sensing scheme
DC-DC 변환기의 센서는 현재의 출력전압을 감지하

* 정회원, ** 정회원-교신저자, 국민대학교 전자공학부 (Department of Electrical Engineering, Kookmin University)

※ This work was supported by KOSEF through the grant No. R01-2003-000-11639-0 from the Basic Research Program. The authors would like to thanks to CAD tool support form IDEC
접수일자: 2006년10월30일, 수정완료일: 2007년3월26일

고 출력전압의 상태에 따라 목표 출력전압을 유지하도록 시스템을 조절한다^[3]. 그림 1 은 제안하는 센서 구조를 적용하기 위한 DC-DC 변환기의 전체 구조이다. 전하 펌핑 부스터(booster)는 VCO에 의해 control 되며, 동작은 크게 power-up 이후 목표지점에 도달하기까지의 과도 상태(transient state)와 목표전압에 도달 한 후인 정상 상태(steady state)로 구분된다. 이러한 운영을 제어하기 위하여 센서를 중심으로 하는 global feedback system이 구성되어 있다. 과도상태에서는 펌핑 동작이 VCO의 가변 주파수에 의존해서 동작 하며, 부스터 출력 전압이 목표전압에 근접 할수록 VCO의 주파수를 줄여서 펌핑에 의한 잡음을 최소화 한다.

그림 2 는 제안한 sensing scheme 을 나타낸 것으로서 전압 부스터(booster)의 출력을 감지한 후, 목표전압과의 비교결과 (PUMP_EN)를 다시 부스터에 되먹임하여 부스터의 동작을 결정하는 피드백 시스템을 구성한다. 센서의 입력은 DC-DC 변환기의 최종 출력 전압과 bandgap reference에서의 기준전압 (VREF)으로서 원활한 회로동작을 위하여 전압분배기를 통해 출력전압을 scaling한다. 전압 분배기를 거친 출력전압과 기준전압은 해당하는 출력 전류와 기준 전류로 각각 변환된다. 센서의 출력은 출력 전압과 기준 전압의 각각의 정보를 가지고 있는 두 전류를 비교하여 디지털 제어신호 (PUMP_EN)를 내보낸다. 이러한 제어 신호의 feedback 동작에 의해 전압 부스터의 출력 전압이 목표전압을 통과했을 때는 그림 3 (a)에서 보는 바와 같이 제어신호 (PUMP_EN)의 short pulse 를 발생 시킨다. 이로 인해 부스터 전압 출력 역시 펌핑 동작의 ON/OFF 으로 인해 출력의 ripple이 증가하고 전체적인 동작이 불안정하게 된다. 이러한 거친 동작을 막기 위해 센서 부분의 특성곡선에 히스테리시스(hysteresis)를 주거나 전압 분배기 출력 단에 저역통과 필터를 추가하여 센서 출력 제어신호의 주기를 조절함으로써 그림 3 (b)에 보인 바와 같이 목표전압 근처에서 센서가 잡음에 민감하게 반응하지 않도록 하여 전체 시스템의 안정성을 향상시켰다.

2. 전류모드 센서

제안한 DC-DC 변환기의 센서는 기존의 방법에서 많이 사용하는 전압 비교기 대신 전류 모드 비교 기법을 사용하였다. 그림 4 는 전압분배기를 포함하는 설계된 전체 센서구조이다. 전압분배기는 모두 동일한 사이즈의 트랜지스터로써 구성되며 저항 값이 아닌 저항 비로써 전압을 분배하여 오차를 최소화한다. 전압분배기의

출력은 (W/L) 비가 조절된 게이트의 입력으로 들어가 각각의 전류를 생성하고 비교하여 부스터를 조절하는 디지털 제어신호 PUMP_EN를 출력한다.

그림 5 (a)는 전류 모드 비교기를 보인 것이며 그림 5 (b)는 기준 전류(Iref) 및 출력 전류(Idiv)를 생성하는 개념도이다. Idiv와 Iref를 생성하는 전류 소스의 (W/L) 비를 결정하는 방법은 다음과 같다. 먼저, 부스터의 출력전압은 전압 분배기 (divider)를 거쳐 식(1)과 같이 전압분배계수 α 가 곱해진다. 이는 비교기의 최대 입력 전압을 기준 전압과 비슷하게 맞추기 위함이다. 다음으로 bandgap reference의 전압 1.2V를 게이트 입력으로 받는 트랜지스터의 (W/L)ref를 정하여 식(2)에서와 같이 Iref을 설정한다. 여기서 Iref의 크기는 센서의 동작 시간과 관련되므로, 고속 동작을 원하는 경우에는 전류의 레벨을 올려야 한다. 또한, 부스터 전압을 분배한 Vdiv의 의해 흐르는 전류(Idiv)는 식(3)과 같다.

$$V_{div} = \alpha V_{out} \quad (1)$$

$$I_{ref} = \beta \left(\frac{W}{L} \right) (V_{ref} - V_T) \quad (2)$$

$$I_{div} = \beta \left(\frac{W}{L} \right) (V_{div} - V_T) \quad (3)$$

마지막으로 (Vtarget=5V) 일 때, Iref = Idiv 가 되도록 (W/L)div를 식(4)와 같이 설정한다.

$$\left(\frac{W}{L} \right)_{div} = \left(\frac{W}{L} \right)_{ref} \left(\frac{V_{ref} - V_T}{\alpha V_{target} - V_T} \right) \quad (4)$$

그림 5 (a)의 비교기는 Vout > Vtarget 인 경우 Idiv 가 Iref보다 크므로 PUMP_EN은 'LOW'가 되어 부스터는 동작을 멈추고, Vout < Vtarget 일 경우 반대가 되어 부스터를 동작 시킨다. 제안하는 전류모드 비교 방식은 고정된 기준전압(1.2V)을 사용하면서도, (W/L) 비에 바탕을 두고 임의의 크기의 목표전압을 정밀하게 설정할 수 있는 융통성을 갖는다. 이러한 전류 비교기법을 사용한 센서는 standby 전류를 거의 소모하지 않고 간단한 형태로 구현되므로 기존의 전압비교기보다 면적과 전력소모 면에서 많은 이점이 있다.

III. 시뮬레이션 및 측정 결과

표 1은 기존의 전압모드 비교기^[4]와 제안한 전류비교 방식의 면적과 전력 소비 측면을 비교한 결과이다.

표 1. 전압 모드와 전류 모드의 비교
Table 1. Voltage mode and Current mode comparison.

	Area(μm)	Power consumption(mW)
Voltage mode sensor	110 X 230	2.353
Current mode sensor	100 X 140	0.893

표 2. 아날로그 전력소모비교
Table 2. Comparison of analog power dissipation.

	Simulation state		Analog input power(mW)
	Supply voltage(V)	Process parameter	
Voltage mode sensor	2.8	SS	8.43
Current mode sensor	2.8	SS	6.9

결과에서 나타내듯이 면적에서는 전압모드 비교기에 비해 약 40% 정도 면적을 줄인 결과를 볼 수 있었고, 전력 소비 측면에서도 약 65% 정도의 감소된 결과를 볼 수 있다. 또한 표 2는 전압모드 비교기와 전류비교방식에 따라 DC-DC의 아날로그 입력 전력을 비교한 결과이다. SS(slow-slow)에서 2.8V의 공급전압을 기준으로 시뮬레이션한 결과 아날로그 입력 전력이 약 20% 정도 감소된 것을 확인하였다.

그림 1의 DC-DC 변환기 전체회로를 0.35 μm 2poly-4metal twin-well CMOS 공정으로 구현하였다. 그림 6은 그림1의 출력 전압(5V_OUT)과 부스트 블록안의 부스팅 캐패시터(C2P)의 전압의 정상상태에서의 측정 결과이다. 펌핑 캐패시터의 전압은 제안하는 센서의 출력 제어신호 PUMP_EN에 의해 제어되므로 정상적으로 센서가 동작하고 있음을 의미한다. 측정과정은 출력 단에서 부하전류(load current)가 20mA 일 때이며, 센서에 의해 부스터 동작이 멈추는 과정은 C2P의 전압을 측정함으로써 확인 할 수 있다. 측정결과는 출력 단에서의 부하전류가 10mA, 20mA 일 때, 각각 $5.062 \pm 10\text{mV}$ 와 $5.047 \pm 16\text{mV}$ 내외로 안정적으로 나타나는 것을 확인 하였다.

IV. 결 론

제안하는 전류 비교 방식의 센서는 DC-DC 변환기의 출력 전압을 일정 비율로 낮추어 감지 전류를 생성하

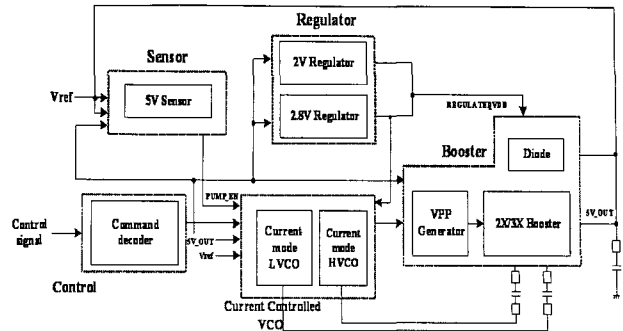


그림 1. DC-DC converter의 block diagram
Fig. 1. Block diagram of DC-DC converter.

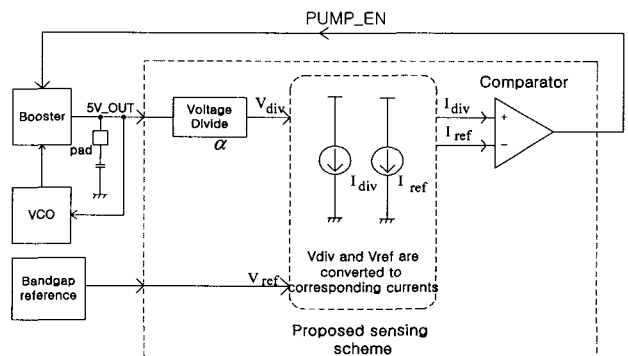


그림 2. 제안한 sensing scheme
Fig. 2. Proposed sensing scheme.

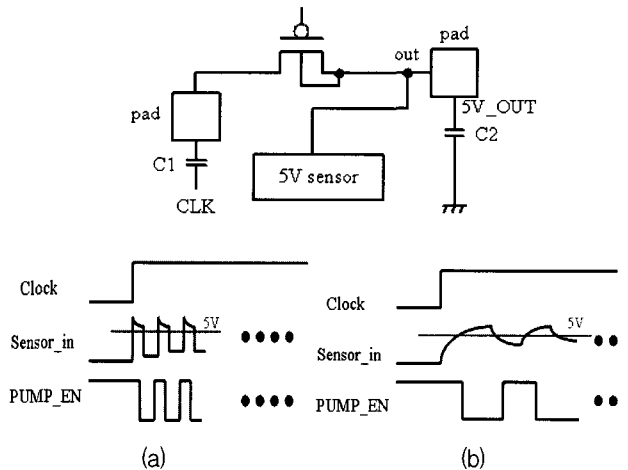


그림 3. 센서의 Input(5V_OUT) 과 output(PUMP_EN)
(a) LPF(low pass filter)가 없을 때 (b) LPF 있을 때
Fig. 3. Input(5V_OUT) and output(PUMP_EN) of sensor.
(a) without LPF(low pass filter) (b) with LPF

고, 기준 전류와 비교함으로써 입력 전압과 설정된 목표 전압을 효과적으로 비교하였다. 기준전류는 일정한 기준전압을 입력 받아 센서의 동작속도에 맞게 적절히 설정되며, 일정비율로 낮추어진 변환기 출력전압이 가해지는 감지 트랜지스터의 (W/L) 비를 조절함으로써

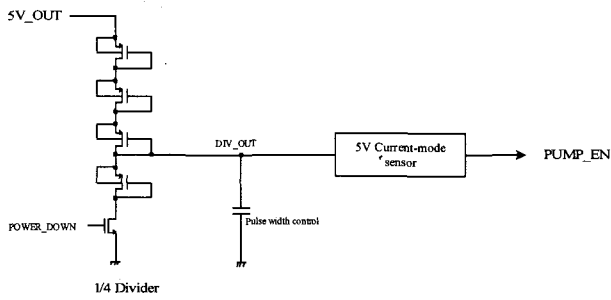


그림 4. 제안한 sensor scheme
Fig. 4. Proposed sensor scheme.

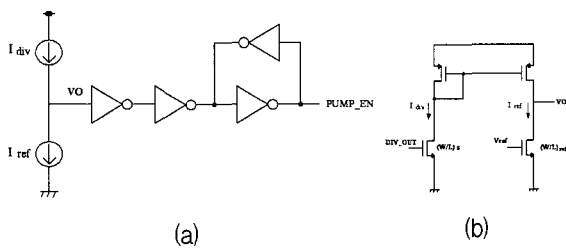


그림 5. 그림 4의 5V 전류모드 센서
(a) 전류비교기 (b) (W/L)비에 의한 전압-전류 변환

Fig. 5. 5V Current-Mode sensor in Fig. 4.
(a) Current comparison (b) Voltage to current conversion based on (W/L) aspect ratio

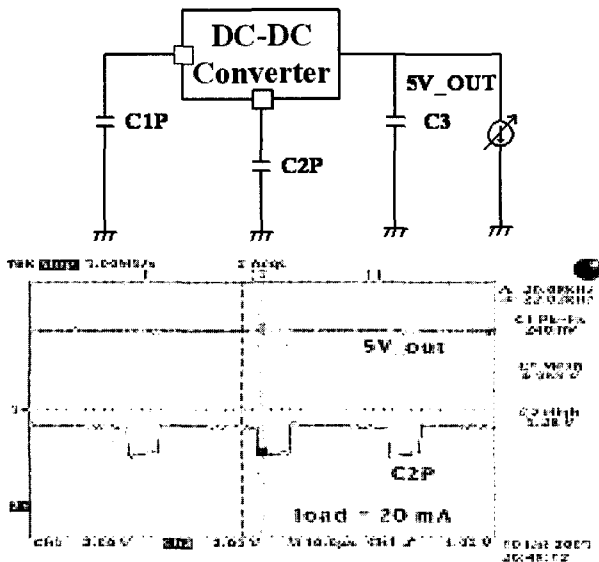


그림 6. 제안하는 전류모드 센서를 적용한 DC-DC 변환기의 실험 결과

Fig. 6. Test results of DC-DC converter with the proposed current-mode sensor.

임의의 크기의 목표 전압을 설정할 수 있었다. 전류 비교방식이므로 전압비교기를 사용했을 때에 비해 부가적인 회로 없이 두 전류를 비교하여 칩의 면적과 소비되

는 전력을 줄일 수 있었다. 또한 DC-DC 변환기의 출력이 목표전압에 도달했을 때 발생하는 drifting 에러를 효과적으로 제어하여 전체 동작을 안정시킨다.

참고 문헌

- [1] J.S. Brugler, "Theoretical performance of voltage multiplier circuits," *IEEE Journal of Solid-State Circuits*, Vol. 6, June 1971.
- [2] L.Malesani, R. Piovan, "Theoretical performance of capacitor-diode voltage multiplier fed by a current source," *IEEE Trans. on Power Electronics*, Vol. 8, No.2, April 1993.
- [3] Hasun Song, "On-Chip Charge Pump DC-DC Converter using 2X/3X Merged Booster for LCD Drivers", Vol. 2, pp. 929-930, the 13th Korean Conference
- [4] Changbo Long "Power-efficient pulse width modulation DC/DC converters with zero voltage switching control" pp. 326~329, Proceedings of the 2006international symposium in Low power electronic

저 자 소 개



김 형 일(정회원)
 2006년 국민대학교
 전자공학과 학사 졸업.
 2007년 현재 국민대학교
 전자공학과 석사 과정.
 <주관심분야 : 아날로그 회로설
 계, Data converter 회로 설계>



송 하 선(정회원)
 2005년 국민대학교
 전자공학과 학사 졸업.
 2007년 현재 국민대학교
 전자공학과 석사 과정.
 <주관심분야 : 아날로그 회로설
 계, 메모리 회로 설계>



김 범 수(정회원)
 2004년 국민대학교
 전자공학과 학사 졸업.
 2007년 국민대학교
 전자공학과 석사 졸업.
 <주관심분야 : 아날로그 회로설
 계, 메모리 회로 설계>



김 대 정(정회원)-교신저자
 1987년 2월 서울대학교
 전자공학과 공학사.
 1989년 2월 서울대학교
 전자공학과 공학석사.
 1994년 2월 서울대학교
 전자공학과 공학박사.
 1994년~1998년 LG 반도체 책임연구원.
 1999년~현재 국민대학교 전자공학부 교수.
 <주관심분야 : 아날로그 회로 설계, 메모리 회로
 설계>