

# Anti-Phase IMD 선형화 기술을 이용한 W-CDMA 30 W 대전력 증폭기

## W-CDMA 30 Watts High Power Amplifier Using Anti-Phase Intermodulation Distortion Linearization Technology

강원태 · 도지훈 · 장정석 · 홍의석

Won-Tae Kang · Ji-Hoon Do · Jeong-Seok Chang · Ui-Seok Hong

### 요 약

본 논문에서는 구동단의 IMD 특성을 중단의 IMD 특성과 반대의 값을 갖도록 하는 anti-phase IMD 정합 기법을 이용하여 대전력 증폭기의 선형성을 개선하였으며, 이의 설계 과정을 나타내었다. W-CDMA 4FA 입력 신호 시 평균 출력 전력 30 W에서 ACLR -55 dBc@5 MHz offset을 얻었으며, 최대 전력 이득을 얻기 위한 최적 정합 시와 측정 결과를 비교시, 약 12 dBc 이상 개선되었다. 또한, 평균 출력 전력 50 W에서도 상용 제품 규격을 만족함을 보였다.

### Abstract

This paper shows how the ACLR of power amplifier can be reduced by using Anti-phase IMD linearization technique which generate anti-phase IMD in the driver stage compare to output stage's IMD. And design process proposed. From the experimental result of W-CDMA 4FA input signal, this amplifier has ACLR -55 dBc@5 MHz offset at 30 watts average power. Compare to optimum matching technique to get maximum power gain, this technique has been improved ACLR by 12 dBc. Also this amplifier meets 50 watts average output power amplifier specification in domestic market.

Key words : Anti-Phase, IMD, Linearization, WCDMA, HPA

### I. 서 론

이동 통신 시스템에 사용되는 기지국용 대전력 증폭기(high power amplifier)를 W-CDMA(Wideband Code Division Multiple Access)에 적용하려면 광대역에서 많은 양의 정보를 전송해야 하며, 이를 위해서 증폭기의 효율성(power added efficiency)과 선형성(linearity)이 중요한 설계 규격이 된다<sup>[1]</sup>.

효율성 개선 방법으로는 EER(Envelope Elimina-

tion and Restoration), LINC(Linear amplification using Nonlinear Components) 및 Doherty 이론이 있으며, 이들 중 Doherty 기술이 추가적인 복잡한 회로 없이 효율을 향상시킬 수 있는 장점으로 인해 근래에 많이 사용하는 추세이다.

선형성 개선 방법 중 feedforward 방법이 가장 개선 효과가 우수하지만 추가적인 회로를 사용해야 함에 따라 회로의 크기가 커지고, 가격이 증가하는 단점이 있다.

「본 연구는 정보통신부 및 정보통신연구진흥원의 대학 IT연구센터 지원사업의 연구 결과로 수행되었음(IITA-2005-(C1090-0502-0034)).」

광운대학교 전파공학과(Department of Radio Science & Engineering, Kwangwoon University)

· 논 문 번 호 : 20070406-041

· 수정완료일자 : 2007년 5월 23일

근래에는 고주파 증폭기에 사용되는 능동 소자 (transistor)의 성능 개선에 힘입어, 제품 개발시 추가적인 선형화기를 사용하지 않고 고주파 전력 증폭기를 개발하는 추세이다.

증폭기 소자는 기존의 LDMOS(Laterally Diffused Metal Oxide Semiconductor)보다 성능이 우수한 것으로 알려진 GaN HEMT(Gallium Nitride High Electron Mobility Transistor)로 연구가 진행되고 있지만, 광대역 및 고출력 제품에 적용은 아직 상품화가 되지 않고 있다.

본 논문에서는 별도의 추가적인 선형화 회로를 사용하지 않고 선형성을 개선하는 방법을 사용하여, W-CDMA 4FA, 2,130~2,150 MHz 대역폭, PAR (Peak-to-Average Ratio) 8.5 dB의 입력 신호를 인가시, 평균 전력(average power) 44.7 dBm(30 watts)을 갖는 대전력 증폭기를 개발하였다.

적용된 기술은 구동단 증폭기의 출력 왜곡 신호를 종단 증폭기의 출력 왜곡 신호와 역 위상 신호로 만들어 줌으로서 선형화 효과를 발생시키는 것이다.

## II. 본 론

### 2-1 Anti-Phase IMD 선형화기 원리

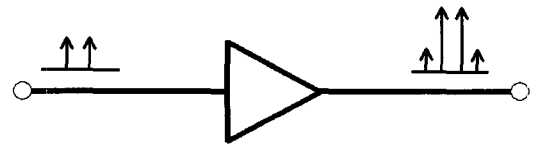
일반적으로 전력 증폭기 설계시 각각의 증폭기 특성이 최대 전력 또는 최적화된 선형화 특성을 갖도록 적용한다.

그러나 이 방법의 경우, 개선량이 제한되어 있어서 제품화 시에는 feedforward 같은 선형화 회로를 추가해야 한다.

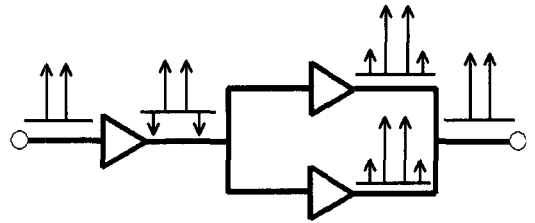
또한, 광대역폭을 갖는 WCDMA 신호용 대전력 증폭기의 경우, 추가 회로를 사용하는 기존 선형화 방식은 고출력, 광대역 특성을 만족시키려면 크기가 커지고 비용이 많이 든다.

본 논문에서 적용한 선형화 방법은 그림 1에 나타낸 것과 같이, 추가적인 선형화 회로 없이 종단 증폭기의 왜곡 특성을 보상할 수 있도록 구동단 증폭기의 왜곡 특성을 종단 증폭기의 왜곡 특성과의 역 위상(anti-phase)이 되도록 설계하는 것이다.

이때 구동 증폭기와 종단 증폭기의 개별적 선형화 특성은 의미가 없으며, 상호 연결하여 결합되었을 때에 나타나 선형화 특성이 중요하다.



(a) 일반적인 전력 증폭기  
(a) Typical HPA



(b) 역 위상 왜곡 신호 전력 증폭기  
(b) Anti-phase IMD HPA

그림 1. 역왜곡 선형화 원리

Fig. 1. Principle of anti-phase linearization.

### 2-2 Power Series를 이용한 AM to AM 왜곡 해석

만약, 2단자 망에 기억성이 없다고 가정하고 출력 전압이 입력 전압에 대해 동시성을 갖는다면 식 (1)과 같은 입력 전압  $v_i(t)$ 에 대해 출력 전압  $v_o(t)$ 는 식 (2)와 같이 power series로 표현될 수 있다.

$$v_i(t) = A(\cos w_1 t + \cos w_2 t) \quad (1)$$

$$v_o(t) = k_1 v_i(t) + k_3 v_i^3(t) + k_5 v_i^5(t) + \dots \quad (2)$$

여기서  $k_1, k_2, k_3$ 은 전력 증폭기의 이득과 왜곡을 나타내는 복소 계수이며, A는 신호의 크기이며,  $w_1, w_2$  기본 각주파수이다.

식 (1)을 식 (2)에 대입하여 정리하면 식 (3)~(5)와 같다<sup>[2]</sup>.

$$v_o(t)_{fund} = \left( k_1 A + \frac{9}{4} k_3 A^3 + \frac{25}{4} k_5 A^5 \right) \cdot (\cos w_1 t + \cos w_2 t) \quad (3)$$

$$v_o(t)_{IM3} = \left( \frac{3}{4} k_3 A^3 + \frac{25}{8} k_5 A^5 \right) \cdot \{ \cos(2w_1 t - w_2 t) + \cos(2w_2 t - w_1 t) \} \quad (4)$$

$$v_o(t)_{IM5} = \left( \frac{5}{8} k_5 A^5 \right) \cos(3w_1 t - 2w_2 t) + \cos(3w_2 t - 2w_1 t) \quad (5)$$

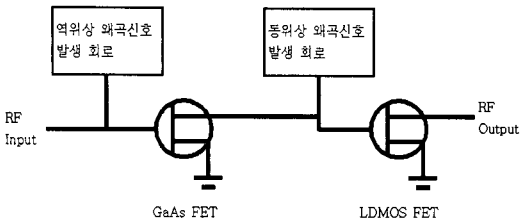


그림 2. 역위상 왜곡 신호 발생 회로 원리  
Fig. 2. Principle of anti-phase generation circuit.

여기서 신호 주파수식 값인 식 (3)에서 신호의 크기 값인 A의 모든 값에 대해서  $k_1/k_3$ ,  $k_5/k_1$  값은 정(+)의 값을 갖는다(in-phase IMD).

하지만 IMD3(3rd Intermodulation Distortion) 값인 식 (4)에서는 A의 모든 값에 대해서  $k_3/k_1$ ,  $k_5/k_1$  값은 조정에 의해서 부(-)의 값을 갖도록 할 수 있다(anti-phase IMD).

이를 위해서 그림 2와 같이 구동단 증폭기에 역위상 왜곡 신호 발생회로를 적용하면 구현 가능하다<sup>[3]</sup>.

또한, 증폭기의 입력단 바이어스 회로에 R-C 병렬 회로를 사용하여 증폭기의 이득의 기울기를 감소시킴으로서  $k_3/k_1$ ,  $k_5/k_1$  값을 부(-)의 값으로 변환하는 회로도 제안되었으며, 저전력(27 dBm) MMIC(Monolithic Microwave Integrated Circuit)용으로 성능을 확인하였다<sup>[4]</sup>.

본 논문에서는 동일 계열 소자인 LDMOS FET를 사용하여 대전력, 광대역 anti-phase IMD 특성을 갖도록 하는 방법을 기술한다.

### 2-3 설계 과정

먼저 출력 전력을 고려하여 사용할 소자를 선택하여 원하는 출력에서의 IMD 특성을 파악한다.

평균 전력 30 watts 대전력 증폭기용으로 선택한 종단 소자는 현재 시장에서 많이 사용되고 있는 Freescale사의 MRF21190 FET이며, 이의 IMD3 특성을 분석한다.

그림 3의 Freescale사 datasheet 그래프는 PAR(Peak Average Ratio) 8.5 dB 값을 적용한 PEP(Peak Envelope Power)값이므로 평균값을 최대값으로 변환하여 그 지점에서의 IMD3 값의 변화량을 파악한다. 즉, 44.7 dBm(30 watts)값에 PAR 8.5 dB 값을 더하

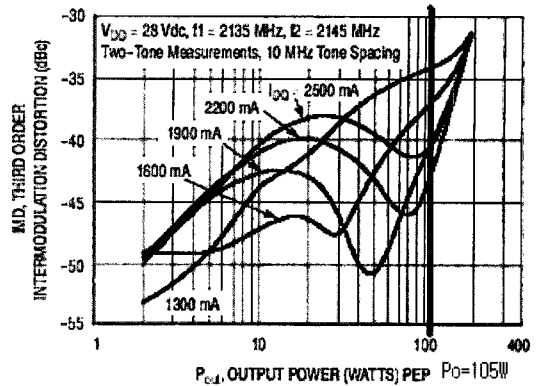


그림 3. Freescale MRF6P21190 HR의 출력 전력 대 IMD3 특성

Fig. 3. Freescale MRF6P21190 HR IMD3 versus output power.

면 53.2 dBm이 되며, 증폭기의 종단을 소자를 2개 사용한 발란스 구조(balanced type)를 적용하므로 이를 고려하면 소자의 최대 전력 값은 53.2 dBm에서 3 dB 값을 빼면 최종적으로 50.2 dBm(105 watts) 값을 얻는다.

그림 3의 그래프에서 이 지점은 IMD3 값이 높은 기울기의 증가하는 값을 가진다.

다음으로 구동단의 소자를 선택한다. 이는 종단 증폭기의 이득을 고려하여야 하며, 기본적으로 종단 소자의 IMD3 특성과 반대 값을 가져야만 한다. 그림 4는 이의 개념을 나타낸다<sup>[5]</sup>.

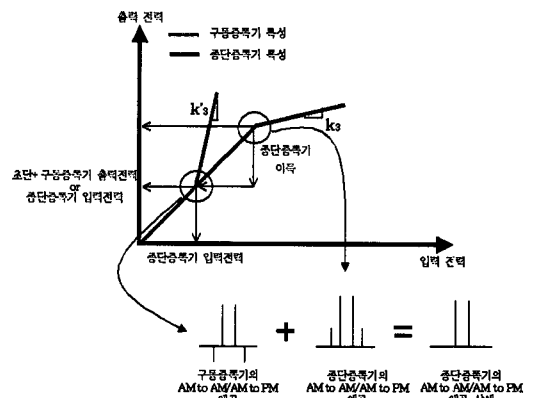


그림 4. 전력 증폭기의 왜곡 상쇄 원리  
Fig. 4. Principle of distortion cancellation in a power amplifier.

이를 수식으로 표시하면, 식 (6)은 AM to AM 왜곡에 의한 중단 증폭기에서 발생된 3차 혼변조 신호를 나타낸 것이다.

$$V_o(t)_{FinalAmp, IMD3} = \left(\frac{3}{4} K_3 A^3 G\right) \cdot \{ \cos(2\omega_1 t - \omega_2 t) + \cos(2\omega_2 t - 2\omega_1 t) \} \quad (6)$$

여기서,  $G$ 는 중단 증폭기 이득이며,  $k_3$ 는 중단 증폭기의 3차 혼변조 복소 계수를 나타낸 것이다. 식 (6)을 제거하기 위해서 중단 증폭기에 입력되는 신호는 식 (7)과 같이 표현되어야 한다. 식 (7)은 구동 증폭기에서 발생되는 AM to AM 왜곡 특성을 이용하여 생성할 수 있다.

$$v_{out}(t)_{Drive amp, IMD3} = \left(\frac{3}{4} k_3 A^3 G\right) \cdot \{ \cos(2\omega_1 t - \omega_2 t) + \cos(2\omega_2 t - \omega_1 t) \} \quad (7)$$

여기서,  $G$ 는 구동 증폭기의 이득이며,  $v_o(t)_{Drive amp, IMD3}$ 는 구동 증폭기의 3차 혼변조 왜곡 성분이다.  $k_3$ 의 부호는 구동 증폭기의 특성을 적절하게 조절하여 중단 증폭기의  $k_3$ 와 부호가 반대가 되도록 최적화하면 중단 증폭기의 AM to AM 왜곡은 전력 증폭기의 출력에서 상쇄되게 된다.

증폭기가 1dB점을 지나서 비선형 영역에 동작점을 잡으면 이득의 증가량이 감소하게 되며, 이는 IMD가 증가함을 나타낸다. 즉, 비선형 동작점에서는 이득과 IMD가 반대의 특성을 가진다.

이 특성을 적용하여 중단 소자의 출력 전력 지점에서의 IMD 특성과 반대의 특성을 나타내는 구동단 소자 중단 소자의 출력 전력 지점을 찾아서, 초기 동작점으로 적용한다.

초기 동작점을 찾는 과정을 보면, 중단 소자인 MRF21190 FET의 이득 값은 datasheet 상에는 typical 15.5 dB로 명시되어 있지만, 본 논문에서 사용하는 입력 신호 조건에서는 약 12~13 dB의 이득 값에서 안정적인 특성을 나타내므로, 이득 값을 12 dB로 적용하였다.

다음으로 구동단의 출력 전력 값을 계산하면 평균 전력 값으로 약 33 dBm을 얻는다.

PAR 8.5 dB 값을 적용하여 최대 전력 값으로 변환하면, 약 41.5 dBm(14 watts)을 얻는다.

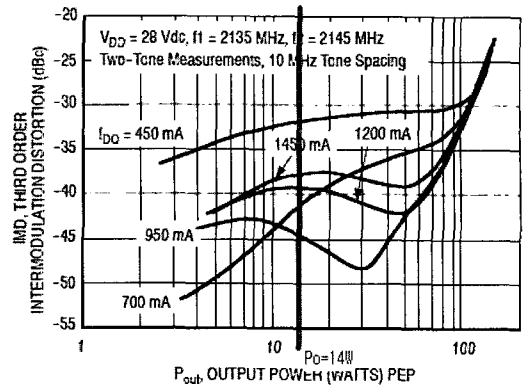


그림 5. Freescale MRF6P21100 HR의 출력 전력 대 IMD<sub>3</sub> 특성  
Fig. 5. Freescale MRF6P21100 HR IMD<sub>3</sub> versus output power.

최대 전력 14 watts 부근 영역에서 중단 소자의 IMD 특성과 반대의 기울기를 갖는 소자를 선택한다. 본 논문에서 선택한 소자는 Freescale사의 MRF-21100 FET이다.

그림 5의 그래프에서 IMD 값이 높은 기울기의 감소하는 값을 가지는 그래프는  $I_{DQ}=950$  mA일 때이다.

구동단과 중단의 IMD 특성이 역위상이 되는 동작점을 찾으면, 이로서 구현 가능성이 확보하게 된다.

참고로 datasheet에서 표시하는 값은 two-tone 입력 신호이므로 WCDMA 신호일 때와 측정시 차이가 발생하며 실험치에 의한  $I_{DQ}$  값의 조정이 필요하다.

또한, 중단 소자의 IMD 특성 기울기와 반대가 되는 구동 소자의 IMD 특성 기울기 값을 얻기 위해서는 구동 소자의 출력 정합단에 조정이 필요하다.

즉, 구동단의 IMD 변화량 기울기 값을 중단의 경우와 반대 값을 갖도록 조정하는 것이 중요한 요소가 되며, 이는 부(-)의 값을 가지는 구동단의 바이어스 회로와 입출력 정합단의 조정으로 가능하다.

본 논문의 경우, 구동단의 IMD 변화량 기울기를 조정하기 위하여 구동 소자의 출력 정합단에 조정을 하였다.

## 2-4 측정

그림 6은 본 논문에서 사용된 대전력 증폭기 구성도이다.

측정을 위한 입력 신호는 WCDMA, 2,130~2,150

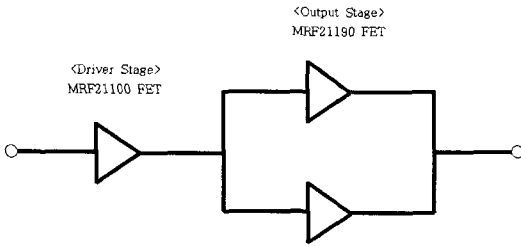
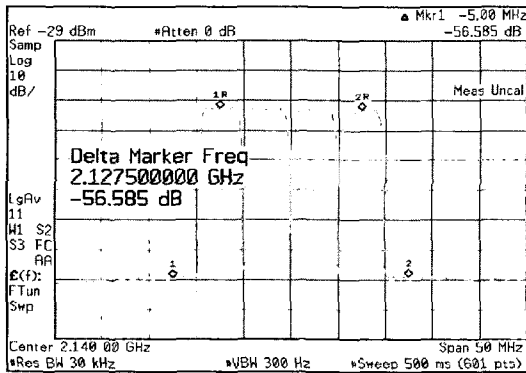


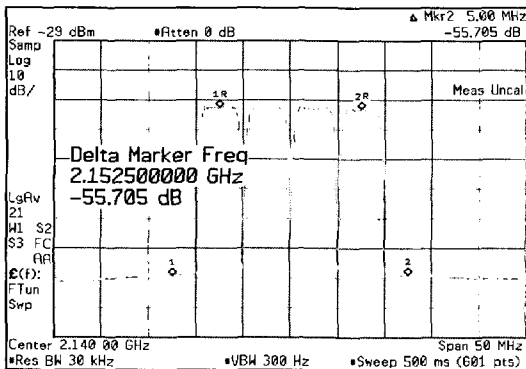
그림 6. 적용된 대전력 증폭기 구성도  
Fig. 6. High power amplifier block diagram.

MHz, 4FA 신호를 인가하였으며, PAR 값은 8.5 dB, 출력 신호는 평균 전력 47.7 dBm(30 watts)이다.

먼저 일반적인 설계방법인 최대 전력 이득을 얻기 위한 최적 정합 설계의 경우, 측정값을 그림 7과

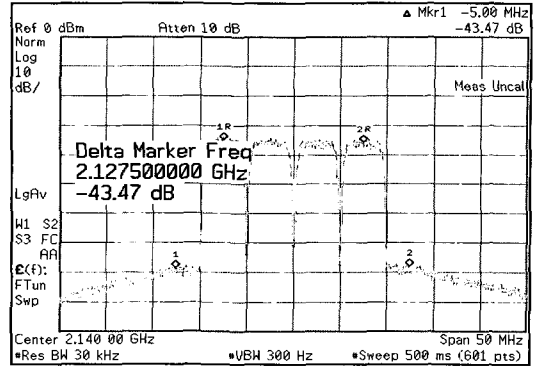


(a) 하측 파대 파형  
(a) Lower side

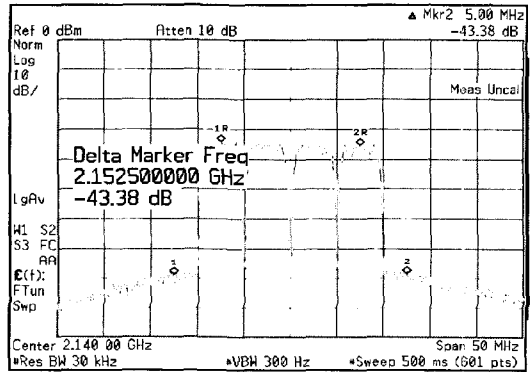


(b) 상측 파대 파형  
(b) Upper side

그림 7. 최적 정합시 구동단 출력파형  
Fig. 7. Measured spectrum in driver stage with optimum matching.



(a) 하측 파대 파형  
(a) Lower side



(b) 상측 파대 파형  
(b) Upper side

그림 8. 최적 정합시 종단 출력 파형  
Fig. 8. Measured spectrum in output stage with optimum matching.

그림 8에 나타내었다.

측정값은, 구동단은 DC 조건이  $V_D=27$  V,  $I_D=1.05$  A이었으며, ACLR 값은 lower side가  $-56.6$  dBc@5 MHz offset, upper side가  $-55.7$  dBc@5 MHz offset를 얻었다.

최종단은  $V_D=27$  V,  $I_D=6.8$  A이었으며, ACLR 값은 lower side가  $-43.5$  dBc@5 MHz offset, upper side가  $-43.4$  dBc@5 MHz offset를 얻었다.

이 경우, 구동단과 최종단의 입출력 정합 회로는 최대 전력 전달 특성을 갖도록 설계하였다.

구동단 출력 신호의 IMD 특성이 최종단과 비교하여 볼 때 매우 우수함을 볼 수 있다.

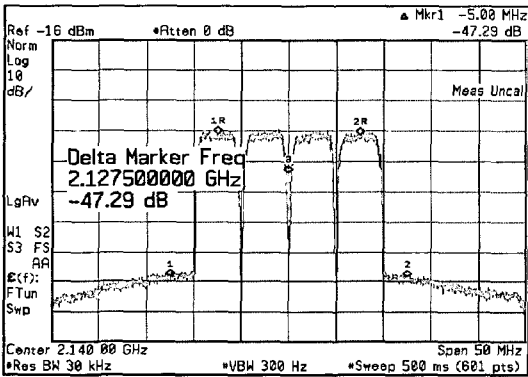
본 논문에서 사용한 anti-phase IMD 기법을 사용하였을 때의 측정치를 보면, 구동단은  $V_D=29$  V,  $I_D$

표 1. 출력 신호의 ACLR 특성 비교

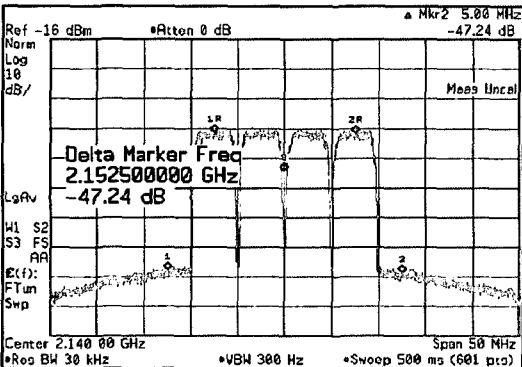
Table 1. Comparison table of output spectrum ACLR.  
(단위: dBc)

구 분	구동단 출력 신호		종단 출력 신호	
	하측파대	상측파대	하측파대	상측파대
최적 정합시	-56.6	-55.7	-43.5	-43.4
Anti-Phase IMD 정합시	-47.3	-47.3	-56.1	-55.5

=1.18 A이었으며, ACLR 값은  $-47.3 \text{ dBc}@5 \text{ MHz}$  offset, upper side가  $-47.3 \text{ dBc}@5 \text{ MHz}$  offset를 얻었다. 최종단은  $V_D=29 \text{ V}$ ,  $I_D=6.6 \text{ A}$ 이었으며, ACLR 값은 lower side가  $-56.1 \text{ dBc}@5 \text{ MHz}$  offset, upper side가  $-55.5 \text{ dBc}@5 \text{ MHz}$  offset를 얻었다.



(a) 하측 파대 파형  
(a) Lower side



(b) 상측 파대 파형  
(b) Upper side

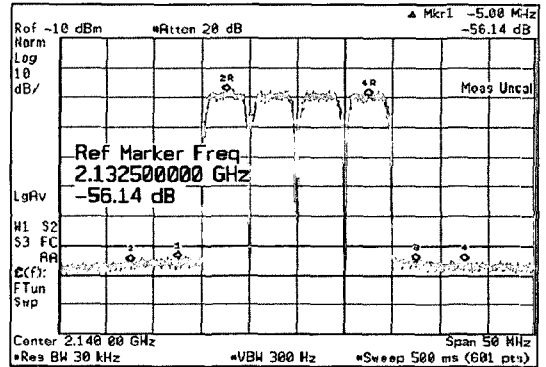
그림 9. Anti-phase IMD 정합시 구동단 출력 파형

Fig. 9. Measured spectrum in driver stage with anti-phase IMD matching.

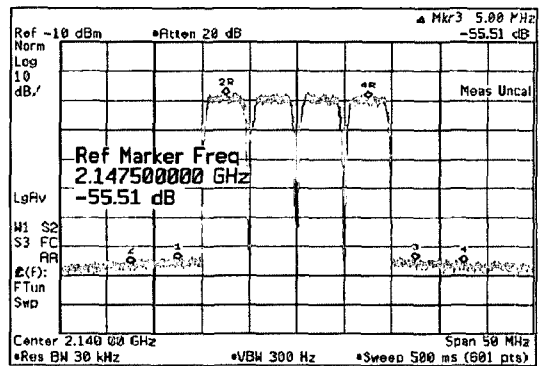
양측의 ACLR 값이 0.6 dB 정도 차이가 나는 것은 증폭기의 기억 효과(memory effect)에 의한 것으로 판단되며, 이는 소자의 게이트와 드레인 바이어스 라인상에 여러 개의 콘덴서를 병렬로 연결하여 대역폭을 넓혀줌으로서 해결할 수 있다<sup>[6]</sup>.

일반적으로 사용하는 최대 전력 전달을 위한 최적 정합시의 측정 결과를 비교시, 약 12 dBc 이상 개선되었음을 알 수 있다(표 1 참조).

그림 11에 나타낸 것과 같이, 국내 상용 제품에 적용되는 ACLR 규격인  $-45 \text{ dBc}@5 \text{ MHz}$  offset과 환경시험 시 약 2 dBc의 여유(margin)을 두는 것을 고려시, 평균 전력 47 dBm(50 watts) 출력에서  $-48 \text{ dBc}@5 \text{ MHz}$  offset 값을 얻음으로서 이의 적용 가능



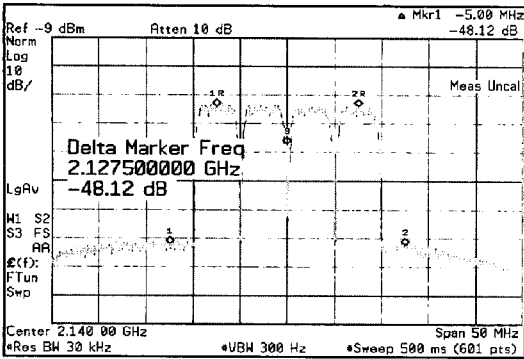
(a) 하측 파대 파형  
(a) Lower side



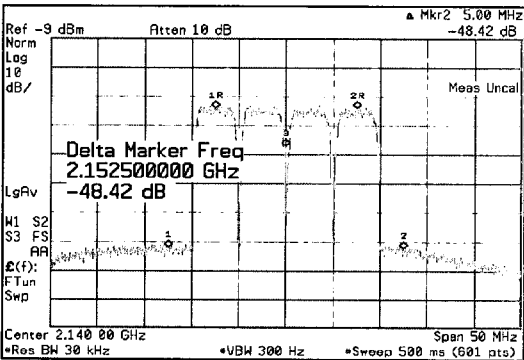
(b) 상측 파대 파형  
(b) Upper side

그림 10. Anti-phase IMD 기법 사용시 최종단 출력 파형

Fig. 10. Measured spectrum in output stage with anti-phase IMD matching.



(a) 하측 파대 파형  
(a) Lower side



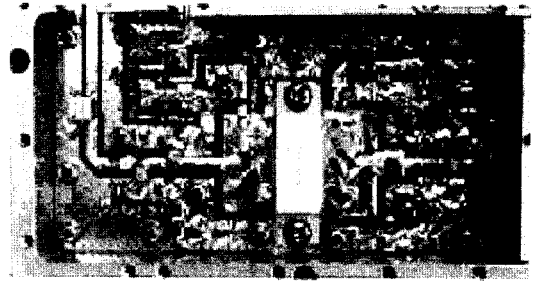
(b) 상측 파대 파형  
(b) Upper side

그림 11. Anti-phase IMD 정합시 47 dBm(50 watts) 중단 출력 파형  
Fig. 11. Measured spectrum in 47 dBm(50 watts) output stage with anti-phase IMD matching.

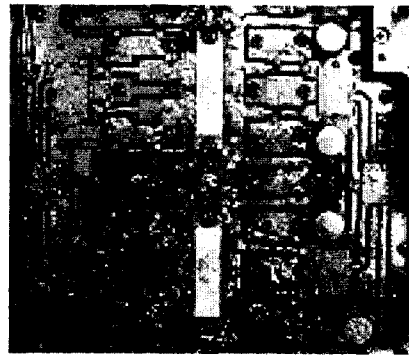
함을 보였다.

### III. 결 론

본 논문에서는 anti-phase IMD 정합 기법을 이용하여 이동 통신 기지국용 대전력 증폭기의 선형성을 개선하였다. 제시한 기법으로 측정시 W-CDMA 4FA 입력 신호시 평균 출력 전력 30 W에서 ACLR -55 dBc@5 MHz offset을 얻었으며, 이는 기존 방식의 대전력 증폭기와 비교시 약 12 dBc 이상의 ACLR 값이 개선되었다. 또한, 평균 출력 전력 50 W에서도 상용 제품 규격을 만족함을 보임으로서 feedforward 선형 증폭기의 대체품으로 적용 가능하다. 소자(transistor)의 이득이나 IMD 특성의 변화량을 조정하는 분



(a) 구동단 증폭기  
(a) Driver stage amplifier



(b) 중단 증폭기  
(b) Output stage amplifier

그림 12. 측정에 사용된 증폭기  
Fig. 12. Measured amplifier.

야에 대한 이론과 기술의 추가적인 연구가 필요하며, 소자의 지속적인 성능 개선과 함께 대전력 증폭기의 사용 영역이 고출력으로 넓어질 것으로 판단된다.

### 참 고 문 헌

- [1] Steve C. Cripps, *RF Power Amplifiers for Wireless Communications*, Artech House, 1999.
- [2] N. Potheary, *Feedforward Linear Power Amplifiers*, Artech House, 1999.
- [3] 세원텔레텍, "고주파 선형 전력 증폭기의 대전력 방식 전치 왜곡 장치", 특허번호 10-0370545, 2003년.
- [4] Yuuichi Aoki, "A 20-mA quiescent current two-stage w-cdma power amplifier using anti-phase intermodulation distortion", *IEEE Radio Frequency Integrated Circuits Symposium*, pp. 357-360, 2004.

[5] 하성재, "전력증폭기의 선형성 개선을 위한 왜곡 해석과 응용에 관한 연구", 광운대학교 박사학위 청구논문, pp. 21-26, 2005.

[6] Bumman Kim, "Optimum design of a predistortion

RF power amplifier for multicarrier WCDMA applications", *IEEE-MTT*, vol. 52, no. 2. pp. 655-663, Feb. 2004.

### 강 원 태



1999년 2월: 서강대학교 전자공학과 (공학박사)  
2000년 4월~2003년 10월: RFCC (주) 대표이사  
2000년 3월~현재: 광운대학교 겸임 교수 및 연구교수  
[주 관심분야] 초고주파 능동회로 (MMIC, Hybrid) 회로설계, HPA, LPA

### 장 정 석



2005년 2월: 강남대학교 전자공학과 (공학사)  
2006년 3월~현재: 광운대학교 전파공학과 석사과정  
[주 관심분야] 초고주파 능동회로 (MMIC, Hybrid) 회로설계, LPA, HPA

### 도 지 훈



2004년 2월: 한밭대학교 전자공학과 (공학사)  
2006년 2월: 광운대학교 전파공학과 (공학석사)  
2006년 2월~현재: 광운대학교 전파공학과 박사과정  
[주 관심분야] 초고주파 능동회로 (MMIC, Hybrid) 회로설계, SSPA, LPA

### 홍 의 석



1968년 2월: 광운대학교 전자통신공학과 (공학사)  
1973년 9월: 연세대학교 전자공학과 (공학석사)  
1982년 11월: 독일 Aachen 공대 전자공학과 (공학박사)  
1986년~1987년: 미국 Univ. of Texas 객원교수  
2001년 1월~2001년 12월: 한국통신학회 회장  
2002년 5월~2003년 12월: 한국ITS학회 초대회장  
1973년 3월~현재: 광운대학교 전자공학부 교수  
[주 관심분야] 초고주파 수동 및 능동회로(MMIC, Hybrid) 회로설계, 이동 및 위성통신, 안테나