

저 손실을 갖는 CFBGCPW-Microstrip 천이 구조의 해석 및 MIC 모듈 집적화에 응용

A Low Insertion Loss CFBGCPW-Microstrip Transition and Its Application to MIC Module Integration

임 주 현 · 양 승 식 · 염 경 환

Ju-Hyun Lim · Seong-Sik Yang · Kyung-Whan Yeom

요 약

일반적으로 MIC(Microwave Integrated Circuit) 집적 회로의 경우, 조립 및 개별 측정 그리고 수리의 용이성을 위하여 기능별로 마이크로웨이브 회로가 장착된 캐리어를 이용하여 조립되게 되는데, 캐리어 모듈간의 연결시 마이크로스트립으로 구성된 회로를 와이어 본딩으로 직접 연결할 경우, 캐리어에 의한 깊이와 간격에 따라 주파수가 높아질수록 부정합에 의한 삽입 손실은 커지게 된다. 반면 CPW의 경우 전자계가 윗면에 주로 형성되어 있어 이를 통하여 연결할 경우 캐리어 깊이의 영향을 적게 받아 낮은 삽입 손실을 가져올 수 있다. 따라서 본 논문에서 MIC 캐리어 연결시 적용 가능한 저 손실을 갖는 CFBGCPW(Conductor Backed Finite Ground CPW)-microstrip 천이 구조를 제안하고 해석하였다.

Abstract

Generally, carriers on which microwave circuits are mounted are used as building blocks of MIC module for the convenience of MIC assembly and the unit module characterization. However the interconnection of the microstrip-based carriers by wire bonding causes the serious problem of mismatch and results in the higher insertion loss as frequency becomes higher. The gap and the depth between carriers are considered as the main reason of the degradation. The CPW can be the solution to cope with such problem considering its field are dominantly concentrated on the top plane. In this paper, we propose and demonstrate the CFBGCPW to microstrip transition with the low insertion loss that can be applied without causing the MIC carrier interconnection problem.

Key words : CPW, FGCPW, CFBGCPW, FGCPW-Microstrip Transition

I. 서 론

CPW(CoPlanar Waveguide)는 중심 도체와 동일 평면상에 위치한 두 개의 접지면에 의하여 도파하는 전송선으로서, Wen^[1]에 의하여 처음 제시되었다. 이들은 동일 평면상에 신호선과 접지면을 제공하여, 비아(via) 구조 없이 회로를 구성할 수 있는 장점을

가지고 있으며, 최근 비아 공정이 없는 MMIC(Monolithic Microwave Integrated Circuit) 구성에 널리 사용되고 있다^[2]. 또한 이들의 집적 회로에서의 활용도가 커짐에 따라 변형 구조인 FGCPW(Finite Ground CPW), CBCPW(Conductor Backed CPW)^[3] 등 여러 가지 구조에 대한 해석이 수행되었다.

그러나 전통적으로 대부분의 집적 회로들은 마이

「본 연구는 한국과학기술원 전파탐지특화연구센터를 통한 국방과학연구소의 연구비 지원으로 수행되었습니다.」

「본 연구는 동국대학교 ERC 센터인 밀리미터파 신기술 연구 센터의 지원에 의하여 수행되었음.」

충남대학교 전파공학과(Department of Radio Science and Engineering, Chungnam National University)

· 논문 번호 : 20061220-03S

· 수정완료일자 : 2007년 5월 7일

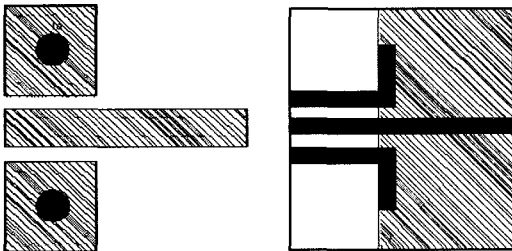
크로스스트립 구조로 구성되어, CPW로 구성된 회로와 연결 또는 측정시, CPW와 마이크로스트립간의 천이 구조가 필요하게 된다. 특히 1980년대에 K. E. Jones^[4] 및 다른 연구자들에 의해 온-웨이퍼 계측(on-wafer-probing) 및 보정(calibration) 기술이 개발됨에 따라, MMIC를 본딩 와이어(bonding wire)로 시험용 지그(jig)에 결선함이 없이 직접 측정 가능하게 되어, 이러한 천이 구조 연구는 여러 가지로 진행되어 왔다.

마이크로스트립으로 구성된 MMIC(Monolithic Microwave Integrated Circuit) 회로를 웨이퍼 프로브(wafer probe)로 측정하기 위해서는, 일반적으로 그림 1(a)^[5]와 같이 마이크로스트립 양쪽에 비아가 형성되어 접지면을 제공하는 일종의 CFBGCPW 천이 구조를 이용하게 된다. 여기서 이러한 비아는 RF 접지면만 제공하면 되는 것이기 때문에, 그림 1(b)^[6] 및 그림 1(c)^[7]와 같이 1/4 파장 전송선을 이용 마이크로스트립과 FGCPW의 천이 구조로 제안한 것들이 있다. 이러한 구조는 밀리미터파 측정에 있어서는 유용한

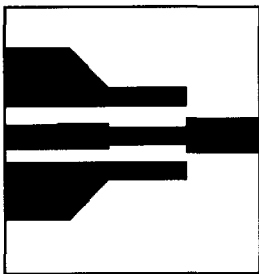
천이 구조가 되지만, 근본적으로 낮은 주파수에서는 이러한 천이 구조는 DC적 접지면을 제공하지 않아 큰 삽입 손실을 동반하게 된다.

천이 구조의 다른 응용으로 그림 2^[8]와 같은 캐리어(carrier)를 이용한 MIC(Microwave Integrated Circuit) 집적 회로의 집적에 유용하게 사용될 수 있을 것이다. 즉 그림과 같이 MIC 집적 회로의 경우, 조립 및 개별 측정 그리고 수리의 용이성을 위하여 기능별로 각각의 KOVAR 캐리어 위에 조립된 단위 모듈로 구성되게 되는데, 단위 모듈간의 연결시 마이크로스트립으로 구성된 회로를 와이어 본딩으로 직접 연결할 경우, 캐리어에 의해 발생한 깊이와 간격에 따라, 주파수가 높아질수록 부정합에 의한 삽입 손실은 커지게 된다. 반면 CPW의 경우 전자계가 윗면에 주로 형성되어 있어, 이를 통하여 연결할 경우 캐리어 깊이의 영향을 적게 받아 낮은 삽입 손실을 가져올 수 있다.

그러나 기존의 CPW-microstrip 천이 구조는 이러한 상황에 직접 적용하기는 다소 문제가 있다. 이것

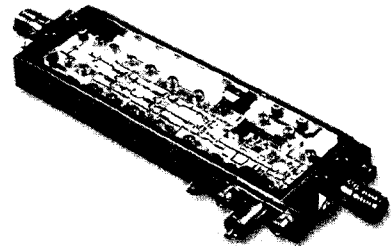


(a) MMIC에서 웨이퍼 프로브 측정을 위한 CFBGCPW 천이 구조
(a) CFBGCPW transition for wafer probe measurement
(b) FGCPW-Microstrip 천이 구조^[6]
(b) FGCPW-microstrip transition^[6]

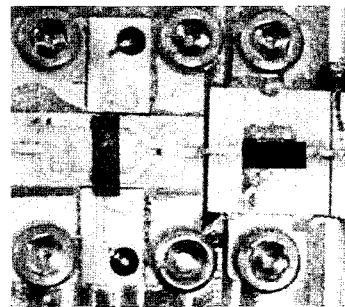


(c) FGCPW-microstrip 천이 구조^[7]
(c) FGCPW- microstrip transition^[7]

그림 1. 여러 가지 천이 구조
Fig. 1. Various kinds of transition.



(a) MIC 모듈 사진
(a) The photo of MIC module



(b) 단위 모듈 사진
(b) The photo of unit modules

그림 2. EDO Electronic Systems Group사
Fig. 2. EDO Electronic Systems Group Com.

은 대부분 측정시 웨이퍼 프로브와 마이크로스트립들간의 삽입 손실 최소화에 초점을 두고 있어, CPW와 마이크로스트립간의 임피던스 정합에만 주안점을 두고 있다. 따라서 CPW의 전자계가 상당량 밀면의 접지면에 영향을 받게 되어 캐리어 모듈 연결에 원활한 적용이 어렵게 된다. 본 논문에서는 이러한 문제점을 해결하고자 단위 모듈간 연결시 최소의 삽입 손실을 갖는 CPW-microstrip 천이 구조를 설계 및 해석하였으며, 이들의 형상에 따른 영향을 조사하였다.

II. 천이 구조 설계

2-1 50 Ohm CFBGCPW 선로 선정

우선 마이크로스트립 모드로 되어 있는 전자계를 CPW 모드로 전환하기 위해서는 특성 임피던스가 50 ohm인 CFBGCPW 선로가 결정되어야 할 것이다. 이때 그림 3과 같이 밀면에 접지면이 있는 CFBGCPW의 특성 임피던스에 대하여 등각사상(conformal mapping)을 이용하여^[9] 구할 수 있게 된다.

CFBGCPW의 자유 공간 영역에 대한 단위 길이당 커패시턴스는

$$C_{air} = 2\epsilon_0 \frac{K(k_3)}{K'(k'_3)} = 2\epsilon_0 \frac{K_3}{K'_3} \quad (1)$$

여기서 $K(\cdot)$, $K'(\cdot)$ 는 제1종 및 제2종 완전 타원 적분을 나타내며, 변수 k_3, k'_3 는 각각 아래와 같다.

$$k_3 = \frac{a}{b} \sqrt{\frac{1 - \frac{b^2}{c^2}}{1 - \frac{a^2}{c^2}}} \quad (2)$$

$$k'_3 = \sqrt{1 - k_3^2} \quad (3)$$

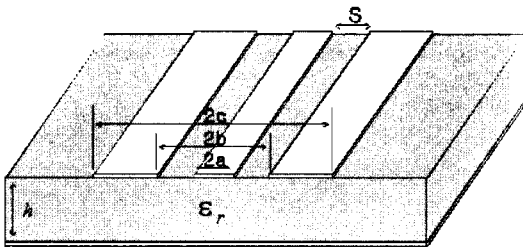


그림 3. CFBGCPW 구조
Fig. 3. The structure of CFBGCPW.

또한 이것을 간략히 표시하기 위하여 $K(k_3) = K_3$, $K'(k'_3) = K'_3$ 로 나타내었다.

그리고 CFBGCPW의 유전체 영역에 대한 단위 길이당 커패시턴스는, 유한한 접지면이 존재할 경우와 유한한 높이의 차폐면이 있을 경우, 복합 등각사상으로 고려하여

$$C_{sub} = 2\epsilon_0 \epsilon_r \frac{K(k_7)}{K'(k'_7)} = 2\epsilon_0 \epsilon_r \frac{K_7}{K'_7} \quad (4)$$

이때 k_7, k'_7 는 아래와 같다.

$$k_7 = \frac{\tanh(\frac{\pi a}{2h})}{\tanh(\frac{\pi b}{2h})} \sqrt{\frac{1 - \frac{\tanh(\frac{\pi b}{2h})^2}{\tanh(\frac{\pi c}{2h})^2}}{1 - \frac{\tanh(\frac{\pi a}{2h})^2}{\tanh(\frac{\pi c}{2h})^2}}} \quad (5)$$

$$k'_7 = \sqrt{1 - k_7^2} \quad (6)$$

따라서 단위 길이당 총 커패시턴스는 다음과 같으며

$$C_t = C_{air} + C_{sub} \quad (7)$$

식 (4)에서 얻어지는 C_{sub} 의 $\epsilon_r \rightarrow 1$ 일 때의 커패시턴스로부터, 유효 유전상수는

$$\epsilon_{eff} = \frac{K_3/K'_3 + \epsilon_r K_7/K'_7}{K_3/K'_3 + K_7/K'_7} \quad (8)$$

따라서 이에 따른 특성 임피던스는 다음과 같다.

$$Z_{FCGPW} = \frac{60\pi}{\sqrt{\epsilon_{eff}}} \frac{1}{K_3/K'_3 + K_7/K'_7} \quad (9)$$

2-2 표면 밀집율(ρ)

구해진 50 ohm CFBGCPW라도 MIC 집적화에 응용되기 위해서는, 캐리어에 의해 발생하는 깊이와 간격의 영향이 최소가 되어야 하기 때문에, 선택된 CFBGCPW가 밀면의 접지면에 대한 영향이 최소가 되어야 한다는 조건이 필요하게 된다. 밀면에 접지면이 있는 CFBGCPW의 총 커패시턴스는 밀면과 윗면의 3개의 평판 도체 사이에 발생하는 것과 윗면에 위치한 3개의 평판 도체 간에 발생한 것으로 볼 수 있는데, 밀면의 접지면에 대한 영향이 최소가 되기 위해서는 대부분의 커패시턴스가 윗면의 평판 도체 간에 발생되어야 한다.

따라서 어느 정도의 커패시턴스가 순수하게 평판

도체 간에 발생하는지를 알기 위해, CBFPCPW의 평판 도체 사이의 간격(S)을 변화시켜가면서, 총 커패시턴스에 대해 순수하게 평판 도체 간에 발생한 커패시턴스 비율을 구하면 될 것이다. 이때 커패시턴스는 도체 사이의 간격에 반비례하므로 평판 도체 사이의 간격이 매우 좁아지면, 대부분의 커패시턴스 성분들이 평판 도체 사이에 발생할 것이므로, 총 커패시턴스는 순수한 평판 도체 사이에 발생한 커패시턴스와 거의 동일해질 것을 용이하게 짐작할 수 있다.

순수한 평판 도체 간에 발생한 커패시턴스를 구하기 위해서는 밀면의 접지면을 ∞ 로 가정할 경우 밀면의 접지면에 의한 커패시턴스 성분은 사라지게 되고 이때 얻어지는 커패시턴스는 순수하게 평판 도체 간에 발생한 커패시턴스가 된다. 따라서 순수하게 평판 도체 간에 발생한 커패시턴스는 식 (5)에서 $h \rightarrow \infty$ 로 할 경우 얻어진다. 이때 자유 공간 영역의 커패시턴스는 식 (1)의 C_{air} 와 같게 되고, 반면 유전체 영역에서 발생하는 커패시턴스는 단순히 C_{air} 의 유전율이 ϵ_r 로 바뀐 것이기 때문에 이때 커패시턴스는

$$C_{\infty} = C_{air} + C_{sub} = 2\epsilon_o(\epsilon_r + 1) \frac{K_3}{K'_3} \quad (10)$$

가 되게 된다. 따라서 다음과 같이 나타내지는 표면 밀집률(ρ)은 전계 분포가 어느 정도 순수하게 평판 도체 간에 발생하는지를 나타내게 된다.

$$\rho = \frac{C_t}{C_{\infty}} \quad (11)$$

이것은 1보다 작으며, 1에 가까울수록 윗면의 평판 도체로만 전계가 도파되는 것을 의미한다.

그림 4에는 평판 도체 선로들의 폭과 기판 높이(h)를 유지하고 간격(S)을 변화시키면서 표면 밀집율(ρ)을 $2S/h$ 에 대하여 나타내었다. 그림에서 알 수 있듯이 $h \gg 2S$ 되면 표면 밀집율은 1에 가까워 대부분의 전계는 평판 도체 간에 형성되어 도파되는 것을 알 수 있다.

따라서 그림 4에서 얻어진 결과를 토대로 $\epsilon_r = 9.6$ 이고 $h = 10$ mil인 세라믹 기판에 대하여 평판 도체 간에 대부분의 전계가 밀집되어 밀면의 접지면과의 전계를 무시할 수 있는 CBFPCPW 구조 50 ohm 선로를 결정하였다($a = 43$ um, $b = 80$ um, $c = 480$ um, 표

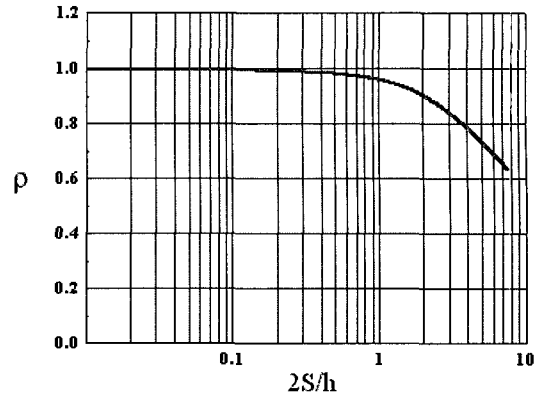


그림 4. 간격에 따른 표면 밀집율
Fig. 4. The surface energy density for the spacing.

면 밀집율 98.9 %).

반면 표면 밀집율이 다른 CPW에 대해서는 다음과 같이 고려할 수 있다. 캐리어 깊이가 깊어짐에 따라 밀면과 형성된 전계는 큰 임피던스를 보게 되고, 이때 밀면에 형성된 전계는 모두 반사된다고 가정하면, 에너지는 표면 밀집율만큼 전달되게 된다. 이와 같은 가정 하에서 표면 밀집율에 따른 삽입 손실 및 반사 손실을 계산한다면 표 1과 같은 결과를 얻을 수 있다. 즉, 표면 밀집율이 작아짐에 따라 삽입 손실은 커지고 반사 손실이 작아지는 것을 알 수 있다. MMIC 테스트용으로 많이 사용되는 웨이퍼 프로브 pad(pad size 80 um, pitch 200)는 표면 밀집율이 84.8 % 정도로, 직접 이것을 캐리어에 장착한 후 CPW 결선을 위한 3개의 리본 본딩을 하여 연결할지라도 이의 반사 손실은 10 dB 정도가 되어 곤란한 것을 알 수 있다. 따라서 반사 손실 10 dB를 보장하기 위해서는 표 1에 의하여 약 95 %의 표면 밀집율을 갖는 CPW가 선정될 필요가 있다.

표 1. 표면 밀집율에 따른 삽입 손실 및 반사 손실
Table 1. The corresponding insertion and return losses to surface energy density.

표면 밀집율(%)	삽입 손실(dB)	반사 손실(dB)
80	0.97	6.99
85	0.71	8.24
90	0.46	10
95	0.22	13
100	0	∞

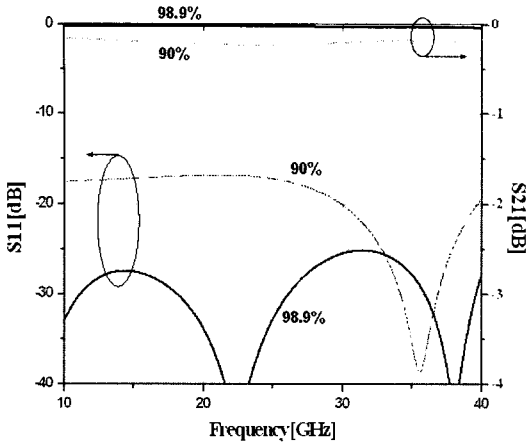


그림 5. 표면 밀집율에 따른 비교(캐리어 두께 1.0 mm, 캐리어간 간격 0.1 mm)

Fig. 5. The comparison of the surface energy density.

그림 5는 표면 밀집율이 90 %와 위에서 설계된 98.9 %를 HFSS를 이용하여 비교한 결과이다. 이때 캐리어의 깊이는 모두 1.0 mm의 두께를 가지며, 캐리어간 연결은 3개의 리본으로 연결하였다. 3개의 리본 중 2개는 접지면 연결에 사용되고 1개는 신호의 연결에 사용되었다. 그림 5에서 분명하게 98.9 %의 표면 밀집율을 갖는 CPW는 90 %로 설계된 구조에 비해 반사 손실이 분명히 개선되는 것을 알 수 있다. 또한 이때 90 %의 표면 밀집율의 경우 표 1의 값보다 개선된 낮은 값을 가지고 있는데, 이는 밀면에 형성된 전계가 완전하게 반사되지 못하고 일부 전달되기 때문으로 사료된다.

2-3 CFBGCPW-Microstrip 천이 구조

CBFGCPW와 microstrip 연결시 천이 구조가 필요하게 되는데, 기존의 연구된 천이 구조^{[6],[7]} 등은 낮은 주파수에서 동작하지 않는 단점이 있다.

하지만 본 논문에서 제안한 구조는 MMIC 공정 분야에서 응용되고 있는 웨이퍼 프로브 패드^[10]와 유사한 형태를 선택하여 마이크로스트립 모드를 낮은 주파수에서도 효율적으로 변환하도록^[11], 그림 6처럼 비아를 통해서 접지시켜, 낮은 주파수 영역까지 동작 영역을 확대하였다.

2-3-1 비아 직경에 대한 변화

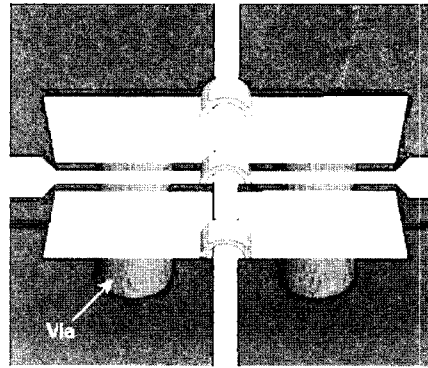
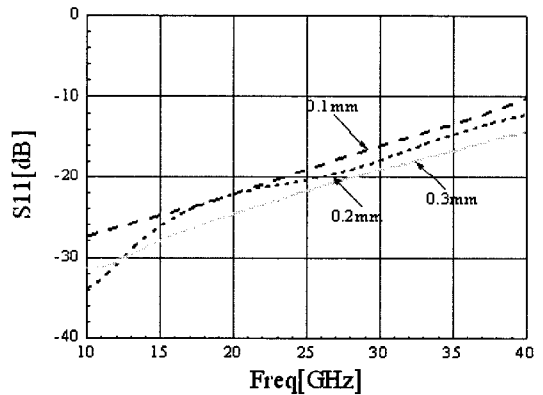
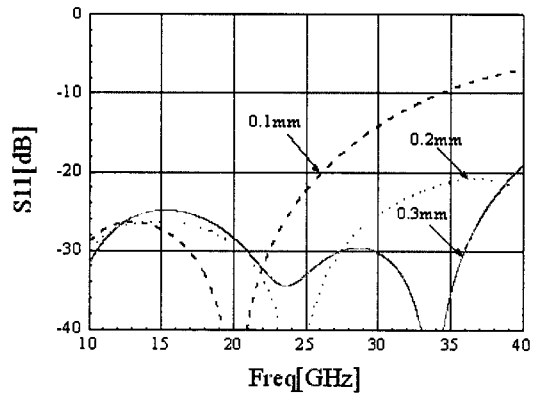


그림 6. 제안된 CFBGCPW-microstrip 천이 구조의 back-to-back 연결

Fig. 6. The back-to-back connection of the proposed CFBGCPW-microstrip transition.



(a) 천이 구조 자체
(a) Single-ended structure



(b) Back-to-back 연결
(b) Back-to-back connection

그림 7. 비아 직경에 따른 반사 손실
Fig. 7. Return loss for via size.

설계된 천이 구조의 특성을 최적화시키기 위해 비아의 직경에 대한 변화를 천이 구조 자체와 back-to-back 구조에 대해서 살펴보았다.

두 구조 모두 비아의 직경이 커질수록 인덕턴스 값이 작아지고, CFBGCPW의 윗면에 접지면의 open stub의 길이에 의한 커패시턴스의 영향을 제거해 그 특성이 향상됨을 알 수 있다.

2-3-2 천이 각(θ) 선정

그림 8은 비아의 직경을 0.3 mm로 고정한 후 천이 구조의 최적화를 위한 또 다른 변수인 천이 각(θ)을 변화시켜 천이 구조 자체와 back-to-back 구조에서 부정합이 최소가 되는 천이 각(θ)을 찾기 위한 시뮬레이션 결과이다.

천이 구조만으로 볼 때 천이 각(θ)이 상대적으로 클수록 천이 구간에서 필드 전환시 부정합이 최소가 되었다. 이는 접지면에 의해 발생하는 개방단 커패시턴스 값이 최소가 되는 각도이며, 앞서 비아의 직경에 따른 커패시턴스 값의 변화에 의한 특성 변화와도 일치한다. 하지만 back-to-back의 구조에서 특정한 천이 각(θ)을 가질 때, 약 40~60° 사이의 각도에서 전체적인 부정합이 최소화 되었는데 이는 본딩에 의한 인덕턴스 값이 더해져 이를 상쇄할 수 있는 최적의 각도를 갖게 되는 것이다.

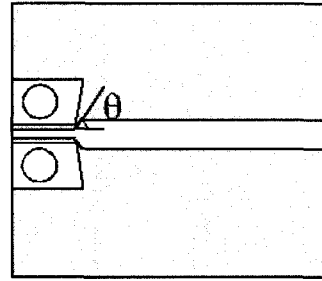
2-4 천이 구간에서의 등가 모델

응용에 따라서는 다른 본딩 와이어 구조가 사용될 수 있기 때문에 이의 등가 회로를 구하였다.

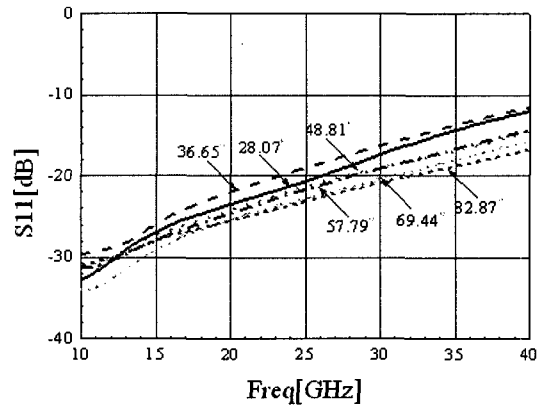
그림 9의 기준선에 의해 정의되는 등가 회로를 구하기 위하여 HFSS를 사용 시뮬레이션 하였다.

계산 결과에 대해 기준선을 그림 9(a)와 같이 T, T'으로 후퇴시킨 뒤 S-parameter 값을 추출하였고, 이를 통해 등가 회로를 꾸민 후 ADS의 optimization 기능을 사용하여 해당하는 파라미터 값을 추출하였다.

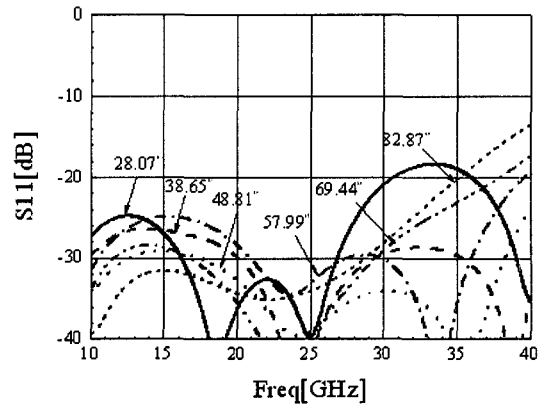
그림 9(b)와 같이 등가 회로 파라미터는 선로에 의한 인덕턴스(L_{m1}, L_{m2}), 접지면에 의한 커패시턴스(C_s), 비아 인덕턴스(L_p), 접지면과의 커플링 커패시턴스(C_c), 선로의 step에 의한 커패시턴스(C_m)로 정의할 수 있고, 표 2은 비아 크기에 대한 각 파라미터를 추출한 결과이다. 이와 같이 구성된 등가 회로



(a) 천이 각(θ)의 정의
(a) The definition of transition angle(θ)



(b) 천이 구조 자체
(b) Single-ended structure



(c) Back-to-back 구조
(c) Back-to-back structure

그림 8. 천이 각(θ)에 따른 반사 손실
Fig. 8. Return loss for the transition angle.

는 계산된 S-parameter 값과 비교했을 때 잘 일치하는 것을 확인할 수 있다.

계산 결과로부터 주파수가 낮을 경우 C_c 를 제외한 선로 자체의 효과가 먼저 나타나고, 주파수가 높

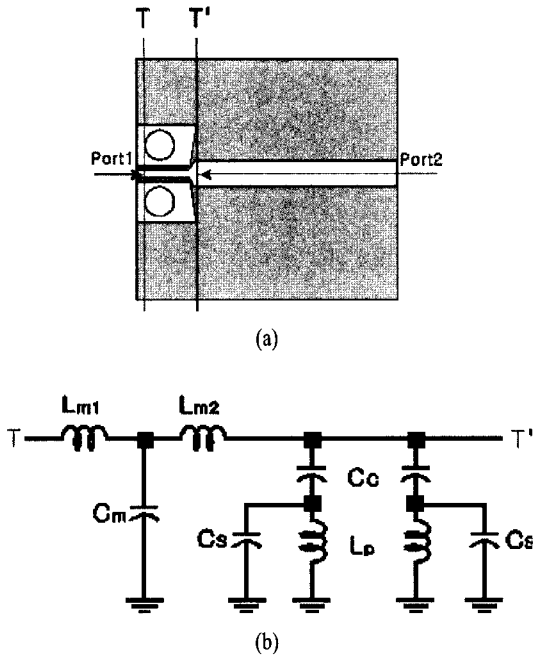


그림 9. (a) 기준선 정의, (b) 등가 회로
Fig. 9. (a) The definition of the reference plane, (b) The equivalent circuit.

표 2. 파라미터 값

Table 2. The values of the equivalent circuit.

Parameter \ Via size	0.1 mm	0.2 mm	0.3 mm
$L_{m1}(\mu H)$	133	110	110
$L_{m2}(\mu H)$	108	108	108
$C_m(fF)$	36	40	51
$C_c(fF)$	18	21	17
$C_s(\mu F)$	0.18	0.29	0.52
$L_p(nH)$	55.6	32.54	22.41

아질 경우 옆면의 접지면과의 결합 효과가 나타나는 것을 알 수 있다.

III. 시뮬레이션 및 제작 결과

실험 검증에 앞서 시뮬레이션으로 설계된 천이 구조와 마이크로스트립의 특성을 비교하였다. 그림 11(a)와 같이 구성하였으며 공정상에서 발생할 수 있는 길이(1 mm)와 간격(0.1 mm)에 대한 부정합을

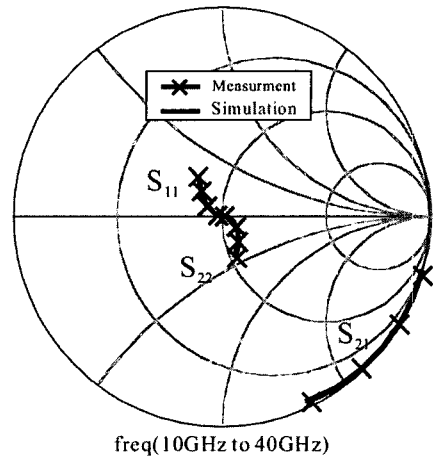
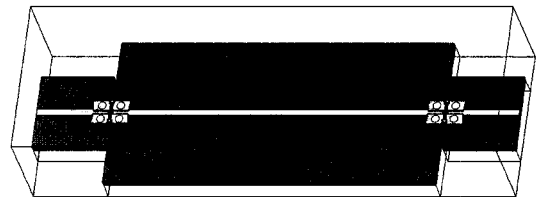
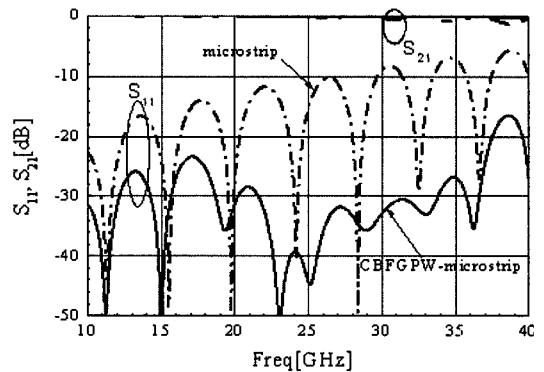


그림 10. 등가 회로로 계산된 S 파라미터와 HFSS 결과 비교
Fig. 10. The comparison of the S-parameters of the equivalent circuit with the HFSS S-parameter.



(a) 구조
(a) The structure

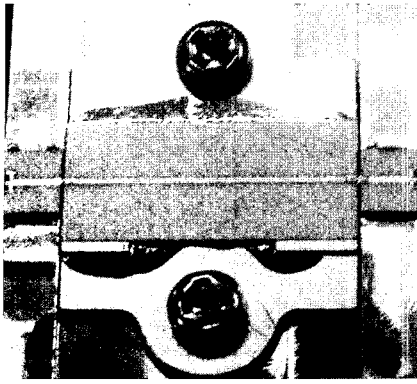


(b) 결과
(b) The results

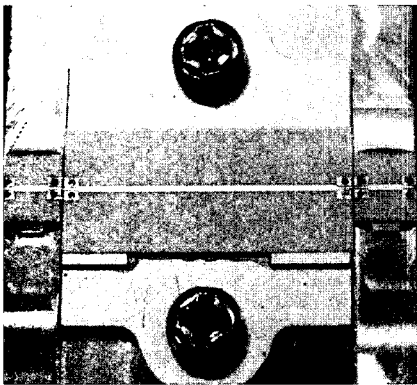
그림 11. CFBGCPW-microstrip 시뮬레이션
Fig. 11. The FGCPW-microstrip transition.

고려하였다.

그림 11(b)는 이 구조에 대한 시뮬레이션 결과이



(a)



(b)

그림 12. (a) Microstrip 시험 구조, (b) CFBGCPW-microstrip 시험 구조

Fig. 12. (a) The test structure of microstrip transition and (b) CFBGCPW-microstrip transition.

다. 마이크로스트립의 경우 구조에 의한 부정합 때문에 고주파 영역에서 높은 삽입 손실 및 반사 손실을 나타내었으나, 설계된 CFBGCPW-microstrip 천이 구조는 이런 문제점을 상당히 개선한 것을 확인할 수 있다.

그림 12는 시뮬레이션 결과를 실험적으로 검증하기 위하여 제작된 구조의 사진이다. 양끝에 CFBG-CPW 구조는 실제 측정에서 나타나는 커넥터에 대한 영향을 제거하기 위해 온-웨이퍼 계측 측정이 가능하도록 제작되었다. 또한 이것은 측정면에서도 장점을 가지게 되는데, 마이크로스트립으로 구성된 캐리어의 측정에 있어서는 특수한 시험 지그가 필요하게 되는데, 본 논문의 천이 구조를 가지는 캐리어의 경우 온-웨이퍼 측정시스템으로 직접 측정할 수 있

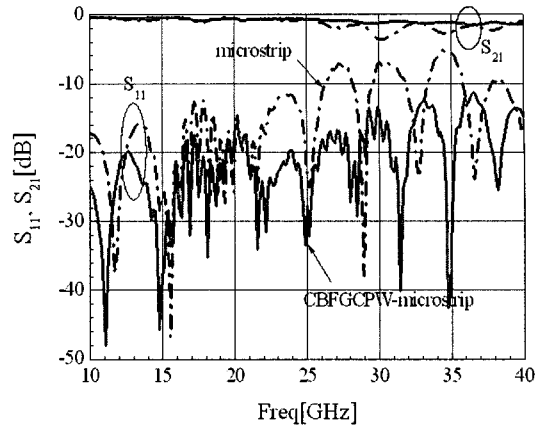


그림 13. 측정 결과 비교

Fig. 13. The comparison of the measured result.

게 되어 캐리어의 동작 여부를 용이하게 판단할 수 있다는 점이다.

그림 13은 제작된 두 구조에 대한 측정 결과이다. 결과 비교에서 알 수 있듯이 시뮬레이션 결과와 유사한 것을 알 수 있다. 마이크로스트립의 경우 고주파 영역에서 최대 3.6 dB의 삽입 손실과 5.6 dB의 반사 손실을 갖는 반면 제안된 구조는 최대 1.5 dB의 삽입 손실과 11.2 dB의 반사 손실을 갖는다. 따라서 제안된 CFBGCPW-microstrip 천이 구조가 캐리어를 이용한 MIC 복합 모듈 구성시 발생하는 깊이와 간격에 대한 영향이 개선됨을 확인하였으며, 앞서 MIC 복합 모듈 구성을 위한 설계 및 최적화 방법이 옳다는 것을 다시 한번 확인할 수 있다. 여기서 반사 손실에서 잦은 찌그러짐은 교정의 영향인 것으로 사료된다.

IV. 결 론

본 논문에서는 캐리어로 구성된 단위 모듈을 이용한 MIC 복합 모듈 구성시, 고주파에서 삽입 손실 및 반사 손실 특성이 우수한 CFBGCPW-microstrip 천이 구조를 설계 및 제안하였다. 제안된 구조는 캐리어로 인한 깊이의 증가에 대해 마이크로스트립으로 구성된 캐리어와는 달리, 고주파에서 삽입, 반사 손실에 대한 영향이 적음을 보였다. 이는 시뮬레이션 및 시험 결과로 확인할 수 있었으며, 커넥터의 영향을 배제하기 위하여 온-웨이퍼 계측이 가능하도록

측정용 천이 구조를 제작하여 이를 입증하였다.

제안된 구조는 전계의 표면 밀집율(ρ), 천이 각(θ), 비아 크기에 따라 특성이 변하게 되는데 이를 해석하였으며, 이들의 등가 회로를 구성하여 다른 응용에 편의를 제공하였다. 또한 제안된 구조는 온웨이퍼 방법으로 측정 가능하게 되어, 단위 모듈의 특성 측정, 수리, 교체 등을 편리하게 한다.

참 고 문 헌

- [1] C. P. Wen, "Coplanar waveguide: A surface strip transmission line suitable for non-reciprocal gyro-magnetic device application", *IEEE Trans. on Microwave Theory Tech.*, vol. 17, no. 12, pp. 1087-1090, Dec. 1969.
- [2] I. D. Robertson, *MMIC Design*, London, UK, IEE, 1995.
- [3] G. Ghione, C. U. Naldi, "Coplanar waveguides for MMIC applications: Effect of upper shielding, conductor backing, finite-extent ground planes and line-to line coupling", *IEEE Trans. on Microwave Theory Tech.*, vol. 35, no. 3, pp. 260-267, Mar. 1987.
- [4] K. E. Jones et al., "MM-wave wafer-probes span 0 to 50 GHz", *Microwave J.*, pp. 177-183, Apr. 1987.
- [5] GEC-Marconi, *GaAs IC Foundry Design Manual*, GEC-Marconi Limited, Oct. 1997.
- [6] G. Strqub, P. Ehret, and W. Menzel, "On-wafer measurement of microstrip-based MMICs without via holes", in *IEEE MTT-S Dig.*, pp. 1399-1402, 1996.
- [7] G. Gauthier, L. P. Katehi, and G. M. Rebeiz, "W-band finite ground coplanar waveguide(FGCPW) to microstrip line transition", in *IEEE MTT-S Int. Microwave Symp. Dig.*, vol. 1, pp. 107-109, Jun. 1998.
- [8] R. R. Holtaman, "A study of transition effects in supercomponents", *Microwave J.*, Feb. 2005.
- [9] C. Veyres, V. F. Hanna, "Extension of the application of conformal mapping techniques to coplanar lines with finite dimensions", *Int. J. Electron.*, vol. 48, no. 1, pp. 47-56, Jul. 1980.
- [10] G. Zheng, J. Papaploymerou, and M. M. Tentzeris, "Wideband coplanar waveguide RF probe pad to microstrip transitions without via holes", *IEEE Microwave and Wireless Components Lett.*, vol. 13, no. 12, Dec. 2003.
- [11] Ming Yu, R. Vahldieck, and J. Huang, "Comparing coax launcher and wafer probe excitation for 10 mil conductor backed CPW with via holes and air-bridges", in *IEEE MTT-S Dig.*, pp. 705-708, 1993.

임 주 현



2005년 2월: 충남대학교 전기전자
전파공학과 (공학사)
2007년 2월: 충남대학교 전파공학
과 (공학석사)
[주 관심분야] 초고주파 회로설계
및 시스템

양 승 식



2003년 2월: 충남대학교 전파공학
과 (공학사)
2005년 2월: 충남대학교 전파공학
과 (공학석사)
2005년 3월~현재: 충남대학교 전
파공학과 박사과정
[주 관심분야] 초고주파 능동회로
및 시스템, MMIC 설계

염 경 환



1976년~1980년: 서울대학교 전자
공학과 (공학사)

1980년~1982년: 한국과학기술원 전
기 및 전자과 (공학석사)

1982년~1988년: 한국과학기술원 전
기 및 전자과 (공학박사)

1988년 3월: 금성전기(주) 소재부품
연구소 선임연구원 (MIC팀 팀장)

1990년 3월: 금성전기(주) 소재부품연구소 책임연구원

1991년 5월: 금성정밀(주) 기술연구소 연구1실 책임연구원

1991년 8월: (주) LTI

1999년 10월~현재: 충남대학교 전파공학과 교수

[주 관심분야] 초고주파 능동회로 및 시스템, MMIC 설계