

# 단상풀브릿지 구조를 갖는 계통연계형 인버터의 필터인덕터 설계

金孝城<sup>†</sup>

## Filter Design for Utility Interactive Inverters using Single-phase Full-bridge Topology

Hyo-Sung Kim

### 요 약

본 논문은 단상풀브릿지 구조를 갖는 계통연계형 전압형 PWM 인버터를 위한 필터설계를 목적으로 한다. 단상풀브릿지 전압형 PWM 인버터의 교류출력단 전압과 계통전압의 관계를 분석하여 필터인덕터에 순시적으로 인가되는 전압의 특징적인 관계를 정성적 및 정량적으로 파악하였다. 교류출력단 전압의 분석을 기초로 하여 필터인덕터에 흐르는 스위칭리플전류의 크기를 정량적으로 구하였다. 이러한 분석을 기초로 하여 계통주입전류의 기본파성분에 대한 리플전류의 비율을 평가함수로 하는 필터인덕터의 설계법을 제시하였다. 제안된 설계방법을 시뮬레이션 및 실험을 통하여 검증하였다.

### ABSTRACT

This paper deals with filter design for utility-interactive voltage-sourced PWM inverters built by single-phase full-bridge topology. By analyzing the relation between utility voltage and the ac output voltage of single-phase half-bridge inverters, the instantaneous voltage applied on the filter inductor is deduced qualitatively and quantitatively. Moreover, switching ripple current through the filter inductor is calculated from the filter inductor voltage. Based on the above mentioned analysis, filter design method is proposed by evaluating the percentage of the switching ripple current against the rated fundamental current. Proposed filter design method is verified by simulation and experiment.

**Key Words** : Utility-interactive inverters, Single-phase full-bridge inverters, Switching ripple current, Filter design

### 1. 서 론

신재생에너지의 등장과 더불어 분산발전계통이 널리 보급되고 있다<sup>[1,2]</sup>. 분산발전계통은 작게는 1kW급의 가정용에서부터 크게는 수백 MW급의 발전단지용에 이

르기까지 다양한 분포를 이루고 있다. 중소규모의 분산발전계통은 통상적으로 계통연계형 인버터를 사용하여 기존의 전원 그리드에 접속하며, 전류주입방식에 의하여 utility에 전력을 판매한다<sup>[3,4]</sup>.

주입전류의 품질은 계통망의 전력품질에 영향을 미치므로 utility로부터 규제의 대상이 된다<sup>[5-7]</sup>.

한전의 경우, 분산발전계통의 주입전류는 10분 평균한 40차까지의 종합평균 왜형율(TDD: Total Demand Distortion)이 5%를 초과하지 않도록 차수별 제어를 해야하며, 짝수 고조파는 각 구간 고조파 허용치의 25%

<sup>†</sup>교신저자 : 정회원, 공주대 전기전자제어공학부 교수  
E-mail : hyoskim@kongju.ac.kr  
접수일자 : 2007. 7. 18      1차 심사 : 2007. 7. 23  
심사완료 : 2007. 7. 25

이하로 제한하도록 되어 있다.

$$TDD = \sqrt{\sum_{h=2}^{40} I^2(h) / I_{rate}} \quad (1)$$

그러나 계통연계형 인버터에 의해 전원그리드로 주입 되는 전류에는 인버터의 PWM스위칭 패턴과 그리드전압 간의 전기역학적인 관계에 의하여 스위칭 주파수를 기본 주파수로 하는 고주파대의 고조파도 발생한다. 따라서, 계통연계형 인버터가 전원그리드에 미치는 전력품질의 영향을 평가하기 위하여는 식(1)로 정의되는 저차고조파 대역에서의 왜곡뿐만 아니라 식(2)로 묘사되는 41차 이후의 고차고조파에 대한 고려도 필요하다 [8,9].

$$I_{rms,sw} = \sqrt{\sum_{h=41}^{400} I^2(h) / I_{rate}} \quad (2)$$

인버터의 스위칭에 의하여 발생하는 고주파대역의 전류리플은 제어기에 의한 억제 불가능 하며 적절한 PWM 패턴 및 수동 필터에 의하여만 감소시킬 수 있다. 인버터의 스위칭에 의하여 발생하는 리플 전류가 전력품질에 미치는 영향은 식(3)과 같이 스위칭리플을로 정의할 수 있다.

$$RF_{sw} = \frac{I(h_{sw})}{I_{rate}} \times 100 [\%] \quad (3)$$

본 논문에서는 단상풀브릿지 구조를 갖는 계통연계형 전압형 PWM 인버터에서 필터인덕터의 크기와 스위칭 리플을 간의 관계를 분석하고, 주어진 스위칭 리플을 만족하는 필터인덕터의 설계방법을 제안한다. 시뮬레이션 및 실험을 통하여 제안된 설계방법의 타당성을 검증한다.

## 2. 리플전류 해석

### 2.1 필터인덕터의 전압과 전류

단상풀브릿지 인버터를 사용한 계통연계용 인버터의 토폴로지는 그림1과 같다. 그리드전압  $e_a$ 는 이상적인 정현파로 가정한다.

해석의 편의를 위하여 그림1에서 필터인덕터를 통해 계통에 주입되는 전류의 기본과성분은 영이라고 가정한다. 따라서 필터인덕터에 걸리는 전압의 기본과성분도 영이 되어야 하므로

$$v_{L1} = v_{O1} - e_a = 0 \quad (4)$$

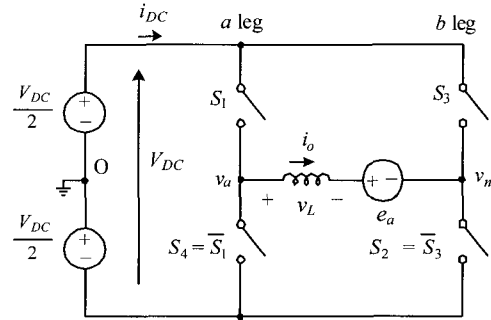


그림 1 단상풀브릿지 인버터의 토폴로지  
Fig. 1 Topology of a single-phase full-bridge inverter

그림2에서 알 수 있는것처럼, 단상풀브릿지 인버터의 PWM 출력전압  $v_o$ 의 파형은 유니폴라 형태를 취하며  $V_{dc}$ , 0,  $-V_{dc}$ 의 3단계의 값을 갖는다. 인버터의 스위칭주파수  $f_{sw}$ 가 전원주파수  $f_0$ 보다 충분히 크다고 가정하면, 스위칭주기 내에서 인버터 출력전압의 시간평균값  $v_{AV}$ 는 일정하다고 볼 수 있다. 또한 식(4)에서 목표한 대로 적절한 제어가 이루어진다면 인버터 출력전압의 시간평균값  $v_{AV}$ 는 출력전압  $v_o$ 의 기본과성분  $v_{O1}$ 으로서 그리드전압  $e_a$ 와 같게 될 것이다.

따라서 임의의 스위칭 주기에서 계통연계형 단상풀브릿지인버터의 필터인덕터에 흐르는 전류파형은 그림 2의 하단과 같은 형태를 갖게 된다. 이때 필터 인덕터를 통하여 흐르는 전류의 PWM스위칭에 따른 리플성분의 최대값  $i_{pp}$ 는 다음과 같이 정리된다.

$$\Delta i_{pp} = 2\Delta i_{max} = \frac{(V_{dc} - v_{AV})}{L} \frac{d_1}{2} T_s \quad (5)$$

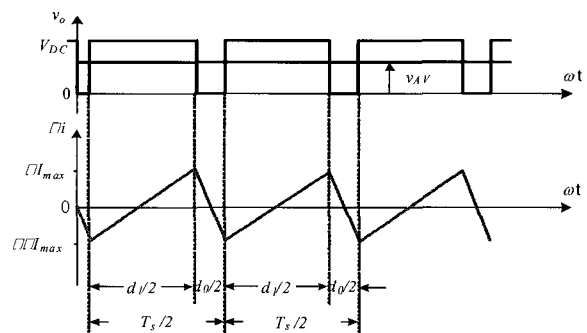


그림 2 단상풀브릿지 인버터의 출력전압 및 전류 파형  
Fig. 2 Output voltage and current waveform of typical single-phase full-bridge inverters

한편,  $0 < \omega t < \pi$ 의 구간에서 식(4)의 조건을 단상 폴브릿지 인버터의 토폴로지에 적용하면,

$$v_{Av}(\omega t) = d_1(\omega t)V_{dc}, \quad e_a(\omega t) = m_a V_{dc} \sin(\omega t) \quad (6)$$

이므로,

$$d_1(\omega t) = m_a \sin(\omega t) \quad (7)$$

이 된다. 따라서 식(6) 및 식(7)로부터, 식(5)는 다음과 같이 정리된다.

$$\Delta i_{pp}(t) = \frac{V_{dc} T_s}{2L} (1 - m_a \sin(\omega t)) g m_a \sin(\omega t) \quad (8)$$

단,  $0 < \omega t < \pi$ .

식(8)에서  $\theta = 0$  및  $\pi$ 일 때  $\Delta i_{pp}(\theta) = 0$  이 된다. 한편  $\Delta i_{pp}(\theta)$ 의 극대/극소 값을 찾기 위하여  $d\{\Delta i_{pp}(\theta)\}/d\theta = 0$ 인 조건을 찾으면,

$$\cos \theta (1 - 2m_a^2 \sin^2 \theta) = 0 \quad (9)$$

이 된다. 따라서  $\theta = \text{Sin}^{-1}(1/2m_a)$ ,  $\pi/2$ , 및  $\pi - \text{Sin}^{-1}(1/2m_a)$ 에서  $\Delta i_{pp}(\theta)$ 는 극대/극소 값을 갖으며, 이 때  $\Delta i_{pp}(\theta)$ 의 값을 정리하면 식(10)과 같이 된다.

$$\theta = 0 \text{에서:} \quad \Delta i_{pp}(\theta) = 0 \quad (10)$$

$$\theta = \text{Arcsin}\left\{\frac{1}{2m_a}\right\} \text{에서:} \quad \Delta i_{pp}(\theta) = \frac{V_{dc} T_s}{8L}$$

$$\theta = \pi/2 \text{에서:} \quad \Delta i_{pp}(\theta) = \frac{V_{dc} T_s}{2L} m_a (1 - m_a)$$

$$\theta = \pi - \text{Arcsin}\left\{\frac{1}{2m_a}\right\} \text{에서:} \quad \Delta i_{pp}(\theta) = \frac{V_{dc} T_s}{8L}$$

$$\theta = \pi \text{에서:} \quad \Delta i_{pp}(\theta) = 0$$

$m_a$ 는 인버터의 모듈레이션인덱스로서,  $0 < \omega t < \pi$ 의 구간에서  $m_a$ 에 따른 계통연계형 단상폴브릿지 인버터의  $\Delta i_{pp}$ 의 크기는 그림3과 같이 분포된다.  $m_a=1.0$ 인 경우, 계통연계형 단상폴브릿지인버터의  $\Delta i_{pp}$  값이

최대가 되는 위치는  $\omega t = \pi/6$  또는  $\omega t = 5\pi/6$ 일 때이며 그 때  $\Delta i_{pp}$ 의 값은  $V_{dc} T_s / (8L)$ 이다. 또한  $\Delta i_{pp}$ 가 최소로 되는 위치는  $\omega t = 0$ ,  $\omega t = \pi/2$ , 및  $\omega t = \pi$ 일 때이며, 그 때  $\Delta i_{pp}$ 의 값은 0이다.  $m_a < 1.0$ 이 되면  $\omega t = \pi/2$ 에서  $\Delta i_{pp}$ 의 최소값은 식(10)에서 설명한 것과 같이 0보다 커지며 전체적으로  $\Delta i_{pp}$ 의 값이 증가한다. 따라서,  $m_a=1.0$ 일때  $0 < \omega t < \pi$ 의 구간에서 단상 폴브릿지 인버터의 PWM 스위칭에 따르는 필터인덕터 전류의 리플성분은 그림4와 같이  $\pm \Delta i_{pp} / 2$ 로 구획되는 범위 내에서 삼각파의 형태를 이룬다.

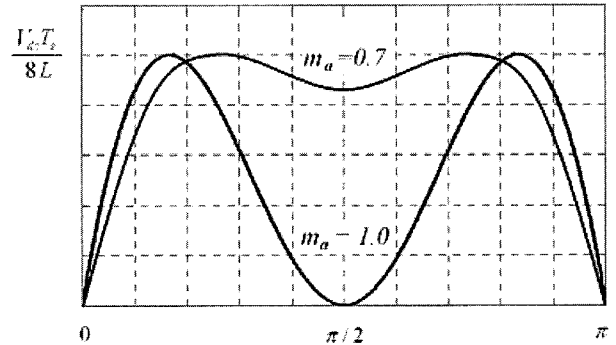


그림 3 전원주파수의 1/2주기내에서 모듈레이션 인덱스에 따른  $i_{pp}$ 의 크기 분포

Fig. 3 The magnitude distribution of  $i_{pp}$  during 1/2 grid voltage period according to parameter  $m_a$

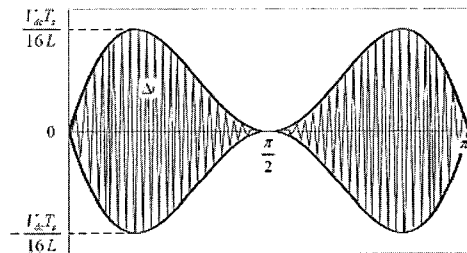


그림 4  $m_a=1.0$ 일 때 전원주파수의 1/2주기내에서 필터인덕터 리플전류  $i$ 의 전형적인 파형

Fig. 4 Typical waveform of filter inductor ripple current  $i$  during 1/2 grid voltage period when  $m_a=1.0$

### 2.2 리플전류의 실효값

실효값은 전류의 극성과 상관없이 크기에만 관련하므로 그림4의 PWM 스위칭에 따른 리플전류의 실효값은 등가적으로 그림5의 등가 리플전류에 대한 실효값과 같다.

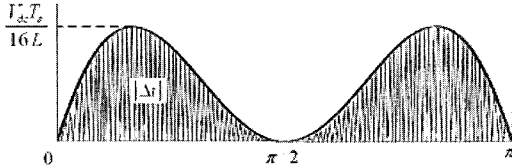


그림 5 전원주파수의 1/2주기내에서 필터인덕터 리플전류 i의 등가 실효전류파형

Fig. 5 Equivalent rms waveform of filter inductor ripple current i during 1/2 grid voltage period

그림5의 등가 리플전류는 1/4전원주기에 대하여 대칭성을 가지므로 실효값은 1/4전원주기인 T/4에 대하여 구하면 될 것이다. 만일  $f_{sw}=nf_0$ 라고 한다면 1/4전원주기인 T/4의 구간 동안에 n개의 삼각파 형태의 리플전류가 존재하게 되며 그 k번째 구간에서 삼각파전류의 크기는 그림6과 같이 분포한다고 볼 수 있다.

따라서 k번째 구간에서 스위칭리플전류의 크기는 식(8)로부터 정리하면 식(11)로 표현 가능하다.

$$\Delta i_{\max}(\theta_k) = \frac{V_{dc} T_s}{4L} [1 - m_{asin}(\theta_k)] g_{m_a} \sin(\theta_k) \quad (11)$$

단  $\theta_k = \frac{(2k-1)\pi}{4n}$ ,  $k=1, 2, \dots, n$ .

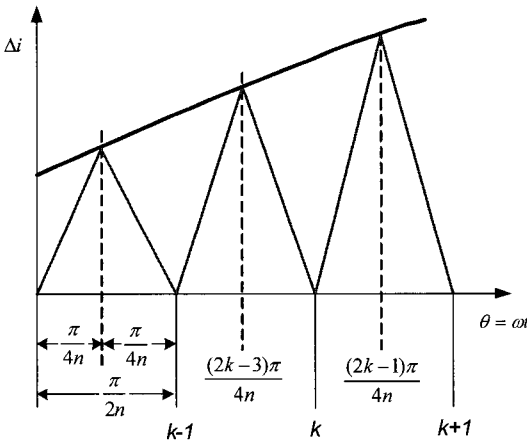


그림 6 1/4전원주기내에서 등가 필터인덕터 리플전류 i의 분포

Fig. 6 Distribution of equivalent filter inductor ripple current i during 1/4 grid voltage period

한편, 계통연계형 단상하프브릿지 인버터의 1/2스위칭 주기 내에서 삼각파 리플전류성분의 절대값은 그림7과 같이 묘사할 수 있으며, 이러한 삼각파전류에 대한

실효값은 식(12)와 같이 계산할 수 있다.

$$I_{r, T_s/4} = \sqrt{\frac{4}{T_s} \left[ \int_0^{T_s-T_1} \left( \frac{2\Delta i_{\max}}{T_s-T_1} g \right)^2 dt + \int_0^{T_1} \left( \frac{2\Delta i_{\max}}{T_1} g \right)^2 dt \right]} \quad (12)$$

$$= \frac{\Delta i_{\max}}{\sqrt{3}}$$

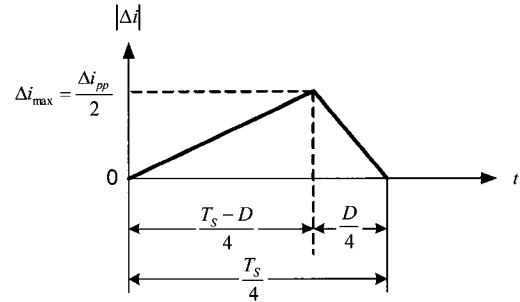


그림 7 1/4스위칭 주기내의 등가 필터인덕터 리플전류 Δi의 파형(단  $T_1 = dT_s$ )

Fig. 7 Waveform of equivalent filter inductor ripple current i during 1/4 switching period

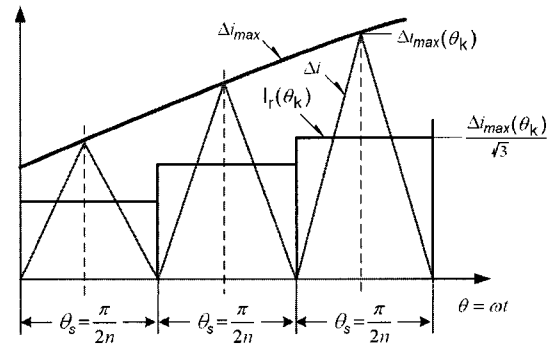


그림 8 등가 필터인덕터 리플전류 Δi의 실효값

Fig. 8 rms value of equivalent filter inductor ripple current Δi

식(12)로부터 k번째 구간에서 삼각파 전류의 실효값은  $I_r(\theta_k) = \Delta i_{\max}(\theta_k) / \sqrt{3}$ 로서 그림6의 삼각파전류에 대한 등가 실효전류파형은 그림8과 같이 된다. 따라서 전원주기에서 스위칭리플전류성분의 실효값  $I_r$ 은

$$I_r = \sqrt{\frac{2}{\pi} \sum_{k=1}^n \theta_s I_r(k)^2} = \sqrt{\frac{2}{\pi} \sum_{k=1}^n \theta_s \frac{\Delta i_{\max}(\theta)^2}{3}} \quad (13)$$

$\theta_s$ 가 아주 작은 경우, 이를 적분형태로 정리하면

$$I_r = \sqrt{\frac{2}{3\pi} \int_0^{\pi/2} \Delta i_{\max}^2(\theta) d\theta} \quad (14)$$

따라서,

$$I_r = \frac{V_{dc} T_s}{4L} \sqrt{\frac{2}{3\pi} \int_0^{\pi/2} (1 - m_a \sin \theta)^2 g_a^2 \sin^2 \theta d\theta} \quad (15)$$

그러므로,

$$I_r = \frac{V_{dc} T_s}{4L} \sqrt{\frac{2}{3\pi} \int_0^{\pi/2} (1 - 2m_a \sin \theta + m_a^2 \sin^2 \theta) \frac{m_a^2}{2} (1 - \cos 2\theta) d\theta}$$

$$= \frac{V_{dc} T_s}{4L} \sqrt{\frac{2m_a^2}{3\pi} \left[ \frac{\pi}{4} \left( 1 + \frac{3}{4} m_a^2 \right) - \frac{4}{3} m_a \right]} \quad (16)$$

### 2.3 스위칭 리플율에 따른 필터설계

단상풀브릿지 PWM 인버터의 경우, 필터인덕터에 흐르는 기본과 성분 전류의 실효값은

$$I_1 = \frac{m_a V_{dc}}{\sqrt{2} Z_{base}} = \frac{m_a T V_{dc}}{2\sqrt{2} \pi L_b} \quad (17)$$

이므로 계통연계형 단상풀브릿지 PWM 인버터의 스위칭리플율 ( $RF_{sw}$ )은

$$RF_{sw} = \frac{I_r}{I_1} = \sqrt{\frac{\pi}{3} \left\{ \frac{\pi}{4} \left( 1 + \frac{3}{4} m_a^2 \right) - \frac{4}{3} m_a \right\}} \cdot \frac{T_s}{T} \cdot \frac{L_b}{L} \quad (18)$$

따라서 계통연계형 단상풀브릿지 PWM 인버터의 스위칭리플율 ( $RF_{sw}$ )을 10% 이하로 하고자 한다면 필터인덕터는 식(19)와 같이 설계하면 된다.

$$\frac{L}{L_b} \geq 10 \sqrt{\frac{\pi}{3} \left\{ \frac{\pi}{4} \left( 1 + \frac{3}{4} m_a^2 \right) - \frac{4}{3} m_a \right\}} \cdot \frac{T_s}{T} [pu] \quad (19)$$

## 3. 시뮬레이션 및 실험

### 3.1 시뮬레이션

단상 PWM인버터의 필터인덕턴스에 따른 스위칭전류리플율의 관계를 검증하기 위하여 시뮬레이션을 실

시한다. 시뮬레이션은 단상100Vac/10kVA 정격을 갖는 계통연계형 인버터에 대하여 수행하였다.

100Vac/10kVA 단상인버터의 경우, 퍼유닛시스템의 기초값은 다음과 같다.

$$I_b = \frac{P}{V} = 100[A] \quad (20)$$

$$Z_b = \frac{V^2}{P} = 1[\Omega] \quad (21)$$

$$L_b = \frac{Z_b}{2\pi f} = 3.183[mH] \quad (22)$$

시뮬레이션의 조건은 전원주파수=50Hz, 인버터의 스위칭 주파수  $f_{sw}$ =5kHz 인 조건으로 하였다. PWM 인버터의 필터인덕터에 흐르는 출력전류의 스위칭리플율 ( $RF_{sw}$ )을 10% 이내로 하고자 한다면 단상풀브릿지 인버터의 필터인덕턴스는 식(19)에 의하여 표1과 같이 설계된다.

그림9는 계통연계형 단상풀브릿지 PWM 인버터의 PSIM시뮬레이션모델이다.

표 1 계통연계형 단상풀브릿지 인버터의 필터인덕터 설계값  
Table 1 Designed filter inductance data for utility interactive single-phase full-bridge inverters

조건	퍼유닛값[pu]	실제값(mH)
$m_a=1.0$	0.02075	0.066
$m_a=0.8$	0.03166	0.101

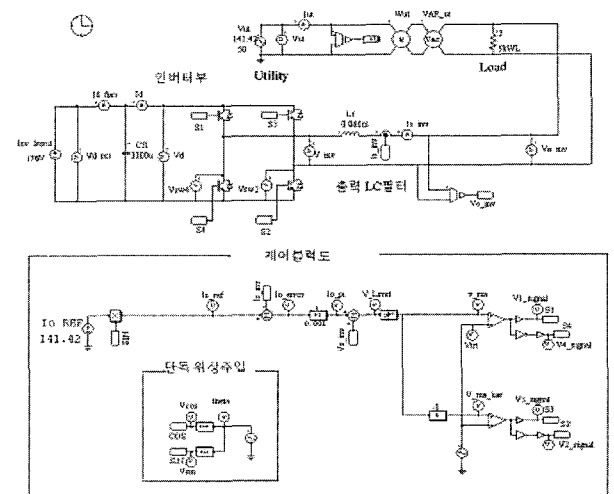


그림 9 단상풀브릿지 PWM인버터의 시뮬레이션 회로  
Fig. 9 Simulation model of utility-interactive single-phase full-bridge inverters

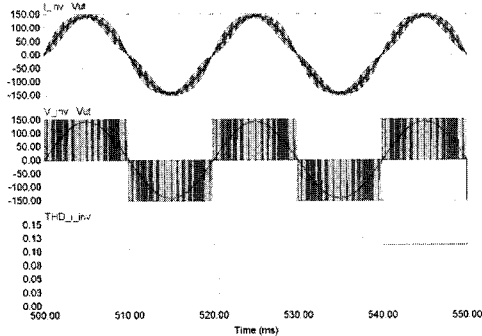


그림 10  $m_a=1.0$ 일 때 단상폴브릿지PWM인버터의 시뮬레이션 파형

Fig. 10 Simulation waveforms of utility-interactive single-phase full-bridge inverters when  $m_a=1.0$

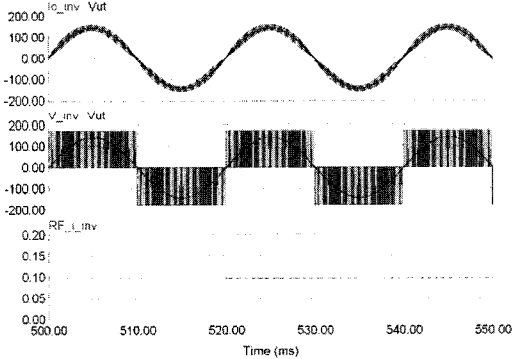


그림 11  $m_a=0.8$ 일 때 단상하프브릿지 PWM인버터의 시뮬레이션 파형

Fig. 11 Simulation waveforms of utility-interactive single-phase half-bridge inverters when  $m_a=0.8$

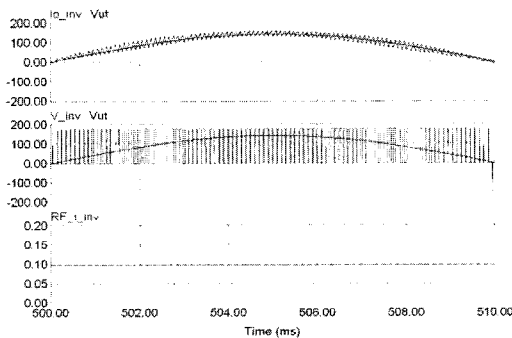


그림 12 그림11의 확대파형

Fig. 12 Zoomed-in waveforms of Fig. 11

그림10은  $m_a=1.0$ 일 때 단상폴브릿지 PWM인버터의 시뮬레이션파형이다.  $RF_{sw}$ 가 예상과 같이 10%부근에 있다.

그림11은  $m_a=0.8$ 일 때 단상폴브릿지PWM인버터의 시뮬레이션파형이다. 역시  $RF_{sw}$ 가 예상과 같이 10%부근에 있다. 그림12는 그림11의 확대 파형이다.

### 3.2 실험

계통연계형 단상 폴브릿지 인버터의 필터인덕턴스에 따른 스위칭전류리플율의 관계를 검증하기 위하여 실험을 실시하였다. 실험은 단상 220Vac/10kVA 정격을 갖는 계통연계형 인버터에 대하여 수행하였다.

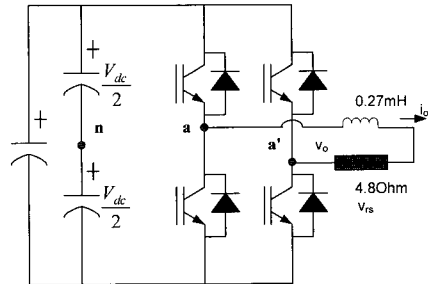


그림 13 단상폴브릿지 PWM인버터의 실험 회로

Fig. 13 Experimental system of utility-interactive single-phase full-bridge inverters

220Vac/10kVA 단상인버터의 경우, 퍼유닛시스템의 기초값은 다음과 같다.

$$I_b = \frac{P}{V} = 45.45[A] \tag{23}$$

$$Z_b = \frac{V^2}{P} = 4.84[\Omega] \tag{24}$$

$$L_b = \frac{Z_b}{2\pi f} = 12.84[mH] \tag{25}$$

실험조건은 전원주파수=60Hz, 인버터의 스위칭 주파수  $f_{sw}=6kHz$ , 모듈레이션 인덱스  $m_a=0.8$ 로 하였다. 따라서 시뮬레이션 및 실험 조건에서  $T_s/T=0.01$ 로서 같으므로 시뮬레이션에서 설계한 필터의 퍼유닛값을 실험에서 그대로 적용할 수 있다. 즉 0.4065[mH]의 필터를 적용하는 경우 출력전류의 스위칭리플율은 10[%] 이내로 억제될 것이 예상된다.

그러나 이렇게 정확한 필터의 제작은 사실상 불가능하므로, 실험실에서 구할 수 있는 인덕터 중에서 설계값과 근접하는 것을 선정하여 스위칭리플율을 측정하

고, 식(18)을 사용하여 예측한 스위칭리플율과 비교함으로써 제안된 이론의 정확성을 검증하기로 한다. 실험에서 사용한 필터인덕터는 0.27[mH]로서 0.021[pu]에 해당된다. 이와 같은 필터인덕터를 설치하였을 때 인버터 출력전류의 스위칭리플율은 식(18)에 의하여 15.077%로 예측된다.

그림14는  $m_a=0.8$ 일 때 0.27[mH]의 필터인덕터를 적용한 계통연계형 단상풀브릿지 PWM인버터의 실험파형이다. 측정된 인버터출력전류를 FFT분석하여 스위칭리플율을 구하면 약 14.5%로 나온다. 실험에서 측정된 리플율이 예측값보다 적게 나오는 것은 실험에서 사용한 부하저항값이 4.8[Ω]으로서 계산에 의한 정격 부하저항보다 약 99%로 작다. 따라서 리플율도 그만큼의 비율로 떨어진 것으로 사료된다.

그림에도 불구하고 출력전류의 스위칭리플율은 실험에 의하여 측정된 값이 계산에 의한 예측값의 96.17[%]에 근접한다. 이는 필터 설계의 오차범위가 4[%] 이내에 있음을 의미한다. 그림15는 그림14의 확대파형이다.

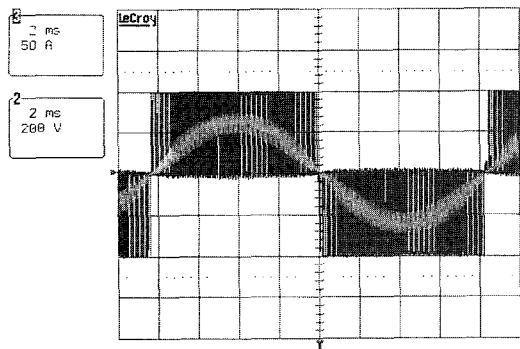


그림 14  $m_a=0.8$ 일 때 단상풀브릿지 PWM인버터의 실험파형  
Fig. 14 Experimental waveforms of utility-interactive single-phase full-bridge inverters when  $m_a=0.8$

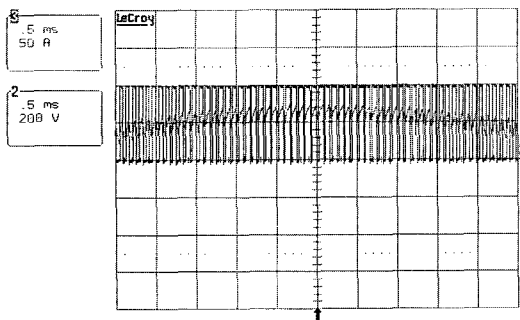


그림 15 그림14의 확대파형  
Fig. 15 Zoomed-in waveforms of Fig. 14

#### 4. 결 론

본 논문에서는 단상풀브릿지 구조를 갖는 계통연계형 인버터의 필터인덕터를 설계하는 방법을 제시하였고 시뮬레이션 및 실험을 통하여 검증하였다. 단상풀브릿지 인버터의 전형적인 PWM파형인 유니폴라 PWM의 조건에서 필터인덕터를 통하여 계통에 주입되는 전류의 기본과 성분과 스위칭리플 성분의 실효값을 정성적 및 정량적으로 분석하였다. 스위칭리플 전류의 분석에 기초하여 스위칭리플율의 제한에 따른 필터인덕터 설계법을 제안하였다. 제안된 필터설계 방법은 오차범위가 4[%] 이내의 정확성이 있음이 실험을 통하여 검증 되었다.

#### 참 고 문 헌

- [1] F.Blaabjerg, Z.Chen, "Power Electronics as an Enabling Technology for Renewable Energy Integration," Journal of Power Electronics, The Korean Institute of Power Electronics, vol.3, no.2, pp. 81-89, April 2003.
- [2] Yaosuo Xue; Liuchen Chang, Sren Baekhj Kjaer, J. Bordonau; T. Shimizu, "Topologies of single-phase inverters for small distributed power generators: an overview", IEEE Transactions on Power Electronics, vol. 19, Sept. 2004, pp 1305 - 1314.
- [3] Qingrong Zeng; Liuchen Chang; "Study of advanced current control strategies for three-phase grid-connected pwm inverters for distributed generation", in Proc. 2005 IEEE Conference on Control Applications, Aug. 2005, pp 1311 - 1316.
- [4] Zhilei Yao, Zan Wang, Lan Xiao, Yangguang Yan, "A novel control strategy for grid-interactive inverter in grid-connected and stand-alone modes", Applied Power Electronics Conference and Exposition., APEC '06, March. 2006, pp. 5.
- [5] IEEE Standard P1547 Std: Standard for Interconnecting Distributed Resources with Electric Power Systems.
- [6] Twining and D. G. Holmes, "Grid current regulation of a three-phase voltage source inverter with an LCL input filter", IEEE Transactions on Power Electronics., vol. 18, May 2003 pp.888-895.
- [7] T.CY.Wang, Z.Ye, G.Sinha, X.Yuan, "Output Filter Design for a Grid-interconnected Three-Phase Inverter, "Conference Records on PESC'03, vol.2, pp.779-784, June 2003.
- [8] M. Prodanovic and T. C. Green, "Control and filter design of three-phase inverters for high power quality

- grid connection", IEEE Transactions on Power Electronics., vol. 18, Jan. 2003, pp. 373-380.
- [9] M.Liserre, F.Blaabjerg, S.Hansen, "Design and Control of An LCL Filter Based Active Rectifier," IEEE Trans. on Ind. App., vol.38, no.2, pp.299-307, Sept/Oct. 2001.
- [10] 로재석, 최재호, "교류 입력측 LCL 필터 구조 전압형 PWM 컨버터의 설계," 전력전자학회 논문지 제7권 제5호, pp.490-498, 2002. 10.
- [11] 이동규, 김동수, 최병조, "입력 필터와 스위치 모드 전력 변환기의 상호 작용 해석 및 검증," 2005년도 전력전자 학술대회 논문집, pp. 275-278, 2005. 7.
- [12] 오성철, 정교범, "직류송전 인버터의 필터 최적설계를 위한 해석 및 목적함수의 선정," 전력전자학회 논문지 제6권 제1호, pp. 82-89, 2001.
- [13] 엄준현, 정영국, 임영철, 김광현, "Zero Ripple (Z.R) 필터를 갖는 Harmonic Reducer (H.R) 컨버터," 전력전자학회 창립 10주년 기념 추계학술대회 논문집, pp.47-50, 2006. 11.

## 저 자 소 개



### 김효성(金孝城)

1958년 10월 20일생. 1981년 서울대 전기공학과 졸업. 1983년 동 대학원 전기공학과 졸업(석사). 1995년 충북대 대학원 전기공학과 졸업(공학박). 1996년~1997년 일본 오카야마대학 방문교수. 2000년~2001년 덴마크 Aalborg대학 방문교수. 2003년 12월~2004년 3월 독일 아헨대학 방문교수. 1987년~2007년 현재 공주대 전기전자제어공학부 교수. 당 학회 국제이사.