

## 엔두라 무전극 램프용 자려식 안정기 개발을 위한 모델 및 시뮬레이션 연구

(Modeling and Simulation for Development of Self-Oscillation Ballast of Endura Electrodeless lamp)

한수빈\* · 박석인 · 정학근 · 정봉만 · 송유진

(Soo-Bin Han · Suk-In Park · Hak-Geun Jung · Bong-Man Jung · Eu-Gene Seong)

### 요 약

무전극 램프는 유도방전을 일으키기 위해 사용되는 자성체로 인하여 안정기 부하로서의 특징이 기존의 형광등 램프와는 다르게 인더턴스 성분을 포함하게 된다. 따라서 상업적으로 많이 사용하는 자려식 방식의 안정기를 구현할 경우 발진 조건을 만족시켜야 하는 파라미터의 증가로 인하여 실제 설계 및 개발이 보다 복잡하게 된다. 본 논문에서는 엔두라 무전극 램프를 대상으로 모델을 이용한 분석과 모의실험으로 자려발진 조건을 찾아서 신속히 설계할 수 있는 실용적 시뮬레이션 기법에 대해서 연구하였으며, 실험을 통해서 연구된 방식의 타당성을 보였다.

### Abstract

Characteristics of electrodeless lamp as a load of the ballast are different compared to normal fluorescent lamp because the lamp includes an inductance due to coupling magnetics for inductive discharging process. This increased parameter makes the development of self-oscillation type ballast more complex and time consuming. Practical simulation method for an easy design of self-oscillation type ballast, especially for Endura lamp, is presented by using a model and various analysis of simulation. Results of experiment are given for a verification of proposed method.

Key Words : Electrodeless lamp, Self-oscillation, Electronic ballast, Lamp modeling

### 1. 서 론

최근에 우리나라에서도 많이 보급되기 시작한 무전극 램프는 형광등이나 기타 HID 광원과 달리 필라멘트나 전극이 없이 발광되어 통상 6만시간 이상의 높은 수명을 보장하게 된다. 무전극 램프는 외부 고주파 전원을 통해서 램프가 유도 방전할 수 있도록 하는 에너지 유도코일부를 어떠한 형태로든 갖게

\* 주저자 : 한국에너지기술연구원 책임연구원  
Tel : 042-860-3121, Fax : 042-860-3102  
E-mail : sbhan@kier.re.kr

접수일자 : 2005년 8월 24일  
1차심사 : 2005년 8월 25일, 2차심사 : 2006년 5월 8일  
심사완료 : 2007년 6월 1일

## 엔두라 무전극 램프용 자려식 안정기 개발을 위한 모델 및 시뮬레이션 연구

된다. 미국에서는 ICETRON으로 판매되는 오스람의 엔두라(Endura) 램프와 같은 경우는 관의 외부에 코아를 두고 있고 필립스의 QL 램프와 같은 경우는 관의 내부에 코아를 두고 있다[1-2].

램프와 안정기의 효율적인 상호작용을 위해서는 안정기 내부에 임피던스 정합의 역할을 하는 부분이 내장되어 있으며, 무전극 램프와 같이 대부분 고주파로 동작하는 경우, 정합의 여부에 따라 시스템 효율에 대한 큰 영향을 주게 된다. 적당한 임피던스 정합의 달성을 램프의 동작특성이 잘 파악된 상태에서 가능하다. 따라서 해석적 또는 시뮬레이션 상에서 정합치의 결정을 위해서는 램프에 대한 모델이 필요하게 된다. 램프의 모델은 여러 가지 방식으로 연구가 되어 있지만 크게 물리적 방정식을 이용하는 경우[3-4]와 회로적 표현을 이용하는 방식[5-6]으로 구분된다.

램프내 가스 방전상태를 표현하는 물리적 방정식을 이용하는 경우 가스성분의 변화들에 대한 램프의 미시적인 변화상태를 고찰할 수 있지만 복잡하고 계산량이 많으며, 또한 많은 방정식의 파라미터를 결정해야 하는 등 실제 안정기를 설계 시 직접적으로 이용하기가 어렵다. 회로적 방식의 경우는 광원자체의 개발에는 유용하지 않지만 램프의 모든 물리적 작용이 거시적으로 나타나는 것을 중요시함으로써 램프의 동작 전압, 전류 및 전력의 상호 관계를 도출하게 되며, 실제 안정기 회로와의 시뮬레이션에 직접 이용할 수 있는 실용적인 장점이 있다.

본 논문에서는 현재 많이 사용되고 있는 오스람사의 엔두라 무전극 램프를 연구 대상으로 하였다. 안정기의 설계와 관련하여 직접적으로 이용될 수 있는 회로적 표현에 의한 무전극 램프의 모델을 적용하였고 이를 이용하여 램프에 결합 코아가 존재하는 경우 회로에 미치는 영향을 분석하였다. 램프 동작에 필요한 에너지를 전달하는 도구로서의 안정기로는 기존 산업체에서 선호되고 있는 자려식(Self-Oscillation) 방식을 연구 대상으로 하였다. 이 자려식 방식의 경우 제품의 가격 면에서 유리하나 인버터 공진회로 설계 파라미터의 결정이 쉽지 않다. 특히 무전극 램프와 같이 수백 [kHz] 이상의 동작주파

수에서는 더욱 설계가 어려운 문제가 된다. 이를 해결하는 하나의 방법으로 램프 모델을 자려식 안정기 회로에 결합하여 발진 조건을 만족시키는 파라미터 값들을 효율적으로 찾을 수 있는 시뮬레이션 기법을 제안하였고 안정기의 효율적 설계에 이용할 수 있음을 실험결과와 비교하여 입증하였다. 사용된 시뮬레이션 기법에서는 정합용 공진회로에 대한 주파수 특성 분석을 포함하였고 반도체 스위치의 SPICE 모델을 사용하여 실제 스위치 특성을 구현하여 최종 제품과의 오차를 최대로 줄이도록 하였다.

## 2. 커플링 코아를 포함한 램프 모델

본 논문에서 연구 대상인 엔두라의 광원의 구조는 그림 1과 같이 전체적으로는 굽은 직관형 형광등 2개를 결합한 형태이다. 광원의 길이는 150[W]의 경우 350[mm]이며 관의 두께와 넓이는 139[mm]이다. 또한 램프 외부에 페라이트 코아 2개가 설치되어 있으며, 이를 통해서 RF 유도방식에 의해 램프 내부의 가스에 에너지를 전달하여 방전시키는 형태이다.

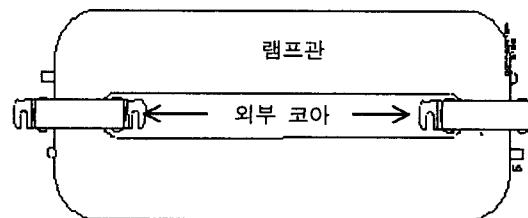


그림 1. 엔두라 램프의 모양  
Fig. 1. Shape of Endura lamp

램프 자체만으로 본다면 기존의 형광등과 크게 다른 면은 없으며 따라서 램프의 모델도 다음과 같은 식에 의해 정의되는 저항으로 볼 수 있다[3]. 물론 프라즈마의 길이에 따른 인더턴스 성분은 존재하지만 매우 작은 값이기 때문에 램프자체는 다음과 같이 순수한 저항으로 근사화가 가능하다.

$$R_{eq} = \frac{V_{lamp}}{I_{lamp}} \quad (1)$$

무전극 램프는 전원 측에서 페라이트 코아의 1차 측에 연결되어 에너지를 공급하고 페라이트 코아 내의 램프관은 방전시 1턴의 페루프를 형성하게 되어 전기적으로는 각각 트랜스포머의 1차측과 2차 측으로 결합되어 동작하는 것으로 볼 수 있다[3]. 따라서 안정기 측에서는 그림 1과 같은 무전극 램프는 단순한 저항으로 연결되는 것이 아니라 트랜스포머를 통해서 임피던스 변환이 생기면서 트랜스포머의 자화(magnetizing) 인덕턴스가 나타나게 되어 R-L부하로 연결된다. 이러한 특성을 고려하여 엔두라 무전극 램프의 모델은 그림 2 (a)와 같이 나타낼 수 있게 된다[7]. 여기서 자화인덕턴스  $L_m$

은 실제로는 트랜스포머의 내부 파라미터 값이 된다. 그림 2 (a)의 모델을 회로적으로 저항과 인덕턴스가 병렬로 연결된 보다 간편한 형태의 모델로 나타날 수가 있다. 램프 저항  $R_{lamp}$ 는 1차 측 트랜스포머에서 볼 때  $(n^2 R_{lamp})/2$ 로 나타나며 이것이 병렬로 되므로 등가적인 모델은 그림 2 (b)와 같이 나타낼 수 있다.

결과적으로 2개의 페라이트 코아의 병렬 결합은 권선수가  $n/2:1$ 로 되는 효과를 보이고 있다. 그림 2 (c)의 경우는 임피던스의 저항 성분과 인덕턴스 성분을 다음 식에 의해서 직렬 연결로 나타낸 경우로 목적으로 따라서는 이렇게 표현하는 것이 효과적일 수도 있다. 이 경우 직렬 연결 시의 임피던스와 병렬 연결 시의 임피던스는 다음과 같은 관계를 갖는다.

$$R_{eq} = \frac{R_p (wL_p)^2}{R_p^2 + (wL_p)^2} \quad (2)$$

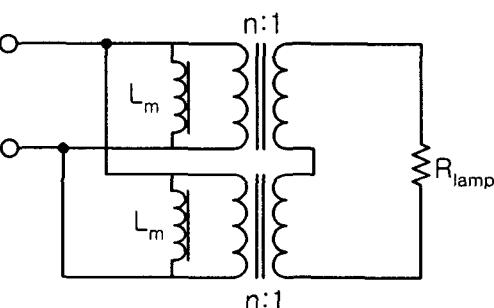
$$L_{eq} = \frac{R_p^2 L_p}{R_p^2 + (wL_p)^2} \quad (3)$$

단 식에서  $R_p$ ,  $L_p$ 는 각각 그림 2 (b)의 저항 및 인덕턴스 성분의 값을 의미한다.

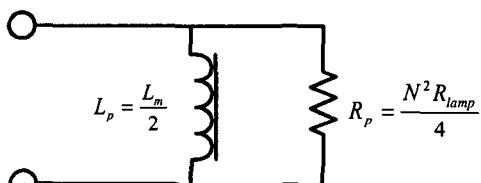
실제 램프의 자화 인덕턴스의 값은 그림 3과 같이 램프의 1차측의 임피던스 측정을 통해서 파악할 수 있으며, 250[kHz]에서의 인덕턴스는 약 500[μH]정도가 된다. 램프의 임피던스는 동작시 전력과 전류의 관계로 계산될 때 150[W]/7.5[A]로 약 3[Ω]정도이다. 오스람사에서 발표된 임피던스는 2.7[Ω]정도이므로 이 값을 시뮬레이션 과정에서 사용하기로 한다.

### 3. 공진회로의 특성 시뮬레이션

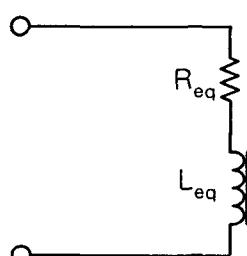
회로에 있어서 처음에 선택한 파라미터가 여러 동작 조건에서 문제가 발생되지 않는지를 검토하고, 최종적인 회로 파라미터의 조율을 위해서는 시뮬레이션 상에서의 검토가 필요하다. 특히 정합 회로의 적절한 설계를 위해서는 부하의 여러 상태에서의 동작을 분석하는 것이 중요하며, 무전극 램프와 일반 형광등 램프의 차이에서 오는 특성을 파악



(a) 엔두라의 등가 모델



(b) 병렬 등가 회로



(c) 직렬 등가 회로

그림 2. 엔두라 무전극 램프 모델  
Fig. 2. Endura lamp model

## 엔드라 무전극 램프용 자력식 안정기 개발을 위한 모델 및 시뮬레이션 연구

할 필요가 있다.

앞에서의 그림 2의 램프모델을 이용하여 그림 4와 같이 LCC 공진회로, 즉 Series-Parallel Loaded 공진회로를 갖고 램프를 포함한 안정기의 동작 시뮬레이션 회로를 구성할 수 있다. 사용된 시뮬레이션의 파라미터의 값은  $R_{lamp} = 2.7[\Omega]$ 이고 트랜스포머 내부의 파라미터인 자화 인덕턴스는 각  $1,000[\mu H]$ 로 설정하였다. 그러나 1차측에서 병렬로 연결되므로 실제로는  $500[\mu H]$ 의 등가인 자화인덕턴스 값을 갖게 된다. 따라서 LCC 공진회로에서는  $L=150[\mu H]$ ,  $C_S=0.22[\mu F]$ ,  $C_P=3.3[nF]$ 을 사용하였다. 공진 값의 선정은 시동전압과 점등 후의 전압을 만족할 수 있도록 선정하였으며, 구체적인 선정방법에 대해서는 추후 별도의 논문에서 취급할 예정이다. 시뮬레이션 프로그램은 미국 Ansoft사의 제품인 Simplorer를 사용하였다.

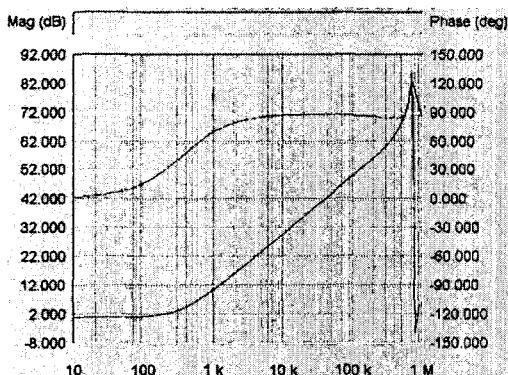


그림 3. 램프의 1차측 임피던스 측정

Fig. 3. Impedance measurement of lamp input

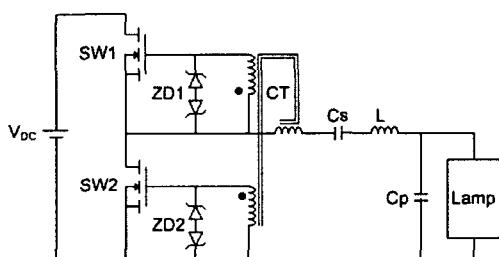


그림 4. 공진회로와 램프를 포함한 인버터 회로

Fig. 4. Ballast inverter circuit including resonant circuit and lamp

점등전의 경우는 부하가 연결되지 않은 무부하상태가 되며, 이 때의 LCC 공진 회로의 주파수 특성을 살펴볼 필요가 있다. 램프에 인가되는 출력 전압 즉  $C_P$  전압의 무부하시의 주파수 특성은 그림 5와 같이 전형적인 공진회로의 특성을 보이고 있다. 그러나 실제 무전극 안정기에서의 점등 이전의 주파수 특성은 트랜스포머의 자화 인덕턴스가 존재한 상태로 보아야 하므로 이 경우 특성은 2개의 공진주파수가 존재하게 된다. 공진주파수가 이중으로 나타나는 이유는 기존의 공진회로에서 공진모드 외에 자화 인덕턴스와 공진회로의 커패시티 작용에 의한 공진모드가 나타나기 때문이다. 낮은 주파수에서의 공진주파수는 실제 동작에 이용되지 않고 있으므로 무시할 수 있지만, 높은 주파수의 2차 공진주파수 위치는 오히려 높아지는 것을 알 수 있다.

램프가 점등하게 되면 램프의 등가저항이 연결되어 공진회로의 quality factor가 증가하게 되고 필터의 주파수 특성은 그림 6과 같이 바뀌게 된다. 부하가 존재하는 경우 공진 특성이 2차 공진주파수 이하에서는 주파수 변화가 완만한 Band pass 특성을 보이고 있다. 자화 인덕턴스를 고려하지 않은 경우와 비교하면 출력의 이득은 다소 감소하게 된다.

그림 7은 자화 인덕턴스를 포함하지 않은 경우 공진 시 인덕터 전류 및 램프 전압 그리고 램프의 1차 측 전류의 위상이다. 이 경우 공진주파수 이하에서는 용량성 특성이이며, 그 이상에서는 유도성 특성을 보이고 있다. 그림 8의 경우는 자화인덕턴스를 포함한 경우로 모든 성분이 1차 공진주파수 이후에 모두 위상지연 상태인 유도성으로 동작됨을 알 수 있다. 즉 1차 공진주파수 이후로 동작주파수를 설정하면 LCC 공진 인버터는 항상 ZVS(Zero Voltage Switching) 조건으로 반도체 스위치를 동작시킬 수 있음을 알 수 있다. 결과적으로 자화 인덕턴스  $L_m$ 은 공진회로의 특성을  $L_m$ 이 없을 경우보다 매우 유도성으로 만드는데 기여하고 있다.

온도가 증가하면 페라이트 재료의 투자율이 증가하게 되어 자화 인덕턴스는 증가하게 된다. 이에 대한 경향은 그림 9에서 볼 수 있으며, 자화인덕턴스가 처음 상온  $25[^\circ C]$ 에서  $500[\mu H]$ 로 동작되나 온도가  $100[^\circ C]$ 로 상승할 경우  $1000[\mu H]$ 로 증가하게 되

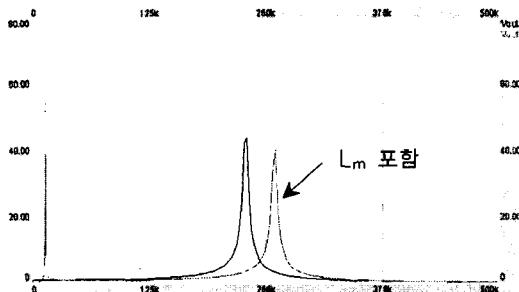


그림 5. 무부하시의 LCC 공진회로의 주파수 특성  
Fig. 5. Frequency characteristics of resonant circuit of LCC filter at no load

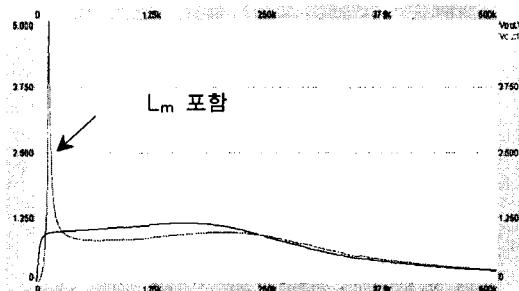


그림 6. 램프 점등시 공진회로 출력 주파수 특성  
Fig. 6. Frequency characteristics of resonant circuit after lamp ignition

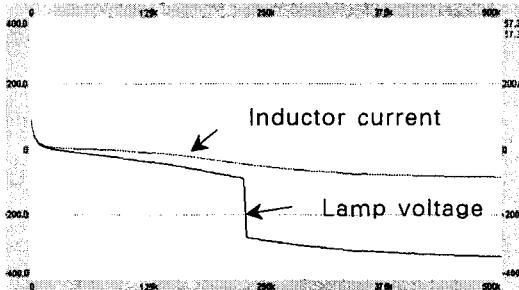


그림 7. 공진회로의 주요 성분의 위상특성  
Fig. 7. Phase characteristics of resonant circuit

어 주파수 특성이 변화된다. 이득의 크기는 커지게 되고 2차 공진주파수의 위치는 낮아진다. 2차 공진주파수의 위치가 낮아지는 것을 명확히 확인하기 위해서는 그림 10과 같이 위상의 변화를 보면 알 수 있다. 그림 8과 비교할 때 램프 전압과 1차 측의 전류의 위상차이가 줄어들게 된다. 이와 같은 주파

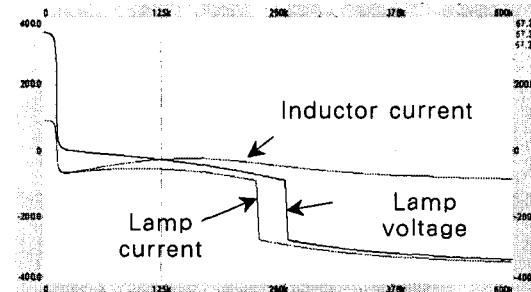


그림 8. Lm 고려시 필터의 주요 성분의 위상특성  
Fig. 8. Phase characteristics of resonant circuit considering  $L_m$

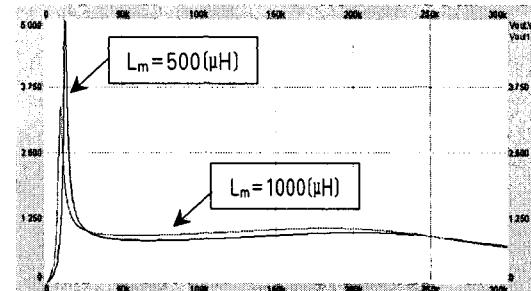


그림 9. 온도가 상승되는 경우 주파수 특성변화  
Fig. 9. Frequency characteristics for temperature rise

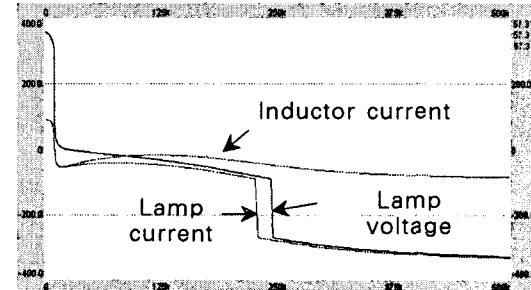


그림 10. 온도가 상승되는 경우 위상 특성변화  
Fig. 10. Phase characteristics for temperature rise

수 특성변화를 분석하면 처음 점등 시 온도가 상승하기 시작하여 정상상태에 도달할 때 필터의 출력 전압은 서서히 증가하게 됨을 예측할 수 있다. 따라서 이를 고려하여 적절한 동작 전압 및 주파수를 선택할 수 있다.

#### 4. Self-oscillation 구현 시뮬레이션

기존의 자화트랜스를 사용한 자려식 발진 인버터와 달리 고주파수에서의 동작이 가능하기 위해서는 자려식 발진 인버터의 구조는 그림 4와 같이 하프브리지(Half Bridge) 방식을 이용한 영전압 모드로 동작될 수 있는 Class-D인버터를 사용한다. 자려식 발진을 위해서 인덕터의 전류를 게이트 구동신호로 피이드백 시켜야 하는데 이것을 제어시스템 측면에서 볼록화하여 보면 그림 11과 같은 시스템 연결이 된다고 볼 수 있다. 즉 인버터의 전달함수, 공진회로의 전달함수, 게이트 드라이브의 전달함수 그리고 전류 피이드백 회로의 전달함수가 포함된다.

시스템이 발진을 일으키기 위해서는 소위 Barkhausen 이론에 의해 피드백시스템은 단일루프 게인(Unit Loop Gain)이 되어야 하는데 이에 따르면 식 (4)과 같이 크기는 1이고, 위상각은  $2\pi$ 의 배수가 되어야 한다[8].

$$G(s)H(s)I(s)_{s=j\omega} = 1 \angle 2k\pi \quad (4)$$

즉 피이드백은 반드시 양의 값을 만족하며(입력신호와 동상을 의미) 증폭기는 전체 loop gain이 반드시 최소 1이 되어야 한다. 결과적으로 자려식 발진이 가능한 Barkhausen criterion이 성립하기 위해서는 그림 12와 같이 출력 필터의 인덕터 전류와 인버터의 전압사이의 위상차  $\Phi$ 와 게이트 구동전압과 피이드백 전류의 위상차  $\theta$ 가 서로 같아야 한다. 이 경우 인덕터 전류와 게이트 구동부의 파라미터들 사이에 다음 식과 같은 관계가 성립된다.

$$\frac{V_z}{4f_s L_m} = \frac{|I_p|}{n} \sin \theta \quad (5)$$

여기서  $V_z$ 는 제너레이터에 의해서 결정되는 게이트 구동 전압,  $f_s$ 는 스위치의 동작주파수,  $L_m$ 은 전류 트랜스포머의 2차측 자화인덕턴스,  $I_p$ 는 인덕터 전류의 피크값,  $n$ 은 전류 트랜스포머의 권선비 그리고  $\theta$ 는 인버터의 구형파 전압과 인덕터 전류의 위상차이다.

식 (5)의 경우 자려식 인버터의 실제 동작주파수

$f_s$ 는 제너 향복전압  $V_z$ 가 작아지거나 자화 인덕턴스  $L_m$ 이 커지거나 피이드백 된 전류가 증가하면 감소하게 되고 반대의 경우는 증가한다는 것을 의미하고 있다. 식 (5)의 경우 자려식 발진 조건을 명확하게 규정한 것처럼 보여 쉽게 설계 조건을 결정할 수 있을 것으로 보이지만 실제로는 각 파라미터가 서로 연관되어 있어 정확한 파라미터 값 결정이 어렵다. 예로서 인덕터 전류크기인  $I_p$ 의 경우 필터와 램프의 회로에 파라미터에 의해 결정되면서  $V_z$ ,  $L_m$ ,  $f_s$ 에 따라 바뀌게 된다. 또한 MOSFET의 내부 캐패시턴스 값 등의 여러 회로의 표류성분들이 고려가 되지 않고 있기 때문에 실제 값은 쉽게 결정되지 않는다.

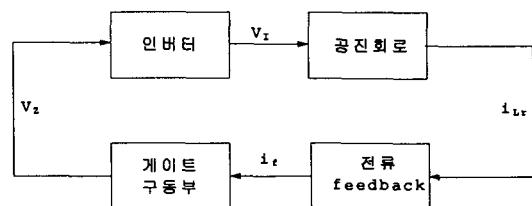


그림 11. 자려식 안정기 인버터 회로의 블록 구분  
Fig. 11. Transfer function of ballast inverter

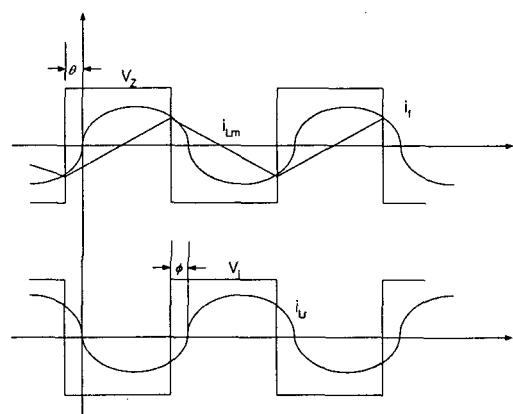


그림 12. 자려발진이 되기 위한 위상차 조건  
Fig. 12. Waveform condition of self-oscillation

따라서 본 논문에서 제안하는 것은 자려식 발진 인버터의 효과적인 설계를 위해서는 식 (5)의 물리적인 의미를 이용하면서 그림 13과 같은 시뮬레이션 회로를 통해 결정하는 것이다. 여기에서 전류 트랜스포머는 2차측에서 종속 전류원과 자화 인덕턴

스가 병렬로 연결된 것으로 모델링하였다. 시뮬레이션 결과는 그림 14의 경우  $n=5$ ,  $L_m=32[\mu\text{H}]$ 인 경우이며 이때  $I_p$ 는 1.28[A],  $\theta$ 는 약 62[°]이다. 이 경우 식 (5)로 계산한 경우 주파수는 340[kHz]이지만 시뮬레이션 상에서는 MOSFET 내부의 캐패시턴스를 고려하였기 때문에 322[kHz]로 약간의 오차가 존재한다. 그림 15의 경우  $L_m=71[\mu\text{H}]$ 인 경우로  $I_p$ 는 1.28[A]이고 이때  $\theta$ 는 30.3[°]로 실제 222[kHz]가 되나 계산상은 267[kHz]이다. 그림 16의 경우  $n=3$ ,  $L_m=32[\mu\text{H}]$ 인 경우로  $I_p$ 는 1.33[A],  $\theta$ 는 47[°]로 계산 주파수는 236[kHz]이나 시뮬레이션 주파수는 271[kHz]이다.

결론적으로 피아드백 전류가 커질수록 또는 자화인덕턴스가 클수록 식 (5)와 같이 동작주파수는 작아진다. 그리고 식 (5)에 의한 설계 결과보다 설계 값의 오차를 줄일 수 있음을 보여주고 있고 시뮬레이션을 통하여 다양한 설계 값을 조정할 수 있게 된다.

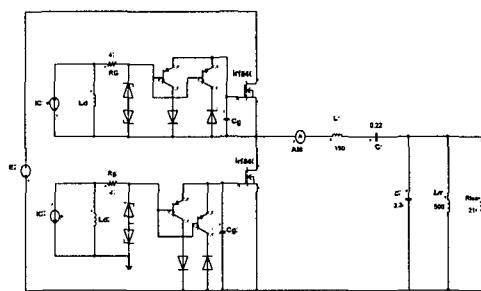


그림 13. 시뮬레이션 회로  
Fig. 13. Simulation circuit

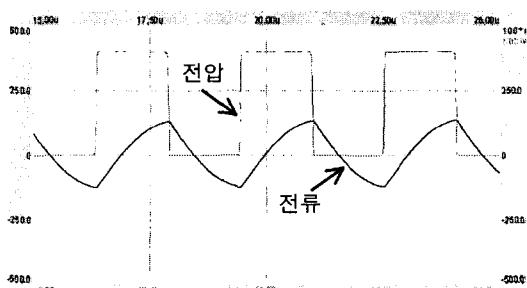


그림 14.  $n=5$ ,  $L_m=32[\mu\text{H}]$ 일 때의 인버터 전압, 전류  
Fig. 14. Inverter waveform at  $n=5$ ,  $L_m=32[\mu\text{H}]$

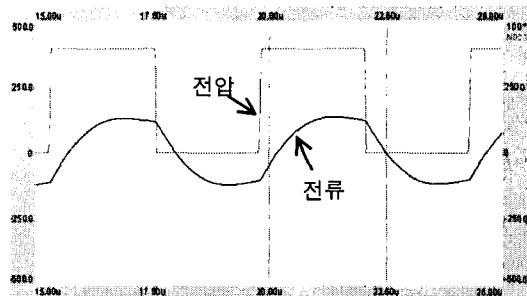


그림 15.  $n=5$ ,  $L_m=71[\mu\text{H}]$ 일 때의 인버터 전압, 전류  
Fig. 15. Inverter waveform at  $n=5$ ,  $L_m=71[\mu\text{H}]$

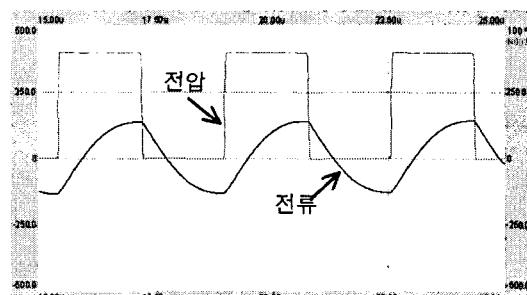


그림 16.  $n=3$ ,  $L_m=32[\mu\text{H}]$ 일 때의 인버터 전압, 전류  
Fig. 16. Inverter waveform at  $n=3$ ,  $L_m=32[\mu\text{H}]$

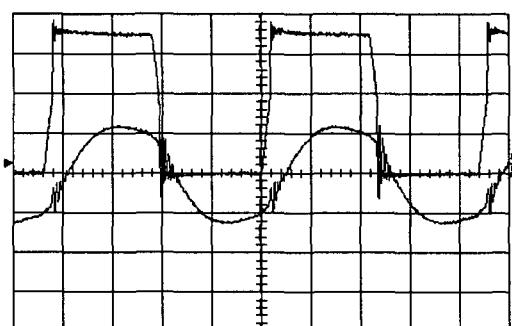


그림 17.  $n=5$ ,  $L_m=71[\mu\text{H}]$ 일 때의 인버터 전압, 전류  
측정 파형(120[V/div], 1[A/div], 1[μsec/div])  
Fig. 17. Inverter waveform at  $n=5$ ,  $L_m=71[\mu\text{H}]$ .  
(120[V/div], 1[A/div], 1[μsec/div])

## 5. 실험과의 비교

그림 17은  $n=5$ ,  $L_m=71[\mu\text{H}]$ 일 때 인버터 전압, 전류의 실험결과이며, 시뮬레이션 결과는 그림 15와 거의 일치됨을 볼 수 있다. 즉 계산상의 결과로는 인버터 주파수는 267[kHz]이나 실측값은 약 228[kHz]

## 엔두라 무전극 램프용 자려식 안정기 개발을 위한 모델 및 시뮬레이션 연구

로 시뮬레이션 결과인 222[kHz]와 크게 다르지 않았으며 따라서 시뮬레이션에 의해서 보다 정확한 예측을 할 수 있는 것을 알 수 있다. 그림 18은 시뮬레이션 결과로 나타난 램프의 1차측 전압, 전류파형이다. 전압의 피크값은 약 240[V]정도이며, 전류의 피크값은 약 1.1[A], 위상각은 약 23[°]가 된다. 공진회로에 의해 고조파성분이 거의 필터링되어 램프 전압과 전류파형은 정현파에 근사한 파형이 출력됨을 볼 수 있다. 그림 19는 실험에 의한 램프전압 및 전류 파형이며, 시뮬레이션 결과와 비교할 때 거의 일치한 것으로 사용 방식의 유용성을 볼 수 있다. 따라서 본 논문에서 제안된 모델 및 시뮬레이션 기법에 의해서 안정기의 구조 및 매칭회로에 따른 램프의 전압, 전류 등의 주요 동작을 미리 파악할 수 있게 되어 사전 설계시 오차가 적도록 적절히 이용될 수 있다.

## 6. 결 론

무전극 램프는 유도방전을 일으키기 위해 사용되는 결합코아가 안정기 측에서 볼 때 인더턴스 성분으로 작용하고 램프의 저항성분과 함께 나타나게 된다. 현재 상업적으로 개발되는 무전극 램프의 많은 안정기는 자려식 방식을 사용하고 있다. 인더턴스 성분이 추가되는 것은 결국 발진 조건을 만족시키기 위해 고려해야 하는 파라미터 수가 증가하게 되어 설계 및 개발 과정이 복잡하게 된다.

본 논문에서는 자려식 안정기를 개발할 경우 효과적으로 접근할 수 있는 시뮬레이션 기법에 의한 설계 방식을 연구하였다. 회로적 표현에 의한 램프의 모델을 사용하였고 회로 파라미터의 변화, 온도 등의 여러 경우의 상태에 대해서 주파수 특성을 파악하여 설계에 적용하도록 시도하였다. 모델을 이용한 분석과 모의실험으로 복잡한 방정식의 해를 구하지 않아도 자려발진 조건을 신속히 찾아서 설계할 수 있으며 실제 반도체 소자의 스위칭 특성을 고려한 시뮬레이션을 수행하였기 때문에 이론적인 계산의 경우보다 오차가 적게 된다. 이에 대해서는 실험결과와 비교함으로 시뮬레이션에 의한 설계의 타당성을 보였다. 특히 설계 파라미터를 결정하기

에 어려운 수백 kHz 이상의 고주파 자려식 인버터의 설계에 있어서 정확성과 편리성면에서 유용성이 존재한다.

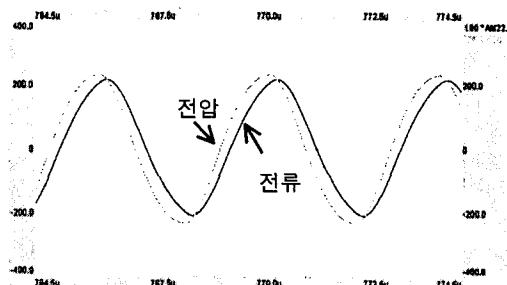


그림 18. 램프 전압, 전류의 시뮬레이션 파형  
(200[V/div], 1.1[A/div], 3[use/div])

Fig. 18. Simulation waveform of lamp voltage and current(200[V/div], 1.1[A/div], 3[use/div])

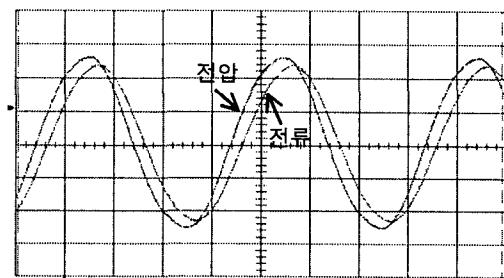


그림 19. 램프의 전압, 전류 실험 파형(100[V/div], 0.5(A/div), 1[use/div])

Fig. 19. Experiment waveform of lamp voltage and current(100[V/div], 0.5(A/div), 1[use/div])

본 연구는 현재 우리나라에서 많이 사용되고 있는 오스람사의 엔두라 무전극 램프에 대해서 제안되었지만 모델과 이를 이용한 시뮬레이션기법은 다른 무전극 형태의 램프에 확대 적용이 가능하다.

본 연구는 사업자원부 에너지자원기술개발사업인 “고효율 무전극 형광등 시스템 개발”의 지원으로 수행되었음.

## References

- (1) "Sylvania Icetron: Design Guide", Osram Sylvania, 2004.
- (2) "Philips CL lamp systems: Product Information", Philips, 2002.
- (3) L. R. Nerone, "Mathematical Modeling and Optimization of the Electrodeless, Low-Pressure, Discharge System", IEEE Conference of Industry Applications Society, pp.50 9~514, 1993.
- (4) K. H. Loo, "A dynamic collisional-radiative model of a low-pressure mercury-argon discharge lamp: a physical approach to modeling fluorescent lamps for circuit simulations", IEEE Transactions on Power Electronics, Vol. 19, No. 4, pp. 1117 - 1129, 2004.
- (5) M. Sun, B. L. Hesterman, "PSpice high-frequency dynamic fluorescent lamp model", IEEE Transactions on Power Electronics, Vol. 13, No. 2, pp. 261 - 272, 1998.
- (6) C. S. Moo, et al. "Fluorescent lamp model with power and temperature dependence for high-frequency electronic ballasts", IEEE Transactions on Industry Applications, Vol. 39, No. 1, pp. 121 - 127, 2003.
- (7) S. Ben-Yaakov, et al. "A Behavioral SPICE Compatible Model of an Electrodeless Fluorescent Lamp", IEEE Conference of APEC, pp. 948-954, 2002.
- (8) C. Chang, J. Chang, and G. Bruning, "Analysis of the Self-Oscillating Series Resonant Inverter for Electronic Ballasts," IEEE IAS, pp.2291-2298. 1997.

## ◇ 저자소개 ◇

### 한수빈 (韓秀彬)

1958년 6월 9일 생. 1981년 한양대학교 전자공학과 졸업. 1997년 한국과학기술원 전기전자공학과 졸업(박사). 현재 한국에너지기술연구원 책임연구원.

### 박석인 (朴奭寅)

1974년 3월 27일 생. 1997년 포항공대 전기전자공학과 졸업. 1999년 포항공대 전기전자공학과 졸업(석사). 현재 한국에너지기술연구원 선임연구원.

### 정학근 (鄭學勤)

1973년 10월 9일 생. 1996년 전남대학교 전기공학과 졸업. 1998년 광주과학기술원 기전공학과 졸업(석사). 현재 한국에너지기술연구원 선임연구원

### 정봉만 (鄭鳳晚)

1954년 12월 6일 생. 1980년 연세대학교 전기공학과 졸업. 1990년 충남대학교 전자공학과 졸업(박사). 현재 한국에너지기술연구원 책임연구원

### 송유진 (宋裕珍)

1965년 11월 21일 생. 1988년 연세대학교 전기공학과 졸업. 2004년 미국 텍사스 A&M대학교 졸업(박사). 현재 한국에너지기술연구원 선임연구원.