

대면적 고생산성 나노임프린트 리소그래피

■ 정준호, 김기돈, 최대근, 최준혁, 심종엽, 알툰알리, 이동일, 이순원, 이응숙 / 한국기계연구원 나노공정장비연구센터

서 론

2014년 2조6000억 달러(2400조원)로 전망(Lux Research사 'Sizing Nanotechnology Value Chain')되고 있는 나노시장이 본격적으로 열리기 위해서는 경제적 나노생산기술이 반드시 요구되고 있는데, 나노임프린트 리소그래피(nanoimprint lithography, NIL)는 현재 반도체 핵심 패터닝 제조 공정인 광 리소그래피(optical lithography)와 경쟁하여 대체하거나 혼용하여 사용될 수 있는 차세대 나노패터닝 기술로 떠오르고 있다. 미국 과학재단(NSF)은 나노임프린트 리소그래피 기술은 10년 안에 3000억~3500억달러 규모의 시장으로 성장할 것으로 예측했다.

광 리소그래피는 반도체 재질 기판 위에 자외선에 반응하는 감광제를 입힌 다음 자외선을 조사하여 웨이퍼 상에 패턴을 전사하는 기술이다. 최근에는 공기보다 굴절율이 상대적으로 큰 액체를 사용해 선풍을 45nm 수준까지 끌어 내릴 수 있는 액침(immersion) 리소그래피 장비가 개발되었다. 또한, 네덜란드 ASML, 일본의 캐논 등은 32 nm, 22 nm 수준과 2010년 이후 양상적용을 목표로 하는 극자외선(extreme ultraviolet, EUV) 리소그래피 장비를 개발하고 있다. 하지만 액침 리소그래피 장비 대당 가격이 3000만 달러이고 현재 개발 중인 극자외선 리소그래피장비는 6000만~8000만

달러에 달할 것으로 예상되고 있으며 전량 외국기업에 의존하기 때문에 고성능 초저가 제품이 전세계 시장을 독점하는 현 시대에서 심각한 부담으로 작용하고 있다.

이러한 시대적 요구에 대응할 수 있는 신기술이 나노임프린트 리소그래피 기술[1-5]인데, 최근에는 6 nm 수준의 선풍 구현이 가능하다는 것을 보여주는 결과가 보고되기도 했다. 1996년 프린스턴대학의 Chou교수에 의해서 제안된 이래로 나노임프린트 리소그래피 기술은 실용적 그리고 기술적 측면에서 모두 높게 평가되고 있다. 특히, 2003년도에 발표된 ITRS(International Technology Roadmap for Semiconductors)에서는 2010- 2013년 32-22 nm DRAM Half-Pitch 패터닝을 위한 차세대 리소그래피기술로 나노임프린트기술이 신규로 선정되었는데, 이는 나노임프린트기술의 성장 가능성을 학계 및 산업계에서 인정했음을 의미한다. 나노임프린트 리소그래피는 크게 가열식과 자외선식으로 나뉜다. 가열식은 열 변형이 가능한 고분자 수지 표면을 고온에서 눌러 성형하는 방법으로 단층 기능성 미세 패턴만을 요구하는 광학, 디스플레이, 바이오 부품 및 제품에 주로 활용되고 있다. 자외선식은 저점성 광경화성 수지를 사용해 패터닝하는 방식이다. 상온과 1기압 정도의 저압에서 공정이 가능하기 때문에 대량 생산이 가능하고 정렬작업이 용이하다는 장점이 있다.

2002년 미국에서 설립된 Molecular Imprint사 등 전

세계적으로 10여개 회사들이 나노임프린트 리소그래피 장비를 개발하여 판매를 하고 있으며 낸드플래시 메모리(Toshiba), 초소형 하드디스크(Hitachi Global Storage Technologies), LED 조명(Philips Lumileds Lighting Company), 박판 DVD(Hitachi Maxell) 등의 제품에 대한 적용기술 개발이 한창 진행되고 있다.

한국은 2002년 출범한 나노 메카트로닉스 기술개발 사업단을 중심으로 연구가 활발하다. 한국기계연구원은 관련 기술의 생산성을 획기적으로 높이는 반도체 및 디스플레이용 나노임프린트 리소그래피 공정과 장비를 개발했다. LG전자는 나노임프린트 리소그래피 기술을 이용한 프로젝션 TV용 편광필름 개발에 성공했으며, LED 제품은 개발 중이다. (주)앤앤디, (주)비엔피사이언스, (주)새한 등 국내기업들도 관련 장비를 개발하여 판매하고 있는데 나노임프린트 리소그래피 장비는 기존의 광리소그래피 장비와 달리 렌즈와 같은 초정밀 광학부품이 필요 없기 때문에 관련 기술 인프라가 매우 부족한 국내 여건에서도 개발이 가능하다는 큰 장점을 갖고 있다.

앞에서도 언급한 바와 같이 나노임프린트 리소그래피 기술은 극자외선 리소그래피와 함께 45 nm이하 급 차세대 반도체 패터닝 공정기술로 주목받고 있다. 2006년말 Molecular Imprints사는 45 nm와 12인치공정이 가능한 장비(IMPRIO250, 판매가 500만\$)를 개발하여 판매를 시작했으며 일본의 Toshiba와 미국의 IBM은 이 장비를 도입하여 NAND flash memory와 FinFET에 각각 적용하기 위한 연구를 진행하고 있다.

이와 같이 장비개발 및 관련 연구가 활발히 진행되고 있으나, 45 nm이하 반도체 소자 양산공정에 적용되기 위해서는 반드시 해결되어야 할 이슈들이 남아 있는데, 10 nm 이하수준의 정렬기술, 비평면 다층구조 패터닝,

그리고 광리소그래피 수준의 생산성 확보가 그것이다.

나노임프린트 리소그래피는 광리소그래피와 달리 스탬프로 직접 레지스트를 가압하여 패터닝하는 기술로 가압 시 발생하는 스탬프의 변형으로 부가적인 정렬오차가 발생하게 된다. IMPRIO250는 10 nm 수준 정밀도의 정렬작업이 가능하다고 주장하고 있으나 신뢰성 있는 수요업체나 기관으로부터의 검증결과는 발표된 바가 없으며, 현재 30-50 nm 수준으로 평가되고 있다. 또한, 소자제작을 위한 다층 공정 시 비평면상 패터닝이 요구되는데 기존의 비접촉식 광 리소그래피 공정은 이에 대한 대응이 용이한데 반하여 접촉 가압 방식인 나노임프린트공정은 평탄화 작업이 추가적으로 요구되며 이에 인하여 정렬 오차 또한 증가하게 된다.

다음으로 저생산성 문제이다. 현재 기술적으로 가장 앞선 장비인 IMPRIO250도 생산성이 10 wph 수준에 머물고 있어 수요업체에서는 이를 3-5배정도 향상시킬 수 있어야 만이 양산에 적용될 수 있다는 의견이 지배적이다. 현재는 미국과 일본의 반도체 수요업체에서 장비를 도입하여 적용기술 연구를 시작하는 단계이나 집중 투자가 이루어지고 있고 연구 개발에 가속도가 붙고 있어 근시일 내에 이러한 이슈들은 해결될 것으로 전망된다.

나노임프린트 리소그래피는 광리소그래피와 달리 반도체소자 뿐 만 아니라 디스플레이, 정보저장기, 조

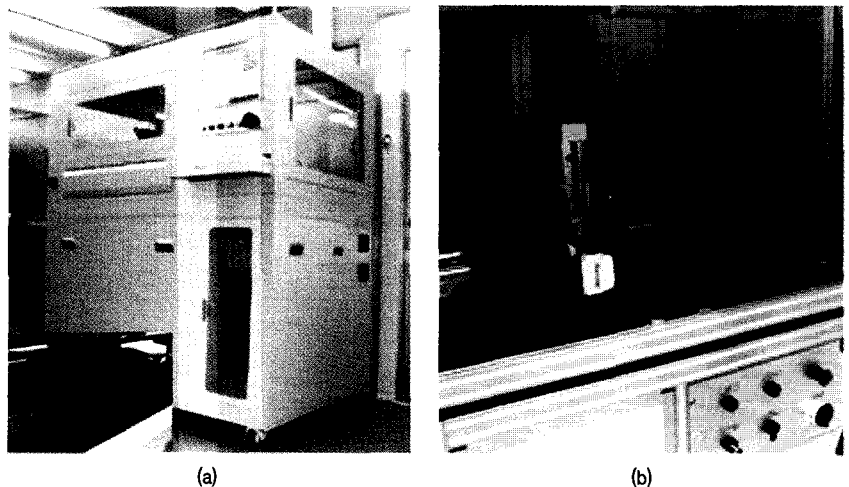


그림 1 UV-NIL tool for display application (a) and resin dispensing system (b)

에칭은 ICP (inductively coupled plasma) 에칭 장비를 사용했으며 $CF_4/O_2/Ar$ 혼합가스를 사용했으며 각각의 유량은 200 sccm, 100 sccm, 200 sccm였고, 15 mTorr의 진공압력으로 공정을 수행했다. 에칭 속도는 56 nm/min으로 40 분 공정을 수행하여 에칭 깊이 2.24 μm 을 얻을 수 있었다. 최종적으로 잔여 크롬을 제거하면 수정스탬프 제작이 완료되게 된다.

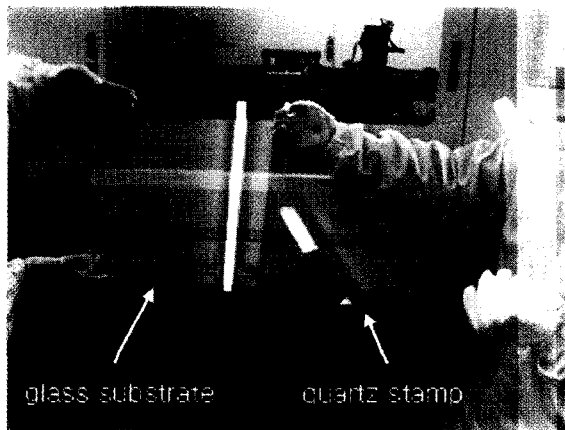


그림 3 Photo images of the fabricated quartz stamp and imprinted glass substrate.

스탬프는 기상증착법에 의하여 Trichloro(1H, 1H, 2H, 2H-perfluorootyl)silane (97%, Aldrich)를 표면에 처리하여 이형성을 증대시켰으며 접촉각을 측정한 결과는 105° 였다. TPGDA (tripropylene glycol diacrylate)이 주성분인 저점성 광경화성 수지를 디스펜싱 노즐 (MDS300, VESMES Technik사)를 사용하여 7 nl 액적을 기관 상에 도포했다.

대면적 평판 스탬프를 사용하여 자외선 나노임프린트공정을 수행하면 일반적으로 스탬프와 기관 사이에 기포 발생을 피할 수 없다. 또한 상하 고정 척에 대면적 스탬프와 기관을 각각 장착하고 가압할 경우 균일하게 기관 전체를 가압하는 것은 매우 어렵다. 이러한 문제를 해결하기 위하여 먼저 기포결함을 방지할 수 있을 정도의 저 진공압(~ 10 Torr)환경에서 공정을 수행했다. 지나친 고진공은 도포된 광경화수지의 과도한 기화를 일으켜 공정을 어렵게 할 수 있다. 그리고 대면적 균일 가압을 위하여 공기압력을 기관의 바닥면에 부가할 수 있도록 기관 척을 설계하였다. 대면적 나노임프린트 리소그래피 공정 실험 장치를 제작하였으며 이에 대하여 설명하면 다음과 같다. [Figures 1 and 2]

먼저 기관 스테이지 위에 있는 스탬프 척에 스탬프를 장착한다. 기관 척은 공기흐름이 가능한 다수의 홀이 존재한다. 기관 척 위에는 고무 필름이 놓여 지는데 이는 기관 하단에 공압 부가 시 공기의 일부가 진공 챔버 안에 침투하여 진공압을 떨어트리는 것을 방지하기 위해서 이다. 기관은 점착소재인 APMSD (acryloxypropyl methyl dichlorosilane)로 수나노 두께의 박막으로 코팅되는데 이형시 고분자 패턴 박막이 기관으로부터 분리되는 것을 방지하여 공정 신뢰성을 높이기 위함이다.

기관이 척에 장착되기 전에 디스펜싱 장치에 의하여 광경화성 수지 액적이 도포된다. 이후 그 기관은 기관 척에 장착되는데 네 모서리는 30 μm 두

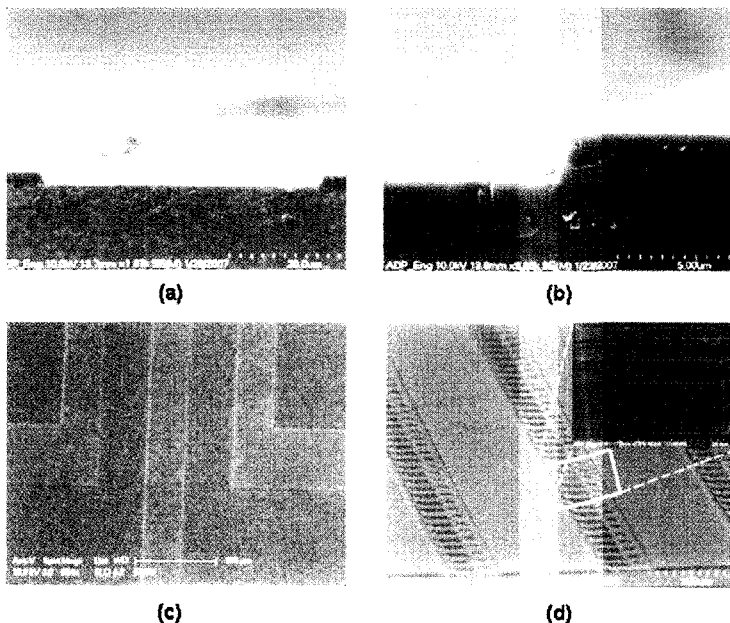


그림 4 SEM images of microscale patterns on the etched quartz stamp (a)-(b) and polymer patterns imprinted on the substrate (c)-(d).

다. [6] 본 공정의 특징은 나노임프린트 리소그래피공정을 유연기판을 사용하는 R2R (roll-to-roll)공정에 적용한 것인데 정렬문제를 해결할 수 있는 방안을 제시했다. 즉 나노임프린트 리소그래피공정은 다단스탬프를 사용하여 다층 구조를 한번에 패터닝 할 수 있다는 점에 착안하여 패터닝하고자 하는 이중재질 박막을 순차적으로 기판 상에 형성한 후 다단 스탬프를 사용하여 한번의 공정으로 레지스트상에 다단형상을 패터닝한다. 이어 에칭공정을 거쳐 소자를 제작하게 된다. 즉 단 한번의 나노임프린트 리소그래피공정만을 요구하기 때문에 정렬작업이 필요 없게 된다. 이 SAIL을 적용한 R2R공정으로 플렉시블 디스플레이용 AM (active matrix) 뒤판(backplane) 제작을 위한 a-Si TFT를 패터닝하였다. 그림 5는 SAIL공정을 사용한 TFT 제작과정을 나타내고 있으며 그림 6은 SAIL 공정을 위해 제작한 롤스탬프와 패터닝된 플렉시블 기판을 보여 주고 있다.

맺음말

반도체 소자공정에서 나노임프린트 리소그래피공정이 도입되기 위해서는 45 nm 이하 양산공정이 가능해야 하며 이를 위해서는 10 nm 이하 수준의 정렬기술, 굴곡면상의 패터닝 기술, 그리고 30-50 wph 수준의 생산성이 확보되어야 하기 때문에 미국을 중심으로 이를 대한 연구가 활발히 진행되고 있다. 디스플레이 적용을 위한 대면적 임프린트 리소그래피 기술은 전 세계적으로 한국이 주도하고 있으며 이의 성공 여부에 대하여 많은 관심이 모아지고 있다. 디스플레이 분야에

서 나노임프린트 리소그래피 공정의 성공적 적용을 위해서는 산학연의 긴밀한 연계 그리고 무엇보다 수요업체에서의 적극적 지원 및 관심이 요구되고 있는 상황으로 향후 2-3 년이 매우 중요한 시점임에는 분명하다. 중저부가가치 제품을 위한 고생산성 나노임프린트 리소그래피 기술은 롤 방식으로 연구가 진행되고 있으며 특히 HP에서 제안한 SAIL은 플렉시블 기판을 사용하는 나노임프린트 리소그래피공정에서 해결해야 할 가장 큰 난제인 정렬문제를 효과적으로 해결할 수 있는 방법을 제시한 것으로 향후 이 기술의 발전 추이를 주목할 필요가 있다.

참고문헌

1. Chou SY, Krauss PR, Renstron PJ(1996) J. Vac. Sci. Technol. B. 14: 4129-4133
2. Haisma I, Verheijen M, Heuvel K(1996) J. Vac. Sci. Technol. B, 14: 4124-4128.
3. Colburn M, Johnson S, Stewart M, Damle S, Bailey T, Choi B, Wedlake M, Michaelson T,
4. Sreenivasan SV, Ekerdt J, Wilson CG(1999) Proc. SPIE 3676: 379-389
5. Jeong JH, Sim YS, Sohn HK, Lee ES(2003) Microelectron. Eng. 75: 165-171
6. Jeong JH, Kim KD, Choi DG, Choi JH, and Lee ES, (2007) Proc. SPIE, in press.
7. Kim HJ, Almanza-Workman M, Chaiken A, Jackson W, Jeans A, Kwon O, Luo H, Mei P, Perlov C, Taussig C (2006) IMID/IDMC '06 digest