

플립칩 패키지에서 무연 솔더 조인트 및 UBM의 열충격 특성 해석

신기훈*, 김형태⁺, 장동영⁺⁺

(논문접수일 2007. 6. 20, 심사완료일 2007. 8. 22)

An Analysis on the Thermal Shock Characteristics of Pb-free Solder Joints and UBM in Flip Chip Packages

Ki-Hoon Shin*, Hyung-Tae Kim⁺, Dong-Young Jang⁺⁺

Abstract

This paper presents a computer-based analysis on the thermal shock characteristics of Pb-free solder joints and UBM in flip chip assemblies. Among four types of popular UBM systems, TiW/Cu system with 95.5Sn-3.9Ag-0.6Cu solder joints was chosen for simulation. A simple 3D finite element model was first created only including silicon die, mixture between underfill and solder joints, and substrate. The displacements due to CTE mismatch between silicon die and substrate was then obtained through FE analysis. Finally, the obtained displacements were applied as mechanical loads to the whole 2D FE model and the characteristics of flip chip assemblies were analyzed. In addition, based on the hyperbolic sine law, the accumulated creep strain of Pb-free solder joints was calculated to predict the fatigue life of flip chip assemblies under thermal shock environments. The proposed method for fatigue life prediction will be evaluated through the cross check of the test results in the future work.

Key Words : Flip Chip(플립칩), Pb-free Solder Joint(무연솔더 조인트), UBM(하부 금속층), Thermal Shock(열충격)

1. 서론

디지털 TV나 휴대폰 등과 같이 높은 주파수 영역에서

빠른 데이터 처리를 요구하는 제품들의 개발을 위해서는 반도체 칩 부품들의 고집적화, 경량화, 소형화가 선행되어야 한다. 이에 따라 반도체 칩 제조분야에서는 칩 자체의 미세화,

* 서울산업대 기계공학과 (shinkh@snut.ac.kr)

주소: 139-743 서울시 노원구 공릉2동 172

+ 서울산업대 에너지환경전문대학원

++ 서울산업대 산업정보시스템공학과

집적화가 지속적으로 진행되고 있으며, 패키징 분야에서도 새로운 패키징 및 실장방법들이 개발되고 있다.

반도체 패키징 분야에서는 QFP(Quad Flat Package), BGA (Ball Grid Array), CSP(Chip Scale Package), FC(Flip Chip) 형태로 발전해 나아가고 있다. Fig. 1 (a)는 실리콘 다이의 접합 후 와이어 접합을 하는 종래의 패키징 방식을 보여주고 있으며, Fig. 1 (b)에는 칩에 UBM(Under Bump Metallurgy)과 범퍼를 형성한 후 칩을 뒤집어서 지지층을 직접 연결하는 플립칩 방식을 보여주고 있다.

한편 전 세계적인 환경 규제에 따라 무연(Pb-free, lead-free) 솔더의 적용이 증가하면서 종래에는 발생하지 않았던 문제점들이 무연 솔더 접합부에서 발생하기 시작하여 이에 대한 분석 및 접합부 신뢰성 향상을 위한 많은 연구들이 진행되어 오고 있다.

그러므로 본 연구에서는 플립칩 패키징에 적용되는 무연 솔더 조인트 및 UBM 층의 신뢰성 검증을 위한 컴퓨터 시뮬레이션 방법을 제안하고자 한다. 특히 제안된 방법에서는 플립칩의 UBM 층도 포함하여, 반도체 칩의 신뢰성 테스트에 많이 활용되는 열충격 사이클에서의 열응력상태를 파악하고자 유한요소해석을 수행하였다. 또한 무연솔더 접합부에서의 총 크리프 변형률을 계산하여 플립칩 패키징의 피로수명도 예측하고자 하였다.

먼저 2장에서는 본 연구에서 사용한 플립칩 유한요소 모델 및 해석방법을 소개하고, 3장에서는 총 크리프 변형률을 이용한 플립칩의 피로수명 예측방법을 소개하였다. 마지막으로 4장에서는 해석결과를 요약하고 결론을 도출하였다.

2. 유한요소모델링 및 해석

2.1 유한요소 모델링

플립칩 패키징에서 UBM이란 반도체 칩의 알루미늄 전극에 직접 솔더를 형성하기 어렵기 때문에 접착이 용이하고 칩으로의 확산을 방지하도록 전극과 솔더 범프 간에 형성하

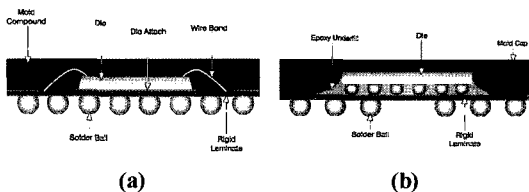


Fig. 1 Wire bonding vs. flip chip bonding

는 다층 복합 금속층을 의미한다. Fig. 2는 전형적인 플립칩에서 솔더 범퍼의 배열 형상과 UBM 구조를 도시하고 있다. Fig. 2 (b)에서와 같이 UBM은 일반적으로 솔더와 접합되는 젖음층(wetting layer), 솔더의 칩 전극으로의 확산을 방지하는 확산방지층(barrier layer), 그리고 칩 전극과 접합을 용이하게 하는 접합층(adhesion layer)으로 구성되어 있다.

현재 널리 사용되고 있는 UBM 시스템으로는 Cr/Cr-Cu/Cu, TiW/Cu, Al/NiV/Cu, electroless Ni/Au 시스템 등 네 가지가 있는데, 본 논문에서는 참고문헌^(1,2)에 있는 TiW/Cu 시스템과 치수를 사용하였으며, 무연솔더 재료로는 95.5Sn-3.9Ag-0.6Cu를 사용하여 Fig. 3과 같이 플립칩 패키징의 모든 구성요소를 포함하여 유한요소 모델을 생성하였다. 모델의 UBM에서 TiW는 접합층, Cu는 확산방지 및 젖음층으로 작용하며, 지지층의 Ni 역시 솔더와의 젖음층으로 작용하여 각각 Sn-Cu, Ni-Cu IMC(Intermetallic Compound) 층을 형성한다. 또한 Al 및 Si의 보호층(passivation layer)으로는 폴리이미드(polyimide)를 적용하였다.

모델링에 사용된 플립칩의 크기는 가로 세로가 10mm×10mm이며, 각 층의 두께 및 치수는 Table 1과 같다.

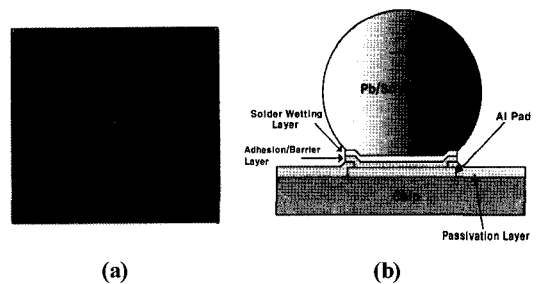


Fig. 2 Flip chip and UBM structure

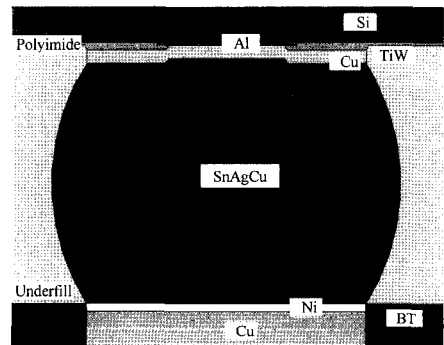


Fig. 3 TiW/Cu UBM system

Table 1 Dimensions of flip chip assemblies

	Thickness	Diameter
Silicon	250μm	
Al pad	1μm	Φ50μm
TiW	0.2μm	
Cu	5.4μm(=0.4+5)	
SnAgCu	Φ130μm	
Underfill	110μm	
Ni	3μm	Φ120μm
Cu(substrate)	27μm	Φ120μm
BT(substrate)	250μm	

Table 2 Material properties

Material	Elastic Modulus (GPa)	Possion's Ratio	CTE (ppm/K)
BT(substrate)	26	0.39	15
Cu	130	0.34	16.5
Ni	200	0.31	13.4
TiW(10wt%-90%)	411	0.28	4.5
Al	70	0.35	23.1
Polyimide (Dupont Kapton HN)	2.5	0.34	20
Silicon	131	0.3	2.7
Underfill (Hysol CNB 840-38)	11	0.3	21

각 층의 물성치는 Table 2에 표시되어 있다.

합금의 물성치 평가규칙으로는 혼합법칙(Voigt rule), 역 혼합법칙(Reuss), Kerner 법칙, Mori-Tanaka 법칙, Tamura 법칙, self-consistent 법칙, modulus 기반 법칙 그리고 희석 근사(dilute approximation) 법칙 등이 있다⁽³⁾. 본 연구에서는 TiW의 물성치 평가 규칙으로 식 (1)과 같은 단순한 혼합 법칙을 사용하여 탄성계수, 포아송비, 열팽창계수를 계산하였다. 여기서 P는 평가하고자 하는 물성치를 나타내고 V, W, ρ는 구성성분의 부피비, 중량비, 밀도를 각각 의미한다.

$$P_{TiW} = P_{Ti} V_{Ti} + P_w V_w \quad (1)$$

여기서, $V_{Ti} = \frac{W_{Ti}/\rho_{Ti}}{W_{Ti}/\rho_{Ti} + W_w/\rho_w}$

Table 3 Material properties of 95.5Sn-3.9Ag-0.6Cu

Temperature	Elastic Modulus (GPa)	Possion's Ratio	CTE (ppm/K)
-40°C(233°K)	56.2	0.38	20.6
125°C(398°K)	43	0.38	23.4

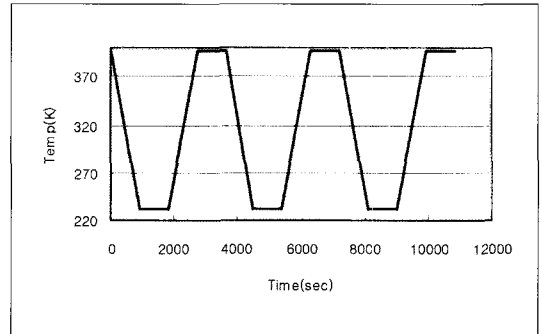


Fig. 4 Thermal shock cycle

$$V_w = \frac{W_w/\rho_w}{W_{Ti}/\rho_{Ti} + W_w/\rho_w}$$

위 식 (1)을 이용하여 계산할 경우 Ti의 밀도가 W에 비해 아주 크기 때문에 Ti의 $V_{Ti}=0.1\%$, W의 $V_w=99.9\%$ 가 되어 합금의 물성치는 W의 그것과 거의 동일하게 된다.

유한요소 모델링에 사용된 무연 95.5Sn-3.9Ag-0.6Cu 솔더⁽⁴⁾의 탄성계수 및 열팽창계수는 식 (2), (3)을 각각 이용하여 Table 3과 같이 계산하였다.

$$E = -0.08T(^{\circ}C) + 53 \text{ GPa} \quad (2)$$

$$CTE = 0.017T(^{\circ}C) + 21.3 \text{ ppm/K} \quad (3)$$

본 논문에서 사용한 열충격 사이클은 반도체 테스트 용 미국 군사규격인 MIL-STD 883-B에 해당하는 온도사이클 (-45°C ~ 125°C)구간을 사용하였으며, Fig. 4에서와 같이 온도하강 및 상승구간을 15분으로 하고 그 사이에 15분 썬의 온도 유지 구간을 두어 한 사이클은 총 1시간으로 구성된다. 실제 SnAgCu 솔더의 용융점은 217°C 정도이기 때문에 솔더링 후 상온으로 냉각 시 접합부에 잔류응력이 존재한다. 본 논문에서는 초기 시험온도인 125°C에서 접합부에 잔류응력이 없다고 가정하였다. 또한 솔더를 제외한 모든 층 재료들은 등방성을 가지며 선형탄성변형을 한다고 가정하였

다. 한편 솔더의 경우는 비선형 탄성-소성(크리프) 복합 변형을 한다고 가정하고 ANSYS의 Generalized Garofalo 수식을 이용하여 해석을 수행하였다.

2.2 유한요소 해석

열충격 테스트에서 가장 취약할 것으로 예측되는 부위는 정사각형 플립칩의 네 꼭지점 근처에 위치하는 솔더 조인트들이다. 그러므로 첫 번째 단계에서는 플립칩의 대칭성을 고려하여 전체의 1/4(혹은 1/8 도 무방)에 해당되는 단순한 3차원 형상을 생성한 후 유한요소해석을 통하여 꼭지점에서 실리콘 칩의 변형량과 BT 지지층의 변형량 차이를 계산하였다. 여기서는 실리콘 웨이퍼, 언더필, 언더필과 솔더의 혼합 층, BT 지지층 등 4개의 층만으로 단순화 시켜 해석을 수행하였다. 특히 언더필과 솔더 혼합 층의 물성치는 식 (1)을 이용하여 계산하였으며, 솔더의 자세한 형상은 모델링하지 않았다. 솔더 범퍼간 피치를 솔더 직경(d)의 2배, 언더필의 높이를 솔더 범퍼의 직경이라고 가정하면 가로 세로가 각각 4d인 단위 부피에 4개의 솔더 범퍼가 존재하여 아래 식 (4)에 의해 $V_{solder}=13\%$, $V_{underfill}=87\%$ 를 얻을 수 있다.

$$V_{solder} = \frac{4(\pi/6d^3)}{(4d)(4d)(d)} \times 100 = 13\% \quad (4)$$

Fig. 5 (a)는 1/4 유한요소모델의 대각선 단면을 도시하고 있다. Fig. 5 (b)는 해석결과 900sec(1/4 사이클)에서 얻은 응력상태를 보여주고 있다. 여기서 silicon의 x, z 변형량은 $-4.07\mu m$ 이고 BT 지지층의 x, z 변형량은 $-5.36\mu m$ 로 계산되었다.

그러므로 온도가 398K에서 233K로 하강할 때 변형량 차이는 $1.82\mu m$ 가 된다(Fig. 6 (a)). 즉 CTE 차이로 인해 발생하는 변형량 차이는 솔더 접합부를 전단시키는 전단변위 부하로 작용하게 되며, 이를 시간에 따른 사이클로 나타내면

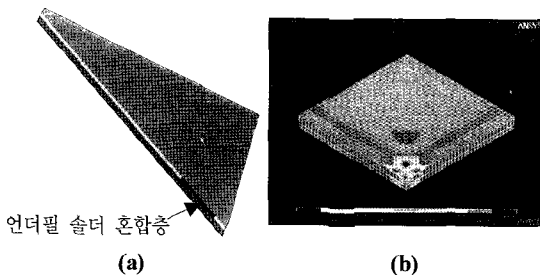


Fig. 5 Stress results of one quarter 3D FE model

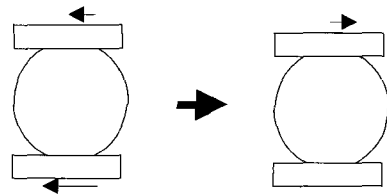
Fig. 6 (b)와 같이 된다.

해석의 두 번째 단계로 단순화된 3D 유한요소해석결과에서 얻은 전단 변위 부하 사이클을 열충격 사이클과 동시에 적용하여 2D 유한요소해석을 수행하였다.

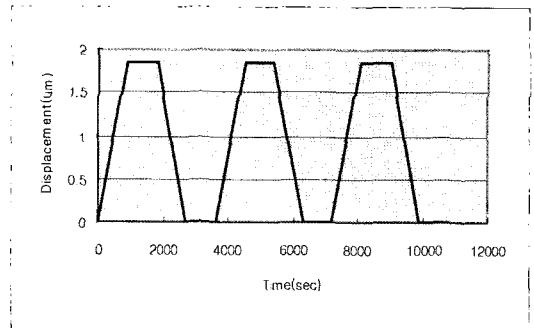
열충격 사이클에서 플립칩 패키지의 파괴는 솔더의 크리프 변형에 기인한다고 많은 연구를 통해 알려져 있다⁽⁵⁻⁹⁾. 크리프는 온도 및 응력이 일정한 상태에서 변형이 연속적으로 진행되는 현상으로 초기신장, 천이크리프, 정상크리프, 가속크리프 및 파괴 구간으로 구성된다. 하지만 플립칩의 파괴와 관련하여서는 정상크리프 변형이 주된 요인이라고 알려져 있으며, 초기신장 및 천이크리프 변형량은 무시할 수 있다. 정상크리프 변형량을 계산하기 위해서는 정상크리프 변형속도를 온도 및 응력의 관계로 계산할 필요가 있는데, 95.5Sn-3.9Ag-0.6Cu 무연솔더의 정상크리프 변형속도는 식 (5)와 같다⁽³⁾.

$$\frac{d\epsilon}{dt} = C_1 [\sinh(C_2\sigma)]^{C_3} \exp\left(\frac{-C_4}{T}\right) \quad (5)$$

여기서 $C_1=441000(1/sec)$
 $C_2=5E-9(1/Pa)$
 $C_3=4.2$
 $C_4=5412(^{\circ}K)$



(a) Shearing displacement



(b) Shearing displacement cycle

Fig. 6 Shearing between silicon and BT substrate

SnAgCu 솔더의 크리프 특성을 고려한 ANSYS 해석결과 응력분포(SEQV, 20MPa 단위)는 Fig. 7과 같이 silicon 칩과 UBM 그리고 지지층의 연결부위에 CTE 차이로 인한 응력집중이 발생함을 확인할 수 있다. 그러므로 향후 UBM의 형상, 각 층의 성분 및 두께를 변화시켜가면서 해석을 수행할 경우 UBM의 최적설계가 가능하리라 판단된다.

Fig. 8은 시간 1800sec, 3600sec에서 무연솔더의 크리프 변형률(ANSYS, EPCREQV)을 보여주고 있다. 열충격 사이클이 계속될수록 크리프 변형률은 계속 축적이 되어 결국 솔더와 UBM 경계층에서 피로파괴 현상이 발생함을 예측할 수 있다.

Fig. 9는 UBM을 Cu 단일층, 지지층을 Ni+BT로 단순화한 3D 모델과 해석결과 시간 1800sec에서의 크리프 변형률을 도시하고 있다. 2D 모델과 비교하여 비슷한 경향을 관찰

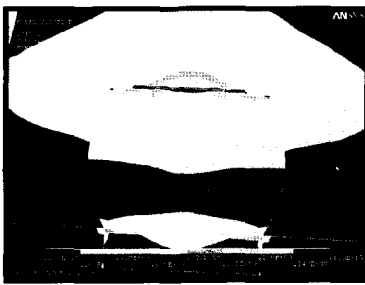
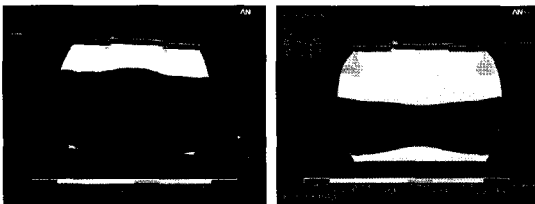
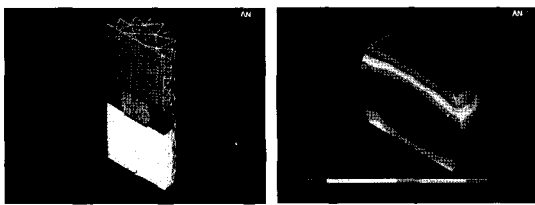


Fig. 7 Stress result for 2D FE model



(a) 1800 sec (b) 3600 sec

Fig. 8 Creep strain of SnAgCu solder



(a) (b)

Fig. 9 Simple 3D finite element model

할 수 있었다.

3. 피로수명 예측

앞 장에서 수행한 유한요소해석을 기반으로 이번 장에서는 열충격 사이클 당 축적되는 크리프 변형률을 기반으로 플립칩의 열충격 사이클 수명을 예측하는 방법에 대해서 설명하겠다.

식 (5)에서 소개한 정상크리프 변형속도를 기반으로 식 (6)과 같이 열충격 사이클 수명을 계산할 수 있다.

$$N_f \left(\frac{\sum_{i=1}^n \Delta t_i \epsilon_i}{\epsilon_f} \right) = 1 \quad (6)$$

여기서 N_f : 피로파괴 시의 열충격사이클수(피로수명)

n : 한사이클에서의 스텝수

Δt_i : 한사이클에서 응력 σ_i 의 지속기간

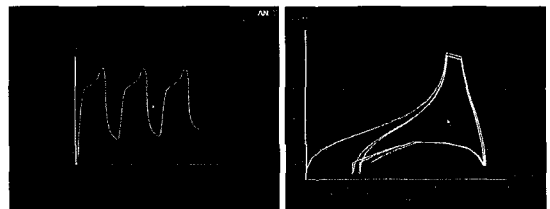
ϵ_f : 크리프연성(크리프 파괴시의 연신율)

ϵ_i : σ_i 에서 정상상태 크리프 변형률 속도

위 식 (6)에서 각 구간에서의 정상크리프 변형속도를 구간 시간으로 곱하면 구간에서의 크리프 변형률이 계산되며, 이를 한 사이클에 대하여 모두 더하면 사이클 당 축적되는 크리프 변형률 ϵ_{acc} 를 계산할 수 있으므로, 결국 플립칩의 열충격 피로수명은 식 (7)과 같이 계산할 수 있다.

$$N_f = \frac{\epsilon_f}{\epsilon_{acc}} \quad (7)$$

Fig. 10 (a)는 앞 장에서 해석을 통하여 얻은 크리프 변형률을 세 사이클 시간에 대해서 표시한 것이다. 그리고 Fig. 10 (b)는 크리프 변형률을 작용 응력과 시간에 대해서 표시한 것이다. 특히 Fig. 10 (b)에서는 한 사이클이 지난 후 두 번째, 세 번째 사이클에서는 크리프 변형률과 응력사이의 그래프가 안정화 되어 일정한 히스테리시스 루프(hysteresis



(a) (b)

Fig. 10 Creep strain

loop)를 형성함을 볼 수 있다. 또한 크리프 변형에 의한 응력 완화 현상도 관측할 수 있다. Fig. 10 (b)에서 사이클 당 축적되는 크리프 변형률은 대략 0.0015 정도로 계산할 수 있다. 즉 한 사이클 당 작용하는 응력의 대칭성 때문에 초기 30분 동안 발생하는 크리프 변형률을 단순히 2배하여 사이클 당 총 크리프 변형률을 계산할 수 있다. 향후 실제 실험을 통하여 다양한 무연솔더의 파괴 시 크리프 연신률을 측정한다면 피로수명을 예측할 수 있으리라 판단된다.

한편 크리프 변형률 기반 피로수명 예측법 외에도 크리프 변형률 에너지 밀도(응력-변형률 선도에서의 면적 적분)를 이용한 피로수명 예측법도 있으나, 본 논문에서는 설명하지 않았다.

4. 결론

본 연구에서는 플립칩 패키징에 적용되는 무연 솔더 조인트 및 UBM 층의 신뢰성 검증을 위한 컴퓨터 시뮬레이션 방법을 제안하였다. 특히 제안된 방법에서는 플립칩의 UBM 층도 포함하여, 반도체 칩의 신뢰성 테스트에 많이 활용되는 열충격 사이클에서의 열응력상태를 파악하고자 유한요소해석을 수행하였다. 또한 무연솔더 접합부에서의 사이클 당 크리프 변형률을 계산하여 플립칩 패키징의 피로수명을 예측하는 방법도 소개하였다.

본 연구의 궁극적인 목표는 유한요소 해석을 통하여 다양한 플립칩의 UBM 형상, 각 층의 성분 및 두께 등을 최적으로 설계하며, 피로수명 또한 예측할 수 있는 방법의 개발에 있다. 그러므로 향후 이러한 해석결과를 실제 열충격시험 결과와 비교분석하여 그 유효성을 검증하고자 한다.

후 기

본 논문은 서울특별시 전략산업 혁신클러스터 육성 사업(3D Microsystem Packaging)을 위한 접합공정 및 장비개발)의 지원으로 수행되었음.

참 고 문 헌

- (1) Nah, J. W., Kim, J. H., Lee, H. M. and Paik, K. W., 2004, "Electromigration in Flip Chip Solder Bump of 97PB-3Sn/37Pb-63Sn Combination Structure," *Acta Materialia*, Vol. 52, pp. 129~136.
- (2) Jang, S. Y., Wolf, J, Kwon, W. S. and Paik, K. W., 2002, "UBM(Under Bump Metallization) Study for Pb-free Electroplating Bumping: Interface Reaction and Electromigration," *2002 Electronic Components and Technology Conference*.
- (3) Shin, K. H. and Chung, S. K., 2006, "FEA-based Design and Fabrication of Functionally Graded Materials," *Key Engineering Materials*, Vol. 326-328, pp. 1681~1684.
- (4) Lau, J. and Liu, K., 2004, "Global Trends in Lead-free Soldering-Part I and II," *Advanced Packaging*.
- (5) Shed, A., 2004, "Accumulated Creep Strain and Energy Density based Thermal Fatigue Life Prediction Models for SnAgCu Solder Joint," *54th ECTC, Las Vegas, Nevada, USA*, pp. 737~746.
- (6) Shed, A., 2001, "Predicting Solder Joint Reliability for Thermal, Power, and Bend Cycle within 25% Accuracy," *2001 Electronic Components and Technology Conference*, pp. 255~263.
- (7) Hossain, M. and Agonafer, D., 2004, "Strain based Approach for Predicting the Solder Joint Fatigue Life with the Addition of Intermetallic Compound using Finite Element Modeling," *2004 International Society Conference on Thermal Phenomena*, pp. 358~367.
- (8) Darveaux, R., 1997, "Solder Joint Fatigue Life Model, in Design and Reliability of Solders and Solder Interconnections," *Miner. Meta. Mater. Soc.*, pp. 213~218.
- (9) Kim, C. H, Hong, J. S. and Han, G. Y., 2006, "Performance Advancement of Evaluation Algorithm for Inner Defects in Semiconductor Packages," *Transactions of KSMTE*, Vol. 15, No. 6, pp. 82~87.