

## The effect of heat treatment parameters on the emitter formation of the n-type silicon solar cell

Ji-Myung Shim and Young-Kwan Kim<sup>†</sup>

Department of Materials Science and Engineering, University of Incheon, Incheon 402-749, Korea

(Received August 29, 2008)

(Accepted September 23, 2008)

**Abstract** Employing screen printing technology, aluminum is applied to the back side of the n-type silicon wafer to see the effect of the heat treatment parameters on the Voc of the solar cell. Heat treatment at 850°C produces the highest Voc among various heat treatment conditions. Heat treatment at the temperatures higher than 850°C results in lower Voc, which is due to the destruction of the Al-Si alloy emitter layer. The destruction of Al-Si layer observed to be caused by the vigorous movement of silicon atoms toward aluminum layer during the heat treatment.

**Key words** n-Type silicon solar cell, Al-emitter, Heat treatment, Screen printing

## n형 규소 태양전지 emitter 형성에 미치는 열처리 변수의 영향

심지명, 김영관<sup>†</sup>

인천대학교 신소재공학과, 인천, 402-749

(2008년 8월 29일 접수)

(2008년 9월 23일 심사완료)

**요약** n형 실리콘을 이용하여 후면에 Al-emitter형성에 관해 열처리조건이 Voc에 어떤 영향을 미치는지 알아보기 위하여 screen printing 방법으로 n-type Si 기판에 Al을 도포하였다. 열처리는 straight profile에서 50 inch/min의 belt speed로 850°C의 peak temperature로 수행한 경우 가장 높은 Voc(585 mV)값을 보였고, 이 온도보다 낮은 경우에 불 균일한 Al-Si alloy 층이 형성되고, 이 온도보다 높은 경우에 Al층으로 Si 원자의 이동이 극심하게 발생되어 Al-Si alloy층이 파괴되는 현상으로 인하여 Voc가 감소함을 보았다.

### 1. 서론

기존의 상업용 태양전지의 대부분은 p형 실리콘을 중심으로 연구, 생산되고 있다. 하지만 현재 태양전지 시장은 p형 실리콘의 원료공급 부족과 비싼 단가로 시장성장이 주춤거리고 있어 수요를 만족시킬만한 새로운 실리콘 원료를 필요로 하고 있다. 반도체용이나 다른 기관 생산의 잔여물인 n형 실리콘이 태양전지의 수요를 만족시킬 새로운 재료로 대두되고 있으며, 야금학적인 정제 기술을 이용하여 n형 다결정 실리콘을 생산하는 방안도 개발되고 있다. 같은 품질의 p형 실리콘과 비교하면 n형 실리콘은 일반적으로 금속불순물과의 결합이 거의 없고, 긴 확산길이를 가지고 있으며, 사용시간이 지나더라도

광전 변환 효율에 변화가 거의 없다[1]. 또한 이론상, 실험상으로 n형 실리콘에서의 recombination-active defects가 훨씬 적고, p형 실리콘에 비해 고온공정에서 안정적이라는 장점을 가지고 있다[2, 3]. 이런 장점에도 불구하고 실리콘 태양전지의 85% 이상이 p형 실리콘을 기초로 생산되고 있는데 이는 n형 실리콘 태양전지 공정의 충분한 개발과 상업적 적용이 이루어지지 않았기 때문이다.

현재 두 가지로 n형 실리콘 태양전지 연구가 진행 중인데 한 가지는 전면의 B-emitter형 태양전지, 다른 한 가지는 후면의 Al-emitter형 태양전지이다. 그 중 후면에 Al emitter를 적용시킨 연구는 기존의 screen printing을 이용한 p형 실리콘 태양전지 제조 공정과 비슷하여 상업적으로 적용이 쉬울 것으로 보여 진다.

독일의 ISFH(Institute Solarenergie Forschung Hameln)는 후면에 screen printing을 이용한 Al-emitter와 evaporated-Al 전면전극을 이용하여 2×2 cm<sup>2</sup>에서 CZ-Si(Czochralski Silicon) 18.3%, mc-Si(Multi Crystalline

<sup>†</sup>Corresponding author

Tel: +82-32-770-8272

Fax: +82-32-761-6658

E-mail: youngkim@incheon.ac.kr

Silicon) 14.4 %의 변환효율을 보였다[4]. Screen printing을 이용한 Al-emitter와 Ag 전면전극, AgAl 후면전극형성으로 12.5×12.5 cm<sup>2</sup>에서 FZ-Si(Float Zone Silicon)을 이용하여 광전 변환 효율 16.4%, 후면의 screen printing을 이용한 Al-emitter와 Ag 전면전극을 이용하여 2×2 cm<sup>2</sup>에서 CZ-Si를 이용할 경우에는 17.0%의 변환효율을 보였다[1, 5]. 현재 FZ-Si, CZ-Si와 mc-Si뿐만 아니라 EFG-Si(Edge Defined Film Fed Grown Silicon)까지 후면 Al-emitter 방법에 응용되고 있다. 하지만 screen printing을 이용하여 형성된 Al-emitter는 균일한 p<sup>+</sup> region의 형성이 어려워, 균일하고 연속된 Al-emitter를 위해서는 열처리 변수가 최적화 되어야 한다[1].

본 연구에서는 기존의 p형 실리콘을 대신하여 n형 실리콘을 이용하여 후면에 Al-emitter형성에 관한 연구를 하고자 한다. n형 실리콘 전면에 P-FSF(Phosphorous Front Surface Filed)형성 후, 후면에 screen printing으로 Al을 도포하고 열처리하여, 열처리조건이 Voc에 어떤 영향을 미치는지 알아보려고 한다. 열처리는 setting temperature profile, peak temperature, belt speed를 변수로 하여 시행하고자 한다.

### 2. 실험 방법

시료는 비저항 1 Ω cm, 두께 310 μm의 n형 단결정 CZ실리콘이 본 연구에 사용되었다. 처음에 기판은 충분히 얇게 만들기 위하여 식각액 HF, HNO<sub>3</sub>, CH<sub>3</sub>COOH를 이용하여 기판 두께를 150 μm로 하고, BOE(Buffered Oxide Etchant)를 이용하여 웨이퍼를 세정한다. 다음으로 약 900°C의 tube furnace에서 POCl<sub>3</sub>을 확산시켜 40 Ω/sq의 FSF를 형성한다. 후면에는 screen printing을 이용하여 Al을 도포하고, 250°C에서 30초간 건조시킨다. 다음에 2×2 cm<sup>2</sup>의 크기로 만들기 위해 시편을 자르고, belt furnace에서 열처리한다. 열처리는 다섯개 존의 온도설정을 stepwise profile 또는 straight profile로 설정하고, 온도는 800~950°C, belt speed는 50, 100 inch/min으로 다양하게 하였다. 마지막 단계에서 pn junction의 가장자리를 isolation하여 Voc를 측정하고, SEM, EDX를 이용하여 계면을 관찰하였다.

### 3. 결과 및 고찰

#### 3.1. Setting temperature profile에 따른 Voc 영향

Screen printing을 이용하여 후면 Al을 증착하고, belt furnace의 다섯 개 zone 온도를 stepwise profile, straight

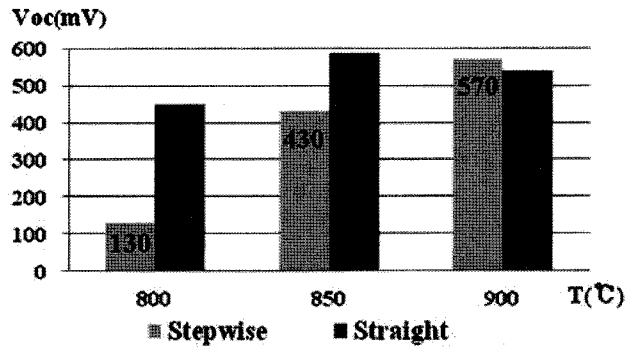


Fig. 1. Voc as a function of the set temperature at belt traveling speed of 50 inch/min.

profile로 설정하였다. Stepwise profile에서 peak temperature가 800°C일 경우, 500, 600, 700, 800, 900°C로 각 zone의 온도를 설정하였고, straight profile에서는 다섯 개의 zone을 모두 800°C로 설정하였다. Fig. 1은 belt speed가 50 inch/min일 경우 stepwise profile 과 straight profile의 온도에 따른 Voc 변화를 보여준다. Stepwise profile의 경우 온도가 올라갈수록 높은 Voc를 나타냄을 보았다. 800°C의 저온에서는 Al-Si alloy 형성이 충분치 않음을 예상할 수 있다. Straight profile의 경우는 850°C 부근에서 가장 높은 Voc를 가졌다. 900°C인 경우에는 오히려 Voc가 감소함을 보였다. 이것의 원인을 파악하기 위하여 두 가지 profile에 온도와 belt speed의 변화를 주어 추가적인 실험을 진행하였다.

#### 3.2. Stepwise profile의 경우 peak temperature와 belt speed에 따른 Voc의 변화

Fig. 2와 Fig. 3은 stepwise profile에서 belt speed와 peak temperature에 따라 Voc가 어떻게 변화하는지 보여준다. Stepwise profile의 경우 zone의 설정온도가 일정하지 않고 입구부분의 온도가 출구부분의 온도보다 훨씬 낮

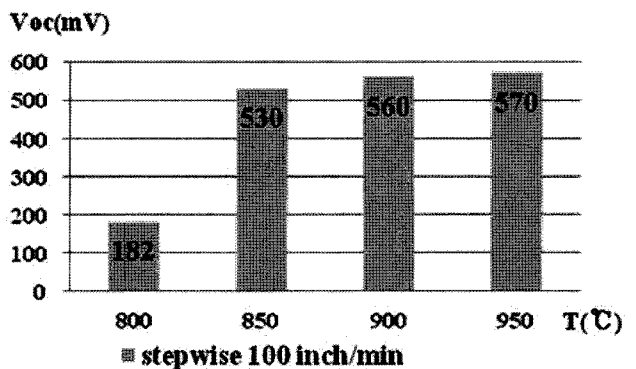


Fig. 2. Voc as a function of heat treatment temperature at belt traveling speed of 100 inch/min. The temperature profile employed is stepwise.

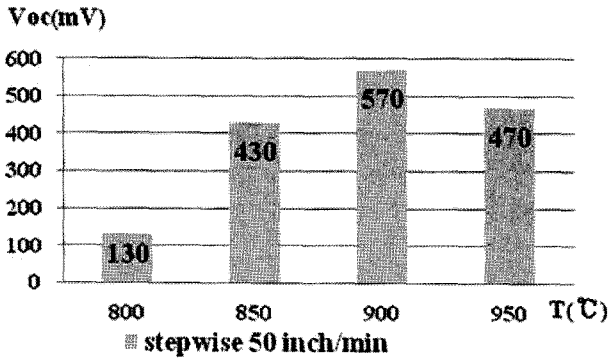


Fig. 3. Voc as a function of heat treatment temperature at belt traveling speed of 50 inch/min. The temperature profile employed is stepwise.

아 급격한 온도 구배를 가지게 되어 RTP(Rapid Thermal Process)와 비슷한 열처리조건을 갖출 수 있다. Fig. 2는 belt speed가 50 inch/min인 경우 peak temperature에 따른 Voc차이를 보여주는데 900°C까지 온도에 따라 Voc가 증가하지만 950°C의 고온에서는 Voc가 감소하는 경향을 보였다. 이는 Al-Si 형성하기에 950°C가 너무 높은 온도이기 때문인 것으로 추정된다. 이 현상의 원인을 파악하기 위하여는 현미경적 관찰이 요구되어 ‘3.4. SEM & EDX’에서 시행하였다.

Fig. 3의 경우 belt speed가 100 inch/min인 경우 peak temperature에 따른 Voc차이를 보여주는데 이는 온도가 상승함에 따라 꾸준히 Voc가 상승함을 보여준다. Belt speed가 50 inch/min인 경우와는 다르게 열처리 시간이 1/2로 짧기 때문에 950°C의 고온에서도 Voc 감소가 없는 것으로 판단된다. Stepwise profile로 zone의 온도를 설정할 때 급격한 Voc차이를 보이는 50 inch/min의 경우보다 900~950°C의 온도범위에서 100 inch/min의 belt speed를 적용할 경우가 더 높은 Voc를 가짐을 알 수 있었다. 이전에는 온도 차를 50°C씩 주어 실험하였으나 좀 더 정확한 영향을 알아보기 위하여, 10°C씩 차이를 두어 실험하였다.

3.3. Straight profile의 경우 peak temperature와 belt speed에 따른 Voc의 영향

Fig. 4와 Fig. 5는 straight profile에서 belt speed와 peak temperature에 따라 Voc가 어떻게 변화하는지 보여준다. Straight profile의 경우 Fig. 1에서 보듯이 850°C에서 가장 높은 Voc를 가짐을 보았다. 이후 온도가 오를수록 Voc값은 떨어짐을 보인다. 이것은 Voc가 최대값을 이루는 조건이 850°C에서 포화가 되고 이 온도 이후에서는 과포화 현상이 발생되고 있는 것을 보인다. 이와는 반대로 100 inch/min일 경우 Fig. 5에서 보는 것과 같이 온도가 올라갈수록 Voc도 증가하였다. 이는 앞서

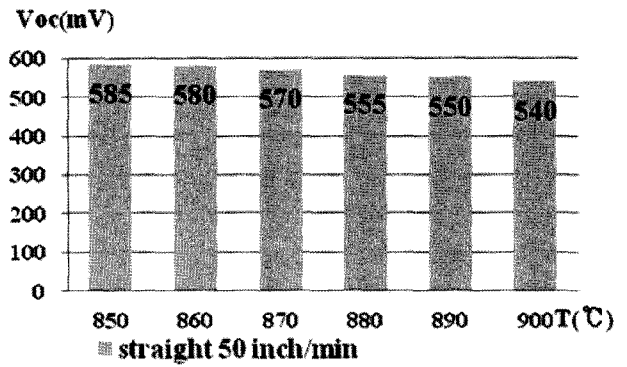


Fig. 4. Voc as a function of heat treatment temperature at belt traveling speed of 50 inch/min. The straight temperature profile is employed.

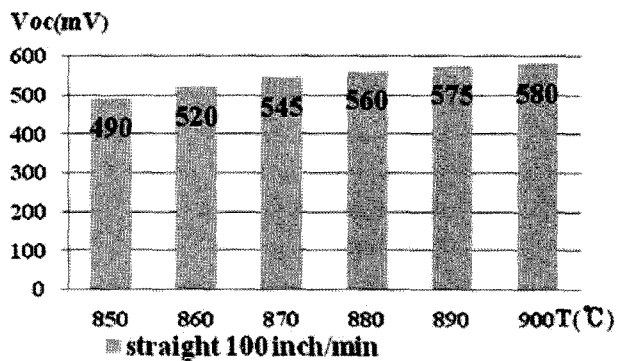


Fig. 5. Voc as a function of heat treatment temperature at belt traveling speed of 100 inch/min. The straight temperature profile is employed.

stepwise profile의 경우에서와 마찬가지로 100 inch/min의 belt speed를 가질 경우 50 inch/min의 열처리 경우보다 각 온도에서의 holding 시간이 1/2로 짧으므로 온도가 50°C 정도 높아야 가장 높은 Voc를 나타냄을 보여준다. 이는 빠른 belt speed로 인해 충분히 열을 흡수할 수 없기 때문이다. 두 경우의 실험조건 중에 가장 높은 Voc 값을 보인 것은 straight profile에서 50 inch/min의 belt speed로 850°C의 peak temperature를 설정한 경우이다.

3.4. SEM & EDX

Fig. 1~5에서 볼 수 있듯이 열처리 온도가 850°C인 경우에 800°C나 950°C인 경우보다 더 높은 Voc 값을 보임을 알 수 있었다. 이 현상의 원인을 SEM과 EDX를 이용하여 확인하고자 한다. Fig. 6(1)은 stepwise profile인 경우로 peak temperature가 800°C, belt speed가 50 inch/min로 설정된 경우 Voc가 130 mV가 나온 것으로 이 시료의 SEM 사진과 EDX분석결과이다. 사진에서 보듯이 screen printed Al층과 Si층 계면에 회색부분이 보

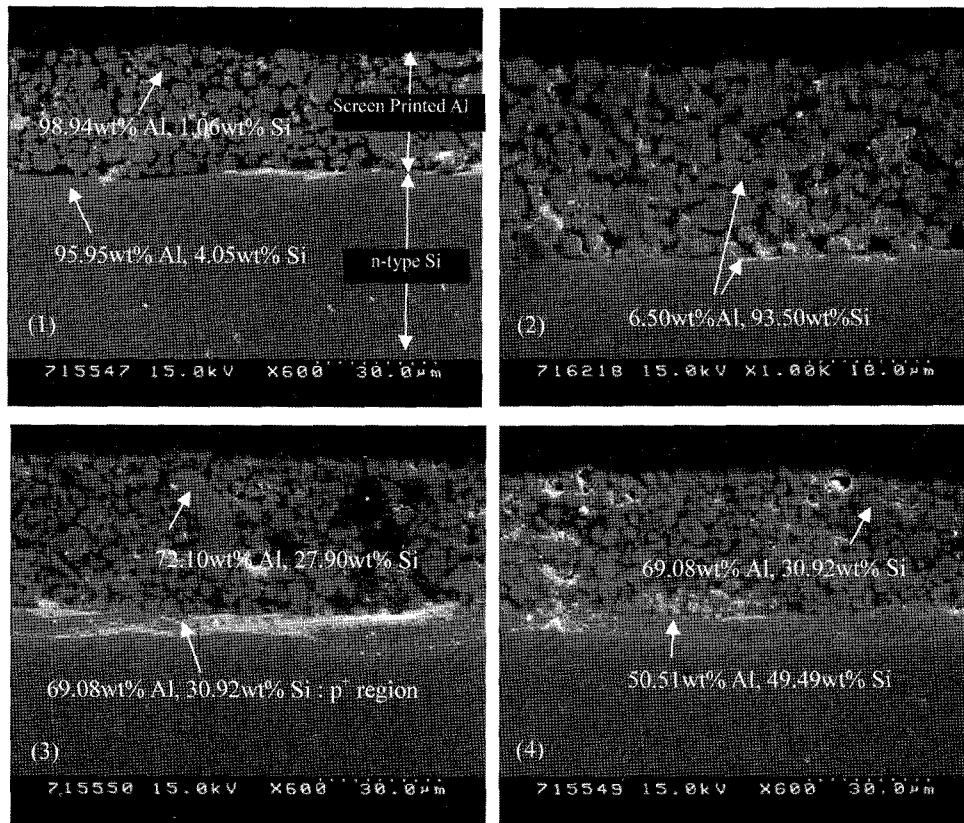


Fig. 6. (1) Stepwise profile at 800°C, 50 inch/min: 130 mV, (2) Stepwise profile at 950°C, 50 inch/min: 470 mV, (3) Straight profile at 850°C, 50 inch/min: 585 mV, (4) Straight profile at 900°C, 100 inch/min: 580 mV.

여지는데 이 부분이 Al-Si alloy된 부분으로 p<sup>-</sup> emitter region이 된다. 사진에서 보듯이 alloy된 부분이 균일한 층을 형성하지 못하고, 군데군데 높은 Al농도(95.95 wt% Al)를 가지는 부분과 alloy가 형성되지 않은 고농도의 Si인 부분이 계면에 존재함을 확인할 수 있다. 이런 현상은 peak temperature가 낮은 경우 주로 발견되었다. Fig. 6(2)는 stepwise profile에서 peak temperature가 950°C, belt speed가 50 inch/min로 설정된 경우 Voc가 470 mV를 보인 시료이다. Fig. 2에서 보았듯이, 이 시료의 Voc는 온도가 증가함에 따라 점점 증가하다가, 950°C에서 470 mV로 감소함을 보았다. Fig. 6(2)에서 보듯이 EDX로 성분을 분석한 결과 screen printed Al layer와 계면 모두에서 90 wt% 이상의 Si이 발견되었고, Al의 양은 6.5 wt%만 존재하였다. 이것은 고온에서 Si이 맹렬하게 Al쪽으로 이동한 결과라고 판단된다. Al 층의 존재는 계면의 Si 원자들의 흡수를 유발하며, 계면에 spike현상은 이미 발견되었다[6]. 따라서 emitter 형성이 적절하게 이루어지지 않음을 유추할 수 있다.

이와 같이 Fig. 6(1), (2)처럼 낮은 Voc를 가지는 경우 p<sup>+</sup> region의 형성이 균일하지 않고, Fig. 6(3), (4)처럼 높은 Voc를 가지는 경우는 균일하게 p<sup>+</sup> region이 형성되어 있음을 볼 수 있다. Fig. 6(3), (4) 모두 균일

Table 1  
Estimated cell performance data using PC1D simulation program

Sheet resistance (Ω/□)	Isc (mA)	Voc (mV)	Pmax (mW)	FF (%)	η (%)
20	122.1	627.5	63.5	82.81	15.88
30	122.1	624.9	63.2	82.74	15.8
40	122.1	622.2	62.9	82.73	15.73

한 p<sup>+</sup> region이 형성되었지만, Fig. 6(3)의 경우 p<sup>+</sup> region의 Al의 양이 Fig. 6(4)보다 많음을 EDX분석으로 알 수 있었다. 결국 높은 Voc값을 얻기 위해서는 균일하고 두꺼운 Al-Si alloy층이 형성되어야 할 것으로 판단된다.

Table 1은 p<sup>+</sup> region의 sheet resistance가 변할 때 즉, Al의 농도변화가 Cell에 미치는 영향을 예측하기 위하여 PC1D로 simulation 한 결과이다. p<sup>+</sup> region의 sheet resistance가 낮을수록 즉, Al의 농도가 높을수록 Voc가 높아지고, 결국 cell의 변환효율을 상승시키는 결과를 보였다.

결론적으로 n형 Si기판에 Al을 이용한 후면 emitter의 형성은 850°C 정도의 적절한 온도에서 열처리해야 광전 변환 효율이 극대화 될 수 있다.

#### 4. 결 론

1) Al을 screen printing 방법으로 n-type Si 기판에 도포한 경우에 열처리하는 850°C에서 수행할 경우 가장 높은 Voc 값을 갖는다.

2) 이 온도보다 낮은 경우에 불 균일한 Al-Si alloy 층이 형성되고,

3) 이 온도보다 높은 경우에 Al층으로 Si 원자의 이동이 극심하게 발생되어 Al-Si alloy층이 파괴되는 현상으로 인하여 Voc가 감소된다.

#### 감사의 글

본 연구는 2007년도 인천대학교 자체연구 지원으로 수행되었음.

#### 참 고 문 헌

- [ 1 ] R. Kopecek, T. Buck, J. Libal, I. Rover, K. Wambach, L. J. Geerlings, P. Sanchez-Friera, J. Alonso, E. Weffringhaus and P. Fath, "Large area screen printed N-type silicon solar cells with rear Aluminium emitter: Efficiencies exceeding 16%", IEEE 4th WCPEC (2006).
- [ 2 ] D. MacDonald and L.J. Geerlings, Applied Physics Letter 85 (2004).
- [ 3 ] J.E. Cotter et al., 15th Workshop on Crystalline Silicon solar cells & Modules: Materials and Processes (2005).
- [ 4 ] C. Schmiga, A. Froitzheim, M. Ghosh, A. Merz, J. Schmidt and R. Brendel, "Solar cells on n-type silicon materials with screen printed rear aluminium-p<sup>-</sup> emitter", 20th PVSEC (2005).
- [ 5 ] C. Schmiga, A. Froitzheim, M. Ghosh, A. Merz, J. Schmidt and R. Brendel, "Advances in the manufacturing of n-type silicon solar cells with screen printed aluminium alloyed rear emitter", 21th PVSEC (2006).
- [ 6 ] J.W. Mayer and S.S Lau, "Electronic Materials Science : For Integrated Circuits in Si and GaAs", (1988) 283.