

고출력 전자기파의 커플링 효과에 의한 마이크로 컨트롤러의 손상

論 文

57-12-21

The Damage of Microcontroller Devices due to Coupling Effects under High Power Electromagnetic Wave by Magnetron

洪 胄 壹* · 黃 先 默* · 許 昌 洙*

(Joo-II Hong · Sun-Mook Hwang · Chang-Su Huh)

Abstract - We investigated the malfunction and destruction characteristics of microcontroller devices under high power electromagnetic (HPEM) wave by magnetron. HPEM was rated at a microwave output of 0 to 1,000 W, at a frequency of $2,450 \pm 50$ MHz and was radiated from the open-ended standard rectangular waveguide (WR-340) to free space. The influence of different reset-, clock-, data-, and power supply-line lengths has been tested. The variation of the line length was done with flat cables. The susceptibility of the tested microcontroller devices was in general much influenced by clock-, reset-, and power supply-line length, little influenced by data-line length. Further the line length was increased, the malfunction threshold was decreased as expected, because more energy couples to the devices. The surfaces of the destroyed microcontroller devices were removed and the chip conditions were investigated with microscope. The microscopic analysis of the damaged devices showed component and bondwire destructions such as breakthroughs and melting due to thermal effects. The obtained results are expected to provide fundamental data for interpreting the combined mechanism of microcontroller devices in an intentional microwave environment.

Key Words : High power electromagnetic, Microcontroller, Malfunction, Destruction, Coupling effect

1. 서 론

전자파 환경이란 전자기기들이 목적에 맞게 정상적으로 동작하는 것을 방해하는 전자기적인 주파수 영역이 수십~수백 MHz의 낮은 영역을 가지는 낙뢰와 같은 자연 현상에서 기인한 전자기장에 의한 자연 전자파 환경과 핵폭탄이 공중에서 폭발할 때 넓은 지역에 걸쳐 강력하게 나타나는 High Altitude Electromagnetic Pulse (HEMP) 및 전자기기들의 피해를 목적으로 의도적으로 만들어낸 High Power Electromagnetic (HPEM), Ultra Wideband (UWB), High Power Microwave (HPM)와 같은 인위적 전자파 환경으로 구분될 수 있다. 특히 의도적으로 고안된 HPEM은 공중과 지상에서 사용되는 각종 전자기파 응용장비의 신호입력 부위 및 출력부위에 강한 전자기적 충격을 주어 제 기능을 발휘할 수 없게 한다. 이러한 HPEM은 매우 낮은 주파수로부터 높은 주파수대의 넓은 대역에 걸쳐 높은 전자계를 발생시키기 때문에 각종 통신 시스템내의 회로가 열화 되고, 반도체 소자내의 접합 상태가 붕괴되며, 안테나 및 케이블 등의 외부 노출에 의해 높은 세력의 간섭 신호가 유기되어 전체적인 계통상에 막대한 지장을 초래한다.

반도체 소자 제조 기술의 발달로 접합 깊이, 산화막의 두

께, 트랜지스터의 길이 등이 작아지면서 반도체 소자의 크기 및 전원 전압이 낮아졌고 성능은 향상되었으나 산화막 등의 칩 내부에 형성되는 전계가 높아졌다. 이로 인하여 위와 같은 제조 기술에 의해 개발된 반도체 소자로 구성된 전자기기들은 전자파 환경 노출 의해 일시적인 오동작 및 영구적인 파괴와 같은 장애를 유발시켜 전자기기가 목적대로 동작하지 못하는 문제점들이 나타나고 있다. 이러한 장애를 유발하는 원인으로 뇌서지나 정전기와 같은 자연 현상에 의한 피해는 많이 보고되고 있으나 인위적으로 발생된 전자기 환경에 의한 피해를 보고하고 분석한 사례는 부족한 실정이다. 이러한 장애를 유발하는 HPEM의 위협으로부터 전자기기 및 시스템의 보호가 필요하며, 이를 위해 반도체 소자의 오동작 및 파괴 메카니즘을 연구하고 보호하는 기술을 확보하기 위해 위와 같은 인위적인 전자기 환경에서의 반도체 소자의 거동을 조사하는 것은 의미가 있다[1-9].

시스템의 많은 부분이 반도체 소자로 구성되어있는 전자기기들은 크게 서로 다른 역할을 수행하며 특정 기능을 수행하는 반도체 소자와 이러한 반도체 소자와 함께 서로 다른 구성품을 유기적으로 연결시키는 선로로 구성되어 있다. 반도체 소자와 선로로 구성된 하나의 전자기기는 금속의 합체로 둘러싸여 외부 전자기 환경으로부터 보호되어 있으나 전자기기를 구동시키기 위해 사용되는 전원선과 같이 합체 외부로 노출된 선로에 전자파가 유기되었을 경우 전자기기는 장애를 일으킬 수 있다. 한편 금속 합체 내부 시스템에서 발생하는 미소 전계의 증가에 의한 stress와 이로 인해 발생하는 열에 의해 구성품들이 천천히 열화되고 전자파에 더욱 취약하게 되어 장애를 발생시킬 우려가 커지므로 반도체 소

* 正 會 員 : 仁 荷 大 學 校 電 氣 工 學 科

† 교신저자, 正會員 : 仁 荷 大 學 校 電 氣 工 學 科 博 士 課 程

E-mail : g2051091@inhaian.net

接受日字 : 2008年 8月 6日

最終完了 : 2008年 9月 24日

자의 전자기 환경에 의한 장애를 조사하는 것이 필요하다.

이 연구는 주파수뿐만 아니라 전자계가 높은 인위적인 전자파 환경에 노출된 반도체 소자와 연결된 선로의 coupling effects에 의한 반도체 소자 중 microcontroller(MC)의 피해 효과를 분석한 것이다. 발진주파수가 $2,450 \pm 50$ MHz이며, 정격 출력이 0 ~ 1,000 W인 마그네트론에서 발생하는 narrow band의 HPEM에 의한 영향을 조사하였다. 실험을 통하여 파괴된 반도체 소자의 내부 칩 상태를 microscope를 사용하여 파괴 현상을 분석하였다. 이러한 실험 결과를 바탕으로 HPEM에 의한 반도체 소자의 영향을 이해하는데 도움이 되고자 하였다.

2. 본 론

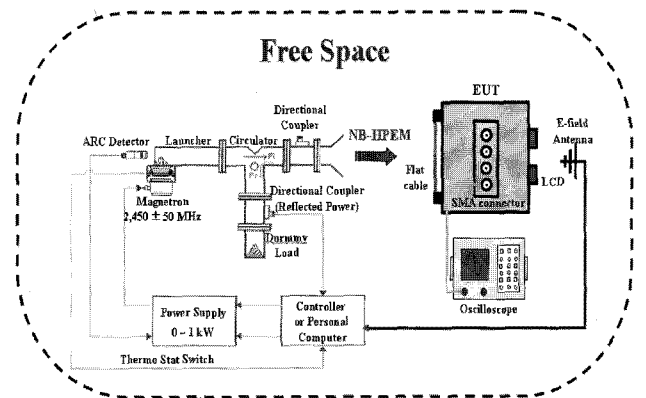
2.1 실험 방법

2차 세계대전을 전·후로 하여 미국과 영국은 전쟁을 승리로 이끄는 데 중요한 역할을 수행한 레이더에 활용되는 전자파 발진기를 개발하였다. 미국에서는 Varian 형제들이 1938년에 "Klystron"을 개발하였고, 영국에서는 1939년에 "Magnetron"이라는 전자파 발진기를 개발하였다. 1940년 이전에는 고주파를 방출하는 발진기들의 주파수가 수백 MHz 정도였지만 2차 세계대전을 기점으로 미국, 영국, 프랑스, 러시아, 일본에서 전자파 발진기를 집중 연구하여 짧은 개발 기간에 kW급의 고출력을 방출할 수 있는 magnetron이 개발되었다. 이렇게 개발된 magnetron은 레이더에 처음으로 사용된 고출력 전자파 발진기이며, 현재에도 레이더 시스템에 널리 사용되고 있다. 현재 magnetron은 수백 GHz의 주파수를 가지고 수백 MW의 높은 출력까지 낼 수 있게 되었다.

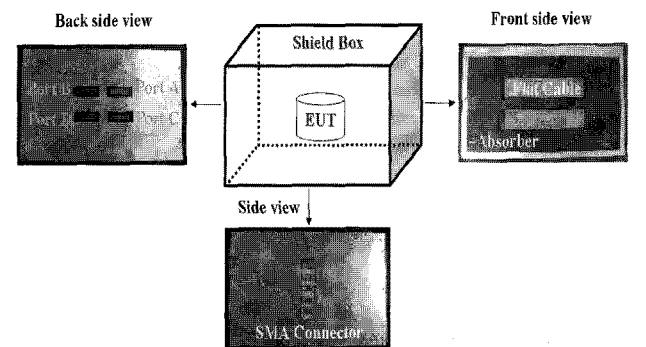
이 연구에서는 인위적으로 발생시킨 전자파원으로 전자장치의 주요 구성요소인 반도체 소자에 영향을 미칠 수 있는 비교적 주파수가 높고, 고출력을 발생시키는 조작이 간편하고 안정적인 magnetron을 사용하였다. 시험에 사용된 magnetron의 정격 발진 주파수는 $2,450 \pm 50$ MHz의 narrow band이며, 정격 고주파 출력은 0 ~ 1,000 W까지 조절이 가능하다. 이렇게 magnetron으로부터 발생된 narrow band의 고출력 전자기파(NB-HPEM : narrow band high power electromagnetic wave)는 끝단이 개방되어 있는 규격 WR-340 구형 도파관(open-ended waveguide)을 따라 전파되어 자유공간(free space)으로 그림 1의 (a)와 같이 방사된다. 이때 NB-HPEM wave의 방사 시간은 5초로 하였다. 이렇게 자유공간으로 방사되는 NB-HPEM wave가 MC에 직접 방사 되도록 구성하였고, 또한 MC에 직접 방사되는 형태뿐만 아니라 MC와 유기적으로 연결된 선로에 커플링 될 경우의 피해 효과를 그림 1의 (b)와 같이 구성하여 비교 검토 하였다. NB-HPEM wave는 외부로 노출된 특정 선로(clock-, reset-, data-, power supply-line)에 유기되어 급속으로 둘러싸인 차폐함 내부에 있는 MC로 침투하게 된다. 이 때 시스템 외부는 그림 1의 (b)와 같이 흡수체를 부착하여 특정 선로에만 NB-HPEM wave가 유기 되도록 구성하였다. 여기서, 특정 선로 길이 변화에 따른 피해 효과 분석을 위해 선로에 적절한 에너지가 유기되도록 특정 선로

의 길이를 NB-HPEM wave의 파장($f=2.45$ GHz, $\lambda=12.24$ cm)을 기준으로 flat cable을 사용하여 각각 3.06 cm, 6.12 cm, 12.24 cm, 24.48 cm로 그림 1의 (c)와 같이 선정하였다.

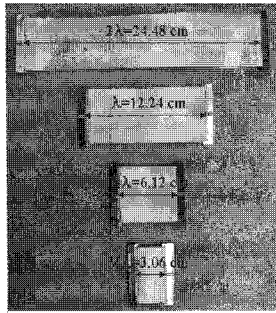
MC를 활용하여 구성한 LCD(16×2) 구동회로는 NB-HPEM wave에 의해 MC가 어떻게 동작하는지 실시간 육안 관찰하기 위해 부하로서 사용되었다. 사용된 MC의 특징은 표 1과 같으며, 각각의 MC는 package 내부에 4개의 port로 구성되어 있다. 따라서 각각의 port에 대한 이상 유무를 동시에 확인하기 위해 port 당 각각의 LCD 첫 번째 줄에 무슨 port인지 표시하는 "HERE IS PORT(A~D)", 두 번째 줄에는 "INHA UNIVERSITY"라는 문구가 표시되도록 프로그램 하여 실험하였다. Reset-, Clock-, Data-, Power supply-line에 NB-HPEM wave에 의한 커플링 에너지가 MC 내부로 침투될 경우 LCD에 표현된 문구가 잘못 표기되거나 문구의 손실이 발생하게 된다. 또는 LCD의 표시 문자가 완전히 사라지거나 깜박이는 커서가 첫 번째 줄의 가장 왼쪽으로 옮겨가는 "clear display" 상태가 된다. 위와 같은 이상 상태에서 reset 버튼에 의해 정상 동작되거나 power 스위치의 off/on에 의해 정상 동작하는 경우를 오동작으로 판정하였고, 정상 동작되지 않은 경우를 파괴로 판정하였다. 또한 NB-HPEM wave에 의해 파괴되어진 MC의 내부 칩 상태 변화 관찰을 위해 몰딩 되어 있는 MC 표면을 제거하는 디캡(decap) 과정을 거친 후 microscope를 사용하여 내부 칩의 상태 변화를 관찰함으로써 파괴 현상을 분석하였다.



(a) System setup



(b) EUT setup



(c) Variable line length

그림 1 자유공간으로 방사되는 NB-HPEM wave에 의한 피해 효과 시험

Fig. 1 Test setup for the damage effects of microcontroller devices by NB-HPEM wave at free space

표 1 마이크로컨트롤러의 특징

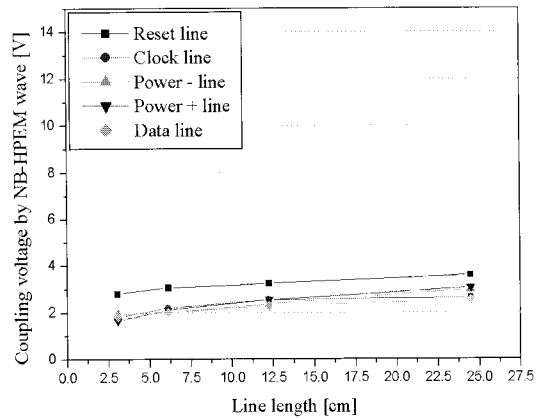
Table 1 The features of the microcontroller devices

Features	
ATmega 8515	High-performance, Low-power AVR 8-bit microcontroller
	RISC (Reduced Instruction Set Computer) Architecture
	Nonvolatile Program and Data Memories <ul style="list-style-type: none"> - 8K Bytes of In-System Self-Programmable Flash - 512 Bytes EEPROM - 512 Bytes Internal SRAM
	I/O and Packages <ul style="list-style-type: none"> - 35 Programmable I/O Lines - 40-pin PDIP
ATmega 16	High-performance, Low-power AVR 8-bit microcontroller
	Advanced RISC (Reduced Instruction Set Computer) Architecture
	Nonvolatile Program and Data Memories <ul style="list-style-type: none"> - 16K Bytes of In-System Self-Programmable Flash - 512 Bytes EEPROM - 1K Byte Internal SRAM
	I/O and Packages <ul style="list-style-type: none"> - 32 Programmable I/O Lines - 40-pin PDIP

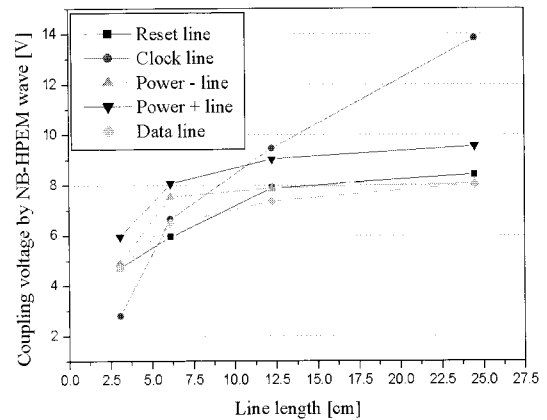
2.2 실험 결과 및 고찰

NB-HPEM wave가 방사되어 MC와 연결되어 있는 특정 선로에 커플링 될 때 유기되는 전압을 E-field의 편파 방향과 선로의 진행 방향이 수직인 경우와 수평인 경우로 나누어 조사한 결과를 그림 2에 나타내었다. 선로의 길이가 길어지면 유기되는 전압의 크기는 점차 증가하였다. 특히 커플링 양이 가장 적은 3.06 cm 선로에서는 방향이 서로 수직 일 때 $1.664 V_{min} \sim 2.803 V_{max}$ 보다 수평 일 때 $2.803 V_{min} \sim 5.957 V_{max}$ 로 더 많은 전압이 유기 되었으며, 커플링 양이 가장 많은 24.48 cm 선로에서는 방향이 서로 수직 일 때 $2.54 V_{min} \sim 3.592 V_{max}$ 보다 수평 일 때 $8.059 V_{min} \sim 13.84 V_{max}$ 로 더 많은 전압이 유기 되었다. 따라서 NB-HPEM wave에 의한 MC의 피해 효과를 용이하게 조사하기 위해 E-field의 편파 방향과 선로의 방향이 수평일 경우에 대해 조사하였다. NB-HPEM wave에 노출된 선로의 길이가 증

가하면 선로를 통해 MC 내부로 침투하는 에너지가 그림 2의 (b)와 같이 증가하기 때문에 낮은 E-field에서 오동작이 발생할 확률은 높아진다. 이것은 일정한 길이에서 유기되는 에너지가 다른 것은 제조 공정에서 정해지는 각각의 pin에 연결된 부하의 크기에 따라 다르기 때문이다.



(a) Vertical



(b) Horizontal

그림 2 NB-HPEM wave에 의한 E-field(1.91 kV/m)의 편파 방향과 선로의 방향에 따른 커플링 전압

Fig. 2 The coupling voltage between the E-field polarization from the radiated NB-HPEM wave in vertical- or Horizontal-line

참고문헌 [2]~[4], [9]의 연구자들은 전자기 펄스에 의한 반도체 소자의 오동작 및 파괴 확률을 정의하여 분석하였다. 여기서 오동작 확률은 물리적인 시스템의 손상이 없고 리셋 후 다시 기능을 회복하는 것을 정의하며, 반도체 소자의 오동작 발생 횟수를 펄스 인가 횟수로 나눈 것이다. 그러나 이 연구에서는 반도체 소자의 오동작 발생 횟수를 반도체 소자에 5초간 방사된 HPEM의 시험 횟수로 나눈 것으로 하였다. 한편 파괴 확률은 하드웨어의 교체로 인한 기능을 회복할 수 있는 경우로서 시스템의 물리적 손상을 의미하며, 반도체 소자의 파괴 발생 횟수를 펄스 인가 횟수로 나눈 것이다. 그러나 이 연구에서는 반도체 소자의 파괴 발생 횟수를 반도체 소자에 5초간 방사된 HPEM의 시험 횟수로 나눈 것으로 하였다.

$$MFR = \frac{\text{Number of Malfunctions}}{\text{Number of Tests}} \times 100 \quad [\%] \quad (1)$$

$$DFR = \frac{\text{Number of Destructions}}{\text{Number of Tests}} \times 100 \quad [\%] \quad (2)$$

오동작과 파괴 확률은 그림 3과 같은 원리로 설명할 수 있다. 여기서 다른 정의로서 Malfunction Threshold(MT)는 반도체 소자가 HPEM에 의해 5%의 확률로 오동작이 발생하는 시점의 전계 강도 값이고, Malfunction Range(MR)는 오동작이 발생하는 전계 강도의 전폭으로 오동작이 발생하는 확률이 5%에서 95%까지의 변화를 나타낸다. 반도체 소자의 영구적인 파괴에 대한 영향을 나타내는 Destruction Threshold(DT)와 Destruction Range(DR)도 MT와 MR과 같은 원리로 설명할 수 있다. MFR, DFR, MT, MR, DT, DR의 거동은 전자파에 의한 반도체 소자의 민감도를 알 수 있는 파라메타이다.

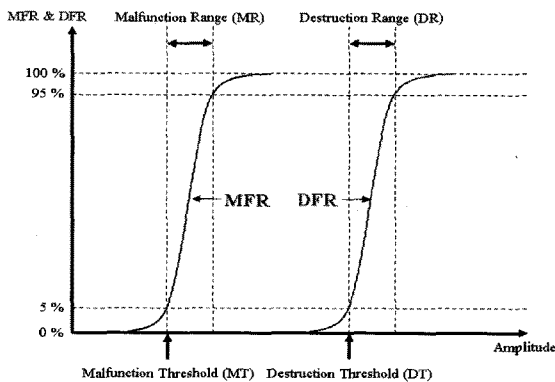


그림 3 오동작 및 파괴 확률 정의
 Fig. 3 Definitions of malfunction failure rate and destruction failure rate

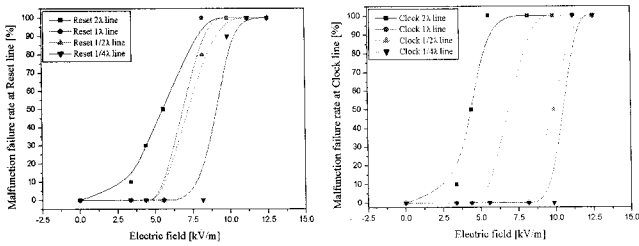
특정 선로마다 NB-HPEM wave의 coupling에 의한 영향은 그림 4와 5와 같이 각각 다르게 조사되었다. Reset line, Clock line, Power -line은 Power +line과 Data line에 비해 낮은 전계에서 오동작이 발생되었고, 넓은 전계 분포(MR)에서 오동작이 발생되어 NB-HPEM wave에 취약하다는 것을 알 수 있다. Power -line은 Reset line과 Clock line에 비해 조금 높은 전계에서 오동작이 발생하였지만 민감도(susceptibility) 레벨은 비슷하게 조사되었다. Power +line과 Data line은 다른 선로에 의한 피해보다 적게 영향을 받는 것으로 조사되었다. 특히 가장 많이 에너지가 유기되는 24.48 cm의 Data line의 피해는 NB-HPEM wave에 MC가 직접 노출되었을 경우와 비슷하였다.

NB-HPEM wave의 coupling effects에 의한 MC의 오동작 유형은 크게 두 가지로 나타났다. MC가 정상 동작할 경우 LCD의 첫 번째 열에는 "HERE IS PORT(A~D)", 두 번째 줄에는 "INHA UNIVERSITY"라는 문자가 표시된다. 이 때 오동작이 발생하면 LCD의 문자는 "He pORSA", "Inh@ eRSIT\"의 예와 같이 문자의 변형과 손실이 나타나며, LCD의 표시 문자가 완전히 사라지거나 깜박이는 커서가 첫 번째 열의 가장 왼쪽으로 옮겨가는 "clear display" 상

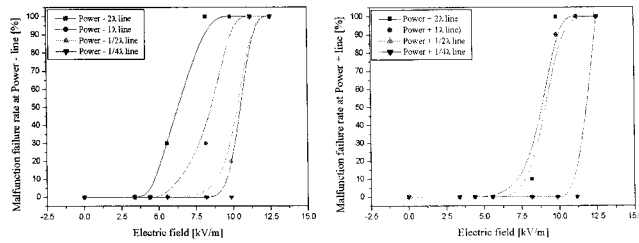
태가 된다.

MC는 프로그램이 저장된 flash memory에서 순차적으로 명령어를 SRAM의 instruction register로 읽어온다. 이렇게 읽어 들인 명령어가 해석되어 포트의 입력, 출력, interrupt 등의 기능을 수행하게 된다. 여기서 Clock은 명령어를 처리하기 위한 펄스 신호로서 이 Clock 속도에 맞춰 데이터를 입출력하고, 내부 프로그램을 단계 별로 수행하게 된다. 명령어의 실행은 입력되는 Clock의 falling edge 마다 수행된다. NB-HPEM wave가 Clock-line에 유기되면 Clock 파형을 변형시켜 falling edge를 정상적으로 검색할 수 없게 만들기 때문에 그 순간에 실행되고 있던 명령어가 정상적으로 처리될 수 없게 된다. 따라서 LCD에 출력되는 문자가 손실되거나 변형이 발생하는 것으로 사료된다. Data-line의 오동작 현상도 출력되는 데이터의 손실과 변형으로 설명할 수 있을 것으로 판단된다. MC의 초기화는 Power-on reset으로 reset 핀에 -0.5~1 V의 전압이 입력되면 실행된다. NB-HPEM wave 노출전 MC의 reset 핀에는 5 V의 전압이 입력된다. NB-HPEM wave에 Reset-line이 노출되면 reset 핀으로 유기되는 전압이 상승하지만 내부 칩 레벨에서 전계를 상승시켜 GND와 reset 사이의 전압차가 -0.5~1 V가 되어 MC의 동작이 초기화 되는 현상이 발생하는 것으로 판단된다. MC의 모든 신호는 3.5~5.5 V인 경우 1, -0.5~1 V인 경우 0으로 인식하여 처리된다. MC에 전원을 공급하는 Power-line에 NB-HPEM wave에 의해 전압이 유기되면 칩 내부의 전체적인 전압 레벨을 상승시켜 0과 1을 정상적으로 인식할 수 없게 만들기 때문에 오동작이 발생하는 것으로 판단된다. 여기서 각각의 특정 선로에 발생하는 두 가지 형태의 오동작 현상은 동시에 불규칙적으로 발생하는데 그 이유는 선로에 유기되는 전압은 MC 내부 칩 레벨의 전계를 증가시켜 Clock, Reset, Power, Data에 복합적으로 영향을 미치기 때문인 것으로 사료된다[8].

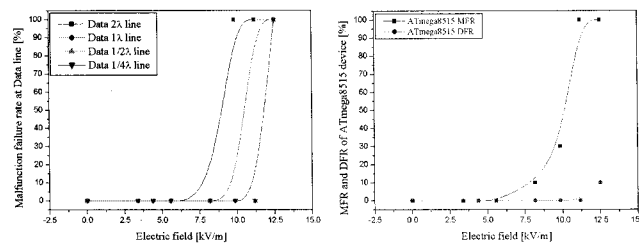
고분자로 몰딩되어 있는 MC 표면을 제거하여 내부 칩 상태를 광학현미경으로 관찰하였고, ATmega8515와 ATmega16의 NB-HPEM wave에 의한 피해를 그림 6에 나타내었다. NB-HPEM wave에 의한 반도체 소자 내부 칩의 전형적인 파괴 형태는 크게 세 가지로 나타낼 수 있다. 첫째 반도체 소자 내부 칩에 패턴 형식으로 구성된 다이오드, 트랜지스터, 저항과 같은 component의 손상, 둘째 전계가 증가하면 칩에 형성된 트랙이 녹는 onchipwire의 손상과 동시에 다수의 component의 손상, 셋째 더욱 전계가 증가하면 반도체 내부 칩과 리드 프레임(lead frame)을 연결하는 bondwire의 손상 및 동시에 onchipwire와 다수의 component의 손상이 있다. NB-HPEM wave에 의한 MC의 파괴 형태도 반도체 소자의 파괴 형태와 같이 component, onchipwire, bondwire의 손상이 관찰되었다. 여기서 onchipwire와 bondwire의 파괴는 재료의 녹는 형태로 발생되는데 이러한 현상은 패키지 내부 칩 위의 교차점에 매우 높은 전계가 집중되어 금속선은 6 ns 시간에 1,000 K 이상의 온도로 상승하여 금속이 녹는 열적 파괴에 도달하기 때문이다[9]. NB-HPEM wave에 의해 패키지 내부 칩에 형성되는 높은 전계 밀도에 의해 MC의 회로가 short 또는 open되어 이때 발생하는 순간적인 큰 전류에 의해 금속 배선이 녹는 열적 파괴가 발생하는 것으로 사료된다.



(a) MFR of reset line (b) MFR of clock line

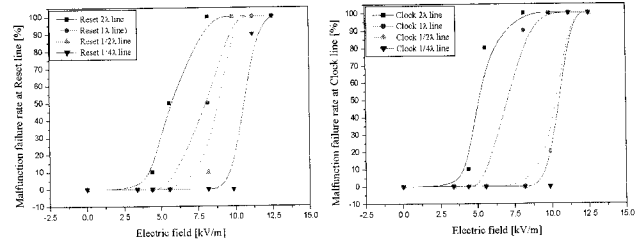


(c) MFR of power -line (d) MFR of power +line

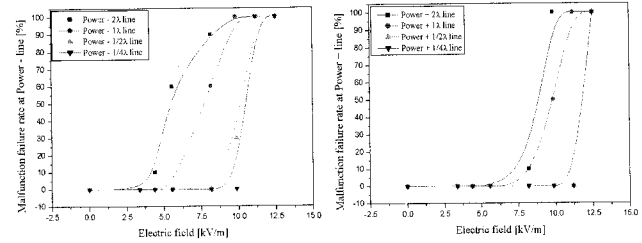


(e) MFR of data line (f) MFR and DFR of MC

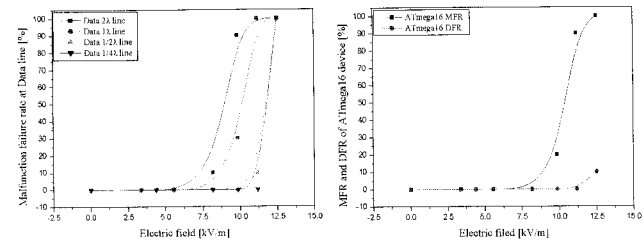
그림 4 ATmega8515의 특정 선로 길이 변화에 따른 NB-HPeM wave에 의한 피해 효과
Fig. 4 The damage effects on MFR and DFR of different line lengths for ATmega8515 by NB-HPeM wave



(a) MFR of reset line (b) MFR of clock line



(c) MFR of power -line (d) MFR of power +line



(e) MFR of data line (f) MFR and DFR of MC

그림 5 ATmega16의 특정 선로 길이 변화에 따른 NB-HPeM wave에 의한 피해 효과
Fig. 5 The damage effects on MFR and DFR of different line lengths for ATmega16 by NB-HPeM wave

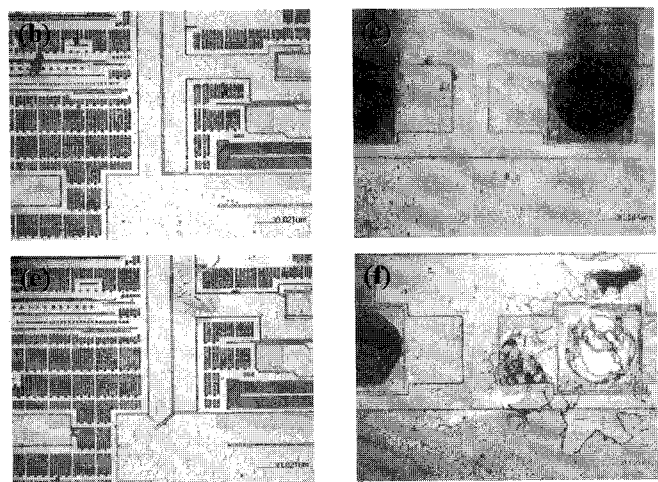
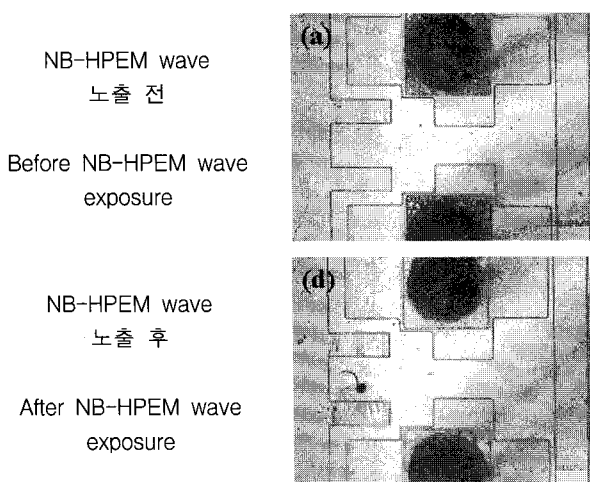


그림 6 NB-HPeM wave에 의한 microcontroller의 파괴
Fig. 6 Destruction effects on microcontroller by NB-HPeM wave

3. 결 론

자유공간으로 방사되는 narrow-band의 High Power Electromagnetic wave가 microcontroller에 직접 방사 되는 경우와 선로에 커플링 될 경우 커플링 효과에 의한 피해 효

과를 조사하여 비교 검토 하였다. NB-HPeM wave에 의한 E-field의 편파 방향과 선로의 방향이 수직일 경우 보다 수평일 경우 많은 양의 에너지가 선로에 유기되어 수평일 경우를 대상으로 실험하였다. 제조 특성상 정해지는 각 핀의 부하 크기로 인해 특정 선로에 커플링 되는 에너지는 다르

게 나타나지만 에너지 레벨에 따라 각각의 특정 선로마다 민감성(susceptibility)이 다르게 나타나며, 실험 결과 Clock line과 Reset line 및 Power -line에 의한 영향이 많았고, Data line과 Power +line에 의한 영향이 가장 적었다. 또한 NB-HPEM wave가 microcontroller에 직접 방사되었을 경우 microcontroller 내부로 침투할 수 있는 경로인 lead frame에 비교적 적은양의 에너지가 유기기 때문에 선로에 의한 영향보다 피해가 적은 것으로 판단된다. 그러나 NB-HPEM wave에 노출된 microcontroller의 lead frame 사이와 lead frame의 모서리 부분에 낮은 확률로 전계가 집중되어 순간적으로 큰 전류가 패키지 내부 칩으로 흐르게 된다. 이렇게 형성된 전류로 인해 칩의 금속 배선이 녹는 열적 파괴가 발생하고, 전계 밀도를 증가시켜 회로의 short와 open을 일으킨다.

감사의 글

본 연구는 방위사업청과 국방과학연구소 지원에 의한 연구결과입니다.

참 고 문 헌

[1] Clayborne D. Taylor, D. V. Giri, "High-Power Microwave Systems and Effects", Tayloer & Francis, Washington D. C., 1994.

[2] M. Camp, H. Garbe, D. Nitsch, "UWB and EMP Susceptibility of Modern Electronics", Electromagnetic Compatibility, 2001 IEEE International Symposium on, Vol. 2, pp. 1015-1020, Aug., 2001.

[3] M. Camp, H. Garbe, "Influence of Operation- and Program-States on the Breakdown Effects of Electronics by EMP and UWB", Electromagnetic Compatibility, 2003 IEEE International Symposium on, Vol. 2, pp. 1032-1035, May, 2003.

[4] M. Camp, H. Garbe, F. Sabath, "Coupling of Transient Ultra Wide Band Electromagnetic Fields to Complex Electronic Systems", Electromagnetic Compatibility, 2005 IEEE International Symposium on, Vol. 2, pp. 483-488, Aug., 2005.

[5] D. V. Giri, "High-power Electromagnetic Radiators Nonlethal Weapons and Other Applications", Harvard University Press, Cambridge, Massachusetts, and London, England, pp. 36-40, 2004.

[6] C. H. Diaz, S. M. Kang, C. Duvvury, "Modeling of Electrical Overstress in Integrated Circuits", Kluwer Academic Publishers, Boston, 1995.

[7] Steven H. Voldman, "The Impact of Technology Scaling on ESD Robustness of Aluminum and Copper Interconnects in Advanced Semiconductor Technologies", Components, Packaging, and Manufacturing Technology, IEEE Transactions on, Vol. 21, No. 4, pp. 265-277, Oct., 1998.

[8] E. A. Amerasekera, D. S. Campbell, "Failure Mechanisms in Semiconductor Devices", John Wiley & Sons, 1987.

[9] S. Korte, M. Camp, H. Garbe, "Hardware and Software Simulation of Transient Pulse Impact on Integrated Circuits", Electromagnetic Compatibility, 2005 IEEE International Symposium on, Vol. 2, pp. 489-494, Aug., 2005.

저 자 소 개



홍 주 일 (洪 胄 壹)

1975년 10월 21일생. 2003년 세명대학교 전기공학과 학사 졸업, 2005년 인하대학교 전기공학과 석사 졸업, 2005년~현재 인하대학교 전기공학과 박사과정
Tel : 032-860-7408
Fax : 032-863-5822
E-mail : g2051091@inhaian.net



황 선 묵 (黃 先 默)

1976년 5월 2일생. 2003년 원광대학교 전기공학과 학사 졸업, 2005년 인하대학교 전기공학과 석사 졸업, 2005년~현재 인하대학교 전기공학과 박사과정



허 창 수 (許 昌 洙)

1955년 1월 27일생. 1981년 인하대학교 전기공학과 학사 졸업, 1983년 인하대학교 전기공학과 석사 졸업, 1987년 인하대학교 전기공학과 박사 졸업, 1993년~현재 인하대학교 전자전기공학부 교수