

논문 2008-45SD-2-2

Wide Width Effect를 고려하여 개선된 SPICE MOSFET RF Model 연구

(A Study on Improved SPICE MOSFET RF Model Considering Wide Width Effect)

차지용*, 차준영*, 이성현**

(Ji-Yong Cha, Jun-Young Cha, and Seonghearn Lee)

요약

본 연구에서는 게이트 finger수가 증가될수록 드레인 전류의 증가율과 차단주파수가 감소되는 wide width effect를 관찰하였으며, 이 현상을 모델링하기 위하여 기존 BSIM3v3 RF 모델에 finger수에 무관한 외부 소스 저항을 새로 첨가한 개선된 SPICE MOSFET RF 모델을 개발하였다. 이러한 모델로 시뮬레이션된 Nf 종속 드레인 전류와 차단주파수는 기존 BSIM3v3 RF 모델보다 0.13 μ m multi-finger MOSFET의 측정데이터와 더 잘 일치하였으며, 이는 개선된 RF 모델의 정확도를 증명한다.

Abstract

In this study, the wide width effect that the increasing rate of drain current and the value of cutoff frequency decrease with larger finger number is observed. For modeling this effect, an improved SPICE MOSFET RF model that finger number-independent external source resistance is connected to a conventional BSIM3v3 RF model is developed. Better agreement between simulated and measured drain current and cutoff frequency at different finger number is obtained for the improved model than the conventional one, verifying the accuracy of the improved model for 0.13 μ m multi-finger MOSFET.

Keywords : RF CMOS, MOSFET, modeling, RF model, SPICE model, BSIM3v3

I. 서론

최근 각광받고 있는 RF CMOS 집적회로 분야의 제조 경쟁력을 확보하기 위해서는 공정 기술력 뿐만 아니라 RF IC 설계에 필수적인 SPICE 모델 library의 정확성 및 신뢰도가 무엇보다도 중요하다. 일반적으로 SPICE MOSFET 모델은 다른 바이폴라 트랜지스터보다 훨씬 빠른 주기로 발전되고 있으며 최근에는 디지털 및 아날로그 IC 응용분야에 모두 적합하게 개발된

BSIM3v3 모델이 널리 사용되고 있다^[1]. 실질적으로 BSIM3v3는 scalable한 physical 방정식을 기초로 하여, 모델 파라미터 수를 상당히 줄임으로써 DC I-V 곡선과 저주파 대신 특성을 비교적 정확히 모델화 할 수 있다^[2]. 특히, RF 성능을 극대화하기 위하여 사용되는 multi-finger MOSFET의 RF 특성 모델링을 위하여 외부 기생성분들을 macro로 연결한 BSIM3v3 RF 모델이 개발되어 널리 사용되고 있다^[3~6]. 하지만 이러한 RF 모델들은 total gate width ($W_t = W_u * N_f$)가 넓은 영역에서 geometric parameters (gate length L, unit gate finger width W_u , gate finger number N_f) 변화에 따라 scalable한 DC 및 RF 특성을 예측하는데 큰 오차가 발생하게 된다. 이러한 오차는 N_f 의 증가로 W_t 가 넓어진 MOSFET에서 드레인 전류 (I_{ds}) 및 trans-

* 학생회원, ** 정회원 한국외국어대학교 전자정보공학부 (School of Electronics and Information Engineering, Hankuk University of Foreign Studies)

※ 본 연구는 산업자원부의 성장동력기술개발사업으로 수행되었음

접수일자: 2007년7월6일, 수정완료일: 2008년2월4일

conductance (g_m)가 Wt 에 따라 선형으로 증가하지 않고 증가율이 감소되는 wide width effect 때문이며, 이에 따라 CMOS 소자의 RF 성능을 나타내는 척도인 차단 주파수 (f_T)도 Wt 가 넓은 소자에서 감소되는 RF 현상이 발생된다.

따라서 본 연구에서는 이러한 wide width effect의 DC 및 RF특성을 정확히 모델링하기 위하여, 기존 SPICE 모델에 N_f 에 무관한 외부 소스 저항을 새로 첨가하여 개선된 SPICE Macro 모델을 개발하였다. 먼저 기존 SPICE 모델의 문제점을 이론식과 측정데이터와의 비교를 통해 입증하였고, 개선된 모델의 우월성을 검증하기 위하여 $0.13\mu\text{m}$ MOSFET에서 시뮬레이션 된 I_{ds} , f_T , 및 S_{21} -parameter의 N_f 종속 값을 측정치와 각각 비교하였다.

II. 본 론

1. 기존 RF SPICE 모델

본 연구에서 사용된 소자는 gate length가 $L=0.13\mu\text{m}$ 이고 unit gate finger width가 $Wu=5\mu\text{m}$ 인 multi-finger 형태의 N-MOSFET이다. 그림 1은 기존 BSIM3v3 RF 모델의 캐패시턴스 오차를 줄이기 위해 외부 C_{gsx} 및 C_{gdx} 를 병렬로 연결하였으며, RF특성 모델링을 위해 게이트저항 R_g 와 기판저항 R_{sub} 가 첨가되었다. 이 모델에서 소스와 드레인 저항은 original BSIM3v3 모델의 RDSW 파라미터에 의해 정해진다.

그림 1에 있는 original BSIM3v3 모델 파라미터의 추출은 DC특성을 모델링하기 위한 DC파라미터와 AC 및 transient특성을 모델링하기 위한 AC파라미터의 추출로 나누어진다. 먼저 N-MOSFET의 DC파라미터는

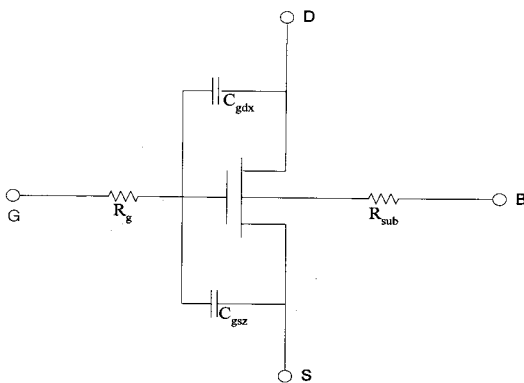


그림 1. 기존의 BSIM3v3 RF MOSFET 모델
Fig. 1. Conventional BSIM3v3 RF MOSFET model.

BSIM3v3 DC 및 캐패시턴스 parameter 표준 추출 routine을 사용하여 결정하였다^[7]. 그림 1의 외부에 첨가된 모든 Macro 파라미터들은 위에서 결정된 original BSIM3v3의 DC 및 캐패시턴스 모델 파라미터들을 상수로 고정하고 S-parameter optimization을 통해 정확히 추출하였다.

하지만 이와 같이 추출된 기존 BSIM3v3 RF모델은 그림 2에서 보여주는 것처럼 N_f 가 증가됨에 따라 측정된 드레인 전류 I_{ds} 값과의 오차가 점점 심해지는 것을 알 수 있다. 이는 N_f 에 따라 넓어진 Wt 에 의해 I_{ds} 의 증가율이 점점 감소되는 DC wide width effect를 그림 1에서 모델링하지 않았기 때문에 발생된다.

그림 3은 기존 BSIM3v3 RF 모델을 사용하여 시뮬레이션된 f_T 를 측정데이터와 비교한 그래프로써, 이 때 f_T 는 S-parameter로부터 변환된 current gain(H_{21})을

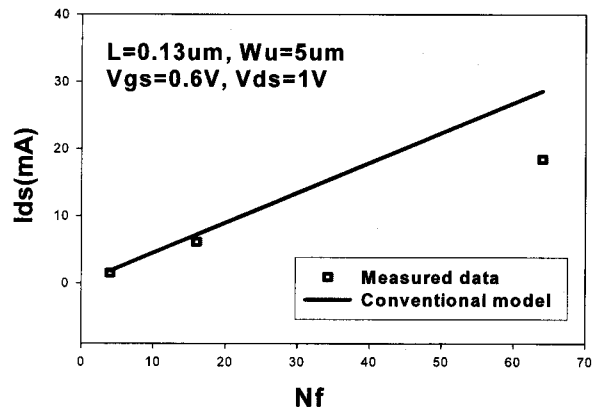


그림 2. 기존 BSIM3v3 RF 모델을 사용하여 시뮬레이션된 I_{ds} 와 측정데이터를 N_f 함수로 그린 그래프
Fig. 2. Graph of measured and modeled I_{ds} versus N_f using a conventional BSIM3v3 RF model.

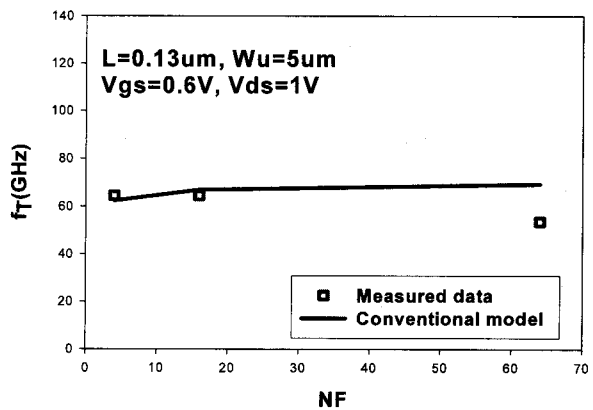
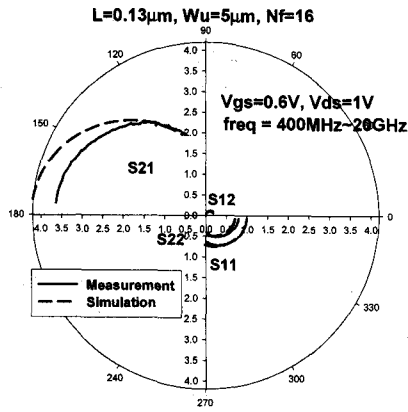
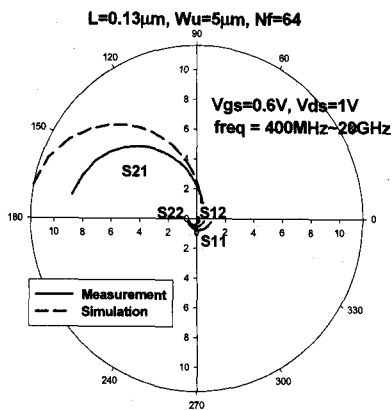


그림 3. 기존 BSIM3v3 RF 모델을 사용하여 시뮬레이션된 f_T 와 측정데이터를 N_f 함수로 그린 그래프
Fig. 3. Graph of measured and modeled f_T versus N_f using conventional BSIM3v3 RF model.



(a) Nf=16



(b) Nf=64

그림 4. 기존의 BSIM3v3 RF 모델을 사용하여 시뮬레이션된 S-parameter와 측정데이터와의 비교
 Fig. 4. Comparison between measured and modeled S-parameter data using a conventional BSIM3v3 RF model.

extrapolation하여 1이 되는 주파수로 측정하였다. 그림 3에서 측정된 f_T 와의 오차가 Nf=64에서 매우 커지는 것을 알 수 있다. 이는 Nf의 증가에 따라 넓어진 W_t 에 의해 f_T 가 감소되는 RF wide width effect를 그림 1의 모델에 고려하지 않았기 때문에 발생된다.

그림 4에서는 기존 RF 모델의 S-parameter 데이터를 측정값과 20GHz까지 비교한 polar 그래프를 보여주고 있으며, S_{21} -parameter의 모델링 오차가 Nf가 증가됨에 따라 점점 커지는 것을 알 수 있다. 이는 Nf가 커짐에 따라 g_m 값의 증가율이 비선형적으로 감소하는 wide width effect가 기존 모델에 고려하지 않았기 때문에 발생된다.

2. 개선된 RF SPICE 모델

그림 2-4에서 보여주는 기존 BSIM3v3 RF 모델의 I_{ds} , f_T 및 S-parameter 모델링 오차를 줄이기 위해서,

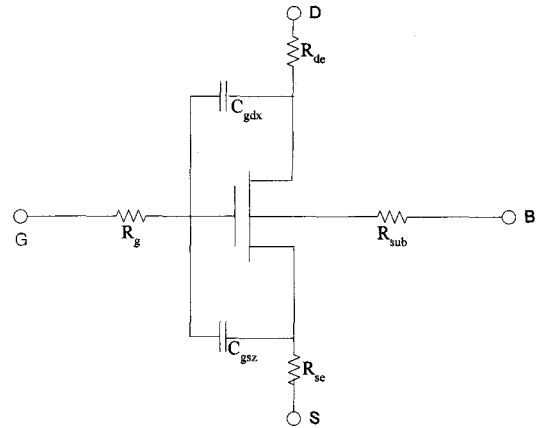


그림 5. 개선된 BSIM3v3 RF MOSFET 모델
 Fig. 5. An improved BSIM3v3 RF MOSFET model.

본 연구에서는 그림 5에서 보여주는 것과 같이 Nf에 무관한 외부 소스 저항 (R_{se})과 드레인 저항(R_{de})을 새로 첨가하였다. 이와 같이 개선된 BSIM3v3 Macro 모델의 정확도를 이론 및 시뮬레이션으로 검증하기 위해서 I-V 방정식과 SPICE 시뮬레이션이 다음과 같이 사용되었다.

3. 이론식을 사용한 Wide Width Effect 분석

개선된 BSIM3v3 RF Macro 모델에서 Nf에 무관한 외부 소스 저항 (R_{se})을 첨가하면 전체 소스저항 R_{st} 은 아래와 같이 표현할 수 있다.

$$R_{st} = \left(\frac{RDSW}{2} \times \frac{1}{W_t} \right) + R_{se} = \frac{R_{s1}}{Nf} + R_{se} \quad (1)$$

여기서 RDSW는 BSIM3v3의 소스와 드레인저항의 합*unit width이고, R_{s1} 은 $RDSW/(2W_u)$ 로서 unit finger당 내부 소스저항이다.

Saturation 영역에서 I_{ds} 방정식은 다음과 같다.

$$I_{ds} = \frac{\mu_n (W_u \cdot Nf) C_i}{2L} (V_{gs}' - V_T)^2 \quad (2)$$

이때

$$V_{gs}' = V_{gs} - I_{ds} \cdot R_{st} \quad (3)$$

Nf가 적은 영역에서 (2)의 I_{ds} 의 값이 줄어들어 $V_{gs} \gg I_{ds} \cdot R_{st}$ 의 조건이 만족되므로 $V_{gs}' \approx V_{gs}$ 가 된다. 이때 I_{ds} 가 Nf에 따라 증가될지라도 (1)식이 $R_{st} \approx R_{s1}/Nf$ 로 근사화되므로 $V_{gs} \gg I_{ds} \cdot R_{st}$ 의 조건은 유지될 수 있다. 따라서 I_{ds} 는 다음과 같이 Nf에 비례하는 식이 된다.

$$I_{ds} \approx \frac{\overline{\mu_n}(W_u \cdot Nf) C_i}{2L} (V_{gs} - V_T)^2 \quad (4)$$

하지만 Nf가 매우 큰 영역에서는 (1)식이 $R_{st} \approx R_{se}$ 로 상수가 되므로, Nf에 따라 I_{ds} 가 증가하게 되면 V_{gs} 에 비해 $I_{ds} \cdot R_{st}$ 를 무시할 수 없게 되므로 다음과 같은 식으로 표현된다.

$$I_{ds(sat)} \approx \frac{\overline{\mu_n}(W_u \cdot Nf) C_i}{2L} \{(V_{gs} - I_{ds} \cdot R_{st}) - V_T\}^2 \quad (5)$$

위의 식에서 Nf의 증가에 따라 커지는 $I_{ds} \cdot R_{se}$ 에 의해, I_{ds} 가 Nf에 더 이상 비례하지 않고 증가율이 줄어드는 것을 알 수 있다. 이와 같은 DC wide width effect는 그림 2의 측정데이터와 일치한다.

Saturation영역에서 transconductance인 g_m 의 식은 (1)을 미분함으로써 다음과 같이 근사화 된다.

$$g_{m(sat)} = \frac{\partial I_{ds}}{\partial V_{gs}} \approx \frac{\overline{\mu_n}(W_u \cdot Nf) C_i}{L} (V_{gs}' - V_T) \quad (6)$$

위의 식 (6)으로 표현되는 g_m 의 경우도 I_{ds} 의 (4)와 (5)식처럼 큰 Nf에서 g_m 값의 증가율이 크게 줄어드는 현상을 설명할 수 있다. 이와 같이 Nf가 커짐에 따라 g_m 값의 증가율이 비선형적으로 감소하면 그림 4처럼 S_{21} -parameter의 상승폭도 큰 Nf에서 줄어들게 된다.

이와 같은 g_m 의 Nf에 대한 증가율 감소현상을 사용하여 f_T 에 관한 RF wide width effect를 다음과 같이 설명할 수 있다. 일반적으로 f_T 는 아래와 같이 표현된다.

$$f_T = \frac{g_m}{2\pi(C_{gs} + C_{gd})} \quad (7)$$

여기서 C_{gs} 와 C_{gd} 는 각각 gate-source와 gate-drain사이의 capacitance로서 $Wt = W_u \cdot Nf$ 에 비례한다.

식(7)에 따르면 Nf에 비례해서 g_m 과 $C_{gs} + C_{gd}$ 성분이 동시에 증가하므로 f_T 는 변화가 없어야 하나 식 (6)에서 알 수 있듯이 Nf에 대한 g_m 값의 증가율이 줄어들므로 f_T 값은 Nf가 커질수록 감소하는 것을 알 수 있다.

4. 개선된 RF SPICE 모델 정확도 검증

이와 같이 이론적으로 검증된 wide width effect가 포함된 개선된 RF 모델의 정확도를 파악하기 위하여 SPICE 시뮬레이션을 수행하였다. 먼저, R_{se} 는 Nf=64소

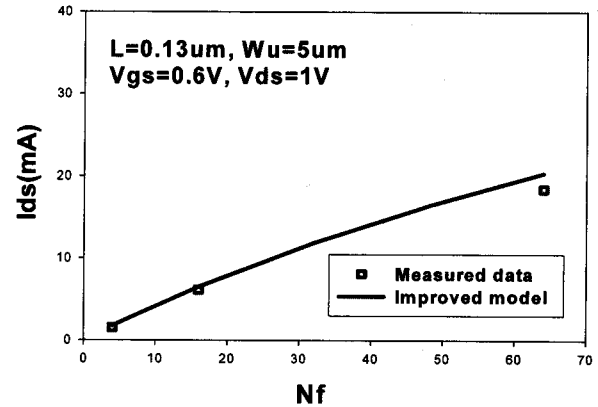


그림 6. 개선된 BSIM3v3 RF 모델을 사용하여 시뮬레이션된 I_{ds} 와 측정데이터를 Nf함수로 그린 그래프

Fig. 6. Graph of measured and modeled I_{ds} using an improved BSIM3v3 RF model as a function of Nf.

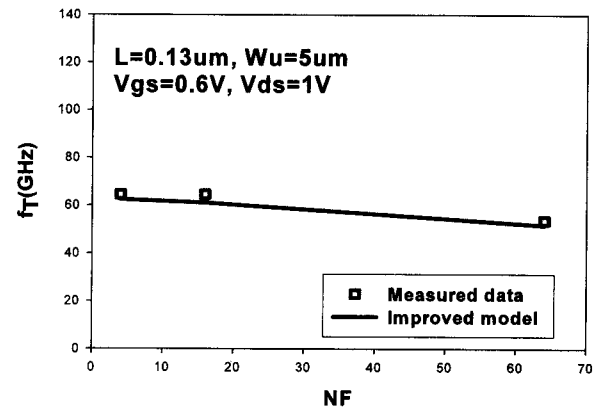
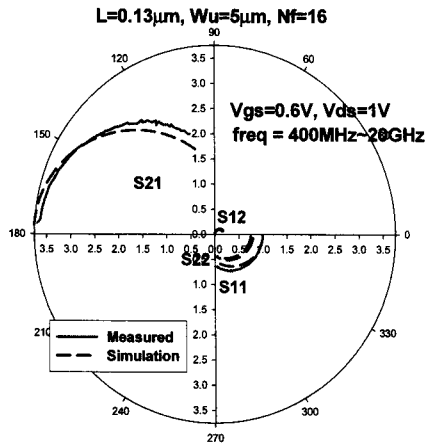


그림 7. 개선된 BSIM3v3 RF 모델을 사용하여 시뮬레이션된 f_T 와 측정데이터를 Nf함수로 그린 그래프

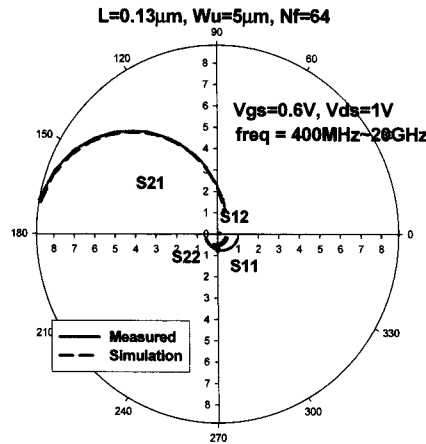
Fig. 7. Graph of measured and modeled f_T using an improved BSIM3v3 RF model as a function of Nf.

자의 시뮬레이션 된 I_{ds} 와 S_{21} -parameter값들이 측정값과 일치되도록 R_{se} 값을 tuning하면서 추출하였다. 이러한 R_{se} 값이 (1)에 더해지면 전체 R_{st} 값이 약간 증가하게 되므로 Nf=4와 16의 I_{ds} 와 S_{21} -parameter도 적지만 약간 하락하는 경향이 발생한다. 이 현상은 W_u 가 넓어지는 경우 두드러지게 나타나며, R_{DSW} 값을 감소 시킴으로써 해결할 수 있다. R_{de} 는 Nf에 무관한 외부 드레인 저항이므로 symmetry CMOS공정을 가정하여 R_{se} 와 동일하게 setting하였다.

외부에 첨가된 모든 Macro파라미터들은 이미 결정된 BSIM3v3의 DC 및 캐패시턴스 모델 파라미터, R_{se} , R_{de} 들을 상수로 고정하고 S-parameter optimization을 통해 다시 추출하였다.



(a) Nf=16



(b) Nf=64

그림 8. 개선된 BSIM3v3 RF 모델을 사용하여 시뮬레이션된 S-parameter 와 측정데이터와의 비교
 Fig. 8. Comparison between measured and modeled S-parameter data using an improved BSIM3v3 RF model.

이와 같이 개선된 BSIM3v3 RF모델은 그림 6에서 보여주는 것처럼 Nf=4에서 64까지의 넓은 영역에서 측정된 Ids값과 잘 일치되는 것을 알 수 있다.

그림 7에서는 기존 RF모델과 대조적으로 Nf=64에서 fT의 모델 값이 줄어들어 측정값과 잘 일치하는 것을 확인할 수 있다. 개선된 RF 모델과 측정데이터와의 S-parameter 오차도 그림 8에서 보여주는 바와 같이 넓은 Nf 영역에서 0.4 - 20GHz까지 매우 줄어들을 수 있다. 이는 Nf에 무관한 외부 소스 저항이 포함된 개선된 RF모델의 정확도를 입증한다.

III. 결 론

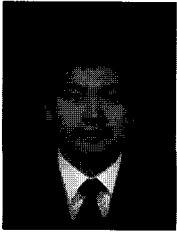
기존 BSIM3v3 RF 모델로는 Nf가 많은 DC 및 RF

특성을 모델링하기에 역부족임을 측정데이터와의 비교를 통해 입증하였다. 이러한 모델링 오차는 Nf가 증가할수록 Ids 및 gm의 증가율이 점점 감소되고, fT도 감소되는 wide width effect가 고려되지 않았기 때문이다. 이 효과를 모델링하기 위하여, 본 연구에서는 기존 RF 모델에 Nf에 무관한 외부 소스 저항을 새로 첨가하여 개선된 SPICE BSIM3v3 Macro RF 모델을 개발하였으며, 4 < Nf < 64까지의 넓은 영역에서 Ids, fT, S21-parameter의 Nf 종속 특성 모델링이 크게 개선됨을 확인하였다.

참 고 문 헌

- [1] BSIM3v3 Manual, Department of Electrical Engineering and Computer Science, University of California, Berkeley, 1995.
- [2] Y. Cheng, M. C. Jeng, Z. Liu, J. Huang, M. Chan, P. K. Ko, and C. Hu, "A physical and scalable I-V model in BSIM3v3 for analog/digital circuit simulation," IEEE Trans. on Electron Devices, vol. 44, pp. 277-285, 1997.
- [3] W. Liu, R. Gharpurey, M. C. Chang, U. Erdogan, R. Aggarwal, and J. P. Mattia, "R.F. MOSFET modeling accounting for distributed substrate and channel resistances with emphasis on the BSIM3v3 SPICE model," Tech. Dig. Int. Electron Devices Meet., pp. 309-312, 1997.
- [4] J.-J. Ou, X. Jin, I. Ma, C. Hu, and P. R. Gray, "CMOS RF modeling for GHz communication IC's," Proc. Symp. VLSI Technol. Dig. Tech. Papers, 1998.
- [5] S. F. Tin and K. Mayaram, "Substrate network modeling for CMOS RF circuit simulation," Proc. IEEE Custom Integrated Circuits Conf., pp. 583-586, May 1999.
- [6] 김종혁, 이성현, 김영욱, "RF MOSFET IC 설계를 위한 수정된 SPICE BISM3v3 모델", 대한전자공학회 하계종합학술대회 논문집 vol. 29, pp. 545-546, 2006.
- [7] UTMOST III Extraction Manual, Silvaco International, Santa Clara, CA, 1997.

 저 자 소 개



차 지 용(학생회원)
 2007년 한국외국어대학교 전자
 정보공학부 학사 졸업.
 2008년~현재 한국외국어대학교
 전자정보공학과 석사 과정
 <주관심분야 : RF CMOS 소자
 모델링>



차 준 영(학생회원)
 2007년 한국외국어대학교 전자
 정보공학부 학사 졸업.
 2008년~현재 한국외국어대학교
 전자정보공학과 석사 과정
 <주관심분야 : RF CMOS 소자
 모델링>



이 성 현(정회원)
 1985년 고려대학교 전자공학과
 학사 졸업.
 1989년 미국 University of
 Minnesota 전기공학과
 석사 졸업.
 1992년 미국 University of
 Minnesota 전기공학과
 박사 졸업
 1992년~1995년 한국전자통신연구원 선임연구원
 1995년~현재 한국외국어대학교 전자정보공학부
 교수
 <주관심분야 : CMOS 및 바이폴라 소자 모델링>