

논문 2008-45SD-11-10

프로그래머블한 온도 보상 기법의 스마트 센서 시스템

(A Smart Sensor System with a Programmable Temperature Compensation Technique)

김 주 환*, 강 유 리*, 이 우 관*, 김 수 원*

(Ju-Hwan Kim, Yu-Ri Kang, Woo Kwan Lee, and Soo-Won Kim)

요 약

본 논문에서는 MEMS 압력 센서의 스마트 센서 시스템을 구현하였다. 피에조 압력센서의 온도 드리프트 문제를 해결하기 위해 외부 환경에 맞춰 시스템이 스스로 발생 오차를 제거하는 보상 알고리즘과 이에 의해 제어되는 프로그래머블한 보정 회로를 제안하였다. 시스템은 신호처리부, 보정 회로, 온도 감지부, 그리고 마이크로프로세서 및 통신부가 SOC으로 구현되었으며, RS-232 인터페이스가 시스템의 모니터링 및 제어를 위해 사용되었다. 구현된 IC의 면적은 $4.38 \times 3.78 \text{ mm}^2$ 이며 $0.35\mu\text{m}$ CMOS 공정으로 제작되었다. $-40 \text{ }^\circ\text{C} \sim 150 \text{ }^\circ\text{C}$ 온도 범위에서 50KPa급 MEMS 압력센서의 온도 드리프트 보상 오차는 $\pm 0.48\%$ 로 측정되었다. 구현된 시스템의 전력소모는 30.5mW로 측정되었다.

Abstract

In this paper, a smart sensor system for the MEMS pressure sensor was developed. A compensation algorithm and programmable calibration circuits were presented to eliminate errors caused by temperature drift of piezoresistive pressure sensors in itself. This system consisted of signal conditioning, calibration, temperature detection, microprocessor, and communication parts and these were integrated into a SOC. A RS-232 interface was employed for monitoring and control of a smart sensor system. The area of fabricated IC is $4.38 \times 3.78 \text{ mm}^2$ and a $0.35\mu\text{m}$ high voltage CMOS process was used. Compensation error for temperature drift of 50 KPa pressure sensors was measured into $\pm 0.48 \%$ in the range of $-40 \text{ }^\circ\text{C} \sim 150 \text{ }^\circ\text{C}$. Total power consumption was 30.5 mW.

Keywords : Piezoresistive effect, MEMS sensor, Temperature compensation, Smart sensor, TPMS

I. 서 론

압력 센서는 공업 계측, 자동 제어 등의 산업 전반에 폭넓게 활용되고 있는 소자이며, 최근엔 반도체 제조와 MEMS (MicroElectroMechanical System) 기술의 발전으로 성능이 크게 향상된 초소형의 반도체형 센서가 제작되고 있다. MEMS 압력 센서의 개발은 의료 기기, 자동차 산업, 환경 분야 등에서 새로운 응용 분야들을 계속적으로 만들어내고 있으며, 이런 성장 분야들은 단

순 압력 측정 외에 복합적인 다기능을 요구하고 있다. 따라서 최근의 연구들은 센서 소자와 신호처리부 칩의 집적화를 목적으로 하는 스마트 센서 플랫폼에 대해 활발히 진행되고 있다^[1-2].

일반적으로 MEMS 압력 센서는 피에조 압전체의 압전효과를 이용하는 압저항식 구조를 갖는다. 압전 효과 (Piezoresistive effect)는 실리콘 다이어프램에 압력이 인가될 때, 그 면의 변형에 따른 응력 (Stress)에 의해 압전체의 저항값이 변하는 것이다. 저항값의 변화는 브리지 구조의 압전체 소자로써 검출된다. 압저항식은 히스테리시스 (Hysteresis) 특성이 적어 선형성이 매우 우수하며 구조상 소형화에 장점을 가진다^[3]. 반면, 정전용량식에 비해 출력 감도가 낮고, 압저항 계수의 온도에 의존성에 따른 드리프트 (Drift) 오차 발생의 문제를 갖는

* 정희원, 고려대학교 전자컴퓨터공학과
(Dept. of Computer and Electronic Eng, Korea University)

※ 본 논문은 차세대 성장동력사업과 바텔연구소 유치 활용사업의 지원을 통해 개발된 결과임을 밝힙니다.
접수일자: 2008년3월24일, 수정완료일: 2008년10월29일

다. 압전식에 있어 온도의 드리프트 오차는 소자의 오프셋과 출력 감도를 크게 좌우하는 결정적 요소로써 작용한다. 따라서 압전식 소자의 정확도와 신뢰성 향상을 위한 보상 기법들이 지속적으로 연구되고 있다^[4-5]. 기존의 보상 기법들은 브리지를 구성하는 압전체의 저항 값 자체를 드리프트 오차에 따라 보정한다. 그러나 이런 기법들은 센서 소자의 오프셋 전압과 출력 감도에 대한 보정이 상호 간섭되며, 보정 저항 자체가 온도 계수를 가져 정확한 보정이 불가능한 한계를 가진다.

본 논문에서는 압전식 MEMS 압력 센서에 적용하기 위한 스마트 센서 플랫폼을 구현하였다. 또한 압전식 소자에서 발생하는 온도의 드리프트 오차를 모델링하여 각 오차들에 대한 보상 알고리즘을 제안하였으며, 이를 바탕으로 DSP (Digital Signal Processing)에 의해 제어되는 프로그래머블한 보정 회로부를 설계하였다. 제안된 보상 기법은 상호 간섭이 없으며 적용 소자의 특성에 맞춰 프로그래밍이 가능하도록 설계되었다. 시스템은 신호처리부, 드리프트 오차 보상 회로, 온도 감지부, 그리고 마이크로프로세서 및 통신부가 SOC로 구현되었으며, RS-232C 통신 인터페이스가 시스템의 모니터링 및 제어를 위해 사용되었다. 개발된 스마트 센서의 인터페이스 모듈에는 50KPa MEMS 압력 센서가 적용되어 제안된 보정 회로의 보상 오차와 신뢰성 평가에 활용되었다.

II. 신호 처리부 설계

그림 1은 압전식 압력 센서에 적용을 위한 스마트 센서 플랫폼의 블록다이어그램을 보여준다. 제안된 플랫폼은 신호 처리부, 드리프트 오차의 보상 회로, 온도 감지부, DSP 처리부로 구성된다. RS232C 통신은 플랫폼과 외부 시스템 사이에 데이터의 입/출력을 위한 포

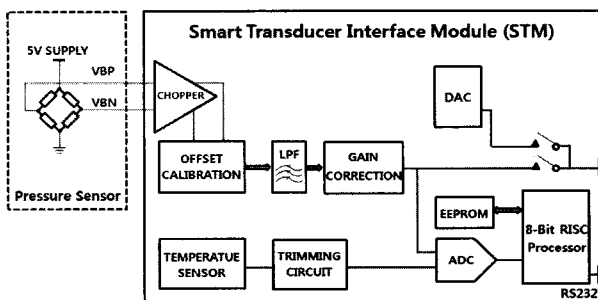


그림 1. 압전식 압력 센서의 스마트 센서 플랫폼
Fig. 1. Smart sensor platform for piezoresistive pressure sensors.

트로 사용되었다. 드리프트 오차의 보상을 위한 내장 온도 센서를 설계하였으며 자체에 온도 신호의 트리밍 회로를 내장하였다. 10비트 A/D 컨버터와 D/A컨버터가 데이터 변환에 사용되었으며 보상 알고리즘의 수행과 데이터 처리의 DSP를 위해 8비트 RISC 마이크로프로세서가 단일칩에 집적화되었다.

1. 온도 드리프트 보상 알고리즘

브리지형 압전식 압력 센서에서 발생하는 오차들은 크게 오프셋 전압과 출력 감도로 구분되며 이들은 온도 계수를 고려하여 다시 4가지로 모델링될 수 있다. 첫째, 온도 계수를 갖지 않는 항목들로서의 오프셋과 출력 감도의 오차가 있으며, 이들은 제조 공정상에서 발생된다. 반면 피에조 압전체의 온도 특성에 의해 발생하는 오프셋과 출력 감도의 오차는 드리프트 오차를 갖는다.

보상 알고리즘 상에서 각 오차들은 압전체들의 저항 값 변화에 따라 발생하는 개별적인 요소로서 고려되었으며 독립적인 보정 회로를 가지도록 설계되었다. 스마트 센서 플랫폼으로 구현된 보상 알고리즘은 다음의 수식과 같이 정리될 수 있다.

$$OFFSET + CSOF[1:0] - FNOF[9:0] = 0 \quad (1)$$

$$FNOF[i] = OF + OFTC[i] \cdot \Delta T \quad (2)$$

$$FNOF[1] = OF + OFTC_1 \cdot (T_1 - T_{Measure}) \quad (3)$$

$$FNOF[2] = FNOF[1] + OFTC_2 \cdot (T_2 - T_1) \quad (4)$$

$$FSO \cdot A_F \cdot CSGN[2:0] \cdot FNGN[9:0] = 4.0V \quad (5)$$

상기 수식에서 출력 감도의 보정량은 증폭기의 이득 변화량으로 표현되며 CSOF, CSGN의 각 항은 제조 공정에서의 오프셋 전압과 출력 감도를 나타낸다. 반면, FNOF와 FNGN 항은 각각의 드리프트 오차를 나타내고 있다. CSOF, CSGN 보정항은 4비트의 제어 해상도를 가지는 반면, 드리프트 보정항은 10비트의 높은 해상도를 갖도록 설계되었다. CSOF와 CSGN항의 낮은 해상도는 FNOF, FNGN항 내의 미세 조절항 (OF, GN)을 통해 보완하였으며, 이와 같은 설계는 오프셋과 출력 감도의 보정 범위의 확대를 위해 고려되었다. i 는 현재 온도의 위치 구간을 나타내며 T_i 는 해당 구간의 기준점, OFTC와 GNTC는 드리프트 오차의 온도 계수를 나타낸다. 또한 수식(5)의 AF항은 초단 증폭기에서의 전압 이득을 나타내고 있다. 보상 알고리즘은 개별 소자에 맞춰 오프셋 전압과 출력 감도의 온도 특성 변곡

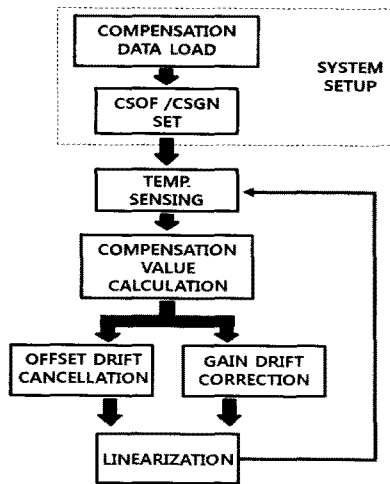


그림 2. 제안된 보상 알고리즘의 플로우 차트
 Fig. 2. Flow-chart of a proposed compensation algorithm.

점을 T_i 기준점들로 지정하며, 제조 공정 오차들은 T_1 점에서 보정된다. 오프셋 전압과 출력 감도의 각 항들은 T_1 기준점과의 오차들을 제거함으로써 보정 작업을 수행한다.

드리프트 오차에 대한 보정은 T_1 과 현 온도점 사이의 온도차 측정과 해당 온도 구간에서의 압전체 소자의 온도 계수 데이터를 통해 수식 1과 같이 산출될 수 있다. 그림 2는 제안된 보상 알고리즘의 작업 순서도를 보여준다.

2. 프로그래머블 보정 회로 설계

그림 3은 증폭단과 알고리즘에 의해 제어되는 보정

회로로 구성되는 신호 처리부의 블록다이어그램을 보여 준다. 보정 회로는 제안된 알고리즘에 따라 오프셋 전압과 출력 감도의 상호간 간섭을 방지하기 위해 순차적인 2단의 보정단으로 구성되었다. 입력단은 증폭단의 입력 오프셋 전압 영향을 최소화하기 위해 초핑 증폭기(Choppint amplifier)로써 구현되었으며, 브리지 압전 센서의 신호 증폭을 위해 차동 증폭기가 사용되었다. 압전식 압력 센서는 약 3.0 kHz의 응답 시간을 가지므로 입력단의 초핑 클록은 300 kHz로 설계되었으며, 이후 출력 신호는 RC 저대역 통과 필터를 통해 필터링 되었다^[6]. 초퍼 회로를 구성하는 차동 증폭기는 약 29.0 MHz의 이득대역곱 (Gain-bandwidth product)과 60°의 위상 마진을 가졌다.

오프셋 전압 보정단의 4입력 합산기는 증폭단의 출력 신호와 CSOF, FNOF 보정값의 합산을 통해 오차 요소인 오프셋 전압을 제거한다. 알고리즘에 의해 산출된 CSOF, FNOF 보정치들은 각각의 D/A컨버터를 통해 생성되어 진다. 오프셋 온도 계수 (TCO: Temperature Coefficient of Offset) 보정의 FNOF항은 온도 드리프트 오차에 대한 정밀한 보정을 위해 CSOF항에 비해 상대적으로 높은 해상도를 갖도록 설계되었다. FNOF D/A컨버터는 10비트의 해상도와 106Ksps의 샘플링 속도를 갖도록 설계되었으며, 제조 공정에서의 매칭 문제와 정밀도를 고려하여 저항 스트링(Resistor string) 아키텍처로써 구현되었다. 또한 interpolation 아키텍처를 채택하여 상·하위의 5비트가 나뉜 2단 구조로 구현함으로써 저항열에서의 면적 소모를 최소화하였다.

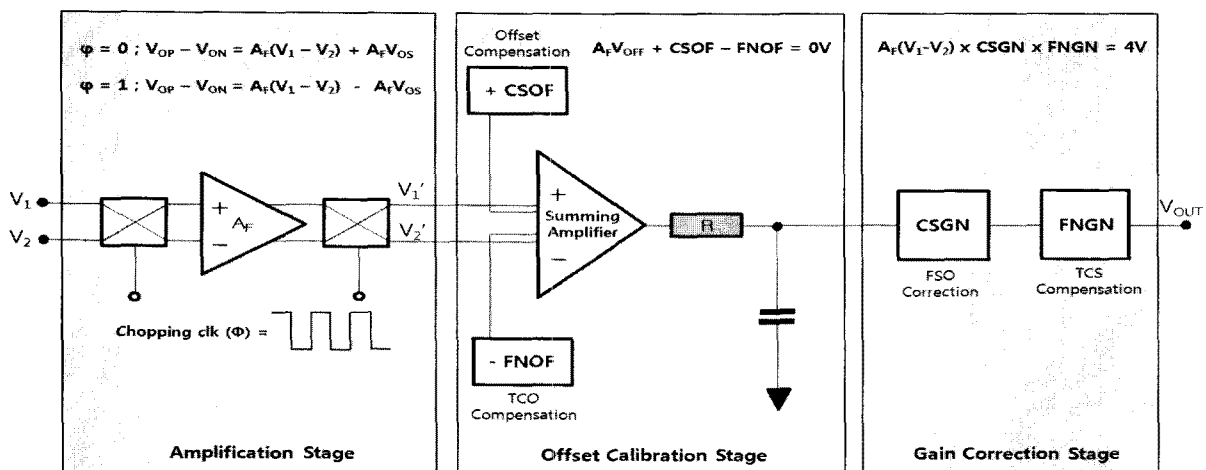


그림 3. 입력 증폭단과 프로그래머블 보정 회로
 Fig. 3. Input amplification stage and programmable calibration circuits.

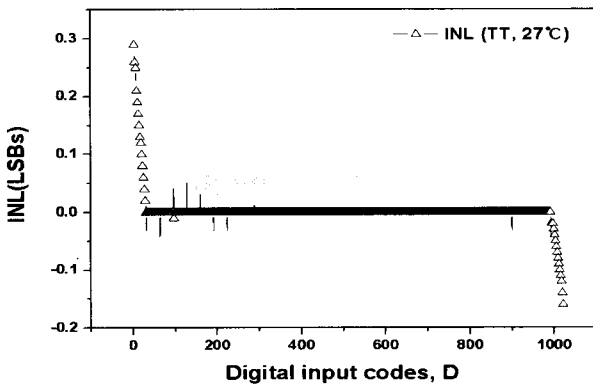


그림 4. 10비트 FNOF D/A컨버터의 INL 특성
Fig. 4. INL characteristic of 10-bit FNOF D/A converter.

그러나 이런 아키텍처는 이전 단의 출력 신호 변환을 위한 소요 시간을 필요하며, 이 지연 시간은 각 단 사이에서 매우 큰 글리치(Glitch) 에너지를 발생시키는 원인이 되고 있다. 지연 시간의 또 다른 발생 원인은 각 단 사이에서 양단을 분리시키기 위해 사용된 버퍼증폭기의 슬루율 (Slew rate)이다. 따라서 글리치 출력을 최소화하기 위한 지연 시간 보상 회로를 설계하였다. 구현된 D/A컨버터는 0.5 LSB DNL (Differential Non-Linearity)과 0.29 LSB INL (Integral Non-Linearity)의 정밀도를 보였다.

보상 알고리즘 상의 출력 감도 보정은 4/10비트 가변 이득 증폭기 (VGA: Variable gain amplifier)로 구현되었다. 마찬가지로 FNGN의 감도 오차 보정값은 10비트로 설계되었으며 R-2R 저항 래더 (Ladder) 구조로써 그림 5와 같이 구현되었다. D/A컨버터의 아키텍처로써 면적을 최소화하기 위해 사용되는 R-2R 구조는 기준 입력 전압이 래더 연결들을 거치면서 2진수의 가중치 관계로써 1/2씩 감소된다. 이런 관계식을 VGA 설계에 적용하였다^[7-8]. 기준 입력 전압은 R-R 저항 열의 전압 분배에 따라 접점에서 1/2씩 감소되며, 분배된 전압은 입력 코드 0과 1에 따라 VREF 혹은 증폭기의 비반전 입력에 연결되게 된다. 비반전 입력으로 연결될 때, 래더의 접점들에서 전압 이득은 $-R/R_F$ 로 동일하므로 전압 분배에 의한 2진수 가중치 방식의 VGA구현이 가능하게 된다. VREF는 차동 모드의 출력 신호를 발생시키는 브리지 압력 센서에 맞춰 half-VDD인 2.5 V로 설계되었다. D/A컨버터와 달리 VGA는 래더의 모든 컨트롤 스위치가 꺼질 때에도 설계된 최소의 전압 이득을 가져야 한다. 따라서 VGA구현에는 추가적인 저항 $R_{IN} = 2R$ 과 항상 켜진 컨트롤 스위치가 사용되어야 한다. VGA의 이득 범위는 R_F 저항값으로 설계되며, R_F 값은

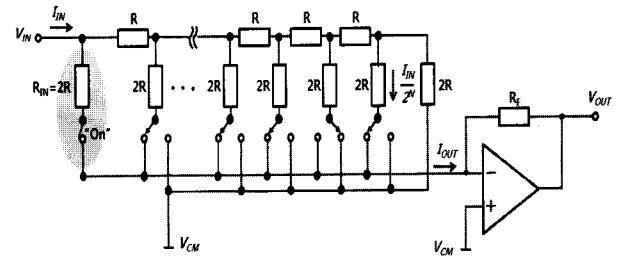


그림 5. 10비트 R-2R 래더 VGA의 구조.
Fig. 5. Architecture of 10-bit R-2R ladder Variable Gain Amplifier.

저항 R_{IN} 의 정수배로써 구현되어 졌다. 아래 수식은 래더의 각 접점에서의 전압 이득을 나타내고 있다.

$$V_{out} = V_{REF} - \frac{R}{R_F} (V_{REF} - V_{IN}) \sum_{i=1}^{10} \frac{1}{2^i} \quad (6)$$

$$R_F = n \cdot R_{IN} \quad (7)$$

R-2R 래더 구조의 VGA는 면적 소모를 최소화하지만 컨트롤 스위치가 켜졌을 때, PMOS와 NMOS로 구성된 스위치의 턴온 (Turn-on) 저항에 의해 오차가 발생하는 단점을 갖는다. 정밀도 높은 R-2R래더 VGA는 $R = 50 \text{ k}\Omega$ 의 저항과 PMOS (100/0.54)와 NMOS (50/0.54)의 L/W를 갖는 컨트롤 스위치로 구현되었다. R_F 의 설계 값은 100 k Ω 이며, 최대치의 보정 범위 확보를 위해 연산 증폭기는 rail-to-rail 구조로 설계되었다. 출력 감도의 보정 범위는 0.5~1.0 V/V이었으며, 응답 속도는 6.8MHz이고 칩의 소모 면적은 0.22 mm²이었다.

3. 스마트 센서 인터페이스 제작

온도 변화에 따른 드리프트 오차의 보상을 위해서는 온도 변화량에 대한 실시간 측정이 필요하다. 이를 위해 스마트 센서 플랫폼에 아날로그 타입의 온도 센서를 내장하였다. 플랫폼 내에는 시스템의 안정적인 기준 전압 제공을 위한 밴드갭 기준 전압 (BGR: Band-gap reference) 발생기가 내장되어 있다. 따라서 내장 온도 센서는 소모 면적과 신뢰성을 고려하여 BGR 회로 내의 바이폴라 접합 트랜지스터 (BJT: Bipolar Junction Transistor)의 온도 계수 특성을 이용하는 구조로 설계되었다. BGR의 출력 기준 전압은 다음 수식으로 표현된다. 수식 (8)에서 V_{BE} 항은 온도에 반비례하는 마이너스 온도계수를 갖는다. 따라서 수식 (8)의 출력 전압과 V_{BE} 항이 제거된

$$V_{REF} = V_{BE} + \left(\frac{R_2}{R_1}\right) V_T \ln n \quad (8)$$

PTAT (Proportional to absolute temperature) 전압의 차는 온도 정보를 나타낼 수 있다.

내장 온도 센서는 -40°C~150°C의 측정 범위를 가지도록 설계되었으며, BGR의 VREF 전압의 온도 계수는 1.38 μV/°C로 측정되었다. 온도 센서의 감도는 약 6.44 mV/°C이었으며, 출력 전압은 1.08 V의 스패 (Span-out)를 가졌다. BJT 구조의 온도 센서는 특히 제조 공정에 따른 오차 변동폭이 크며 출력 전압의 크기가 작은 단점을 갖는다. 간단한 디지털 트리밍 회로를 통해 이를 보완하였으며, 온도의 출력 전압은 2채널의 SAR (Successive Approximation Resister) 타입 A/D컨버터를 통해 샘플링된다. 2채널 10비트 A/D컨버터는 압력 신호와 온도 신호의 샘플링에 사용되어지며, 마이크로세서내의 레지스터들을 공유하여 구동하도록 설계하였다. DSP과 신호처리부의 제어를 위해 8비트 ALU를 갖는 RISC 프로세서가 내장되었으며, 이는 8052 기반의 HDL 코드를 개선함으로써 4클록의 명령 처리 사이클을 가지고 고속의 데이터 처리와 연산이 가능하도록 설계하였다. 또한 플랫폼 내의 링오실레이터는 프로세서의 구동과 RS-232C 통신 규격을 위해 11.0592MHz의 시스템 클록을 제공한다. 스마트 센서 플랫폼의 제어와 데이터 송/수신을 위해 9,600 보우 레이트 (baudrate)의 양방향성 UART (Universal Asynchronous Receiver/Transmitter) 컨트롤러가 칩 내에 내장되었다. 또한 ISP (In-System Programming)와 IAP (In-Application Programming) 컨트롤러를 내장함으로써 칩 내부의 메모리들에 대한 접근과 제어가 가능하도록 설계하였다.

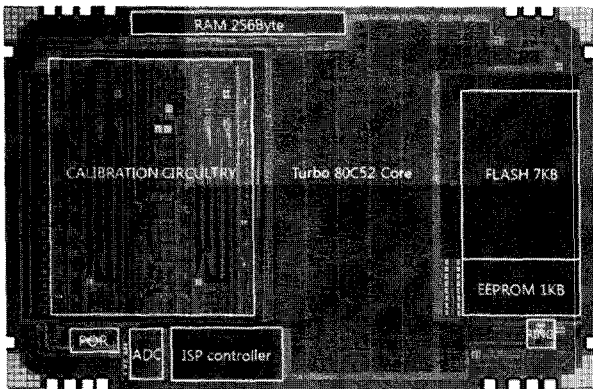


그림 6. MEMS 압력 센서의 스마트 센서 플랫폼
Fig. 6. Smart transducer platform of MEMS pressure sensors.

통신/제어 인터페이스와 함께 칩 내에는 EEPROM (Electrically Erasable Programmable Read-Only Memory), ROM(Read-Only Memory), RAM (Random Access Memory)의 메모리들이 내장되었다. EEPROM과 ROM은 IAP 인터페이스를 통해 센서 소자의 보상 데이터와 알고리즘의 수정이 가능하도록 설계되었다.

스마트 센서 플랫폼은 CMOS 0.35 μm 공정으로 제작되었으며 그림 6은 구현된 칩의 광학 사진을 보여준다. 제작된 칩의 전체 면적은 4.38 × 3.78 mm²이며, 입력단의 저대역 통과 필터에 사용되는 37 nF의 커패시터 소자는 칩 외부에서 연결되도록 하였다.

III. 실험

플랫폼은 5 V의 VDD에서 구동하도록 설계되었으며 전력 소모는 활동 (Active) 모드에서 약 6.1 mA로 측정되었다. 마이크로프로세서는 전체 전력 소모의 약 70 %인 4.3 mA를 소모하였으며, 대기 (Idle) 모드에서의 전체 소모는 3.4 mA로 측정되었다. 내장된 링오실레이터는 27 °C의 상온에서 약 11.08 MHz의 클록을 발생시켰으나 전체 온도 범위에 대해서는 최대 ± 4.7 %의 오차를 나타냈다. 10비트 FNGN VGA 출력 감도 보정단은 0.453 mV/V의 LSB 해상도를 가졌으며, 약 48 mV의 입력 오프셋 전압이 발생되었다. 압전식 MEMS 압력 센서의 경우, 고속 동작을 필요로 하지 않기 때문에 VGA에 사용된 folded cascode 구조의 증폭기로 인한 동작 대역폭 (Bandwidth) 제한은 문제가 되지 않는다. 반면, 구현된 VGA는 집적화된 시스템에 적합한 적은 칩 면적과 0.41 mW의 매우 낮은 전력 소모를 나타내었다.

표 1은 제작된 스마트 센서 플랫폼의 성능을 간단히 정리한 표이다. 플랫폼의 입력 전압 범위는 10 mV~165 mV이며, 출력 범위는 0.5 V~4.5 V이다. 보상 알고리즘과 프로세서에 의해 제어되는 프로그래머블 보정 회로

표 1. 측정된 스마트 센서 플랫폼의 성능
Table 1. Measured specifications of smart sensor platform.

Parameters	Result
Compensation temp. range	-40 °C ~ 150 °C
Ratiometry error @ 4V	± 0.50 %
Supply voltage	Single 5V
Power dissipation @ 5V	I _{Active} < 6.1 mA
Chip area	4.38 × 3.78 mm ²

의 경우, ± 75 mV의 오프셋 전압 보정 범위와 24 V/V ~360 V/V의 출력 감도 보정 범위를 갖았다. 실험을 통해 측정된 온도 드리프트의 보정 후 오차는 4.0 V의 전압 출력 스패 (FSO: Full Span-Out)에 대해 최대 ± 0.5 %로 확인되었다.

실리콘 압력 센서로써 피에조 압전체로 제작된 MEMS 압력 센서는 반도체 제조 과정과 공정 호환성이 우수한 소자로써 구현된 센서 플랫폼과의 집적화가 가장 용이하다.

센서 소자와의 집적화를 고려하여 널리 사용되고 있는 50Kpa급의 피에조 MEMS 압력 센서가 플랫폼의 성능 평가에 활용되었다. 적용된 MEMS 센서는 2.0 mm \times 2.0 mm 크기의 다이어프램 감지 면적을 가지며, 인가 압력에 대한 응답 시간은 약 2 msec이었다. 또한 소자의 출력 전압은 최대 66mV이었으며, 오프셋 전압과 출력 감도의 온도 드리프트 오차는 출력 전압의 FSO에 대해 ± 7.5 %와 ± 5.0 %이다.

그림 7은 소자의 오프셋 전압 오차에 대한 보정 결과이다. T1 기준점 (30°C) 에서 CSGN에 의해 공정 mismatch의 오프셋 오차는 보정되었으며, 온도 챔버 내에서 -40°C~150°C 범위에 대해 온도 드리프트의 오차 보정을 실험하였다.

10°C 간격으로 데이터의 측정이 이뤄졌으며 온도 챔버 내의 온도 안정화를 위해 30분의 시간 소요 이후 실험을 진행하였다. 보상 알고리즘에 따라 FNOF D/A컨버터는 측정된 현재 온도에서의 드리프트 오차에 상응하는 보정값을 생성하였으며, 오차값과 보정값은 합산기를 거쳐 서로 상쇄되었다. 실험 결과, 최대 ± 5.0 mV의 드리프트 오차가 보정 이후 ± 0.1 mV 이내로 제거되

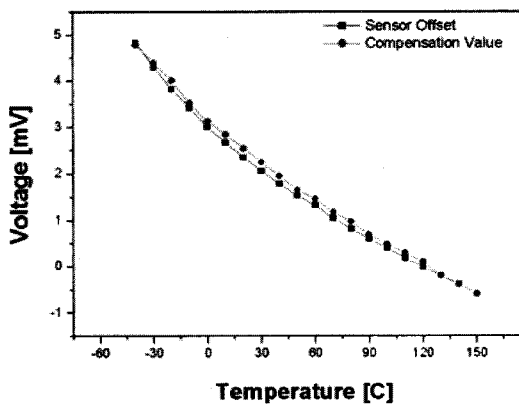
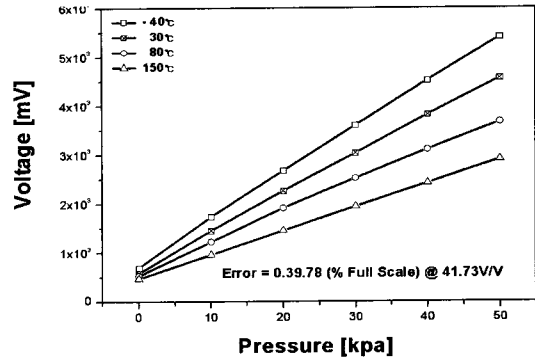
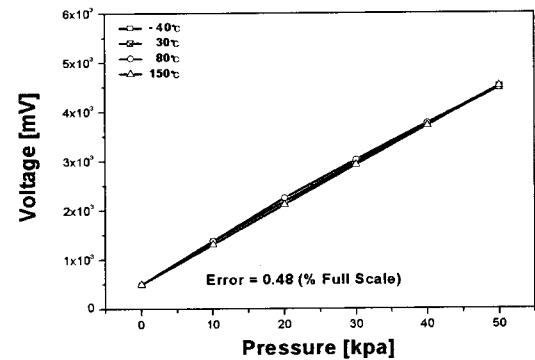


그림 7. 온도 드리프트 오차와 mismatch에 의해 발생된 오프셋 전압의 보상

Fig. 7. Compensation for offset voltage caused by temperature drift error and mismatch.



(a)



(b)

그림 8. 온도 드리프트 오차의 보정 결과; (a) 기존 회로 출력, (b) 제안된 알고리즘 회로의 출력

Fig. 8. Compensation results of temperature drift error; (a) output of conventional circuit, (b) output of proposed circuit designed by algorithm.

었음을 확인 할 수 있었다.

압전체 MEMS 센서는 출력 감도에 있어 약 54.5 mV의 매우 큰 변동폭을 가져, 온도 드리프트의 오차에 매우 취약한 특성을 보였다. CSGN 및 FNGN 항에 의한 보상 후 오차는 4.0 V FSO에 대해 ± 0.44 %였다. 그림 8은 오프셋 전압과 출력 감도에 대한 보정을 함께 진행한 실험 결과를 보여준다. 그림 8(a)는 브리지의 압저항을 보정 저항을 이용하여 보정했을 때의 불안정한 출력 전압을 보여주며, 8(b)는 보정 이전의 소자를 바로 플랫폼의 보상 알고리즘에 적용하였을 때의 출력을 보여준다. 실험 결과, 온도 드리프트에 의한 오차는 이상적으로 제거되었으며 50Kpa 범위의 압력에 대해 매우 선형적인 출력을 얻을 수 있었다. 보정 과정 이후의 최종 오차는 ± 0.48 %로 측정되었다.

IV. 결 론

본 논문에서는 기존 보상 회로가 갖는 문제점인 보정

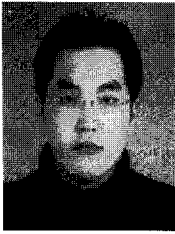
정확도가 개선되고 개별 센서 소자들에 대한 범용성을 갖춘 보상 기법을 제안하였다. 또한 스마트 센서의 구현을 위해 보상 알고리즘과 통신 모듈이 집적화된 스마트 센서의 플랫폼을 제안하고 구현하였다. 전체 플랫폼은 $4.38 \times 3.78 \text{ mm}^2$ 의 면적 내에 신호 처리부, 온도 감지부, 제어부, 통신부가 SoC로 집적화되었으며, 전체 시스템은 6.1mA의 낮은 전력을 소모하였다. 제작된 플랫폼은 50KPa급의 피에조 MEMS 압력 센서를 통해 보상 알고리즘과 회로의 보정 정확도를 평가하였다. 실험 결과, $-40^\circ\text{C} \sim 150^\circ\text{C}$ 의 범위에서 보정 오차는 최대 $\pm 0.48 \%$ 로 온도 드리프트 오차가 이상적으로 제거됨을 확인 할 수 있었다.

피에조 압전체를 적용한 MEMS 센서는 우수한 감도와 소형화의 이점으로 인해 빠르게 응용 분야를 확대하고 있다. 그러나 결정적인 단점으로 지적되어 온 온도 변화에 따른 드리프트 오차의 문제가 응용 분야와 정밀도에 있어 한계를 짓는 장벽이 되어 왔다.^[9] 본 논문의 보상 알고리즘과 이를 바탕으로 구현된 보정 회로는 이와 같은 문제에 대한 해결책으로 제시될 수 있을 것이다. 또한 디지털 제어부와 통신 모듈을 단일 칩에 집적화한 스마트 플랫폼을 구현함으로써 다양한 응용 분야에서의 복합적 요구들에 부합하는 시스템을 개발하고자 하였다.

참 고 문 헌

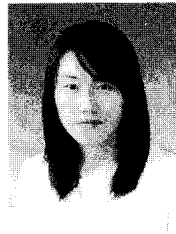
- [1] S. Chatzandroulis, D. Tsoukalas and Peter A. Neukomm, "A miniature pressure system with a capacitive sensor and a passive telemetry link for use in implantable applications," *IEEE Journal of Microelectromechanical Systems*, Vol. 9, no. 1, March 2000.
- [2] M. Sveda and R. Vrba, "Integrated Smart Sensor Networking Framework for Sensor-Based Appliances," *IEEE Sensors Journal*, Vol. 3, no. 5, Oct 2003.
- [3] C. H. Wu, C. A. Zorman, and M. Mehregany, "Fabrication and Testing of Bulk Micromachined Silicon Carbide Piezoresistive Pressure Sensors for High Temperature Applications," *IEEE Sensors Journal*, Vol. 6, no. 2, April 2006
- [4] Paul C. de Jong and Gerard C. M. Meijer, "A High-Temperature Electronic System for Pressure-Transducers," *IEEE Trans on Instrumentation and Measurement*, Vol. 49, no. 2, Apr 2000.
- [5] P. Melvas and G. Stemme, "A Diode-Based Two-Wire Solution for Temperature-Compensated Piezoresistive Pressure Sensors," *IEEE Trans on Electron Devices*, Vol. 50, no. 2, Feb 2003.
- [6] A. Bakker, K. Thiele, and J. H. Huijsing, "A CMOS Nested-Chopper Instrumentation Amplifier with 100-nV Offset," *IEEE Journal of Solid-State Circuit*, Vol. 35, no. 12, Dec 2000.
- [7] B. Vargha and I. Zoltán, "Calibration Algorithm for Current-Output R-2R Ladders," *IEEE Trans on Instrumentation and Measurement*, Vol. 50, no. 5, Oct 2001.
- [8] B. Greenley, R. Veith, D. Y. Chang, and U. K. Moon, "A Low-Voltage 10-Bit CMOS DAC in 0.01-mm² Die Area," *IEEE Trans. on Circuits and Systems*, Vol. 52, no. 5, MAY 2005.
- [9] J. Xi, C. Yang, A. Mason, and P. Zhong, "Adaptive Multi-Sensor Interface System-On-Chip," *IEEE Sensors 2006*, Daegu, Korea, pp.50-53, Oct 22-25, 2006.

저 자 소 개



김 주 환(정회원)
 2003년 고려대학교 제어계측
 공학과 학사 졸업.
 2005년 고려대학교 전기공학과
 석사 졸업.
 2005년~현재 고려대학교
 전자컴퓨터공학과
 박사 과정 재학 중.

<주관심분야 : Signal Conditioning IC, SoC,
 VHDL, MEMS>



강 유 리(정회원)
 2002년 충남대학교 전파공학과
 학사 졸업.
 2005년 고려대학교 전자공학과
 석사 졸업.
 2005년~현재 고려대학교
 전자컴퓨터공학과
 박사 과정 재학 중.

<주관심분야 : Signal Conditioning IC, SoC,
 Bio-Sensor>



이 우 관(정회원)
 2003년 고려대학교
 전기전자전파공학과
 학사 졸업.
 2006년 고려대학교
 전자컴퓨터공학과
 석사 졸업.

2006년~현재 고려대학교 전자전기공학과
 박사 과정 재학 중.

<주관심분야 : Power Management IC, High
 Speed Transceiver>



김 수 원(정회원)
 1974년 고려대학교 전자공학과
 학사 졸업.
 1976년 고려대학교 전자공학과
 석사 졸업.
 1983년 Texas A&M Univ.
 전자공학과 석사 졸업.

1987년 Texas A&M Univ. 전자공학과
 박사 졸업

1987년~현재 고려대학교 전기전자전파공학과
 정교수

<주관심분야 : Power Management IC, High
 Speed CMOS Transceiver, Implantable System
 IC>