

Single-Phase Active Power Filter based on Digital Controller

裴炳烈* · 李知憲** · 李慧妍** · 朱永雅** · 韓炳文† · 朴炳柱*** · 尹同哲§
 (Byung-Yeol Bae · Ji-Heon Lee · Hye-Yeon Lee · Young-Ah Ju · Byung-Moon Han ·
 Byung-Ju Park · Dong-Chul Yoon)

Abstract - This paper describes a single-phase active power filter based on a newly developed digital controller. The developed controller utilizes FFT(Fast Fourier Transform) algorithm to extract the reference signal from the load current, considering the phase-angle delay of each order of harmonics. Optimized technique was applied for whole control algorithm to implement the real-time operation of developed controller. The performance of developed controller for a single-phase active power filter was verified through computer simulations with PSCAD/EMTDC. The feasibility of hardware implementation was confirmed by building and testing a prototype. The developed digital controller for a single-phase active power filter can compensate the harmonic current generated by the power supply for digital equipment.

Key Words : Active Power Filter, Digital Controller, THD, PSCAD/EMTDC

1. 서 론

최근 단상전원을 사용하고 있는 컴퓨터나 정보통신기기와 같은 디지털부하가 급증하면서 이들 기기에서 발생하는 고조파와 무효전력이 초래하는 전력품질 저하가 심각한 문제로 대두되어 있다. 이들 디지털부하에서 발생하는 고조파전류는 공급전압의 파형을 왜곡시키고, 주상변압기를 과열시키며, 인접한 통신선로에 유도장애를 유발한다. 디지털부하는 단상교류를 직류로 변환하는 전원장치를 내장하고 있는데, 이 장치는 교류 입력 측에서 보면 비선형 특성을 나타낸다. 이러한 비선형성으로 발생하는 고조파전류를 제거하는데 효과적인 장치가 단상능동전력필터이다.[1,2]

단상능동전력필터는 이미 여러 연구자에 의해 제안된 바 있고, 그 제어방식도 전원전류검출방식과 부하전류검출방식 등 다양하게 제안되어 있다. 전원전류검출방식은 전원전류가 정현파가 되도록 제어하여 보상전류를 간접적으로 생성하는 방식으로 제어기의 설계가 중요하다.[3] 반면에 부하전류검출방식은 부하전류를 측정하여 고조파성분만 추출하여 이를 기준으로 보상전류를 직접 제어하는 방식으로 부하전류에서 고조파성분을 정확히 추출하는 것이 중요하다. 부하

전류에서 고조파성분을 추출하기 위해 초기에는 아날로그 회로로 구성된 노치필터나 밴드패스필터를 사용하는 능동 전력필터가 개발되었으나 필터통과 시 고조파성분의 위상 지연 때문에 기준신호가 정밀하지 못한 단점을 갖는다.

DSP(Digital Signal Processor)의 사용이 보편화되면서 이를 단상능동전력필터에 적용하는 연구가 몇몇 연구자에 의해 다양하게 수행되었다. DSP를 사용할 경우 보상전류의 기준신호를 생성하고 전류제어기의 구현이 용이하고 능동전력필터의 상태를 감시하는 데에도 유리하다. 저가의 고정소수점 DSP인 TMS320F240을 이용하여 전원전압, 부하전류, 직류전압을 측정하여 전원과 부하의 전력평형의 원리를 적용하여 기본파보상전류를 산출하는 방식이 제안되었다.[4]

이 방식은 연산성능을 개선하기 위해 어셈블리로 프로그램 하여 시스템을 구현하였으나 보상전류의 THD가 5.72%이고 스위칭고조파가 함유되어 보상성능은 우수한 편이 아니었다. 한편 TMS320F240을 사용하여 전원전류측정방식의 단상능동전력필터를 구현한 연구도 수행되었는데 참고문헌 [3]에서 고안된 OP 앰프를 사용한 아날로그 제어기 대신 DSP 제어기를 고안하였다.[5] 그러나 이 논문의 경우 TMS320F240의 적용타당성에 비중을 두고 있고 실제 실험 결과를 보면 DSP의 성능한계 때문에 THD의 개선이 우수하지 못하였다. 한편 부하전류를 측정하여 TMS320F240 DSP 상에서 FFT(Fast Fourier Transform)를 이용하여 보상전류의 기준 값을 생성하는 기법이 이미 제안되었다.[6]

그러나 이 방식의 경우 시뮬레이션 상으로는 성능이 우수한 것으로 나타났으나 실험결과를 보면 THD가 10% 이상으로 성능이 우수하지 못하였다. 특히 컴퓨터전원 등에 많이 사용되는 용량성 비선형부하에서는 그 성능이 현저하게 낮았다.[6] DSP의 가격이 하락하면서 부동소수점 DSP를 사용

* 正 會 員 : 효성(주) 중공업연구소 책임연구원
 ** 正 會 員 :明知大 工大 電氣工學科 碩士課程
 *** 正 會 員 : 전력품질기술(주) 대표이사
 § 準 會 員 : 전력품질기술(주) 기술개발팀 과장
 † 교신저자, 正會員 :明知大 工大 電氣工學科 教授 · 工博
 E-mail : erichan@mju.ac.kr
 接受日字 : 2007年 11月 14日
 最終完了 : 2008年 4月 2日

하는 연구가 착수되었는데, 부하전류를 측정하여 뉴럴네트웍 기법을 적용한 어댑티브필터를 사용하여 단상능동전력필터의 기준신호를 생성 하는 연구가 저자들에 의해 수행된 바 있다.[7]

본 연구에서는 부하전류에서 보상기준신호를 발생하기 위해 FFT를 사용하는 새로운 디지털제어기를 고안하였다. 고안된 디지털제어기는 FFT 수행하여 생성된 고조파기준신호가 전류제어기를 통과하면서 발생하는 위상지연을 사전에 고조파차수별로 보상하여 보상정밀도를 대폭 향상하도록 하였다.[8] 또한 개발된 기준신호발생, 전류제어와 직류전압제어 알고리즘을 수행하기위해 DSP를 이용한 디지털제어기를 설계, 제작하였다. 고안된 디지털제어기의 성능을 평가하기 위해 PSCAD/EMTDC를 이용한 시뮬레이션을 실시하고 이를 바탕으로 DSP TMS320vc33 디지털제어기를 가진 2kVA 용량의 능동전력필터를 제작하여 다양한 실험을 실시하였다.

2. 단상능동전력필터

최근 사무실, 생산라인, 가정에도 컴퓨터, 자동화기기, 통신기기 등을 많이 사용하고 있는데, 이들 기기들은 단상 교류전력을 저압직류로 변환하여 공급하는 정류기를 포함하고 있다. 이들 정류기기는 그림 1에 보인 회로도로 간이화하여 표현이 가능하다.

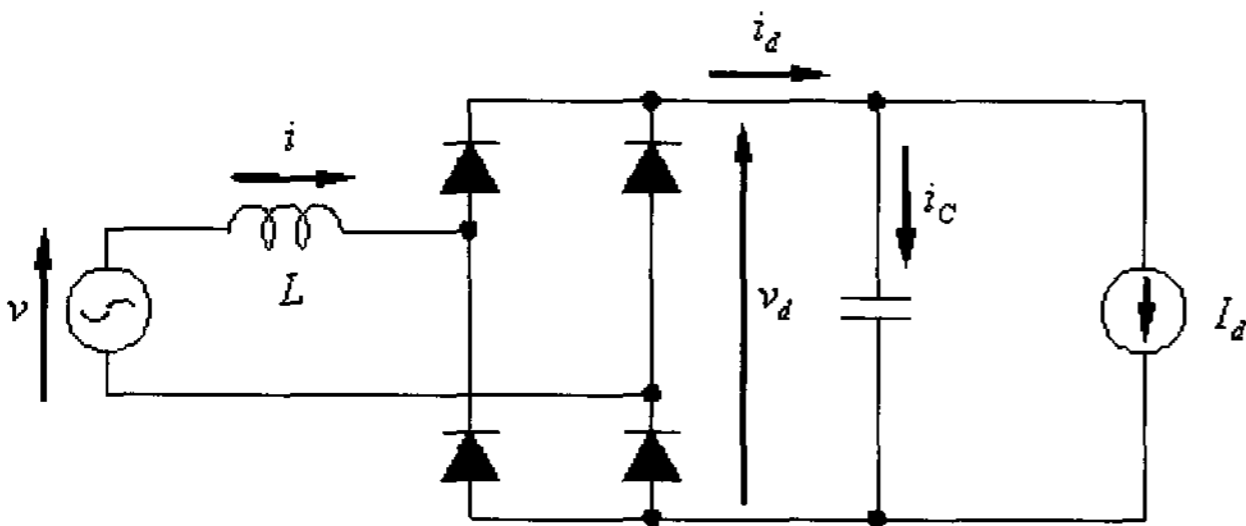


그림 1 디지털부하의 등가회로
Fig. 1 Equivalent circuit of digital load

이 회로를 통하여 나타나는 직류전압과 입력전류의 파형은 그림 2와 같다. 직류 단에 설치한 필터커패시터는 일정한 직류전압을 얻는 데에는 효과적이거나 이로 인해 교류 단 입력전류는 왜곡이 발생하여 고조파를 함유하게 된다. 따라서 공급전압은 정현파 이어도 부하특성 상 공급전류는 정현파가 아닌 비선형부하의 특성을 나타낸다.

입력교류전류의 주파수 특성을 Fourier 변환을 이용하여 분석하면 그림 3에 보인 기본파와 고조파 스펙트럼을 얻을 수 있다. 따라서 디지털부하가 생성하는 전류파형 중 기본파를 제외한 고조파 성분을 제거하면 입력전류는 정현파를 가질 수 있다. 또한 이 그림에서 기본파 성분을 100%로 할 때 3차, 5차, 7차, 9차 고조파의 크기는 각각 약 68%, 28%, 9%, 7%에 달하는데 이들만 제거하여도 입력전류는 정현파에 가까운 파형을 갖는다. 그러나 본 연구에서는 19차 고조파까지 상쇄하는 것으로 시스템을 설계하였다.

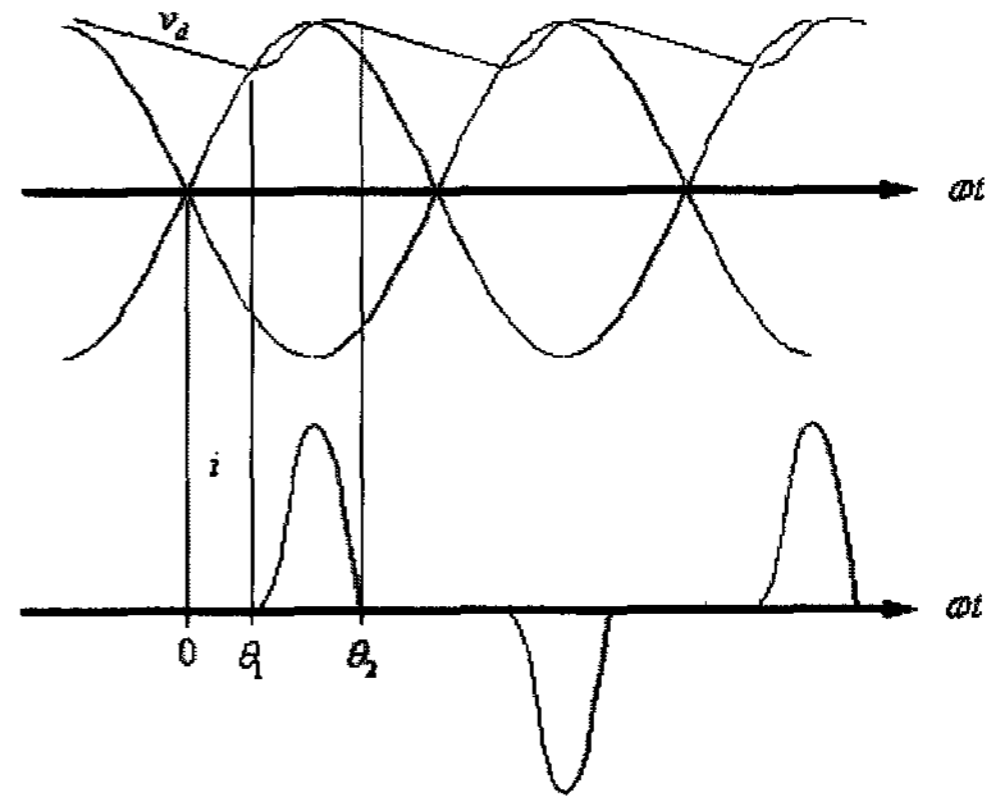


그림 2 직류전압, 직류전류, 입력교류전류
Fig. 2 DC voltage, DC current, AC input current

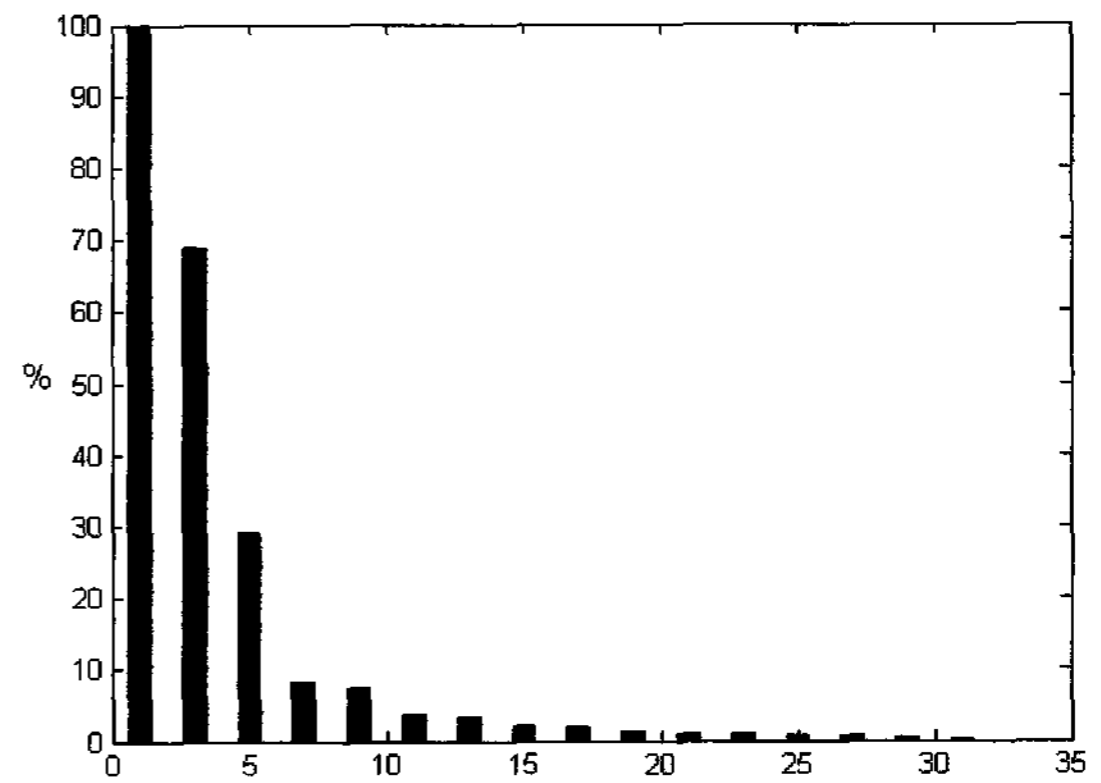


그림 3 입력교류전류의 주파수 특성
Fig. 3 Frequency characteristics of input AC current

그림 4는 단상능동전력필터의 원리를 나타낸 것이다. 능동전력필터는 비선형부하에서 요구되는 고조파전류를 공급하여 전원전류는 정현에 가까운 파형을 갖도록 하는 것이다. 비선형부하에서 입력전류 $i_s(t)$ 는 다음과 같이 기본파와 고조파 성분의 합으로 구성되어있다.

$$i_s(t) = \sum_{n=1}^{\infty} I_n \sin(n\omega t + \theta_n) \tag{1}$$

$i_s(t)$ 가 정현파가 되기 위해서는 고조파성분에 해당하는 전류를 능동전력필터가 주입하여 상쇄해 주어야한다.

능동전력필터에 있어 보상전류를 생성하는 방법에는 전원전류 검출방식과 부하전류 검출방식이 있다. 전원전류 검출방식은 센서로 전원전압, 전원전류, 능동전력필터 DC전압 등을 감지하여 전원전류가 전원전압과 동상의 정현파를 갖도록 제어를 통해 인버터가 보상전류를 공급하는 방식이다. 부하전류 검출방식은 센서로 전원전압, 부하전류, 능동전력필터 보상전류, 능동전력필터 DC전압을 감지하여 부하전류에서 고조파성분만 추출하여 이를 기준신호로 인버터전류

가 추종하여 보상하는 방식이다. 전자는 능동전력필터 보상 전류를 간접적으로 제어하는 방식으로 부하변동이나 회로상태변동에 따른 제어기안정도에 민감한 특성을 갖는다. 후자는 부하전류에서 추출한 고조파성분을 기준치로 하여 인버터의 출력전류를 이에 직접 추종시키는 방식으로 부하변동이나 회로상태변동에 따른 제어안정도는 좋으나 고조파 추출 시 발생하는 위상지연이 성능에 큰 영향을 준다.

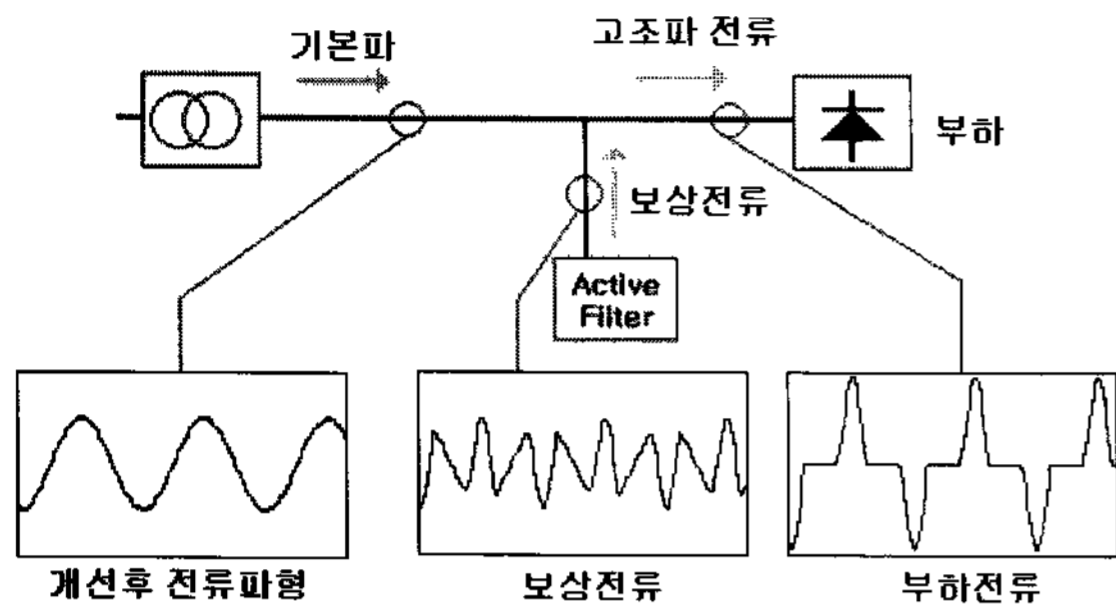


그림 4 능동전력필터의 원리
Fig. 4 Principle of active power filter

본 논문에서 제안하는 방식은 후자인데, 아날로그 회로인 Notch 필터와 Band-Pass 필터를 사용하여 부하전류에서 고조파를 추출하여 기준신호를 발생할 경우 위상지연이 생겨 이를 보상하는 것이 쉽지 않다. 그러나 최근 정보통신 및 자동화 분야에서 널리 활용되고 있는 고성능 DSP를 사용할 경우 FFT에 의해 기준신호를 추출하고 각 고조파성분의 위상지연을 독립적으로 보정 가능하다. 이러한 점에 착안하여 본 논문에서는 부하전류를 주기단위로 측정하여 DSP 상에서 FFT 연산을 수행하고, 여기서 기본파를 제거한 고조파 기준신호를 발생한 후 각 고조파 성분별 위상변이를 보상하여 기준신호를 생성하는 기법을 고안하였다.

3. 제안하는 디지털제어기

그림 5는 본 논문에서 제안하는 단상능동전력필터의 제어기를 전력회로를 포함하여 제어블록다이어그램으로 나타낸 것이다. 앞 절에서의 동작원리에 따라 부하전류와 인버터출력전류를 검출하기 위해 두 개의 전류센서, 직류링크전압과 전원전압을 검출하기 위한 두 개의 전압센서를 필요로 한다. 능동전력필터의 인버터는 단상 풀-브리지 구조로 되어 있으며 디지털제어기는 DSP 보드 상에 소프트웨어로 구현되어 있다.

제어기의 동작원리는 다음과 같다. 연결점의 전압과 부하의 교류입력전류를 PT와 CT로 측정하여 DSP로 입력하여 C 언어로 프로그램 되어있는 PLL 알고리즘과 FFT 알고리즘을 수행한 후, 전류제어기 통과 시 발생하는 고조파성분별 위상지연과 역률을 사전에 보상하여 기준신호 I_h^* 를 생성한다. 한편 시스템 손실에 따른 DC 링크전압의 변동을 억제하기 위한 일정직류전압제어 알고리즘을 두어 외란성분의 전

류 I_{dc} 를 산출하여 두 신호를 합하여 인버터의 전류기준신호를 형성한다. 이렇게 형성된 인버터의 전류기준신호는 실측출력전류와 비교된 후 전류제어기를 통과하여 PWM 펄스를 생성하기 위한 기준신호를 발생한다.

이 기준신호는 PWM 발생기에서 인버터의 출력전압생성에 필요한 게이트펄스를 공급한다.

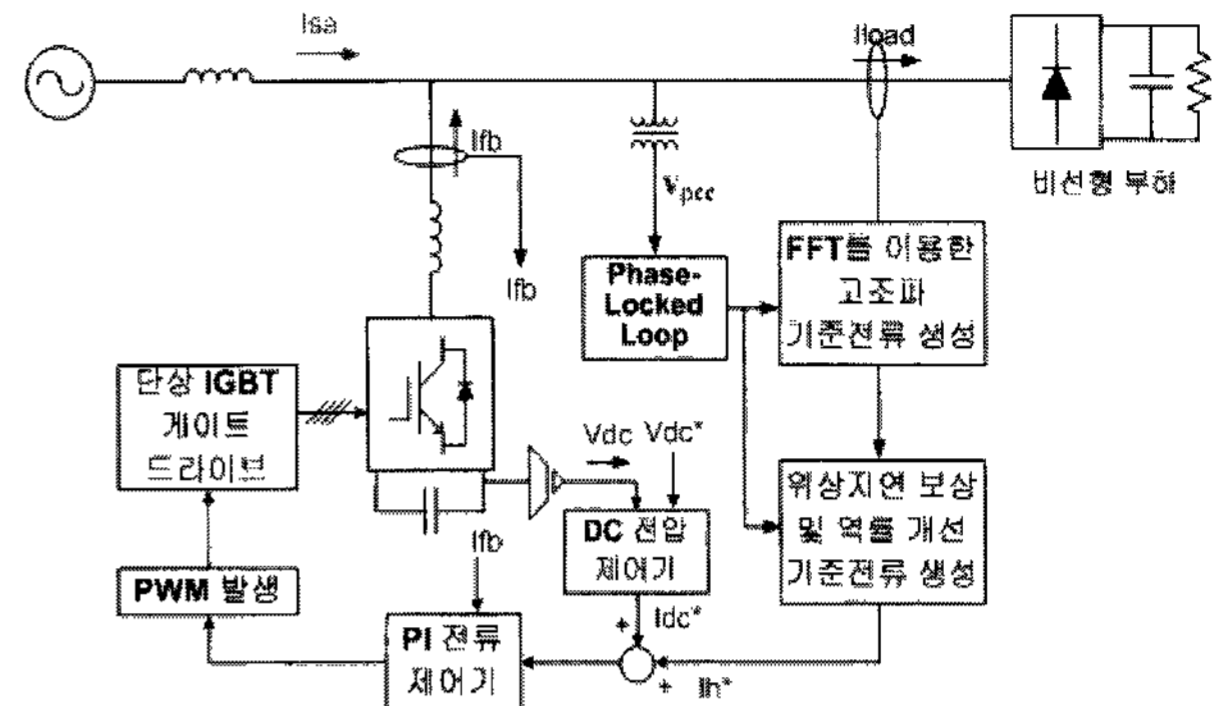


그림 5 제안하는 단상능동전력필터 제어기
Fig. 5 Controller for single-phase active power filter

3.1 FFT 연산 및 적용

FFT 연산은 시간영역의 신호를 주파수 영역으로 변환하여 신호처리에 용이성을 제공하는 매우 유용한 알고리즘이다. 하지만 실제 신호에 적용할 때 원하는 샘플링 주기와는 오차가 발생하는 경우가 많다. 또한 DSP의 자원관리 운용상 FFT를 샘플링 주기마다 수행할 수가 없다. 따라서 본 제어 알고리즘에서는 샘플링 주기의 오차에 따른 주파수별 크기 및 위상 값의 변동은 일정한 주기 동안 평균값을 적용하여 해결하였다. 또한 60Hz 교류 한 주기 동안에 FFT를 한번 수행함으로써 DSP상의 시간적 자원을 효율적으로 운용하였다.

본 연구에서는 11,520Hz의 샘플링 주파수를 사용함으로써 60Hz 기본파기준으로 64샘플의 3배인 192샘플을 수행하였다. 이렇게 되면 이상적으로는 샘플링 주기가 86.80555 μ s 이지만 DSP 상에서는 86.8 μ s 이다. 그러나 리얼타임 동작을 고려하여 실제 FFT 연산은 샘플링속도를 1/3로 줄여 64 샘플로 수행하였다. 또한 FFT 알고리즘의 수행을 주 제어루틴의 외부에서 수행하여 처리속도 향상을 위해 다른 제어요소에 대한 영향을 최소화하였다.

그림 6은 FFT 수행시간 및 FFT 수행 시작 시 64 데이터의 시간 오차를 보이고 있다. 여기서 ΔT_{FFT} 는 FFT를 수행하는데 소요된 시간을 나타내고 ΔT_{Init} 는 영교차점에서 FFT 수행 시작점과의 시간차를 나타낸다. FFT는 전원전압이 영점을 교차할 때 시작되도록 하였으므로, 적용된 64개의 데이터는 과거의 기본파 한주기 데이터이다. 그러므로 FFT 결과가 나오는 시점은 전원전압이 0점을 지나 ΔT_{FFT} 과 ΔT_{Init} 시간이 지난 시점이다. 그러므로 이 시점에서 기준전류가 전류제어기를 통과할 때 발생하는 고조파성분별 지연시간과 역률, 그리고 디지털 지연시간을 고려하여 기준전류를 생성한다.

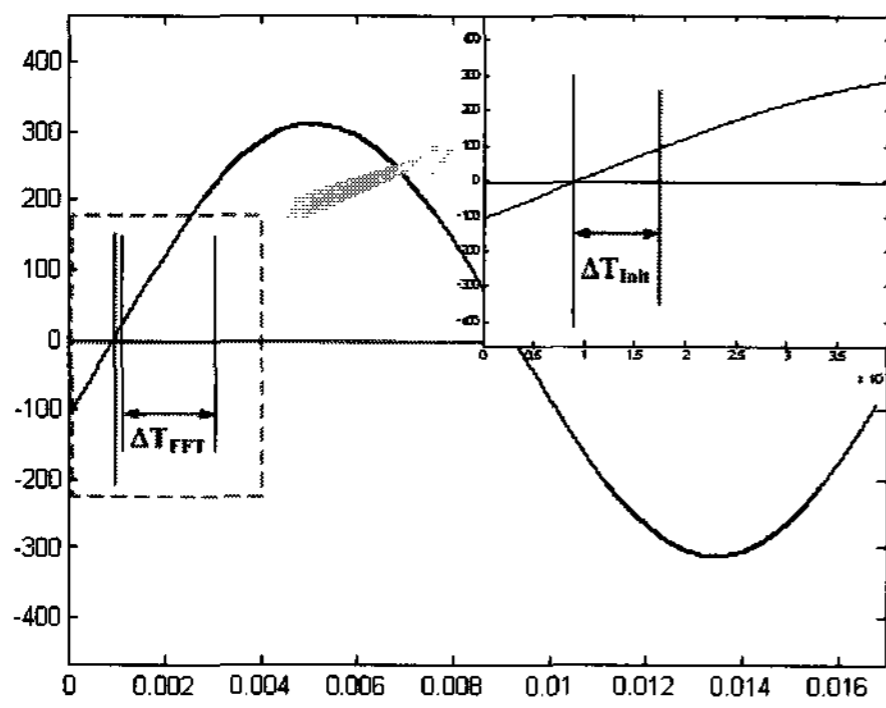


그림 6 FFT 수행시간 및 수행시점에 따른 위상 오차 보상
Fig. 6 Phase-delay compensation for FFT execution time and starting point

3.2 전류제어기

그림 7은 제안하는 단상능동전력필터의 제어기에 있어 가장 핵심인 전류제어기의 구성을 나타낸 것이다. 전류제어기는 PI 제어기와 점선으로 표시한 인버터의 플랜트모형으로 설명 가능하다. 전류제어기의 동작원리는 다음과 같다. 인버터의 기준전류를 실측전류와 비교한 후 PI 제어기를 통과시켜 연결점의 전압변동을 산출한다. 이 값은 연결점의 정격전압과 합해져 보정된 기준전압을 생성하고, 이 값을 실측전압과 비교하여 그 차에 해당하는 값은 시스템의 특성을 나타내는 커플링리액터의 전달함수를 거쳐 인버터 출력전류를 형성하여 전류제어가 이루어진다.

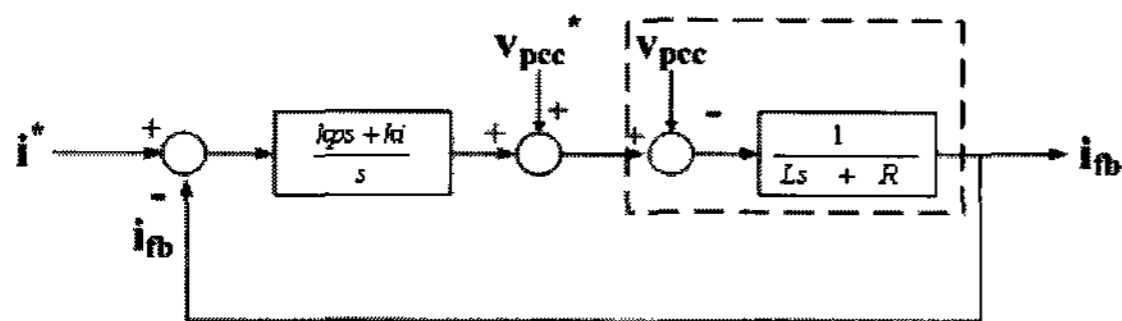


그림 7 전류제어기 블록도
Fig. 7 Block Diagram of the Current Controller

고조파 기준전류신호가 전류제어기를 통과할 때 발생하는 위상지연 값은 전류제어기의 전달함수로부터 구할 수 있다. 그림 7에 나타낸 전류제어기의 전달함수를 구하면 식 (2)와 같다.

$$\frac{I(S)}{I^*(S)} = \frac{\frac{kp}{L}S + \frac{ki}{L}}{S^2 + \frac{kp+R}{L}S + \frac{ki}{L}} \quad (2)$$

이 식은 극점과 영점을 약분하여 소거하는 방식에 의해 식 (3)과 같이 간단한 1차 low-pass 필터의 구조로 간략화할 수 있다.

$$\frac{I(S)}{I^*(S)} = \frac{\frac{kp}{L}(S + \frac{ki}{kp})}{(S + \frac{kp}{L})(S + \frac{ki}{kp})} = \frac{\omega_c}{S + \omega_c} \quad (3)$$

여기서,

- kp : 비례상수
- ki : 적분상수
- ω_c : 밴드 폭
- L : 인덕턴스(H)
- R : 저항(Ω)

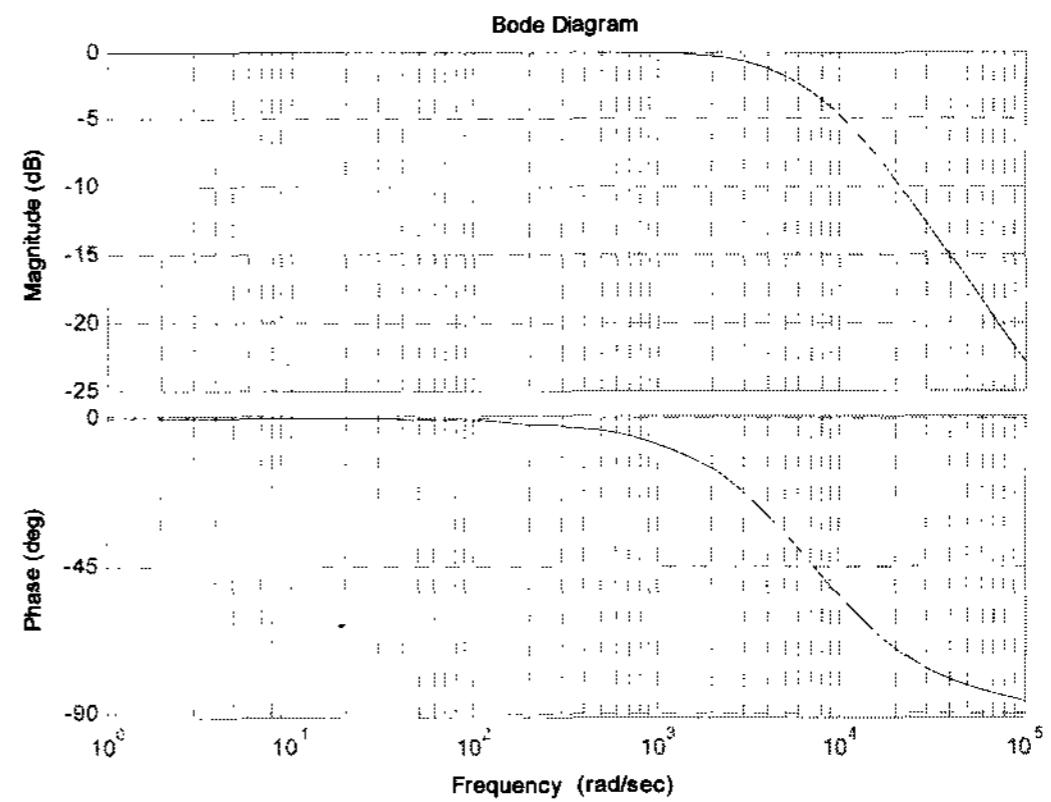


그림 8 전류제어기 보드선도
Fig. 8 Bode Diagram of the Current Controller

식 (3)에 의해 보드선도를 그리면 그림 8과 같이 나타난다. 전류제어기의 밴드 폭은 7200rad/sec 로서 19차 고조파까지 포함하는 값이다. 한편 앞의 그림 4에 보인 바와 같이 부하전류는 약 31차에 달하는 홀수 차 고조파를 포함하고 있다. 그러나 약 19차 이후부터는 그 크기가 매우 작아 그 영향을 무시할 수 있을 정도이다. 따라서 본 연구에서는 19차 고조파까지 보상하는 것으로 하여 FFT 알고리즘을 수행하였다.

주파수의 크기응답은 원하는 주파수대역까지 1 근방의 값을 유지하는 반면에 위상응답의 경우 입력주파수에 비선형적으로 비례하여 위상지연이 발생하게 됨을 보인다. 주파수에 따른 위상지연은 식 (3)의 S를 $j\omega$ 로 바꿔서 푸리에 변환식으로 전환한 후 차수별 위상을 계산하였다. 이때 식 (4)는 전달함수의 푸리에 변환식이며 식 (5)는 고조파의 차수별 위상지연 계산식이다.

$$\frac{I(\omega)}{I^*(\omega)} = \frac{\omega_c}{j\omega + \omega_c} = \frac{\omega_c^2 - j\omega_c\omega}{\omega_c^2 + \omega^2} \quad (4)$$

$$\Delta\theta = \tan^{-1}\left(-\frac{\omega}{\omega_c}\right) \quad (5)$$

그런데 고조파가 함유된 기준전류가 전류제어기를 통과할 경우 각 고조파성분별로 각기 다른 위상지연이 발생하여 기준전류와 보상전류는 위상지연이 발생하여 정교한 성능을

얻기 어렵다. 따라서 본 논문에서는 FFT를 수행하여 얻은 기준신호에 이 신호가 제어기를 관통할 때 발생하는 위상지연과 디지털제어에서 발생하는 1 샘플 지연을 사전에 고조파차수별로 보상하여 전류제어기에 입력한다. 이를 위해 Matlab을 이용하여 오프라인으로 전류제어기의 고조파성분별 위상지연과 디지털샘플링에 따른 위상지연을 구하였다. 표 1은 기준신호생성 시 고려해야하는 제어기위상지연 값과 샘플링 지연 값을 고조파 차수별로 나타낸 것이다.

표 1 고조파 차수별 전체위상지연
Table 1 Total phase delay for each harmonic

고조파차수	제어기위상지연(deg)	샘플링지연(deg)
3차	-8.9	-8.44
5차	-14.7	-14.06
7차	-20.1	-19.69
9차	-25.2	-25.31
11차	-29.9	-30.94
13차	-34.2	-36.56
15차	-38.1	-42.19
17차	-41.7	-47.82
19차	-44.5	-53.44

그림 9는 부하전류로부터 보상기준전류를 생성하는 과정을 블록도로 나타낸 것이다. 먼저 부하전류에 192 샘플을 취하여 64 샘플을 택하여 FFT를 수행한다. FFT 결과 중기본파를 제거하고 남은 고조파성분을 표 1의 지연 값을 고려하여 보정을 수행한다. 보정된 신호는 다시 디지털제어에 따른 1 샘플 지연을 더한 후 PLL에서 얻은 정보를 이용해 역률보정을 하여 기준신호를 발생한다.

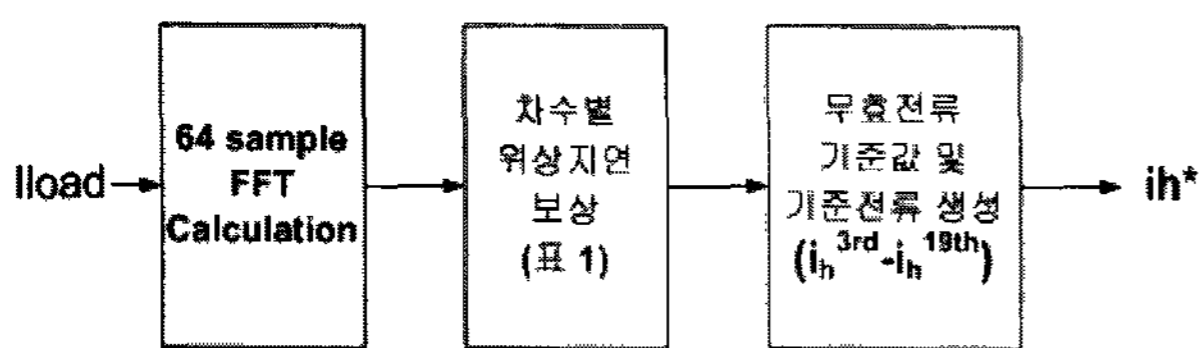
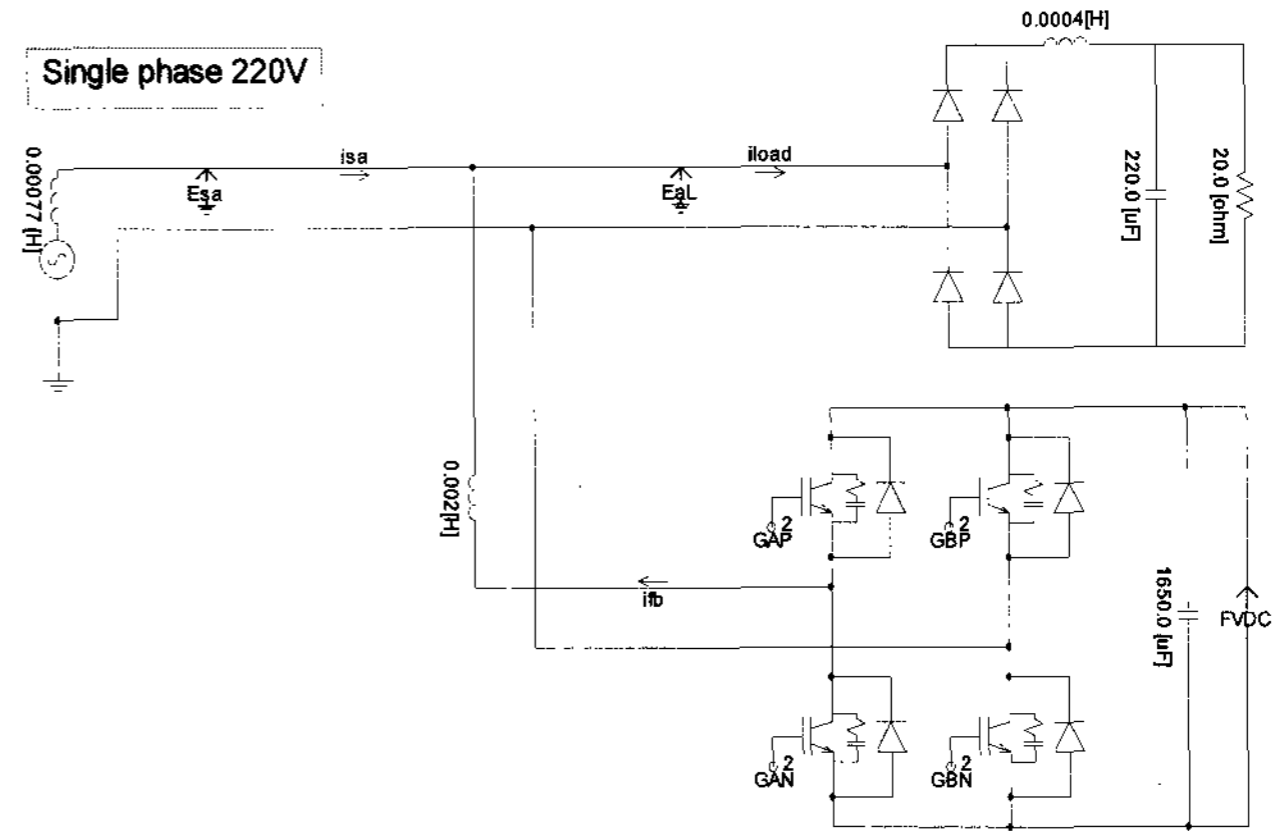


그림 9 보상 기준전류 생성 블록도
Fig. 9 Reference current generation block diagram

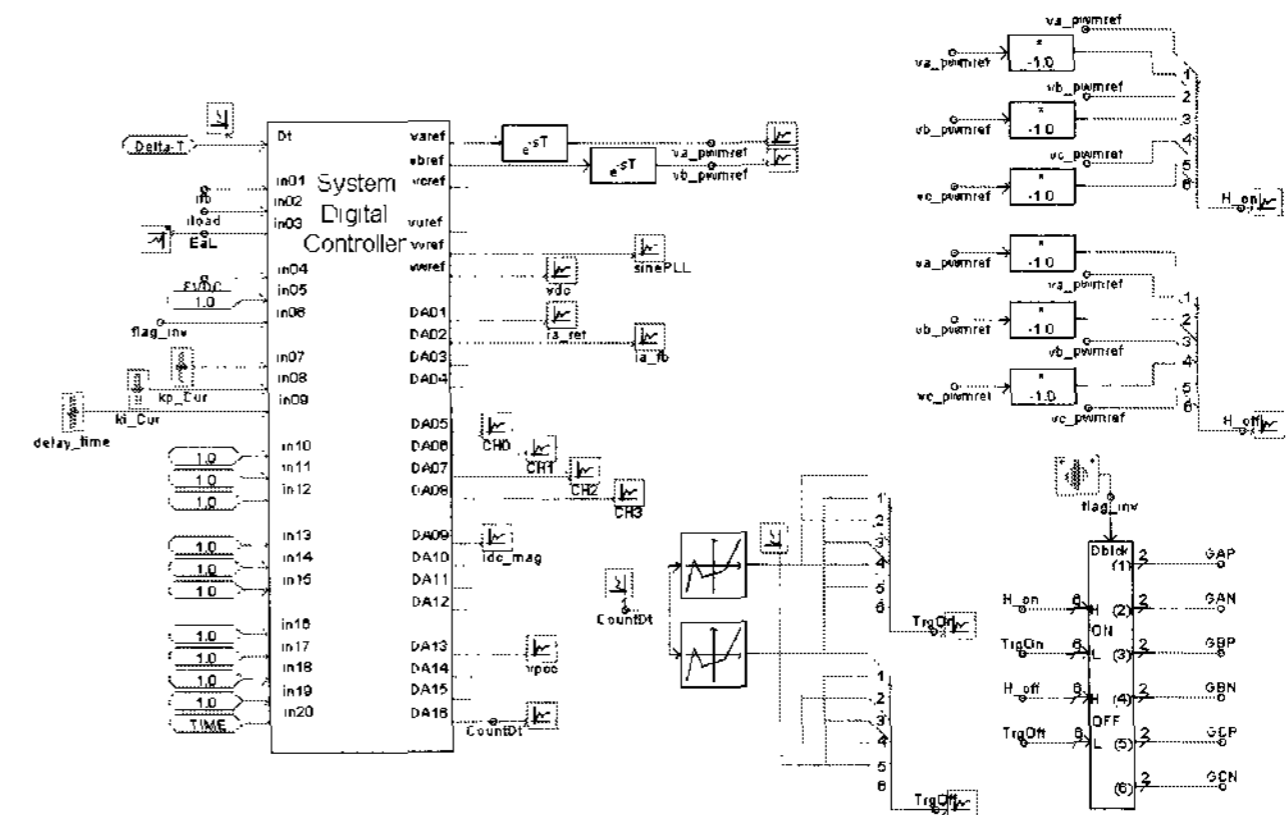
4. 성능평가 시뮬레이션

제안하는 단상능동전력필터의 동작과 성능을 분석하기 위해 PSCAD/EMTDC 소프트웨어를 이용하여 다양한 시뮬레이션을 실시하였다. 그림 10은 개발된 시뮬레이션 모형의 전력회로와 제어기의 구성을 나타낸 것이다. 이 시뮬레이션에 사용된 회로정수 들은 표 2에 나타내었다.

시뮬레이션에서 부하는 그림 10(a)와 같이 다이오드정류기로 구성된 비선형부하를 전압이 220V인 단상전원에 연결하고 능동전력필터는 부하의 앞단에 병렬로 연결하여 시뮬레이션을 실시하였다.



(a) 회로도



(b) 디지털 제어기 및 PWM 펄스발생기

그림 10 PSCAD/EMTDC 시뮬레이션 모형
Fig. 10 Simulation model using PSCAD/EMTDC

표 2 시뮬레이션 모형의 회로정수
Table 2 Circuit parameters for simulation model

파라미터	파라미터 값
전원전압	220V, 60Hz
비선형부하	L=0.4mH, C=220uF, R=20Ω
직류 커패시터	C=1650uF
필터리액터	2mH
스위칭주파수	11.52KHz
Kp	14.4
Ki	360

그림 10(b)는 시뮬레이션을 통해 개발된 제어기와 PWM 펄스발생기의 구성을 나타낸 것이다. 이 제어기는 앞에서 설명한 그림 5의 능동전력필터의 제어기를 바탕으로 동일한 구성으로 되어있으며 제어기의 전반적인 동작순서도 동일하다.

그림 11은 시뮬레이션의 결과를 나타낸 것이다. 그림 11(a)는 DC-Link 기준전압을 500V로 설정하였을 때 시스템 기동 시 전압제어의 특성을 보이고 있다. DC 전압은 일정한 리플을 포함하고 있는데, 이것은 인버터 출력전류 중 가장

큰 고조파의 영향에 의한 것이다. 시뮬레이션에 사용된 비선형부하는 3고조파가 가장 큰 값의 고조파이므로 이를 보상하는 능동전력필터는 DC측에 4고조파와 2고조파의 합해진 구조로 DC측의 리플을 형성한다. 식 (6)은 3고조파에 따른 DC전압에 영향을 주는 순시전력을 나타냈다.

$$\begin{aligned}
 p^{3rd} &= V\sin(\omega t) \cdot I^{3rd} \sin(3\omega t) \\
 &= \frac{VI^{3rd}}{2} \cos(3\omega t - \omega t) - \frac{VI^{3rd}}{2} \cos(3\omega t + \omega t) \quad (6)
 \end{aligned}$$

여기서,

V : 전원 전압의 크기

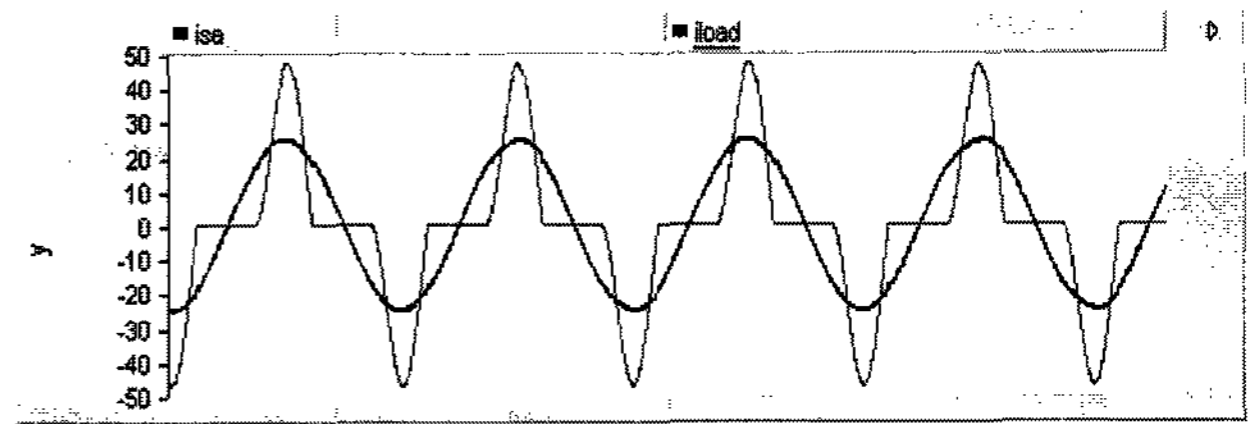
I^{3rd} : 3고조파의 전류의 크기 (A)

ω : 기본파 각속도 (rad/sec)

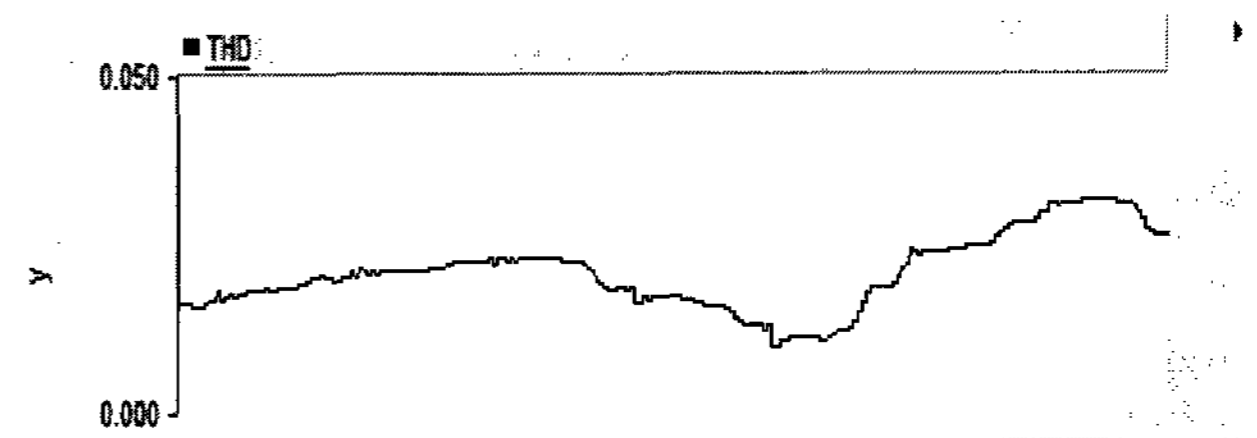
p^{3rd} : 3고조파 전류에 따른 순시전력 (W)

DC전압제어기의 밴드폭 결정시 이러한 고조파들이 포함될 정도로 크게 결정하게 되면 전원전류의 정현파로의 복원에 악영향을 주게 된다. 그러므로 DC전압제어기의 밴드폭을 작게 결정하여야 능동전력필터의 성능을 저해하는 요소를 차단할 수 있다. 여기서는 120rad/sec의 밴드 폭을 사용하였다.

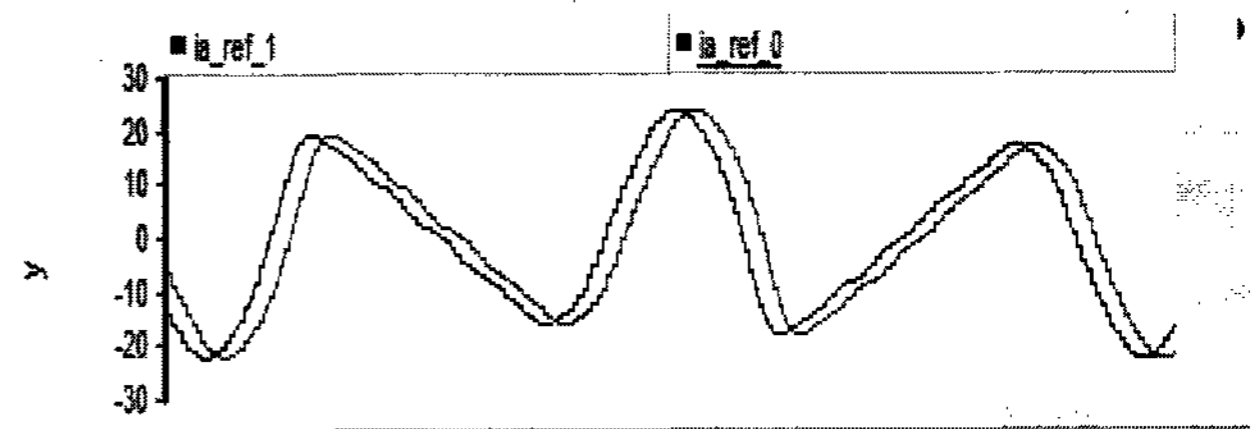
그림 11(b)는 보상 기준전류와 보상전류를, 그리고 그림 11(c)는 전원전류와 부하전류를 나타낸 것이다. 이 그림들에서 부하전류는 보상전류에 의해 고조파가 제거되어 전원전류는 정현파에 가까운 파형을 갖는 것을 알 수 있다. 그림 11(d)는 전원전류의 고조파특성을 분석한 결과인데 THD가 3% 미만을 유지함을 알 수 있다. 그림 11(e)는 위상지연을 보상하기 전과 후의 기준신호를 나타낸 것인데, ia_ref1은 위상보상이 된 것이고 ia_ref0는 위상보상을 하기 전의 파형이다. 두 파형은 출력성능에 관여할 정도로 차이가 있음을 알 수 있다. 그림 11(f)는 위상보상이 없는 경우 전원전류의 파형을 나타낸 것이다. 그림 11(c)의 파형과 비교하면 왜곡이 심한 것을 알 수 있다. 따라서 위상지연의 보상이 절대적임을 알 수 있다.



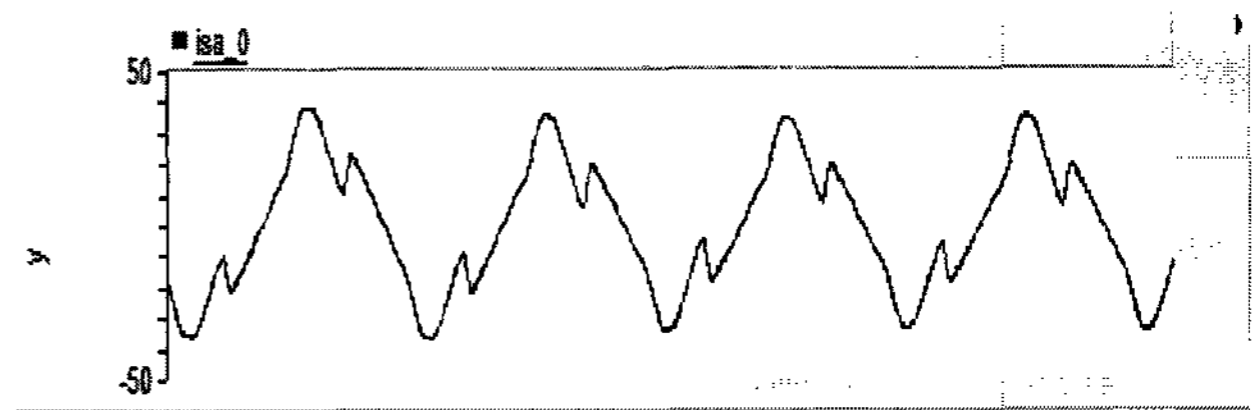
(c) 전원전류와 부하전류



(d) 전원전류의 실시간 THD



(e) 위상보상전후의 기준신호



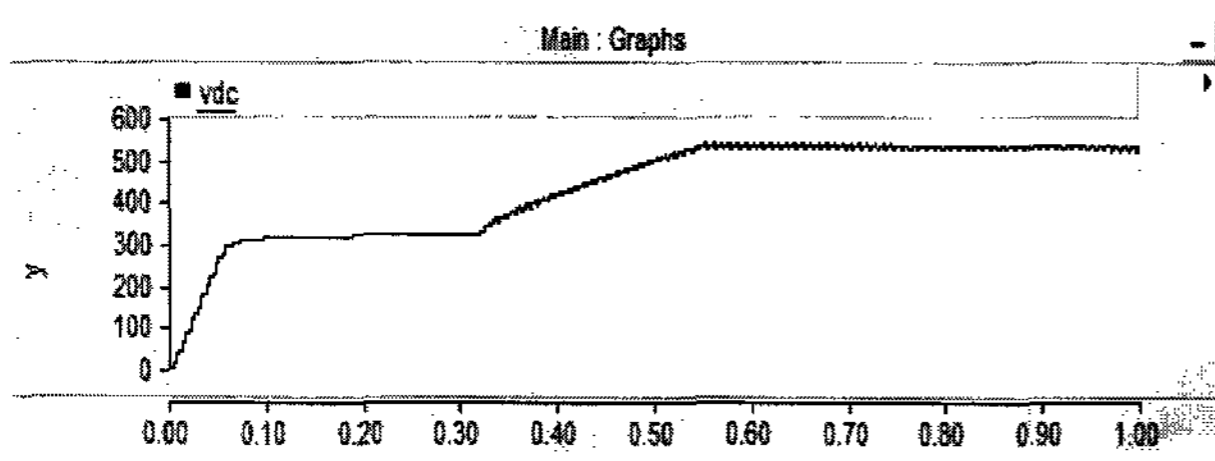
(f) 위상보상 없는 경우 전원전류

그림 11 능동전력필터 시뮬레이션 결과

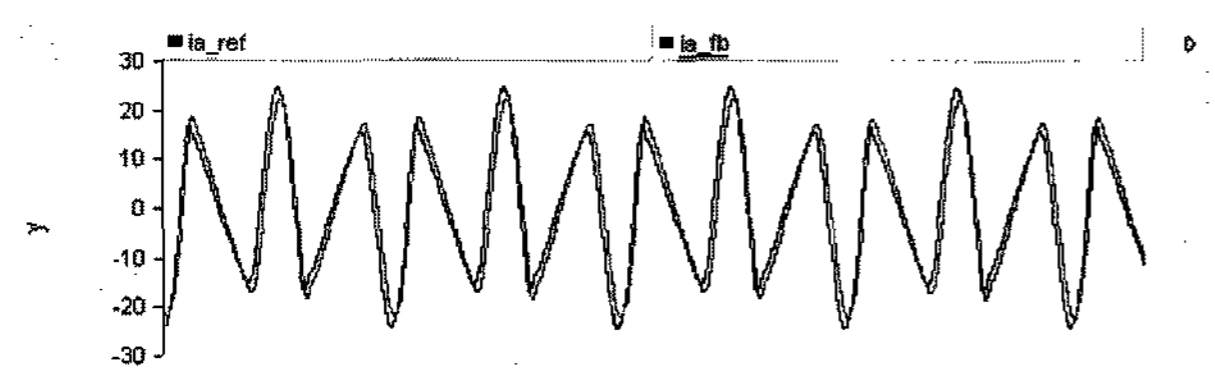
Fig. 11 Simulation results of active power filter

5. 하드웨어 제작 및 실험

제안하는 단상 능동전력필터의 하드웨어 구현을 통한 동작검증을 위해 그림 9에 보인 프로토타입을 제작하고 220V 전원에 비선형부하와 병렬로 연결하여 실험을 실시하였다. 인버터의 스위칭 소자로는 1200V/100A 듀얼 IGBT 두개를 사용하였으며, 인버터의 스위칭 주파수는 11.52kHz로 하였다. 제어기는 TI사의 DSP인 TMS320vc33을 이용하여 설계 제작하였으며 센서는 교류전류센서 2개, 교류전압센서 1개와 직류전압센서 1개로 구성되어있다. 비선형부하로는 3kVA 용량의 단상전파 다이오드정류기에 RC 병렬부하를 연결하여 사용하였다. 또한 실험에 사용된 모든 회로정수는 시뮬레이션과 동일하게 설정하였다.



(a) DC-Link 전압제어



(b) 보상 기준전류와 보상전류

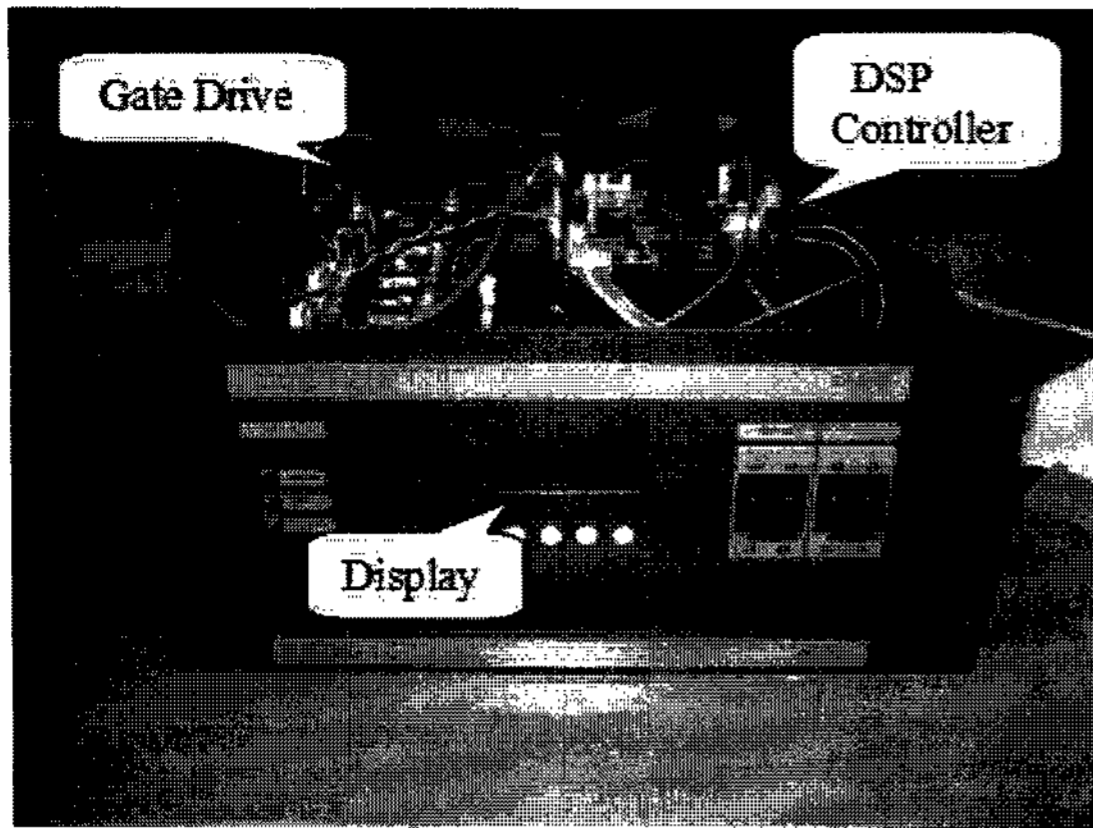


그림 12 단상APF의 시작품
Fig. 12 Single-phase Active Power Filter Prototype

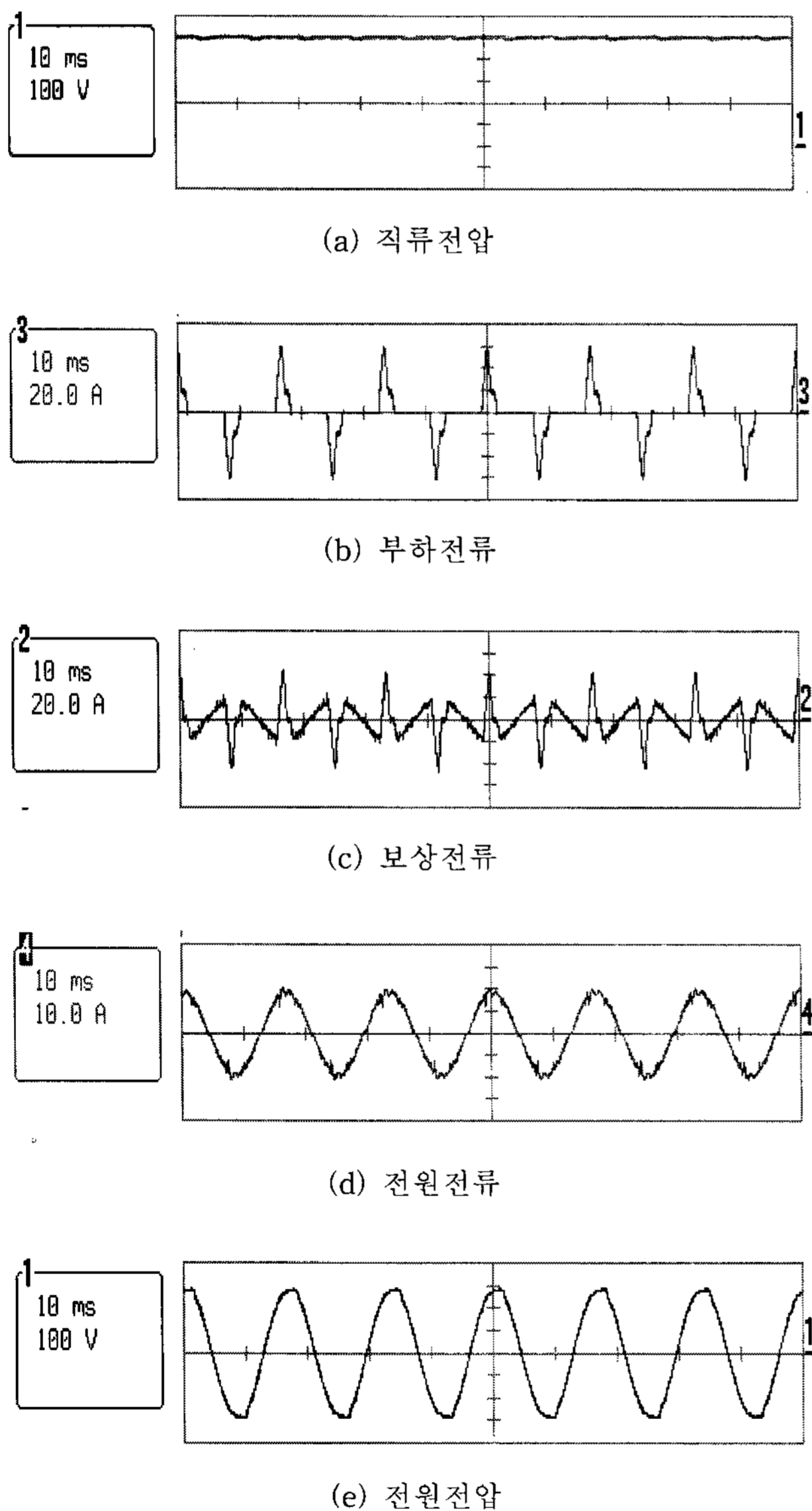


그림 13 실험결과 파형
Fig. 13 Waveform of experimental results

그림 13은 하드웨어 프로토타입을 가지고 실험한 결과를 나타낸 것이다. 그림 13(a)는 직류전압의 파형을 나타낸 것이다. 직류전압은 500V를 유지함을 알 수 있다. 그림 13(b)는 부하전류의 파형을, 그림 13(c)는 보상전류의 파형을, 그리고 그림 13(d)는 전원전류의 파형을 나타낸 것이다. 이들 그림에서 고안된 디지털제어기로 동작하는 능동전력필터는 고조파와 역률보상을 하여 전원전류는 거의 정현에 가까운 파형을 갖는다. 그림 13(e)는 전원전압의 파형을 나타낸 것으로 전원전류와 위상이 거의 일치하여 역률개선도 가능함을 알 수 있다. 그림 14는 부하전류와 보상된 전원전류의 고조파를 분석한 결과이다. 부하전류는 3, 5, 7차 고조파가 상당히 커서 THD가 75% 인 반면 전원전류는 이들 고조파가 제어되어 THD가 4% 정도로 배전규격인 5% 이하로 유지됨을 알 수 있었다.

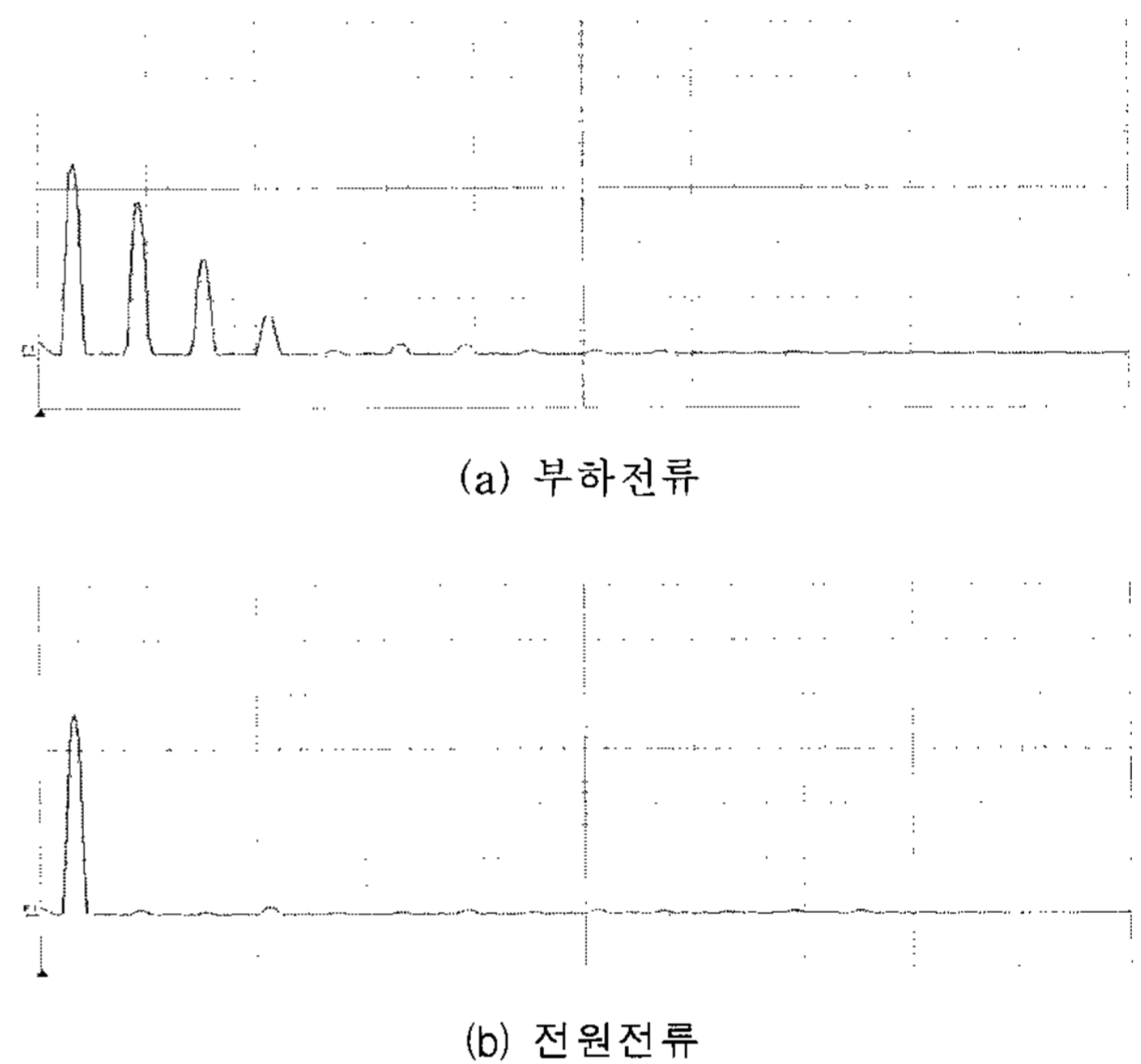


그림 14 고조파분석 결과
Fig. 14 Harmonics analysis results

6. 결 론

본 연구에서는 단상능동전력필터에 적용 가능한 새로운 디지털제어기를 고안하였다. 고안된 디지털제어기는 DSP를 기반으로 FFT를 이용하여 부하전류에서 보상기준신호를 추출하며, 특히 보상기준신호가 제어기를 통과할 때 발생하는 위상지연을 고조파의 차수별로 보상하여 우수한 성능을 갖도록 설계되어있다.

고안된 디지털제어기의 성능평가를 위해 이 제어기가 결합된 단상능동전력필터에 대해 PSCAD/EMTDC를 이용하여 시뮬레이션을 실시하였다. 또한 하드웨어구현 타당성을 검증할 목적으로 DSP TMS320vc33을 기반으로 하는 디지털제어기와 2kVA 용량의 단상능동전력필터를 제작하여 다양한 실험을 실시하였다.

실험결과 고안된 디지털제어기를 갖는 단상능동전력필터는 최근 급증하고 있는 컴퓨터, 정보통신기기, 자동화장비에서 발생하는 고조파전류를 배전 규격인 THD 5% 이하 수준으로 저감함을 알 수 있었다.

감사의 글

본 논문은 지식경제부의 지원으로 수행한 에너지자원인력양성사업과 에너지관리공단 에너지자원기술개발과제(S0601As4-d0810004-10000011)의 결과물입니다.

참 고 문 헌

- [1] H. Jou, J. Wu, and H. Chu, "New single-phase active power filter", IEE Proceeding Electric Power Application, vol. 141, no. 3, pp. 129-134, May 1994.
- [2] C. Y. Hsu and H. Y. Wu, "A new single-phase active power filter with reduced energy storage", IEE Proc. on Electric Power Application, Vol. 143, No. 1, pp. 25-30, January 1996.
- [3] J. C. Wu and H. L. Jou, "Simplified control method for the single-phase active power filter", IEE Proc. on Electric Power Application, Vol. 143, No. 3, pp. 219-234, May 1996.
- [4] W. Shireen, L. Tao, and M. Arefeen, "Implementation of a DSP based active filters for electric power distribution systems suppling nonlinear load", IEEE Applied Power Electronics Conference and Exposition APEC 2000, Vol. 1, pp. 438-442, February 2000.
- [5] D. Lindeke, S. Mussa, F. De Souza, and I. Barbi "Single-phase active power filter with a digital signal processor-DSP", IEEE Power Electronics Specialist Conference PESC 2004, Vol. 2, pp. 1024-1027, June 2004.
- [6] R. Oliviera, F. Libano, R. Braga, and J. Lima "Low cost single-phase active power filter controlled by DSP", IEEE 10th International Conference on Harmonics and Power Quality, Vol. 2, pp. 524-528, 2002.
- [7] Byung-Moon Han, Byung-Yeol Bae, and Seppo J. Ovaska, "Reference Signal Generator for Active Power Filters Using Improved Adaptive Predictive Filter", IEEE Trans. on Industrial Electronics, Vol. 52, No. 2, April, 2005.
- [8] B. M. Han, B. Y. Bae, and Y. S. Jeong, "Load simulator with power recovery capability based on voltage source converter-inverter set", IEE Proc. on Electric Power Application, Vol. 153, No. 6, November, 2006.

저 자 소 개



배 병 열 (裴炳烈)

1975년 11월 17일생.
 2001년 명지대 전기공학과 졸업.
 2003년 동 대학원 전기공학과 졸업(석사).
 2007년 동 대학원 전기공학과 졸업(공학박사).
 현재 효성(주) 중공업연구소 책임연구원.



이 지 현 (李知憲)

1983년 12월 19일생.
 2008년 명지대 전기공학과 졸업.
 2008 ~ 현재 동 대학원 전기공학과 석사과정.



이 혜 연 (李慧妍)

1984년 8월 25일생.
 2008년 명지대 전기공학과 졸업.
 2008 ~ 현재 동 대학원 전기공학과 석사과정.



주 영 아 (朱永雅)

1986년 1월 26일생.
 2008년 명지대 전기공학과 졸업.
 2008 ~ 현재 동 대학원 전기공학과 석사과정.



한 병 문 (韓炳文)

1953년 7월 5일생.
 1976년 서울대 전기공학과 졸업.
 1988년 미 아리조나 주립대 대학원(석사).
 1992년 동 대학원 전기공학과 졸업(공학박사).
 미 Westinghouse중앙연구소 선임연구원.
 현재 명지대 전기공학과 교수.



박 병 주 (朴炳柱)

1958년 4월 13일생.
 1986년 부경대 전기공학과 학부 졸업.
 1998년 성균관대 대학원 졸업(석사).
 2005년 고려대 대학원 졸업(박사).
 1986-2000년 삼화콘덴서공업 기술팀장.
 현재 전력품질기술(주) 대표이사.



윤 동 철 (尹同哲)

1975년 7월 29일생.
 2001년 명지대 전기공학과 졸업.
 2003년 명지대 대학원 전기공학과 졸업(석사).
 현재 전력품질기술(주) 기술개발팀 과장.