

Optimal Design of Interleaved Boost Converters for Fuel Cell Applications

崔 奎 英* · 金 鍾 秀* · 康 鉉 受* · 李 秉 國†
(Gyu-Yeong Choe · Jong-Soo Kim · Hyun-Soo Kang · Byoung-Kuk Lee)

Abstract - In this paper, optimal design of interleaved boost converters is studied in order to design low ripple, size, loss and high performance converters for fuel cell applications. Also, the process of optimal design of interleaved boost converter has been performed. Input current ripple, output voltage ripple, losses and capacity of electrical components are theoretically analyzed and informative simulation and experimental results are provided.

Key Words : Interleaved Boost Converter, Optmal Design, PCS for Fuel Cell, Input current ripple, Output voltage ripple

1. 서 론

최근 급속한 산업발달로 인한 전력수요의 증가, 지구 온난화로 불거진 환경오염문제와 화석에너지 고갈문제로 친환경 발전방식에 대해 관심이 높아지고 있다. 이와 같은 친환경 발전방식으로는 연료전지, 태양광, 풍력이 대표적이다. 특히 연료전지는 태양광과 풍력 같이 발전조건이 제한적이지 않고 친환경적이며 자체 발전소음이 적어 친환경 발전의 대표적인 기술이라 할 수 있다. 따라서 교통 분야, 휴대전원 분야, 군사 분야, 분산발전 분야 등 여러 분야와 50W부터 250MW 이상 여러 용량에 연료전지가 적용되고 있다. 이러한 연료전지의 출력전력을 변환하는 부분은 DC/DC 컨버터와 DC/AC 인버터인데 [1]-[2], 특히 분산전원 발전분야의 중대 용량 연료전지 시스템에서 DC/DC 컨버터는 연료전지의 저전압을 일정 크기의 직류전압으로 상승시키는 승압형 컨버터가 대부분이다. 승압형 컨버터는 절연형과 비절연형으로 구분되어 있는데 중대용량 연료전지 시스템의 경우는 효율적인 측면에서 장점이 있는 비절연형의 컨버터를 주로 사용한다. 그 중 다상 부스트 컨버터 (Interleaved Boost Converter)는 동일 드라이브로 일정한 위상차를 가지고 운전되는 병렬형 부스트 컨버터이며 특징은 다음과 같다.

- 낮은 스위칭 주파수로도 각 상의 입력전류 리플이 일정한 위상차를 가지므로 전체 입력전류 리플의 크기가 줄며 이로 인해 인덕터의 용량과 크기를 감소시킨다.
- 출력전압 리플도 각상의 위상차로 인해 급격하게 줄게 되며 캐패시터 용량과 크기 또한 현저히 감소시킬 수 있다.

- 대용량의 시스템일수록 시스템 경량화와 가격저하가 가능하다.
- 낮은 스위칭 주파수로 인하여 인덕터 코어 손실과 소자의 스위칭 손실을 감소시킨다.
- 각 상이 불연속운전을 하는 경우라도 입력전류는 연속운전이 가능하다.
- 연료전지 시스템과 같은 대전류 특성을 같은 전원의 전류분배가 가능하다.
- 병렬형태이므로 시스템 신뢰성이 높고 유지 보수가 간편하다.

이와 같은 많은 장점으로 인해 다상부스트 컨버터에 대한 활발한 연구가 진행되고 있는데, 인덕터의 효율성을 높이고 리플을 줄이기 위해 인덕터를 변압기 형태로 사용한 연구가 진행되어 졌으며 [3]-[4], 효율을 높이기 위해서 전류 불연속 모드로 운전하며, 역률보상에 대한 연구도 행해지고 있다 [5]-[7]. 또한 소신호 모델을 통해 컨버터의 동특성을 파악하고 [8], 입력전류 리플과 출력전압의 리플을 분석한 논문도 제시 되었으며 [9]-[11], 병렬형태의 컨버터에서의 중요한 전류 불균형 문제를 해결하기 위해 전류분배기법에 대한 연구도 실행되었다 [12]-[13]. 하지만 많은 다상부스트 컨버터 논문이 발표되었지만 시스템에 적용시 다상부스트 컨버터의 최적 상의 개수를 선정하는 기준을 제시한 논문은 찾아보기가 힘들다. 또한 시스템의 가격과 크기를 결정하는 인덕터와 캐패시터의 용량선정 기준도 명확치 않다.

그러므로, 본 논문에서는 전류 연속모드에서의 다상부스트 컨버터의 입력전류 리플과 출력전압 리플을 정량적으로 분석하여 이를 바탕으로 인덕터와 캐패시터의 용량선출 기준을 제시하고 시스템 드라이브 비에 따른 다상부스트 컨버터의 최적 설계기법을 제안하였다. 또한 상 증가시 손실을 이론적으로 분석하였고, 제안된 최적설계 기법과 리플의 변동을 시뮬레이션과 실험을 통해 증명하였다.

* 正 會 員 : 成均館大學校 情報通信工學部 博士課程

† 교신저자, 正會員 : 成均館大學校 情報通信工學部
助教授 · 工博

E-mail : bkleeskku@skku.edu

接受日字 : 2008年 3月 21日

最終完了 : 2008年 5月 15日

2. 다상부스트 컨버터 리플분석

2.1 다상부스트 컨버터의 구조와 동작원리

다상부스트 컨버터의 한 예로 3상 다상부스트 컨버터의 구조는 그림 1과 같다. 인덕터, 스위치, 다이오드는 병렬로 연결된 형태이지만 캐패시터는 공통으로 사용한다.

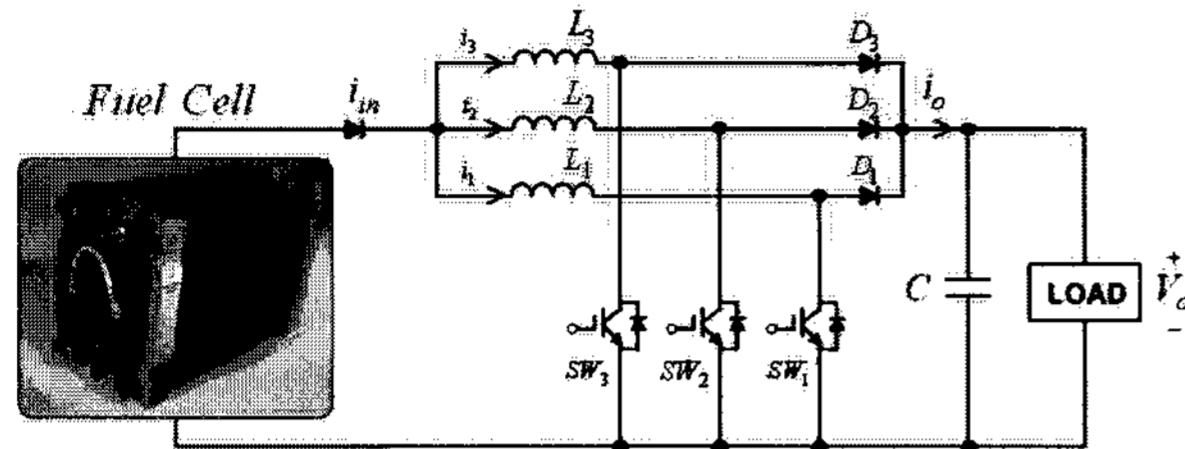


그림 1 3상 다상부스트 컨버터

Fig. 1 3-phase interleaved boost converter

3상 다상부스트 컨버터는 $360^\circ/N$ (상의 수)의 위상지연을 가지고 동일한 스위칭 주파수로 스위칭을 한다. 이러한 구조와 스위칭 방식으로 인해 입력전류 리플감소, 소자 전류스트레스 감소, 소자의 크기 및 전류정격 감소, 출력전압 리플감소, 캐패시터 전압스트레스 감소 등의 장점을 가진다. 3상 다상부스트 컨버터는 드티에 따라서 3상 스위칭이 겹치거나 겹치지 않는 구간이 생기게 된다. 3상 스위칭이 모두 겹치는 구간에서는 입력전류 리플크기가 일반 부스트 컨버터와 같이 선형적으로 증가하지만 이외에 구간에서는 입력전류, 출력전압 리플크기는 일정비율로 줄어들고, 주파수는 N배로 증가한다.

2.2 입력전류 리플

3상 다상부스트 컨버터의 입력전류 리플은 스위칭 드티에 따라 3가지 형태로 변하게 된다. 드티에 따른 입력전류 리플 크기를 구하기 위해 다음과 같은 가정을 하였다

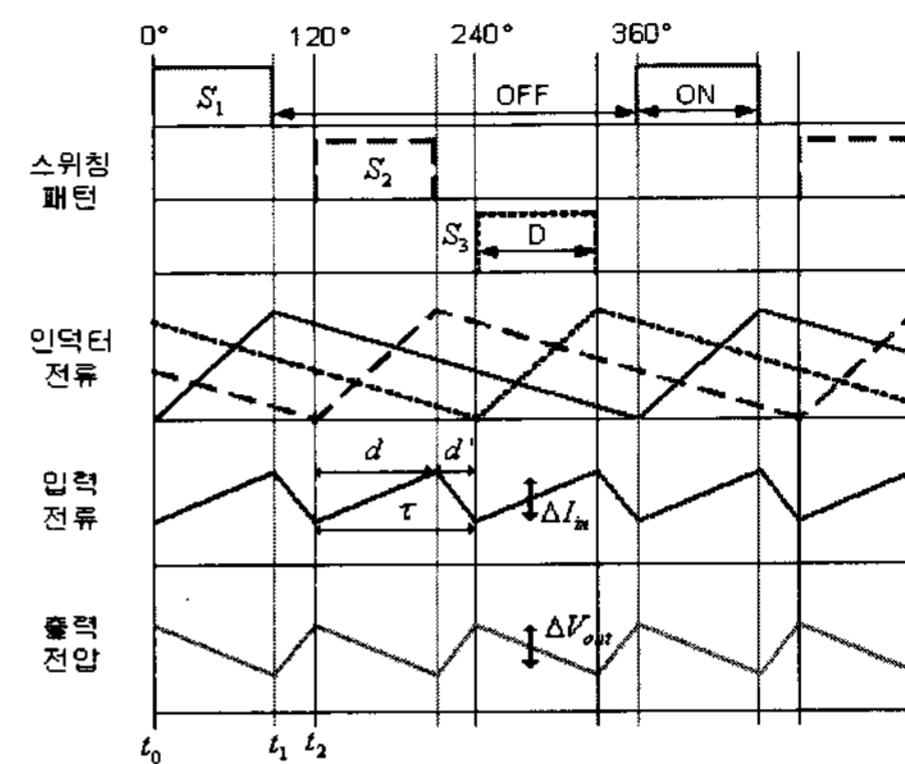
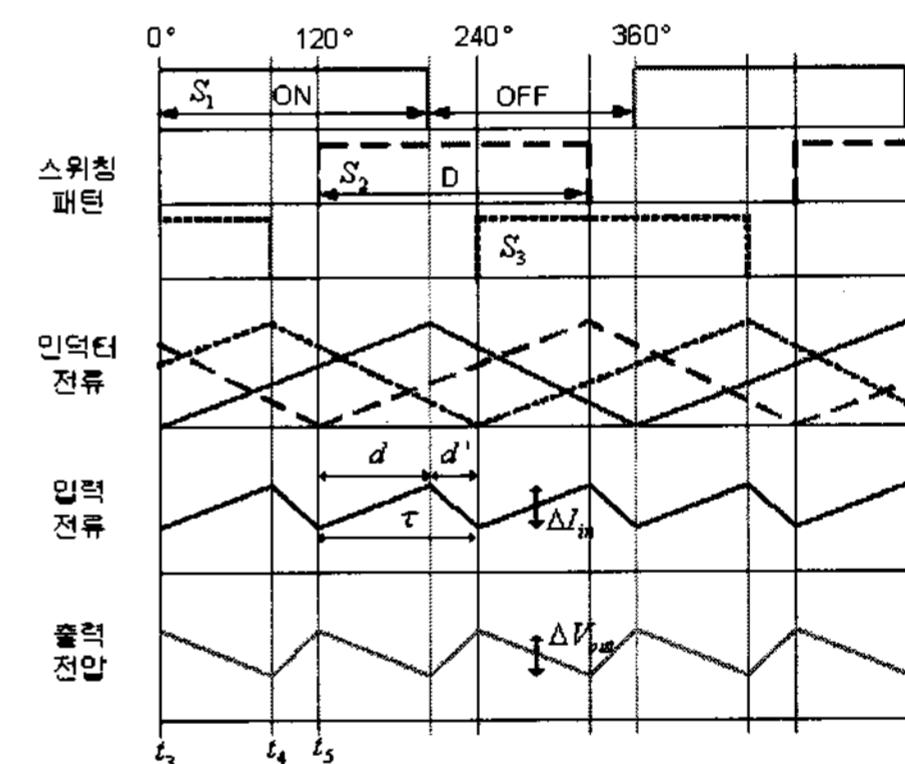
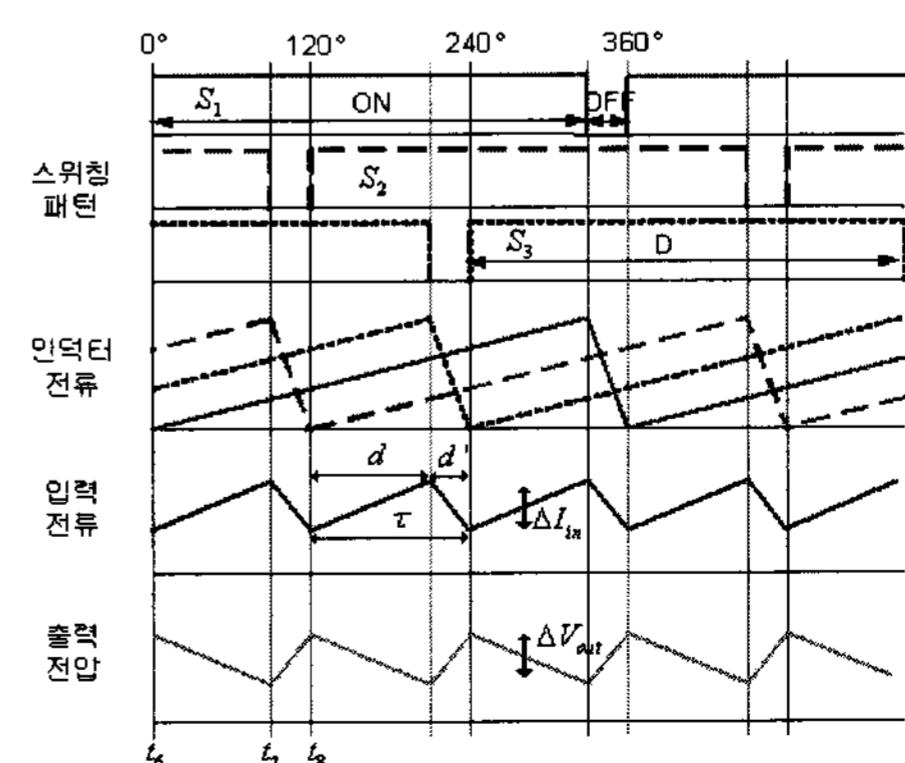
- 1) 인덕터와 캐패시터의 내부저항은 무시한다.
- 2) 부유 인덕턴스, 캐패시턴스는 무시한다.
- 3) 스위치는 이상적이다.
- 4) 다상 부스트 컨버터는 전류연속모드 (CCM)로 동작된다.

입력전류 리플크기는 입력전류리플 상승, 하강 기울기와 시간의 곱으로 표현이 된다. 즉 입력전류 리플크기는 상승리플기울기를 통해서 구할 수 있는 방법과 하강 리플기울기를 통해서 구할 수 있는 방법으로 나뉘는데 동일한 결과를 가지므로 본 논문에서는 상승기울기를 기준으로 하였다. 3상 다상부스트 컨버터 한 상의 인덕터 전류 상승 기울기와 하강 기울기는 다음과 같이 표현된다.

$$\frac{di_{Lj}}{dt} = \frac{V_{in}}{L} \quad (\text{상승 기울기}) \quad (1)$$

$$\frac{di_{Lj}}{dt} = \frac{V_{in} - V_o}{L} = \frac{-DV_{in}}{LD'} \quad (\text{하강 기울기}) \quad (2)$$

여기서, D 는 스위치의 ON드티이고, D' 은 스위칭 OFF드티이고, L_j 각 상의 인덕턴스이다. 입력전류 리플기울기는 드티 범위에 따라 3부분으로 나뉘는데 그림 2, 3, 4와 같다.

그림 2 각부 파형 ($0 < D < 0.33$)Fig. 2 Current and voltage waveforms according to duty ratio ($0 < D < 0.33$)그림 3 각부 파형 ($0.34 < D < 0.66$)Fig. 3 Current and voltage waveforms according to duty ratio ($0.34 < D < 0.66$)그림 4 각부 파형 ($0.67 < D < 1$)Fig. 4 Current and voltage waveforms according to duty ratio ($0.67 < D < 1$)

여기서, τ 는 소주기이고 d 는 소주기 ON 드티이다. 그럼 2에서 $t_0 \sim t_1$ 구간에서는 스위치가 1개만 ON이므로 인덕터 전류는 한 상만 상승하고 두 상의 인덕터 전류는 하강한다. 입력전류는 각 인덕터 전류의 합이 되어 상승하게 된다. 출력전압은 입력전류와 반대로 하강한다. $t_1 \sim t_2$ 에서는 스위치가 전부 OFF이므로 인덕터 전류와 입력전류는 하강하고 출력전압은 반대로 상승한다. 그럼 3, 4도 동일하게 출력파형이 결정된다. 그럼 2, 3, 4에서 각상의 인덕터 전류 기울기의 합이 입력전류 리플 기울기이고 ON드티 시간을 곱하면 입력전류 리플크기가 된다.

$$\Delta I_{in} = \left| \frac{V_{in}}{L} \left(\frac{1-3D}{D'} \right) \right| \frac{T}{N} d \quad (0 < D < 0.33) \quad (3)$$

$$\Delta I_{in} = \left| \frac{V_{in}}{L} \left(\frac{2-3D}{D'} \right) \right| \frac{T}{N} d \quad (0.34 < D < 0.66) \quad (4)$$

$$\Delta I_{in} = \left| \frac{V_{in}}{L} \left(\frac{3-3D}{D'} \right) \right| \frac{T}{N} d \quad (0.67 < D < 1) \quad (5)$$

식 3, 4, 5는 입력전류 리플크기를 나타내며 일반화 시키면 식 6과 같다.

$$\Delta I_{in} = \left| \frac{V_{in}}{L} \left(\frac{N_{on_sw} - ND}{D'} \right) \right| \frac{T}{N} d \quad (6)$$

여기서, T 는 한상의 스위칭 주기이고, N_{on_sw} 은 소주기 동안 ON된 스위치 개수이다.

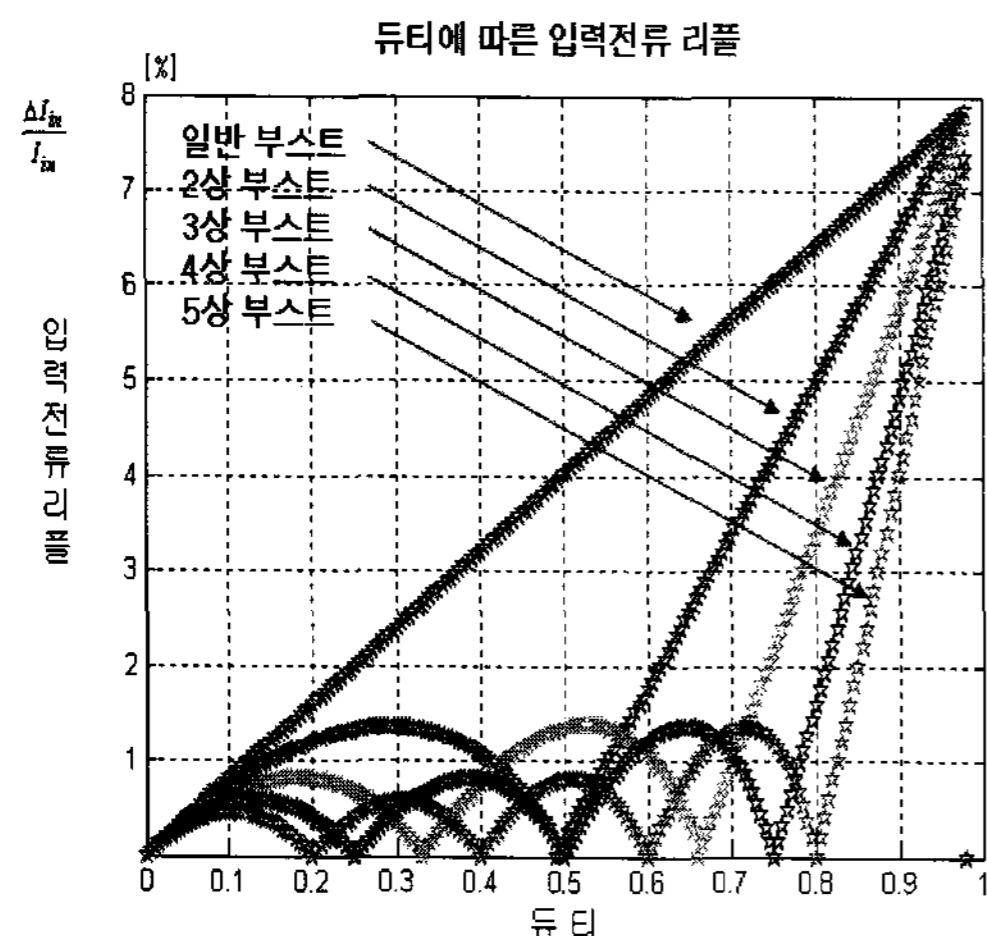


그림 5 드티에 따른 입력전류 리플크기 변화

Fig. 5 Input current ripple variation according to duty ratio

그림 5는 인덕터가 동일한 경우 상의 개수에 따른 입력전류 리플을 나타낸 것이다. 공통적으로 D/N배 드티에서 입력전류 리플이 '0'이며 상이 증가 할수록 리플의 크기는 상당히 줄어든다. 하지만 각상의 스위칭 파형이 겹치는 부분에서는 일반부스트 컨버터와 동일하게 동작하므로 입력전류

리플도 1차 함수적으로 증가한다. 짹수상일 경우 0.5 드티에서 입력전류리플이 동일하게 '0'이 된다. 그러므로 2배 승압을 하기위해서는 짹수 상의 다상부스트 컨버터를 사용해야 리플을 최소화 할 수 있다. 입력전류 리플의 크기는 3상 이상부터 현저하게 줄어든다.

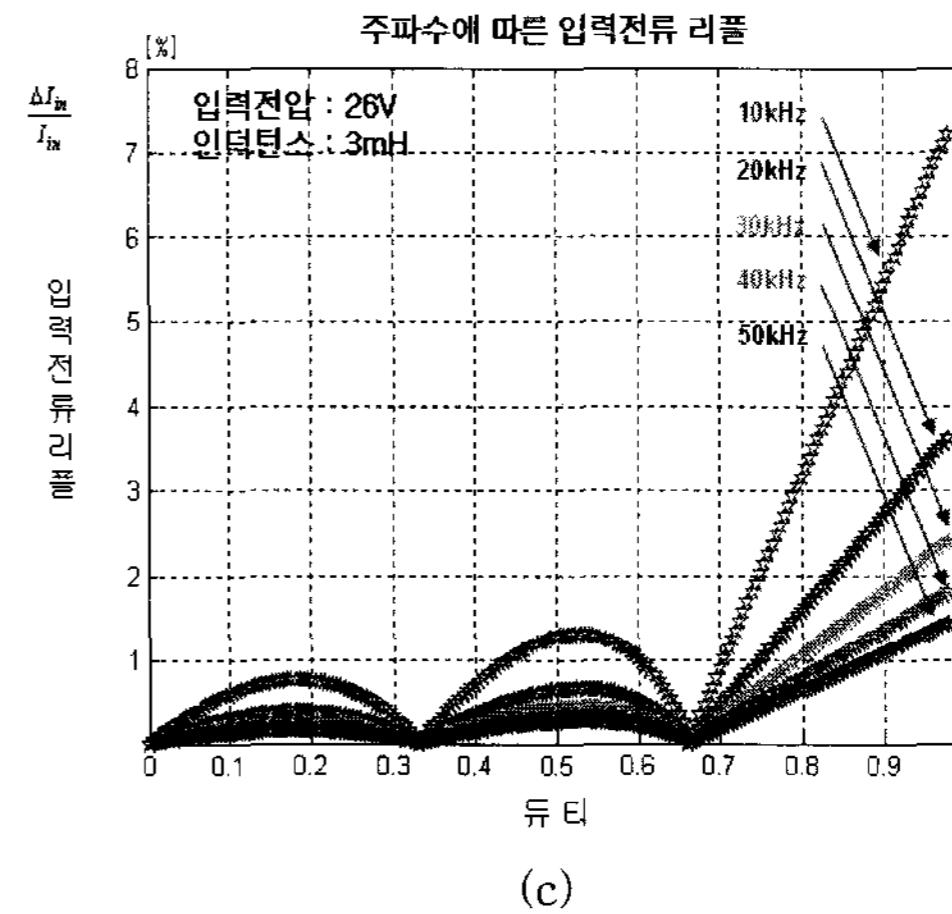
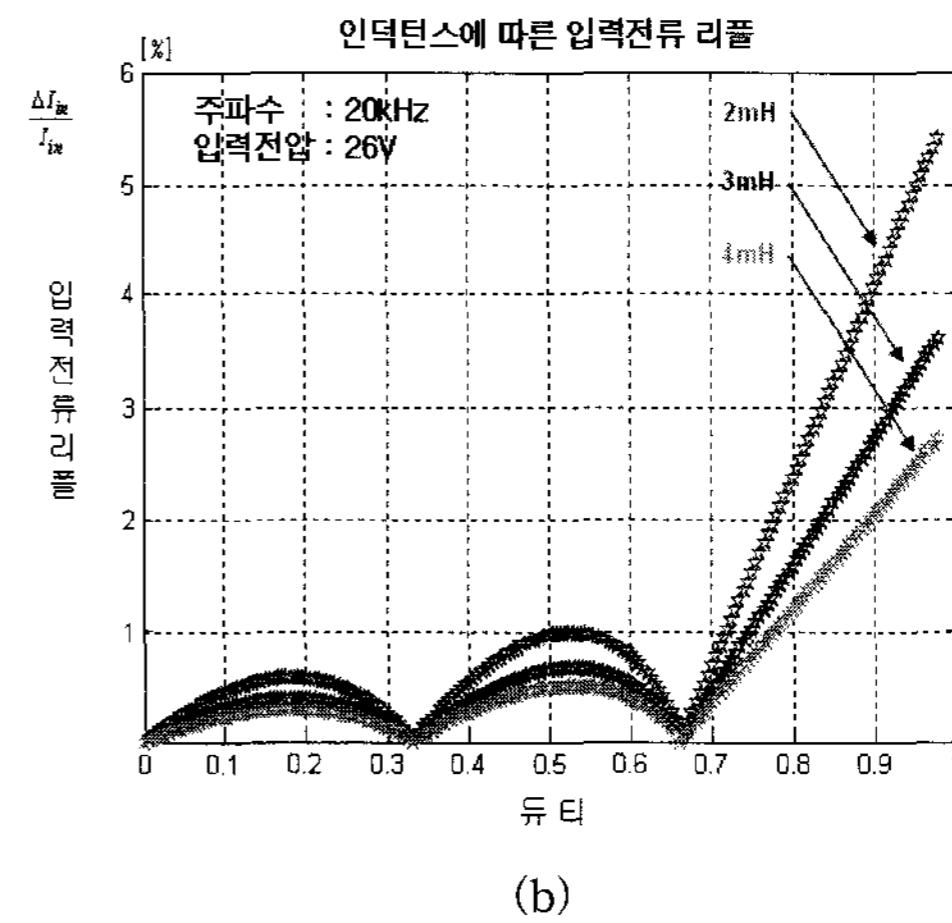
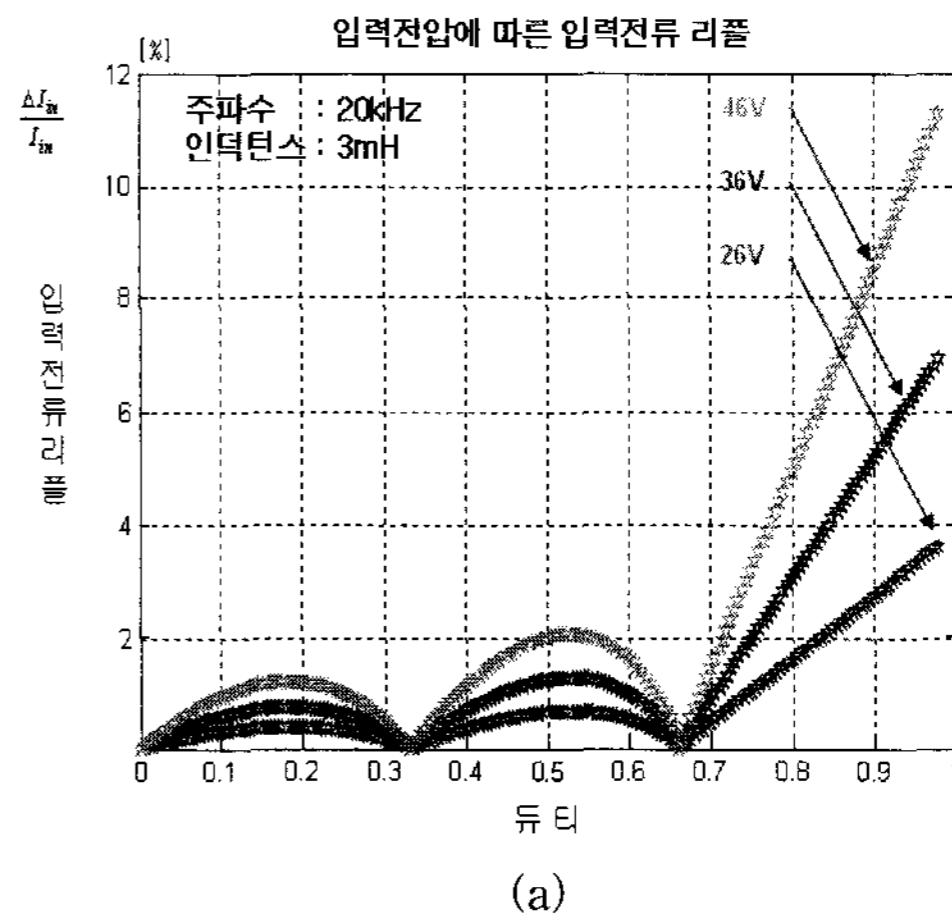


그림 6 (a) 입력전압, (b) 인덕턴스, (c) 주파수에 따른 입력전류 리플크기 변화

Fig. 6 Input current ripple variation according to (a) input voltage, (b) inductance, (c) frequency

그림 6 (a), (b), (c)는 3상 다상부스트 컨버터의 입력전압, 인덕턴스, 주파수에 따른 입력전류 리플크기 변동을 나타낸다. 입력전류 리플은 입력전압에 비례하지만 인덕턴스와 주파수에는 반비례함을 보여준다.

2.3 출력전압 리플

출력전압 리플은 캐패시터에 충/방전되는 출력전류의 전하량에 의해 결정된다. 출력전압 형태는 다양하지만 평균전하량은 동일하다. 그러므로 전하량을 계산할 때는 평균치를 사용해도 무방하다. 캐패시터에 축적될 전하량은 인덕터 평균전류와 출력 평균전류의 차이고 식 7과 같다.

$$I_c = I_L - I_o \quad (7)$$

여기서 I_c 는 캐패시터 전류, I_o 는 출력전류이다.

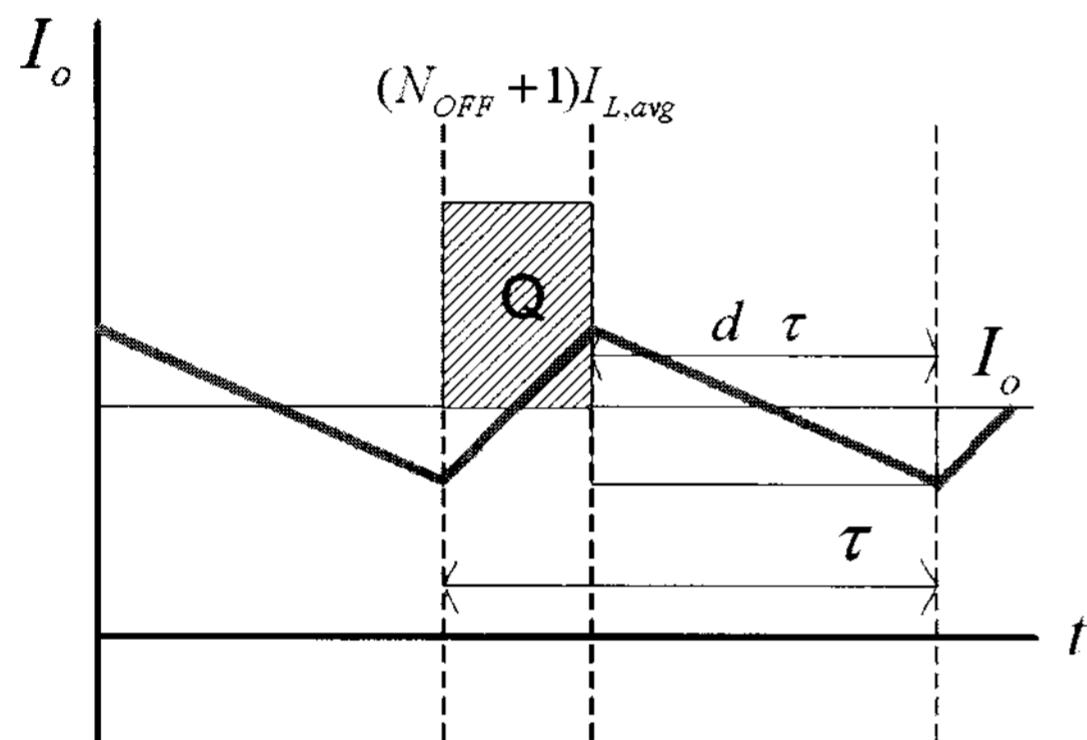


그림 7 출력전압 리플

Fig. 7 Output voltage ripple

그림 7의 Q 는 출력 캐패시터의 전하량을 표현한 것이고 전하량은 식 8과 같이 표현된다 [11].

$$Q_C = [(N_{off} + 1)I_{L,avg} - I_o]d \cdot \frac{T}{N} \quad (8)$$

여기서, $I_o = \frac{V_o}{R}$ 은 출력전류, $I_{L,avg} = \frac{V_o}{RD'N}$ 은 인덕터 평균전류, N_{off} 는 소주기 동안 항상 off인 스위치 개수이다.

전하량을 계산하면 식 9와 같고 출력전압 리플 크기는 식 10과 같이 표현된다.

$$Q_C = \frac{TV_o dd'}{N^2 RD'} \quad (9)$$

$$\Delta v_o = \frac{Q_C}{C} = \frac{TV_o dd'}{RCN^2 D'} \quad (10)$$

그림 8은 동일한 캐패시터일 경우 상의 수가 증가할 때 출력전압 리플크기를 나타낸다. 출력전압 리플은 식 10으로부터 알 수 있듯이 상의 수의 제곱에 반비례하므로 상이 증가할수록 입력전류 리플보다 더 작아짐을 확인할 수 있고, 또한 특정한 듀티 D/N의 배수에서 리플크기는 '0'이 된다. 그러므로 상의 개수가 증가할 경우 출력전압 리플이 작아지므로 출력필터의 용량과 크기를 상당히 작게 할 수 있다.

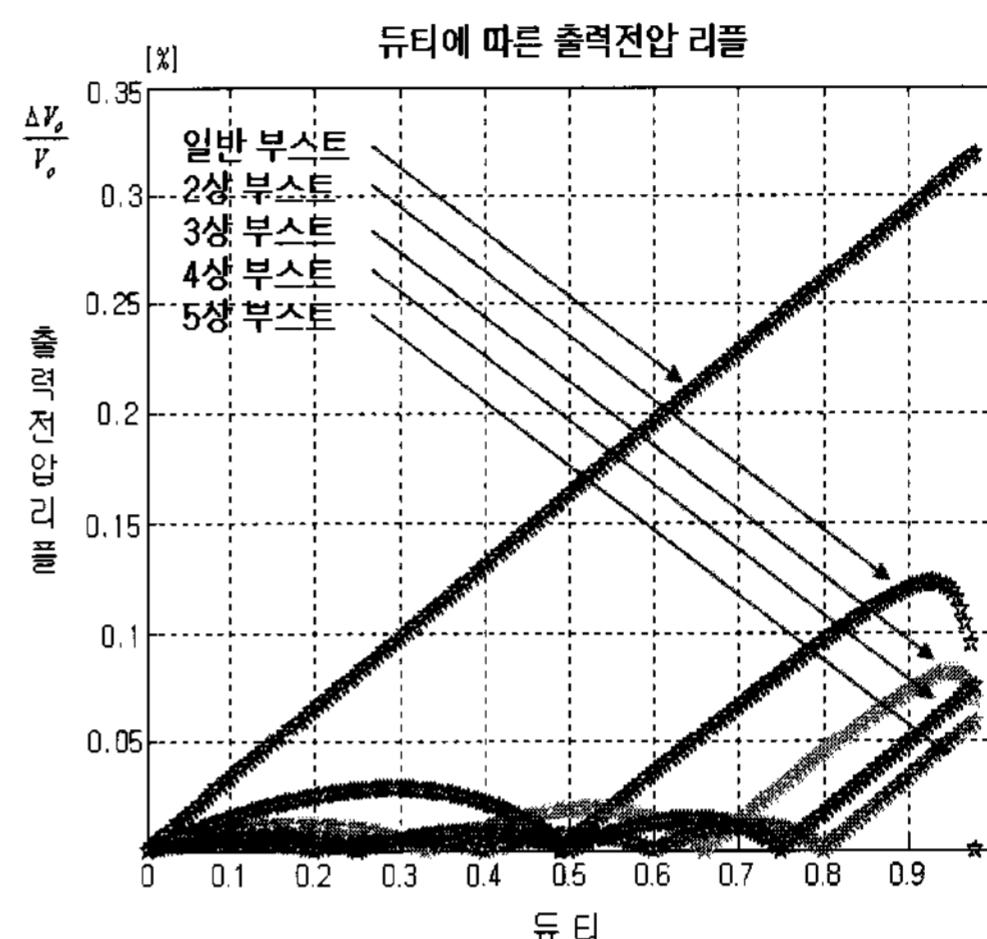


그림 8 듀티에 따른 출력전압 리플크기 변화

Fig. 8 Output voltage ripple variation according to duty ratio

2.4 인덕터와 캐패시터 용량산정

일반 부스트 컨버터는 인덕터 리플전류가 입력리플 전류가 되지만 다상부스트 컨버터는 각상의 인덕터 전류리플의 합이 입력전류 리플이 되기 때문에 다상부스트 컨버터의 인덕터를 설계할 때는 일반 부스트 컨버터의 인덕터 용량을 사용하지 않는다. 식 6으로부터 입력전류 리플은 상의 수에 반비례하므로 인덕터의 용량의 $1/N$ 배가 되어도 거의 동일한 입력전류 리플을 갖는다. 그러므로 다상부스트 컨버터의 인덕터 용량산정의 기준은 일반부스트 컨버터의 인덕터 용량의 $1/N$ 배가 된다. 이로써 전류분배로 각상의 전류도 줄게 되고, 리플저감으로 인덕터 용량도 줄어 인덕터 크기 또한 줄어든다. 그림 9는 인덕터 용량을 $1/N$ 배 했을 때의 입력전류 리플변화를 보여준다. 전압을 상승시키기 위해 일반적으로 사용하는 듀티 0.4~0.8까지의 리플크기를 보면 일반 부스트 컨버터의 리플과 거의 동일하며 특정 듀티에서는 현저히 작다.

캐패시터의 용량 선정 또한 인덕터 선정과 같은 논리로 리플을 기준으로 선정되므로 식 10으로부터 출력전압 리플은 $1/N^2$ 배가 된다. 그러므로 캐패시터의 용량은 일반 부스트 컨버터의 캐패시터 용량에 $1/N^2$ 배로 줄어들며 캐패시터의 크기도 현저히 감소한다. 결과적으로 연료전지 시스템의 DC/DC 컨버터에서는 크기가 큰 전해 캐패시터 대신 크기가 작고 전압내압이 큰 필름 캐패시터를 사용 할 수 있다. 그림 10은 캐패시터 용량을 $1/N^2$ 배 했을 때의 출력전압 리플을 나타낸다.

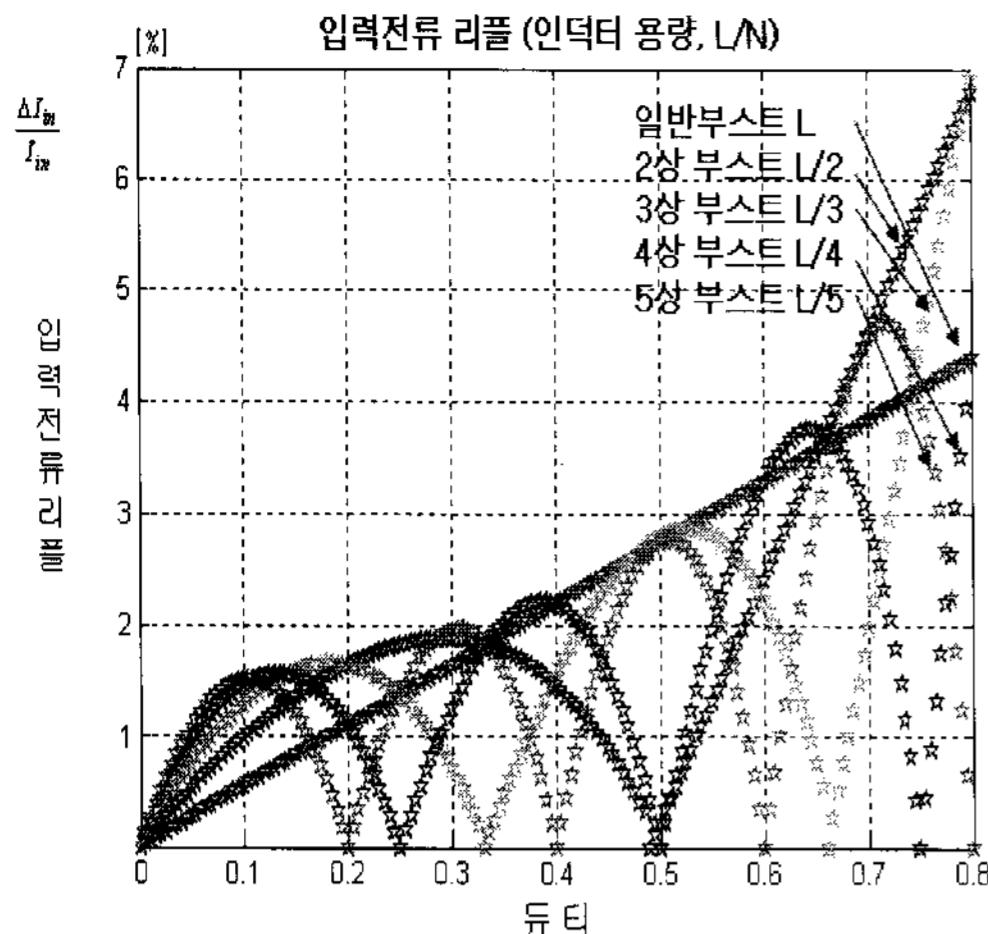


그림 9 인덕터 용량 1/N배 일때 입력전류리플 변화

Fig. 9 Input current ripple variation according to inductance

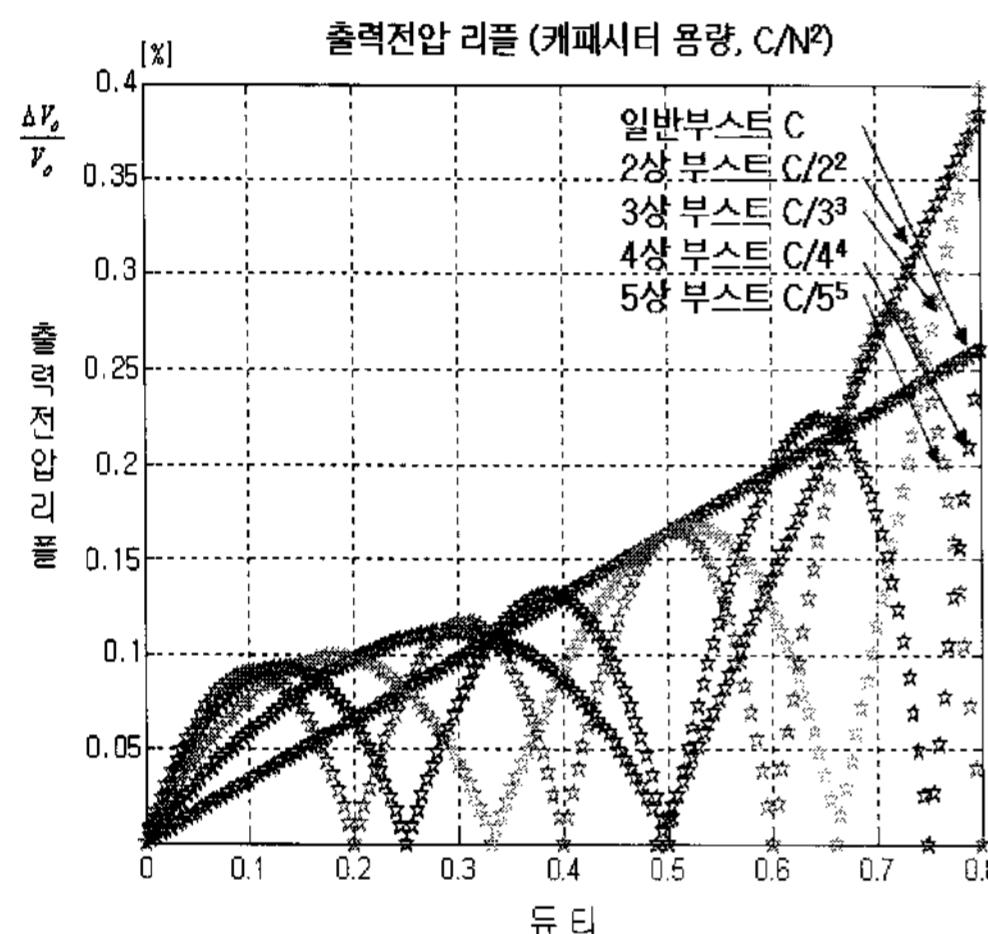
그림 10 캐퍼시터 용량 1/N²배 일 때 출력전압리플 변화

Fig. 10 Output voltage ripple variation according to capacitance

3. 다상부스트 컨버터 최적 설계기법

3.1 손실분석

일반 부스트 컨버터와 다상 다상부스트 컨버터와의 이론적인 손실비교를 하였다. 손실은 스위치 손실, 다이오드 손실, 인덕터 손실 3가지로 나뉜다. 스위치 손실은 다시 스위칭 손실과 도통 손실의 두 가지로 나뉜다. 스위치의 스위칭 손실은 식 11과 같으며 전압, 전류, 주파수의 함수로써 표현되며 각각의 항에 비례하여 손실이 커진다. 일반 부스트 컨버터와 비교하였을 때는 전류가 1/N배 되어 각상의 손실은 줄어드나, 손실의 합이 스위칭 손실이므로 스위칭 손실은 동일하다.

$$P_{SSL} = N \left\{ \left[\frac{1}{2} V_{out} \frac{I_{in}}{N} (t_{ir} + t_{vf}) f_s \right] + \left[\frac{1}{2} V_{out} \frac{I_{in}}{N} (t_{if} + t_{vr}) f_s \right] \right\} \quad (11)$$

여기서, P_{SSL} 는 스위치의 스위칭 손실이고, t_{ir}, t_{if} 는 스위치 전류의 상승과 하강시간이고, t_{vr}, t_{vf} 는 스위치 전압의 상승과 하강시간이다. 스위치의 도통 손실은 전류와 드티의 함수이다. 드티가 클수록 손실도 커지며 전류와도 비례하여 커진다. 식 12는 스위치 도통 손실을 나타낸다.

$$P_{SCL} = NR_{DSON} D \left(\frac{I_{in}}{N} \right)^2 \quad (12)$$

여기서, P_{SCL} 는 스위치의 도통손실이고, R_{DSON} 스위치 도통저항이다. 일반 부스트 컨버터와 비교하여 보면 다상부스트 컨버터의 도통 손실은 전류의 제곱에 비례하므로 일반 부스트 컨버터보다 1/N배 더 감소한다. 다이오드 손실 또한 스위칭 손실과 도통 손실로 나뉜다. 다이오드 손실은 전압 전류 주파수의 함수이고 이것에 비례하여 커진다. 일반 부스트 컨버터와 비교하여 손실은 동일하다. 다이오드 도통 손실은 전압과 전류 드티의 함수이고 손실 또한 일반 부스트 컨버터와 비교하여 차이가 없다. 다이오드의 스위칭 손실과 도통 손실은 식 13과 14로 표현된다.

$$P_{DRRL} = N \frac{1}{2} V_{out} \left(\frac{I_{RM}}{N} \right) t_{rr} f_s \quad (13)$$

$$P_{DCL} = NV_F \frac{I_{out}}{N} D \quad (14)$$

여기서, P_{DRRL} 는 다이오드 역회복 손실, P_{DCL} 는 다이오드 도통손실, I_{RM} 은 역방향 전류이고 t_{rr} 은 역회복 시간이며 V_F 은 순방향 전압강하이다. 인덕터의 손실은 동손과 철손으로 나타나는데 철손은 자속밀도와 주파수의 함수이므로 같은 주파수에서 일반 부스트 컨버터와 비교하면 동일한 손실이 일어난다. 동손은 전류의 함수이므로 다상부스트 컨버터가 1/N배 만큼 손실이 줄게 된다. 식 15는 동손을 나타낸다.

$$P_{LCPL} = NR_W \left(\frac{I_{in}}{N} \right)^2 \quad (15)$$

여기서, P_{LCPL} 는 인덕터 동손이며 R_W 은 권선저항이다. 그림 11은 다상부스트 컨버터의 상의 증가에 따른 손실을 시뮬레이션 한 것이다. 손실은 드티가 증가할수록 도통손실이 증가하므로 커지고 상이 증가할수록 작아진다. 특히 단상에서 2상 3상이 될 때가 가장 많이 손실이 감소한다.

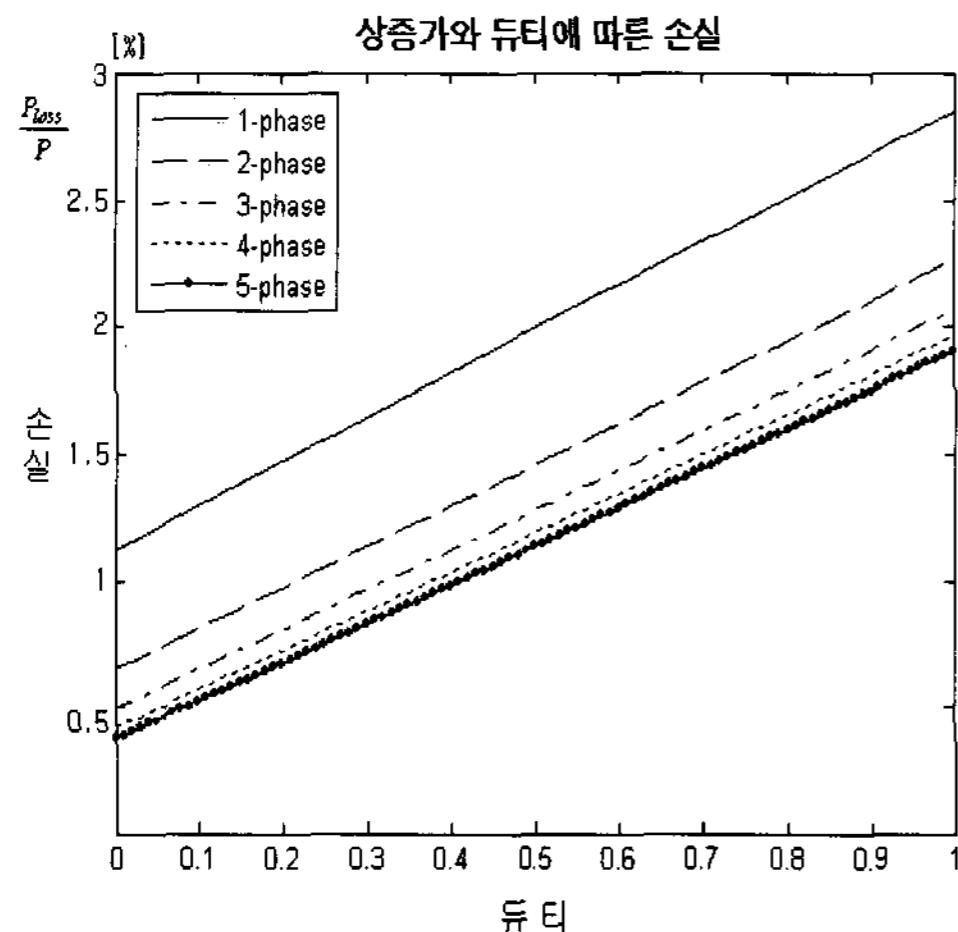


그림 11 상 증가와 드티에 따른 손실 변화

Fig. 11 Loss variation according to duty ratio and number of phase

3.2 최적 설계기법

시스템 동작 드티에 따른 입력전류, 출력전압 리플분석과 각소자의 이론적 손실 분석을 바탕으로 연료전지용 다상부스트 컨버터 최적 상의 개수 선정방법을 정리하면 다음과 같다.

● 단계 1 : 시스템 드티 선정

다상부스트 컨버터의 시스템 정격과 연료전지 출력전압(컨버터 입력전압), 컨버터 출력전압을 바탕으로 연료전지용 다상부스트 컨버터의 동작 드티 범위를 선정한다.

● 단계 2 : 상수 결정

그림 12, 13으로 부터 정격 드티일 때 입력전류 리플과 출력전압 리플이 최소가 되는 상의 개수를 선정한다.

● 단계 3 : 최적의 상의 개수 선정

단계 2에서 몇 가지 정도의 리플이 최소인 상의 개수가 선정된다. 이 단계에서는 인덕터와 스위치, 다이오드 개수를 고려하고 다상부스트 컨버터의 상에 따른 손실을 고려하여 최소리플을 갖는 최적의 상의 개수를 결정한다.

위 절차를 따라서 본 논문에서는 연료전지용 다상부스트 컨버터 설계를 하였다. 연료전지용 다상부스트 컨버터의 시스템 정격은 250kW MCFC 연료전지 발전시스템의 축소모델로 300W로 선정하였으며 연료전지 출력전압은 26V~43V이고 컨버터 출력전압은 70V로 선정하였다.

첫 번째 단계로 연료전지용 다상부스트 컨버터 시스템 드티를 선정한다. 식 16으로 부터 드티는 0.37~0.63으로 계산된다.

$$D = 1 - \frac{V_{in}}{V_o} \quad (16)$$

두 번째 단계로 그림 12, 13에서 볼 수 있듯이 선정된 드티 범위에서는 2상이 평균적으로는 입력전류, 출력전압 리플이 최소가 되지만 250kW 대용량 연료전지와 같은 발전시스템에서는 약속부하 운전을 하므로 정격에서 입력전류, 출력전압 리플이 최소가 되는 상의 개수를 선정해야 한다. 그러므로 이 단계에서는 3상과 5상 두 개가 선정된다.

마지막 단계로 인덕터의 개수와 스위치 개수, 다이오드 개수 등을 고려하였을 때 5상보다는 3상이 시스템의 제어의 복잡성, 손실, 단가측면에서 이득이 있으므로 최종적으로 3상으로 선정하였다.

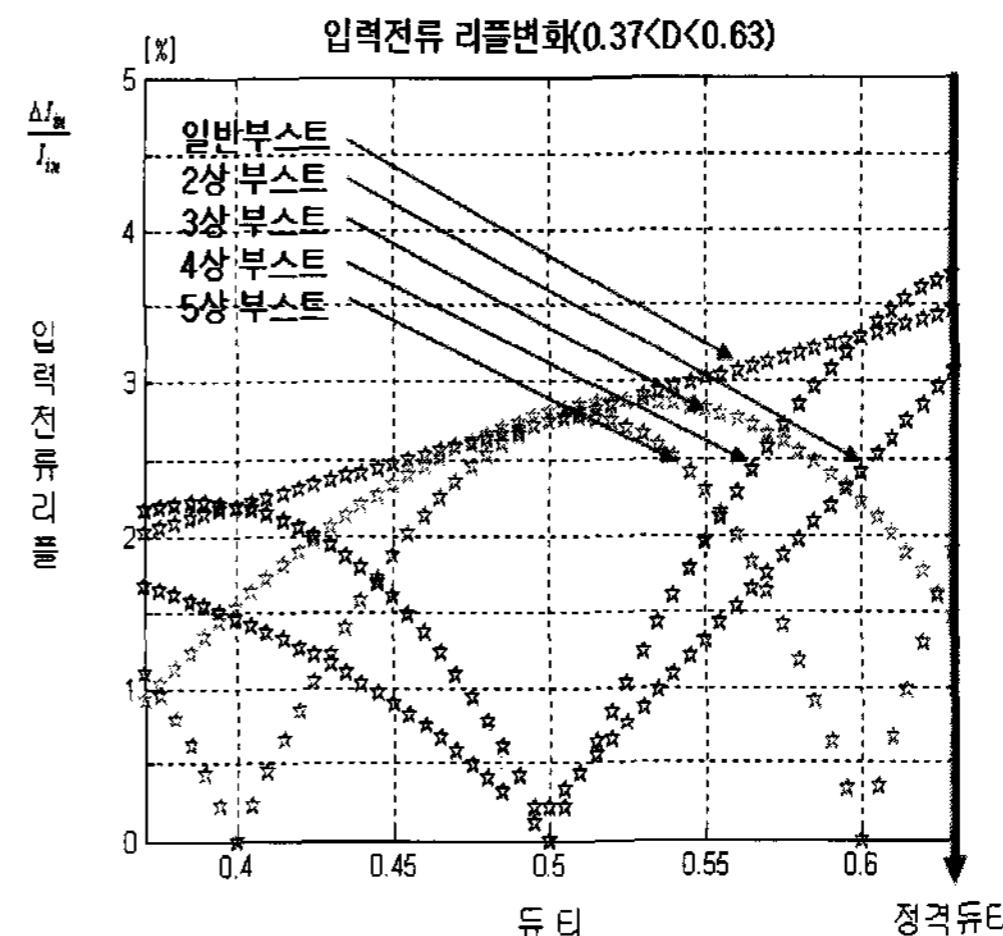


그림 12 입력전류 리플변화 (0.37<D<0.63)

Fig. 12 Input current ripple variation (0.37<D<0.63)

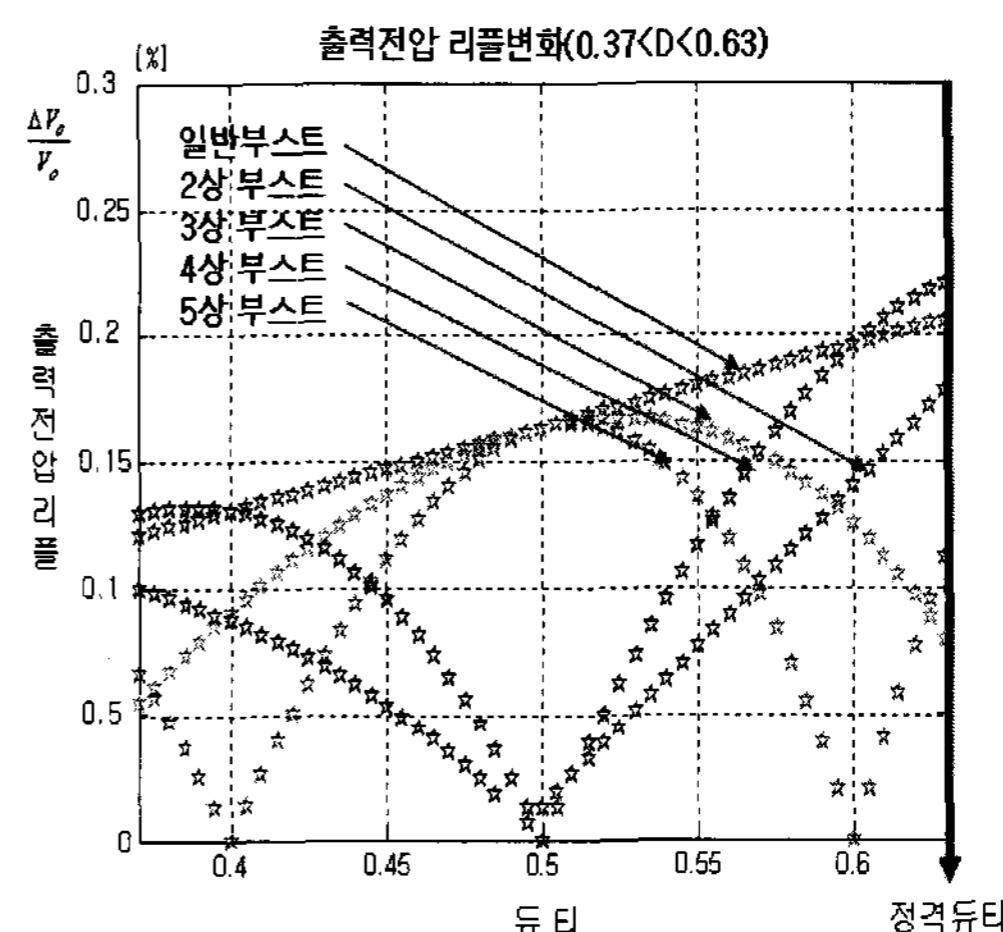


그림 13 출력전압 리플변화 (0.37<D<0.63)

Fig. 13 Output voltage ripple variation (0.37<D<0.63)

4. 시뮬레이션 및 실험결과

4.1 시뮬레이션

본 논문에서는 시뮬레이션 툴인 PSIM 6.0 사용하여 드티에 따른 입력전류 및 출력전압 리플변화를 알아보기 위해 3상 다상부스트 컨버터를 시뮬레이션 하였다. 시뮬레이션 파라메터는 표 1과 같다.

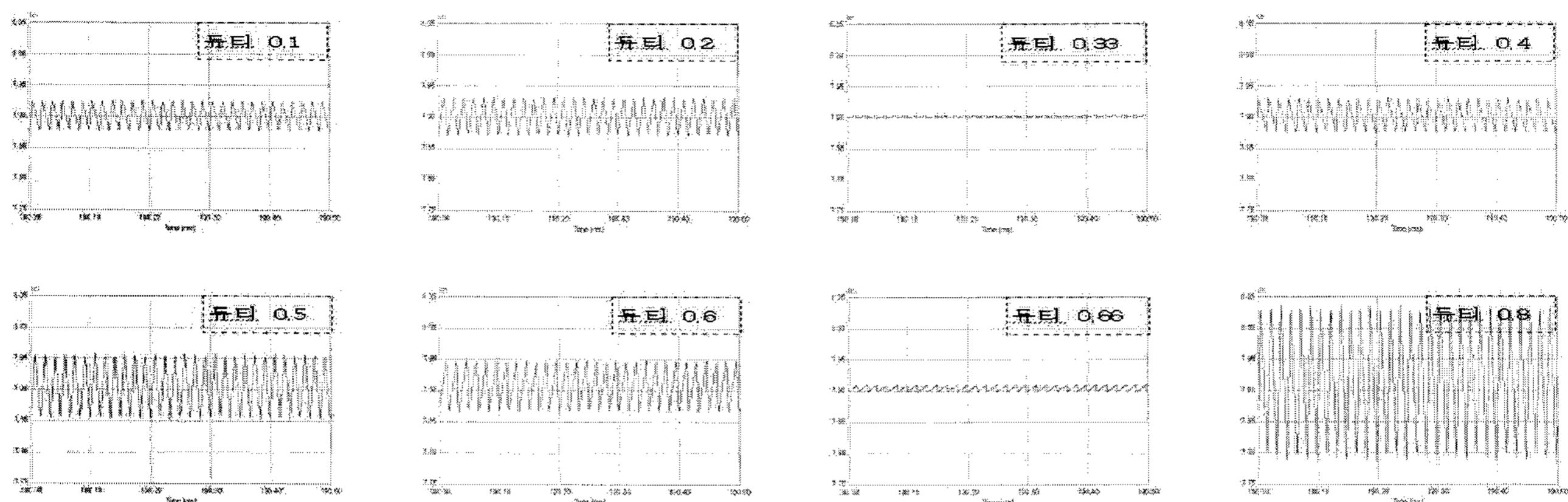


그림 14 듀티 변화에 따른 입력전류 리플

Fig. 14 Input current ripple according to duty ratio

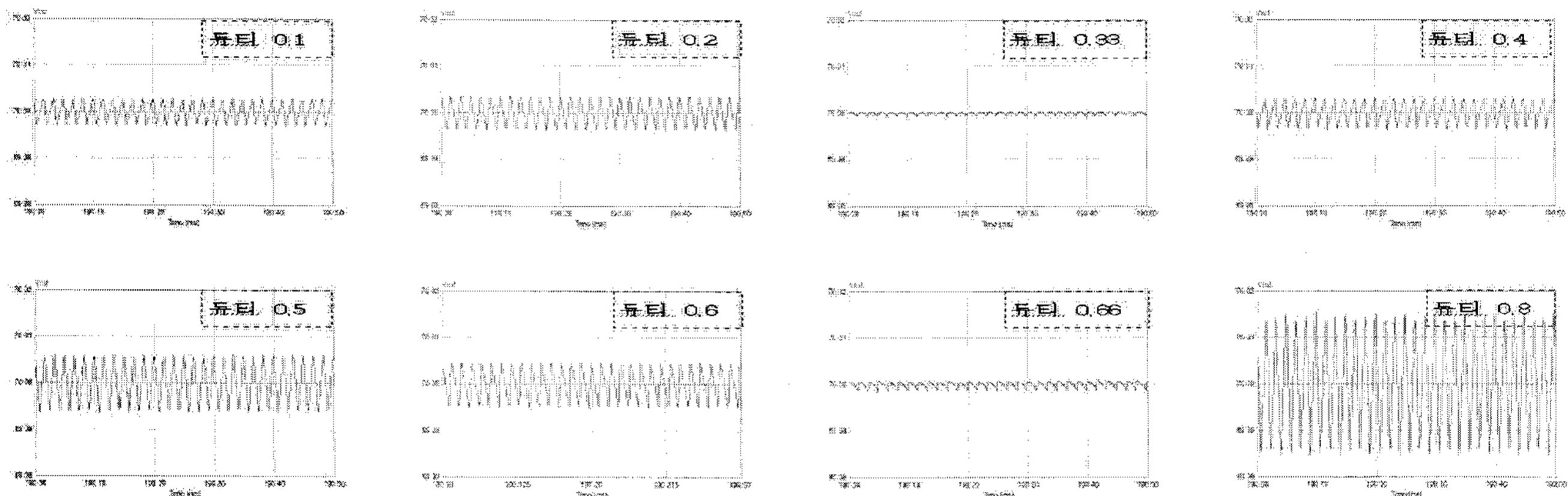


그림 15 듀티 변화에 따른 출력전압 리플

Fig. 15 Output voltage ripple according to duty ratio

표 1 시뮬레이션 파라메타

Table 1 Simulation parameter

설계사양	값
연료전지 출력전압 (컨버터 입력전압)	26V-43V
컨버터 출력전압	70V
용량	300W
스위칭 주파수	20kHz
인덕터	3mH
캐패시터	940uF

그림 14는 듀티에 따른 입력전류 리플크기 변화를 보여준다. 시뮬레이션 결과가 이론에 부합하여 0.33 듀티와 0.66 듀티에서 입력전류 리플크기가 현저하게 감소한다. 출력전압 역시 특정 듀티 0.33, 0.66에서 현저하게 작은 출력전압 리플을 갖는다. 그림 15은 듀티에 따른 출력전압 리플크기 변화를 보여준다. 그림 16과 17은 시뮬레이션 결과를 수치적으로 표시한 것이다.

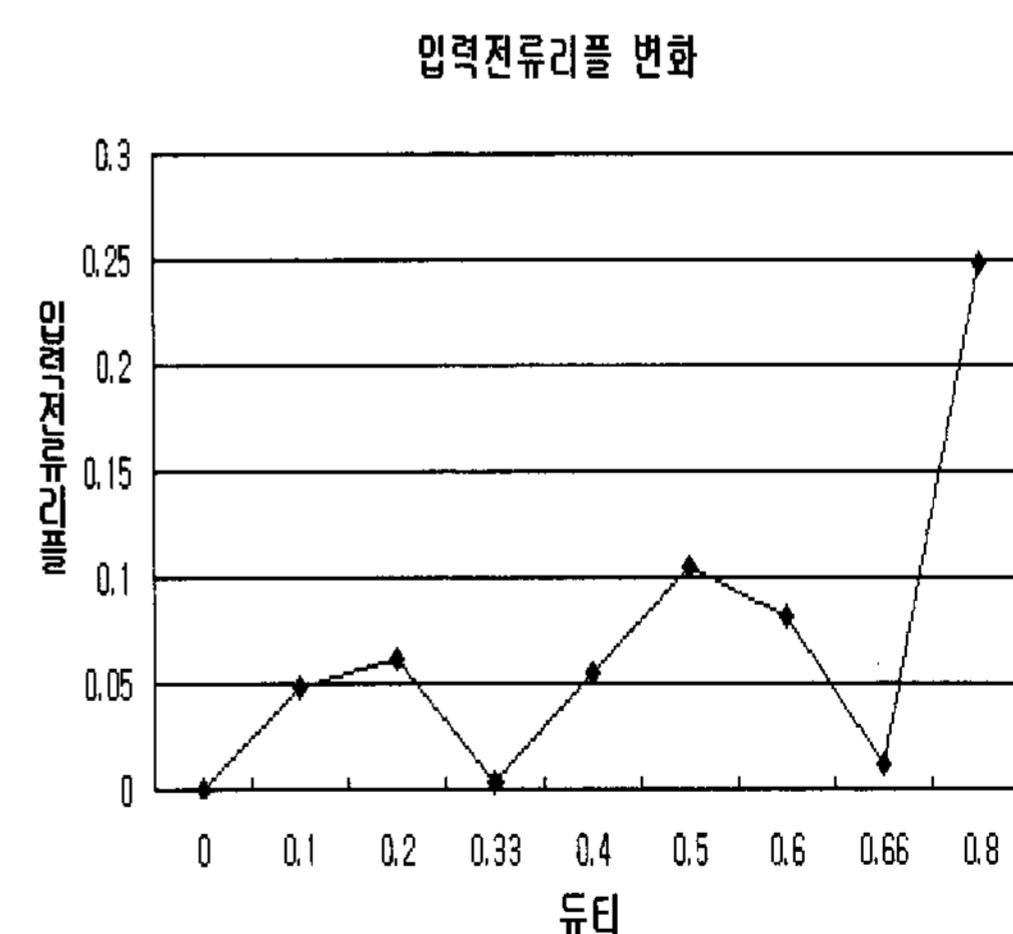


그림 16 입력전류리플 변화 (시뮬레이션)

Fig. 16 Simulation result of input current ripple variation (Simulation)

4.2 실험결과

그림 18은 제안한 최적설계기법이 적용된 3상 다상부스트 컨버터이다. 3상 다상부스트 컨버터 시스템은 전압, 전류제어와 120도 시프트된 게이트 신호를 만들어주는 제어보드부

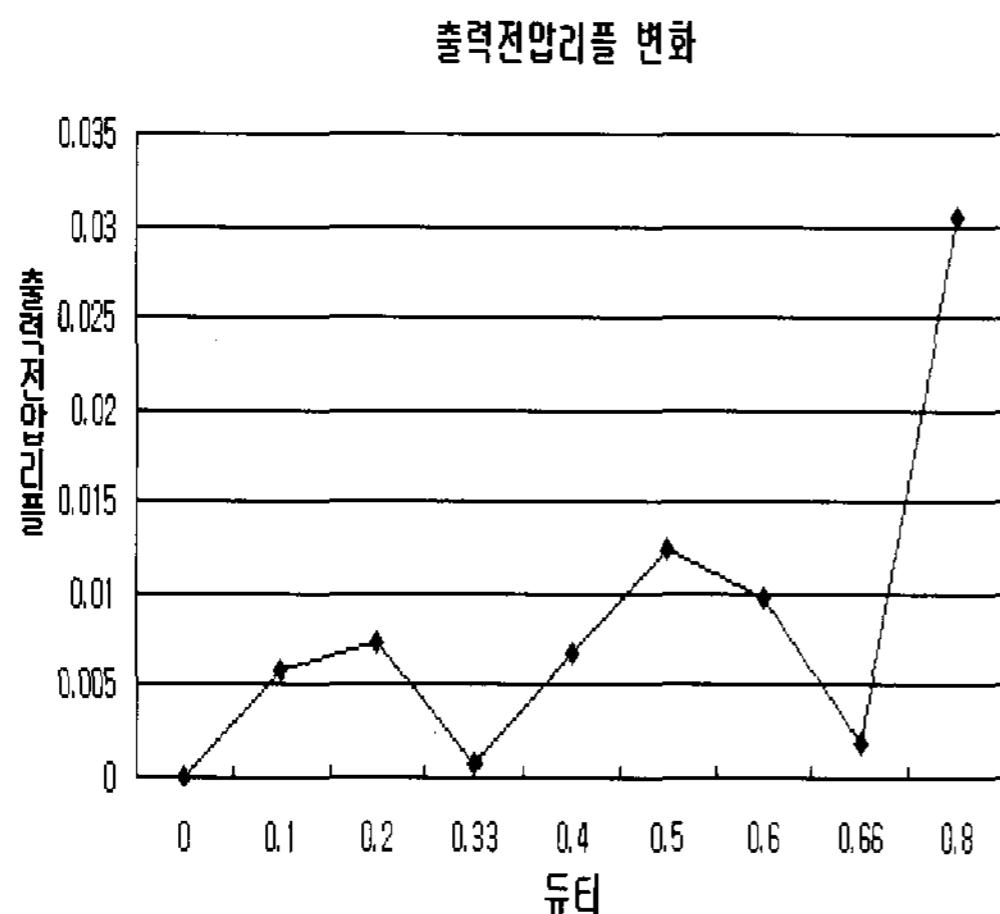


그림 17 출력전압리플 변화 (시뮬레이션)

Fig. 17 Simulation result of output voltage ripple variation (Simulation)

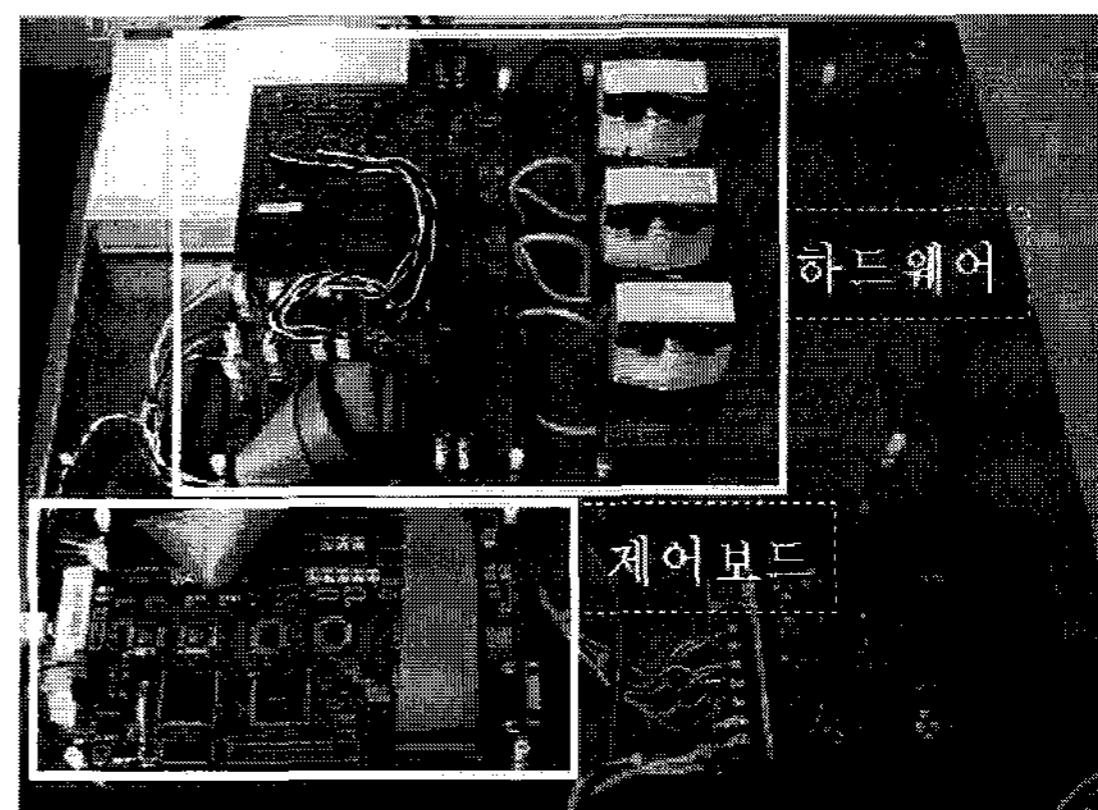


그림 18 3상 다상부스트 컨버터 실험세트

Fig. 18 Prototype experimental set-up of 3-phase interleaved boost converter

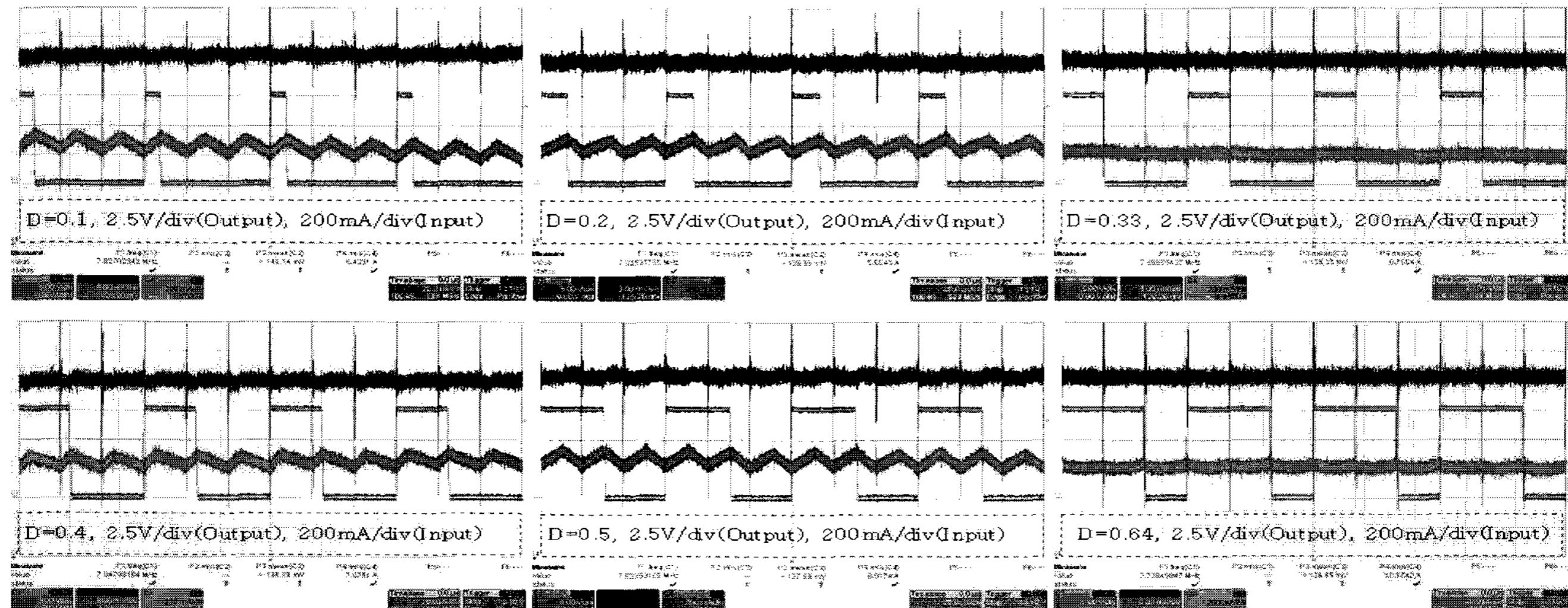


그림 19 듀티에 따른 입력전류, 출력전압 리플

Fig. 19 Input current ripple and output voltage ripple according to duty ratio

와 하드웨어부로 구성된다. 120도 시프트된 게이트 신호는 EPFLD를 통해 구현하였다.

그림 19는 듀티가 0.1에서 0.64까지 변할 때의 게이트, 입력전류리플, 출력전압리플 파형이다. 0.33과 0.64 듀티에서 입력전류 리플과 출력전압 리플이 거의 없다. 또한 듀티의 증가에 따라 입력전류 리플과 출력전압 리플 변화가 시뮬레이션 결과와 동일하다.

5. 결 론

본 논문에서는 연료전지용 다상부스트 컨버터의 최적 설계기법을 제안하였으며, 250kW 대용량 연료전지 발전시스템의 축소모델로 300W급 3상 다상부스트 컨버터를 예로 들어 설계절차를 자세히 설명하였다.

또한 다상부스트 컨버터의 여러 장점 중 시스템 듀티에

따른 입력전류 리플과 출력전압 리플 변동을 이론적으로 상세히 분석하였고, 상의 개수가 증가함에 따라 변하는 스위치, 다이오드, 인덕터의 손실을 이론적으로 분석하여 상이 증가할수록 손실이 감소함을 알았으며, 입력전류, 출력전압 리플을 바탕으로 다상부스트 컨버터의 인덕터와 캐퍼시터의 용량산정 기준을 제시하였다. 따라서 본 논문은 연료전지용 다상부스트 컨버터의 최적설계시 적용될 것으로 기대된다.

참 고 문 헌

- [1] 박수익, 이덕기, 최상진, "신재생 에너지기술 시장평가 (태양광, 연료전지, 풍력중심으로)", 한국 신재생 에너지 학회 춘계학술대회, pp. 577-584, 2005.
- [2] M.W. Ellis, M.R. Von Spakovsky, D.J. Nelson, "Fuel cell systems: efficient, flexible energy conversion for the 21st century", Proceedings of the IEEE, Vol. 89,

- Issue 12, pp. 1808–1818, Dec, 2001.
- [3] M. Veerachary, T. Senju, K. Uezato, "Maximum power point tracking of coupled inductor interleaved boost converter supplied PV system", IEE Pro, Electr. Power. Appl, 150 (1), pp. 71–80, 2003.
- [4] P.W. Lee, Y.S. Lee, D.K. Cheng, X.C. Liu, "Steady-state analysis of an interleaved boost converter with coupled inductors", IEEE Trans. Vol. 47, Issue 4, pp. 787–795, Aug, 2000.
- [5] A. Newton, T.C. Green, D. Andrew, "AC/DC power factor correction using interleaved boost and Cuk converters", IEE Power Electr. & Variable Speed Drives Conf, pp. 293–298, 2000.
- [6] L. Balogh, R. Redl, "Power factor correction with interleaved boost converters in continuous inductor current mode", in Proc. IEEE APEC'93, pp. 168–174, 1993.
- [7] B.A. Miwa, D.M. Ditten, M.F. Schlecht, "High efficiency power factor correction using interleaving technique", IEEE Pro. APEC'92, Vol. 1, pp. 557–568, 1992.
- [8] H.B Shin, E.S. Jang, J.K. Park, H.W. Lee, T.A. Lipo, "Small-signal analysis of multiphase interleaved boost converter with coupled inductor", IEE Proc. Electr. Power Appl, Vol. 152, No. 5, pp. 1161–1170, Sept, 2005.
- [9] P.A. Dahono, S. Riyadi, A. Mudawari, Y. Haroen, "Output ripple analysis of multiphase DC–DC converter," IEEE Power Electr. and Drive Systems (PEDS), pp. 626–631, 1999.
- [10] M.S. Elmore, "Input current ripple cancellation in synchronized, parallel connected critically continuous boost converters", in Proc. IEEE APEC'96, Vol. 1, pp. 152–158, Mar, 1996.
- [11] H.B. Shin, J.G. Park, S.K. Chung, H.W. Lee, T.A. Lipo, "Generalized steady-state analysis of multiphase interleaved boost converter with coupled inductors", IEE Electr. Power Appl. Vol. 152, Issue 3, pp. 584–594, May, 2005.
- [12] K. Siri, C.Q. Lee, T.F. Wu, "Current distribution control for paralleled connected converters part I", IEEE Trans. Vol. 28, No. 3, pp. 829–839, 1992
- [13] K. Siri, C.Q. Lee, T.F. Wu, "Current distribution control for paralleled connected converters part II", IEEE Trans. Vol. 28, No. 3, pp. 841–850, 1992

저 자 소 개



최 규 영 (崔奎英)

1980년 4월 11일생. 2006년 건양대학교 정보제어공학과 졸업. 2008년 성균관대학교 전자전기컴퓨터 공학과 졸업 (석사). 현재 동 대학원 전자전기컴퓨터 공학과 박사과정.

Tel : 031-299-4638

E-mail : lovesagaji@skku.edu



김 종 수 (金鍾秀)

1975년 3월 5일생. 2006년 서울산업대학교 전기공학과 졸업. 2008년 성균관대학교 전자전기컴퓨터 공학과 졸업 (석사). 현재 동 대학원 전자전기컴퓨터 공학과 박사과정. 2000년 2월–2004년 7월 SEMIKRON Solution Centre Asia Application Engineer.

Tel : 031-299-4638

E-mail : sniper75@skku.edu



강 현 수 (康鉉受)

1971년 9월 23일생. 1994년 한양대학교 전기공학과 졸업. 1996년 동 대학원 전기공학과 졸업 (석사). 1996년 3월–1999년 11월 LG 산전 중앙연구소 주임 연구원. 2000년 11월–현재 (주)에이디티 책임 연구원. 2006년 8월–현재 성균관대학교 전자전기컴퓨터공학과 박사과정.

Tel : 031-299-4638

E-mail : ceny71@skku.edu



이 병 국 (李秉國)

1968년 12월 25일생. 1994년 한양대학교 전기공학과 졸업. 1996년 동 대학원 전기공학과 졸업 (석사). 2001년 Texas A&M University 전기공학과 졸업 (공박). 2002년 1월–2003년 1월 Postdoctoral Research Associate, Texas A&M University. 2003년 4월–2005년 9월 한국전기연구원 산업전기연구단 전력전자그룹 선임연구원 (팀장). 2006년 3월–현재 성균관대학교 정보통신공학부 조교수. ICEMS2007 및 Intelec2009 General Secretary, IEEE Senior Member. 현재 당 학회 영문지 Editor, 학술 및 편집위원, B부문 편집부위원장.

Tel : 031-299-4581

Fax : 031-299-4639

E-mail : bkleeskku@skku.edu