

NPC 인버터 시스템에서 개방성 고장시 PWM 특성을 이용한 새로운 고장 검출 방법

論 文

57-7-12

A Novel Fault Detection Method using the PWM Characteristic at Open-Circuit Fault in NPC Inverter Systems

李 正 大* · 金 兌 珍** · 河 東 鉉** · 玄 東 石†

(Jung-Dae Lee · Tae-Jin Kim · Dong-Hyun Ha · Dong-Seok Hyun)

Abstract - In this paper, a novel fault detection method is proposed when the neutral-point-clamped inverter has a open-circuit fault in the switching device. This proposed method is configured with simple circuit and is achieved by a simple algorithm using the inherent characteristic of the continuous Pulse Width Modulation. Also, this method has the fast fault detection ability and is much simpler to embody, in comparison with conventional fault detection methods. This ability to detect fault minimizes harmful effect which are such as DC-link voltage unbalance and overstress to other switching devices. Therefore, this proposed fault detection method can improve reliability of NPC inverter system. Experimental results are presented to verify the validity of proposed fault detection method.

Key Words : Neutral-Point-Clamped inverter, Fault detection, Switching devices, Reliability.

1. 서 론

멀티-레벨 인버터 시스템은 스위칭 소자의 제한된 전압 정격을 극복할 수 있어 출력단에 부피가 큰 변압기가 요구되지 않으므로 고압, 대용량 응용에 유망한 기술이다. 또한 기존 2-레벨 인버터와 비교하여 출력 전압의 레벨 수가 증가함에 따라 동일한 스위칭 주파수에 대해 출력 전압은 보다 적은 고조파를 포함한다. 이러한 장점들로 인하여 멀티-레벨 인버터는 현재까지 다양한 응용분야에 많은 연구가 진행되어져 왔다. 멀티-레벨 인버터는 크게 H-bridge 인버터, 플라잉 커패시터 인버터, 그리고 다이오드 클램프드 인버터로 분류되어진다[1]. 이들 중 3-레벨 다이오드 클램프드 인버터 방식은 NPC(neutral point clamped) 인버터로 알려져 있으며 가장 대표적인 멀티-레벨 인버터로 알려져 있다. NPC 인버터는 다른 종류의 멀티-레벨 인버터와 비교하여 부가적인 커패시터와 변압기를 필요로 하지 않아 고압 직류 전송 시스템, 무효 전력 보상기, 고압 가변 속 전동기 구동 시스템 등과 같은 응용분야에 널리 사용되고 있다.

현재까지 NPC 인버터에 대한 많은 연구가 진행되어왔으며 기존 연구의 주된 관심은 두개의 직류-링크 커패시터가 직렬 연결된 구조로 인해 발생하는 직류-링크 전압 불균형 문제 해결과 출력 전압에 포함된 고조파를 저감시키거나 직류-링크 전압 이용률을 높이기 위한 펄스 폭 변조(Pulse Width Modulation : PWM) 방법의 개발과 제어 기법에 대한 것이 대부분이었다[2]-[3]. 그러나 최근 전력전자 시스템은 전력의 효율적 이용 측면이라

는 성능 개선뿐만 아니라 고장 발생시 전력 변환 시스템 자체의 연속적인 동작을 보장하는 고 신뢰성이 요구되고 있다. 인버터 시스템의 연속적인 동작을 방해하는 고장으로 전원공급원에서의 일선지락, 정류기 다이오드의 단락, 커패시터의 파괴, 부하 회로의 단락, 스위칭 소자의 고장, 전압·전류 센서의 고장 등 다양한 형태의 고장들이 있다[4].

이들 중 NPC 인버터 시스템은 기존 2-레벨 인버터 시스템보다 두 배의 스위칭 소자를 사용하므로 스위칭 소자에 대한 고장의 가능성이 상대적으로 증가된다. 스위칭 소자에 고장이 발생한다면 인버터 시스템은 전체 시스템의 안전을 위해 정지되어야만 한다. 그러나 인버터 시스템이 안전에 민감하거나 높은 수준의 신뢰성을 요구하는 부하에 적용되어진다면 고장 상황에서도 연속적인 동작이 보장되어야만 한다. 이러한 요구에 대해 시스템 신뢰성 개선의 방법으로 전력회로의 정격을 더욱 크게 설계하거나 소자나 회로의 병렬운전을 선택할 수 있다. 그러나 이 방법들은 시스템의 가격 및 부피를 증가시킨다는 단점이 있다. 최근 이러한 방법들의 대안으로 고장 시간 동안 인버터가 저감된 출력 상태로 동작하지만, 연속적인 운전이 가능한 고장 허용 제어 방법들이 제안되었다[5]-[6]. 이들은 다양한 회로 구성과 제어 기법을 갖지만 고장 검출, 고장 위치 확인, 고장상 분리 그리고 시스템의 재구성이 순차적으로 수행되어진다는 공통점을 갖고 있다. 특히 고장 검출은 고장 발생과 시스템의 재구성 사이의 시간 동안 발생하는 악영향을 최소화하기 위해 가능한 빠르고 정확해야만 한다[7].

실질적인 대안으로 현재까지 스위칭 소자의 개방성 고장 검출에 대한 많은 연구가 이루어져 왔고 다양한 형태의 고장 검출 방법들이 제안되어왔다. Smith는 전압원 PWM 인버터에서 스위칭 소자의 간헐적인 오동작을 실시간으로 검출하는 방법을 제안했다[8]. Peugeot는 스위치와 센서 고장의 검출 및 분리에 대한 두 가지 방법을 제안했다[9]. 두 논문에서 제안된 방법은 전류 벡터의 해석을 기반으로 한 것으로 이들 방법은 고장이 인버터에서 발생한 것인

* 學生會員 : 漢陽大 工大 電氣工學科 碩士課程

** 正 會 員 : 漢陽大 工大 電氣工學科 博士課程

† 교신저자, 正會員 : 漢陽大 工大 電氣工學科 教授 · 工博

E-mail : dshyun@hanyang.ac.kr

接受日字 : 2008年 3月 9日

最終完了 : 2008年 6月 2日

지 부하에서 발생한 것인지 확인이 불가능하다는 단점과 고장 발생과 고장 검출 사이에 적어도 인버터 출력의 기본과 한주기 이상의 고장 검출 시간을 필요로 한다. 최근 Rothenhagen은 스위칭 소자(IGBTs)의 개방성 고장 발생시 앞의 두 논문에서 제안한 방법을 포함하여 기존의 고장 검출 방법들을 비교 분석함과 동시에 분석된 방법들의 단점을 개선함으로써 고장 검출 시간을 단축시키는 새로운 고장 검출 방법들을 제안하였다[10]. Ribeiro는 전압원 인버터에서 스위칭 소자의 개방성 고장 검출을 부하에서의 고장과 구분할 수 있는 방법을 제안하였다[11]. 이 방법은 고장 상태의 검출은 인버터 출력 전압과 그것의 지령치를 비교하여 고장 검출이 이루어지고 있으며 고장 검출 시간은 기본과 한주기의 1/4 시간으로 줄였다. 2-레벨 인버터를 사용하는 전동기 구동 시스템의 경우 기존 고장 검출 방법들에 대한 1/4주기나 1주기의 고장 검출 시간 동안 발생하는 악영향은 인버터 자체나 부하로 사용되는 전동기에 심각한 문제를 발생시키지 않는다. 그러나 NPC 인버터 시스템의 경우 이들 기존 방법들이 고장 검출에 사용되어진다면 기존 방법들이 요구하는 검출 시간 동안 NPC 인버터 자체에 심각한 악영향을 발생시킬 수 있다. 왜냐하면 NPC 인버터 시스템은 구조적으로 두개의 커패시터가 직렬로 연결된 형태로 직류-링크단이 구성된 형태로 스위칭 소자의 고장 발생시 직렬로 연결된 직류-링크 커패시터 사이에 전압 불균형이 발생하여 다른 정상적인 상의 스위칭 소자들에 전압 스트레스를 가중시키고 이 가중된 전압스트레스는 정상 동작하는 소자를 파괴할 수 있다. 결국 직류-링크 커패시터의 용량이 직류-링크 전압 불균형을 억제할 수 있을 정도로 충분히 크지 않다면 고장 검출 시간 동안 직류-링크 전압 불균형은 급속하게 진행되므로 기존의 고장 검출 방법을 적용할 경우 NPC 인버터는 보다 큰 직류-링크 커패시터 용량이 요구된다. 만약 충분히 큰 용량의 커패시터가 사용되어 직류-링크 커패시터 전압의 불균형이 다른 스위칭 소자를 파괴시키지 않는다 할지라도 고장 발생 후 고장 검출 시까지의 시간을 단축시켜 이 시간 동안 발생하는 부하에 미치는 악영향을 최소화시키는 것이 바람직하다.

본 논문은 스위칭 소자에서 개방성 고장 발생시 최대 두 샘플링 시간(2Ts) 이내에 고장을 검출할 수 있는 방법을 제안하였다. 이 방법은 위에서 언급된 Ribeiro가 제안한 방법과 같이 전압의 측정을 요구하지만, 측정된 전압을 그 전압의 지령치와 비교하지는 않는다. 제안된 방법은 스위칭 소자의 개방성 고장을 검출하기 위하여 절반의 샘플링 주기 내에 인버터 출력 폴 전압의 상태가 변한다는 CPWM (continuous-PWM)의 고유한 특성을 이용한다. 이 특성은 결과적으로 정상 동작 조건하에서 폴 전압의 상태가 변화 없이 유지될 수 있는 최대 시간은 한 샘플링 시간 보다 작다는 것이다. 비록 제안된 방법이 CPWM에만 국한되지만 상용 NPC 인버터 시스템이 SPWM이나 SVPWM과 같은 CPWM을 사용하므로 대부분의 시스템에 적용 가능하다. 제안한 고장 검출 시스템의 타당성을 입증하기 위해 고장 허용 제어 기법을 적용한 3-레벨 NPC 인버터 시스템을 제작하여 실험을 수행하였다.

2. NPC 인버터 시스템

그림 1은 기존 3상 NPC 인버터 시스템의 구성도를 나타낸다. NPC 인버터는 각 상에서의 스위칭 상태에 따라 상단 두개의 스위칭 소자(Sx1 또는 Sx2)가 온일 때는 'p' (positive)상태, 가운데 두개의 스위칭 소자(Sx2 또는 Sx3)가 온일 때는 'o'(neutral-point)

상태 그리고 하단 두개의 스위칭 소자가 온일 때는 'n'(negative)이라는 3종류의 스위칭 상태를 가지며, 스위칭 상태와 출력 폴 전압(Vxo)의 관계를 표 1에 정리하였다.

그림 2는 정상 상태에서 스위칭 상태와 출력 상전류 방향에 따른 도통경로를 NPC 인버터의 한 레그에 대해 나타내었다.

3. NPC 인버터 시스템의 스위칭 소자에 개방성 고장 발생시 폴 전압 분석

폴 전압은 NPC 인버터의 스위칭 상태에 관한 정보를 포함하고 있으며 직류-링크 커패시터의 중성점을 기준으로한 전압으로 부하 상태와는 무관하다. 따라서 폴 전압 분석을 통해 인버터 시스템을 구성하는 스위칭 소자의 고장 발생 여부에 대한 판단이 가능하다.

본 논문에서 앞으로 분석할 개방성 고장은 오직 한 개의 스위칭 소자에서 고장이 발생된 경우만을 고려하였다. CPWM을 사용하는 2-레벨 인버터의 폴 전압 파형은 정상 동작시 한 샘플링 주기의 절반 내에 폴 전압 레벨의 위치가 연속적으로 변한다.

이것은 다시 말해 정상 동작시 폴 전압 레벨의 위치가 변화 없이 유지될 수 있는 최대 시간은 일반적인 삼각파 캐리어를 사용하는 경우 캐리어의 주기, 즉 한 샘플링 시간(1Ts)보다 작으며 이 때의 폴 전압은 스위칭 상태에 의해서만 결정된다. 그러나 고장 발생시 고장 스위치가 포함된 상의 폴 전압은 고장상의 스위칭 상태와 전류 방향에 의해 결정되어진다. 특히 개방성 고장으로 인해 인버터가 불연속 전류 도통 모드로 동작된다면 고장상의 폴 전압은 고장상이 아닌 다른 두 상의 동작 조건으로부터 결정된다. 이것에 대해서는 3.2 내측 스위치의 개방성 고장에서 자세히 설명되었다.

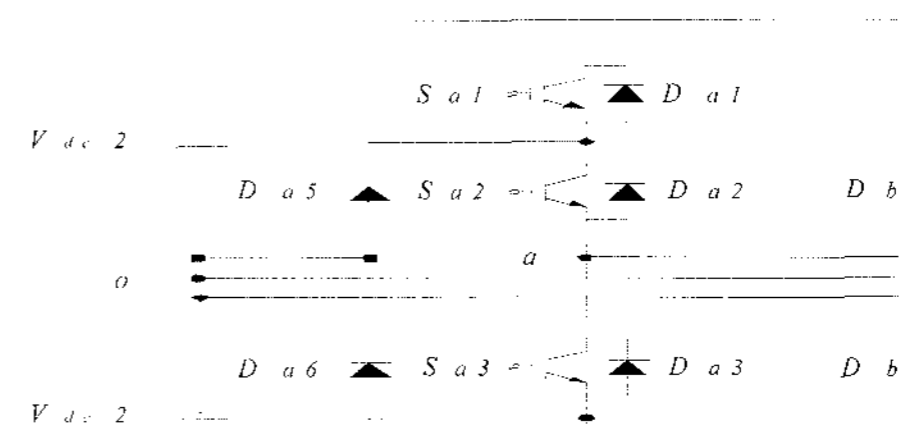


그림 1 3상 NPC 인버터 시스템의 구성도

Fig. 1 A schematic diagram of three-phase NPC inverter system

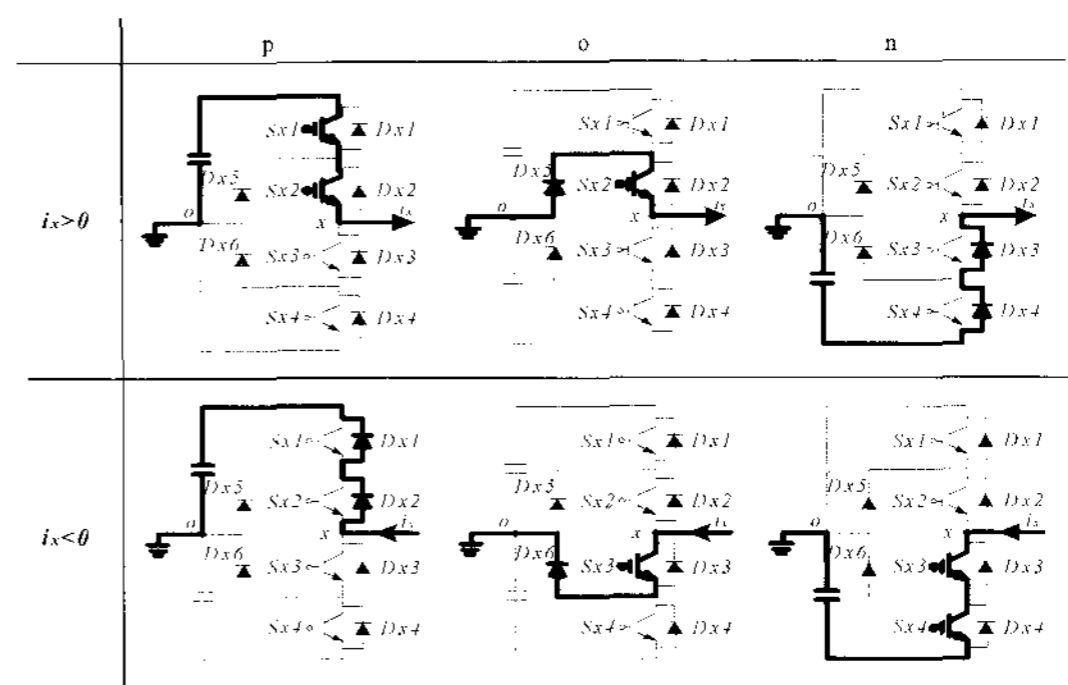


그림 2 스위칭 상태와 상전류에 따른 전류 도통경로

Fig. 2 The current conduction path according to the switching state and phase current

표 1 스위칭 상태와 NPC 인버터의 폴 전압

Table 1 The switching state and pole-voltage for a NPC Inverter

Switching state	Switching command				Output pole-voltage V_{xo}
	S_{x1}	S_{x2}	S_{x3}	S_{x4}	
p	on	on	off	off	$V_{dc}/2$
o	off	on	on	off	0
n	off	off	on	on	$-V_{dc}/2$

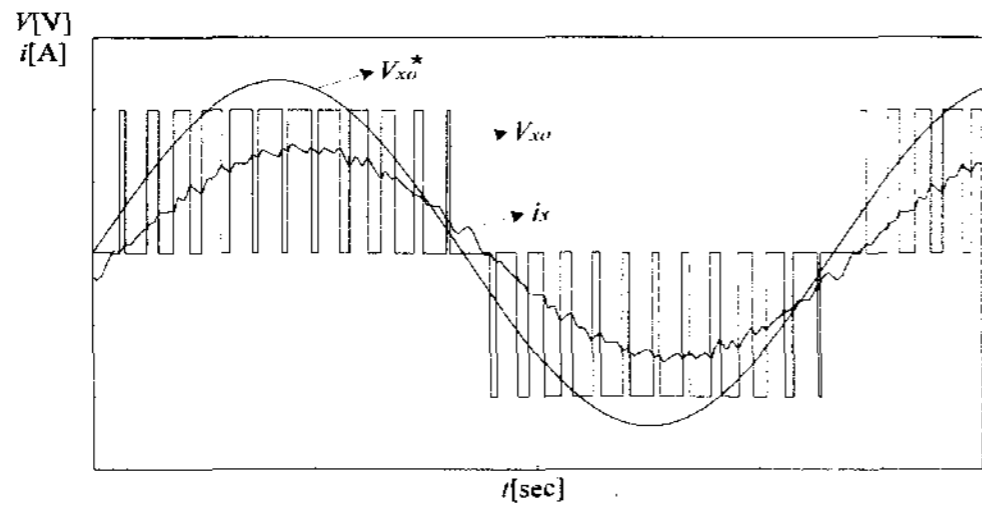


그림 3 정상 상태에서 지령 폴 전압(V^*_{xo}), 출력 폴 전압(V_{xo}), 그리고 출력 상전류(i_x)

Fig. 3 The reference pole voltage(V^*_{xo}), output pole voltage(V_{xo}), and output phase current(i_x) in the normal condition

그림 3은 3상 NPC PWM 인버터에서 정상 동작시 임의의 한 상에 대한 지령 폴 전압(V^*_{xo}), 출력 폴 전압(V_{xo}), 그리고 출력 상전류(i_x) 파형을 분석하여 나타낸 것이다. 여기서 변조 방법은 SPWM이며 부하는 유도성 부하로 가정하였다. 고장 발생시 직류-링크 전압의 변화가 출력 전류 및 전압의 변화에 비해 변화량이 상대적으로 작으므로 고장시 발생하는 폴 전압 파형 분석에서 고장 상황에 관계없이 직류-링크 전압은 항상 일정한 것으로 가정하여 분석하였다.

3.1 외측 스위치의 개방성 고장

양과 음의 직류-링크단 모선에 인접해 있는 외측 스위칭 소자 S_{x1} 또는 S_{x4} 에서 개방성 고장이 발생한다면 고장 상의 폴 전압은 더 이상 연속적으로 변하지 않는다. 예를 들어 상 'x'의 스위칭 상태는 'p'이고 상전류가 양($i_x > 0$)일 때 스위치 S_{x1} 에서 개방성 고장이 발생하면 인버터 출력 상전류 i_x 는 정상 상태시 양(positive)의 모선을 통한 도통 경로 대신 클램핑 다이오드 D_{x5} 그리고 스위치 S_{x2} 를 거쳐 직류-링크 중성점(midpoint)에 연결되며 고장상 전류의 크기는 0으로 감소한다. 이 과정 동안 폴 전압은 상전류의 극성이 바뀌기 전까지 0인 상태를 출력한다.

그림 4는 임의의 한 상에 대해 앞에서 예들 든 스위칭 상태 및 전류 조건에 대해 외측 스위칭 소자 S_{x1} 에서 개방성 고장이 발생하였을 경우 지령 폴 전압(V^*_{xo}), 출력 폴 전압(V_{xo}), 그리고 출력 상전류(i_x) 파형을 나타낸 것이다. 그림에서 보여지듯이 스위치 S_{x1} 에서 개방성 고장이 발생하였을 경우 폴 전압은 고장 발생 시점부터 출력 상전류의 극성이 바뀌기 전까지 0으로 유지된다.

스위치 S_{x4} 에서 발생하는 고장 또한 스위치 S_{x1} 과 동일하게 0인 출력 폴 전압 상태로 나타낸다. 결국 외측 스위치의 개방성 고장의 판단은 출력 폴 전압으로부터 얻어진 0 전압 유지 시간을 검출함으로써 가능하다.

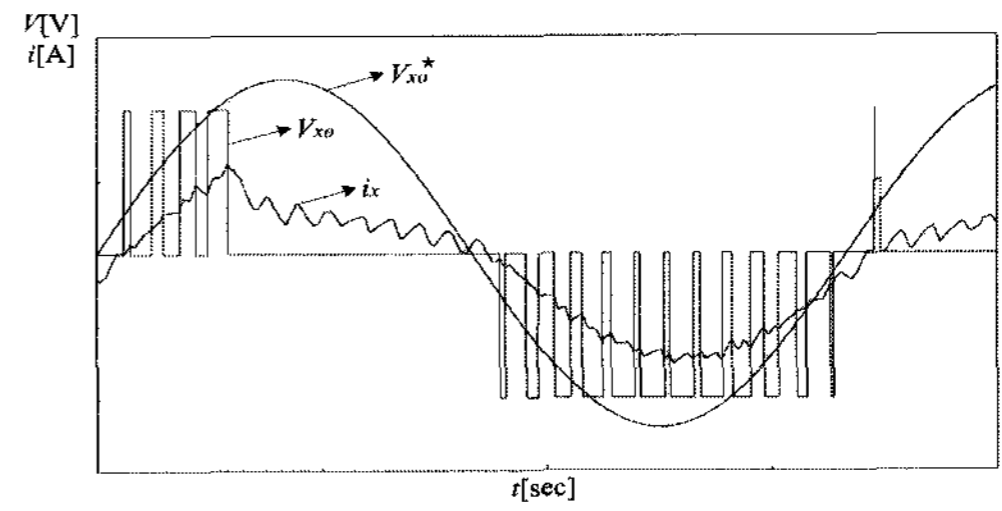


그림 4 외측 스위치 S_{x1} 에 개방성 고장 발생시 지령 폴 전압(V^*_{xo}), 출력 폴 전압(V_{xo}), 그리고 출력 상전류

Fig. 4 The reference pole voltage(V^*_{xo}), the output pole voltage(V_{xo}), and the output phase current(i_x) in the outer switch S_{x1} open-circuit fault condition

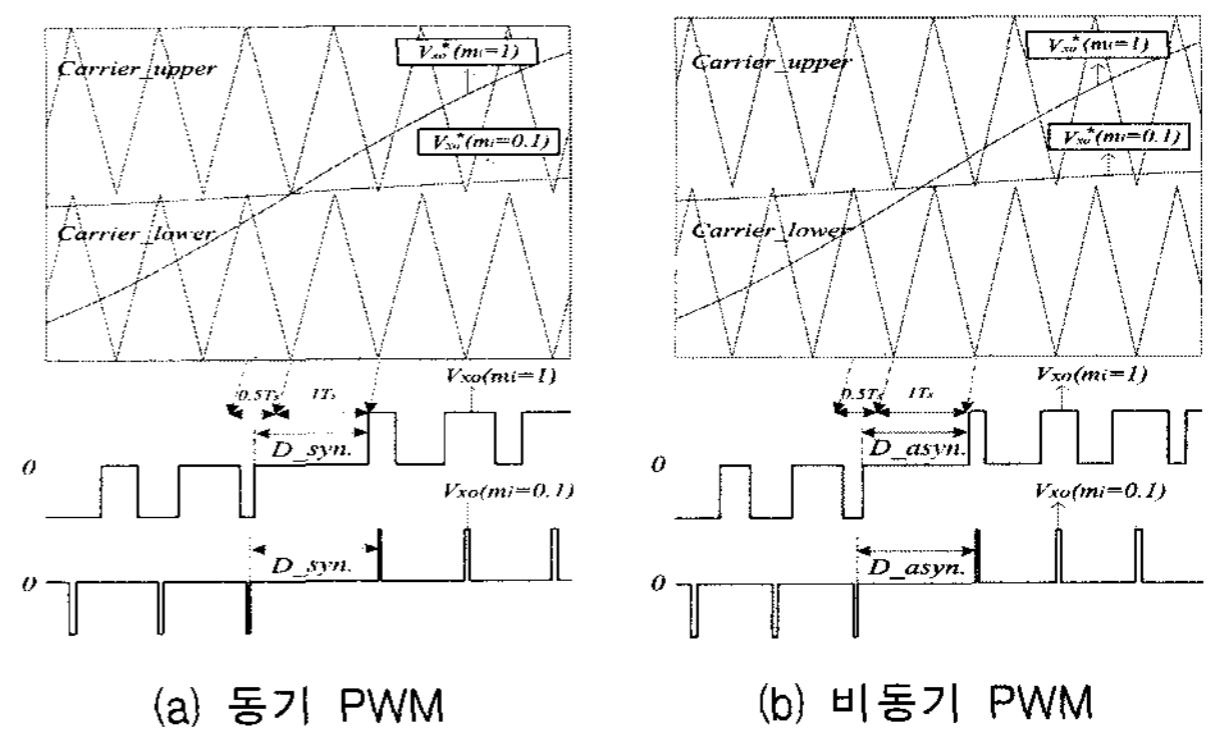


그림 5 변조지수에 따른 지령 폴 전압, 출력 폴 전압의 파형

Fig. 5 The reference pole voltage and output pole voltage waveform according to modulation index(m_i)

여기서 주의해야 할 것은 NPC 인버터는 2-레벨 인버터와는 다르게 두개의 캐리어를 사용하기 때문에 CPWM을 사용하더라도 한 샘플링 시간 이상 0인 폴 전압이 유지되는 상태가 존재하며, 이것은 그림 5를 통해서 알 수 있다.

그림 5는 정상 상태시 지령 폴 전압의 극성이 음에서 양으로 바뀔 때 지령 폴 전압과 출력 폴 전압 파형을 두개의 캐리어 파형과 함께 나타내었다. 또한 이 상태가 나타나는 것이 변조 지수와 무관함을 보이기 위해 고 변조지수와 저 변조지수에 대해 각각 분석하였다. 그림 5(a)와 5(b)는 출력 폴 전압을 동기(Synchronous) PWM과 비동기(Asynchronous) PWM에 관해 나타낸 것이며, 그림에서 보여지듯이 PWM 방식에 관계없이 폴 전압 지령치가 제로-크로싱(zero-crossing) 지점에서 스위칭 상태가 바뀌지 않기 때문에 한 샘플링 시간 이상 동안 출력 폴 전압은 0전압을 유지한다. 즉 정상 동작하는 NPC 인버터는 2-레벨 인버터와는 다르게 한 샘플링 시간 이상 0인 폴 전압을 유지하는 구간을 갖는다. 이 상태의 지속 시간은 한 샘플링 시간보다는 크며 최대 1.5 샘플링 시간(1.5Ts)이다. 이 시간은 그림으로부터 직관적으로 구할 수 있다. 결국 외측 소자의 개방성 고장을 판단하기 위해서는 정상 동작하는 NPC 인버터 시스템을 갖는 D_{syn} 또는 D_{asyn} 시간을 고려해서 판단해야만 한다.

3.2 내측 스위치의 개방성 고장

부하 출력선에 인접해 있는 내측 스위칭 소자 S_{x2} 또는 S_{x3} 에서 개방성 고장이 발생한다면 고장 스위치가 속한 상의 폴 전압 파형은 외

측 스위칭 소자의 고장시 나타나는 파형과는 다른 형태로 나타나며 이것에 대한 분석은 간단하지 않다. 이것은 외측 스위칭 소자의 고장인 경우 NPC 인버터 출력 전류가 불연속 모드로 도통하기 때문이다. 고장상의 전류가 0인 구간을 갖는 불연속 도통 모드 동안 고장상의 출력 폴 전압은 고장상이 아닌 다른 두 상에 대한 동작 조건으로부터 결정된다.

그림 6은 내측 스위치 S_{x2} 에서 개방성 고장이 발생했을 경우 지령 폴 전압(V_{xo}^*), 출력 폴 전압(V_{xo}), 그리고 출력 상전류(i_x) 파형을 나타낸다. 스위칭 상태는 'p'(또는 'o')이고 상전류가 양($i_x > 0$)인 상태에서 스위치 S_{x2} 에 개방성 고장이 발생하면 고장상의 전류는 양(positive)의 모션(또는 직류-링크 중성점)을 통한 도통 경로 대신 프리휠링 다이오드 D_{x3} 와 D_{x4} 를 통해 음(negative)의 모션으로 흐르게 된다. 이때 고장상의 출력 전류는 외측 스위치 고장과 동일하게 0으로 감소되거나 감소되는 전류 변화의 기울기는 외측 스위치 고장시 보다 크다. 이 과정 동안 고장상의 폴 전압은 정상 동작시의 $+V_{dc}/2$ (또는 0) 대신 $-V_{dc}/2$ 를 출력한다. 다른 내측 스위치 S_{x3} 에서 개방성 고장이 발생한 경우도 S_{x2} 의 고장과 유사한 폴 전압 형태를 나타낸다. 차이는 단지 고장 발생시 전류가 0으로 되기까지 폴 전압이 $+V_{dc}/2$ 인 상태로 유지된다는 것이다.

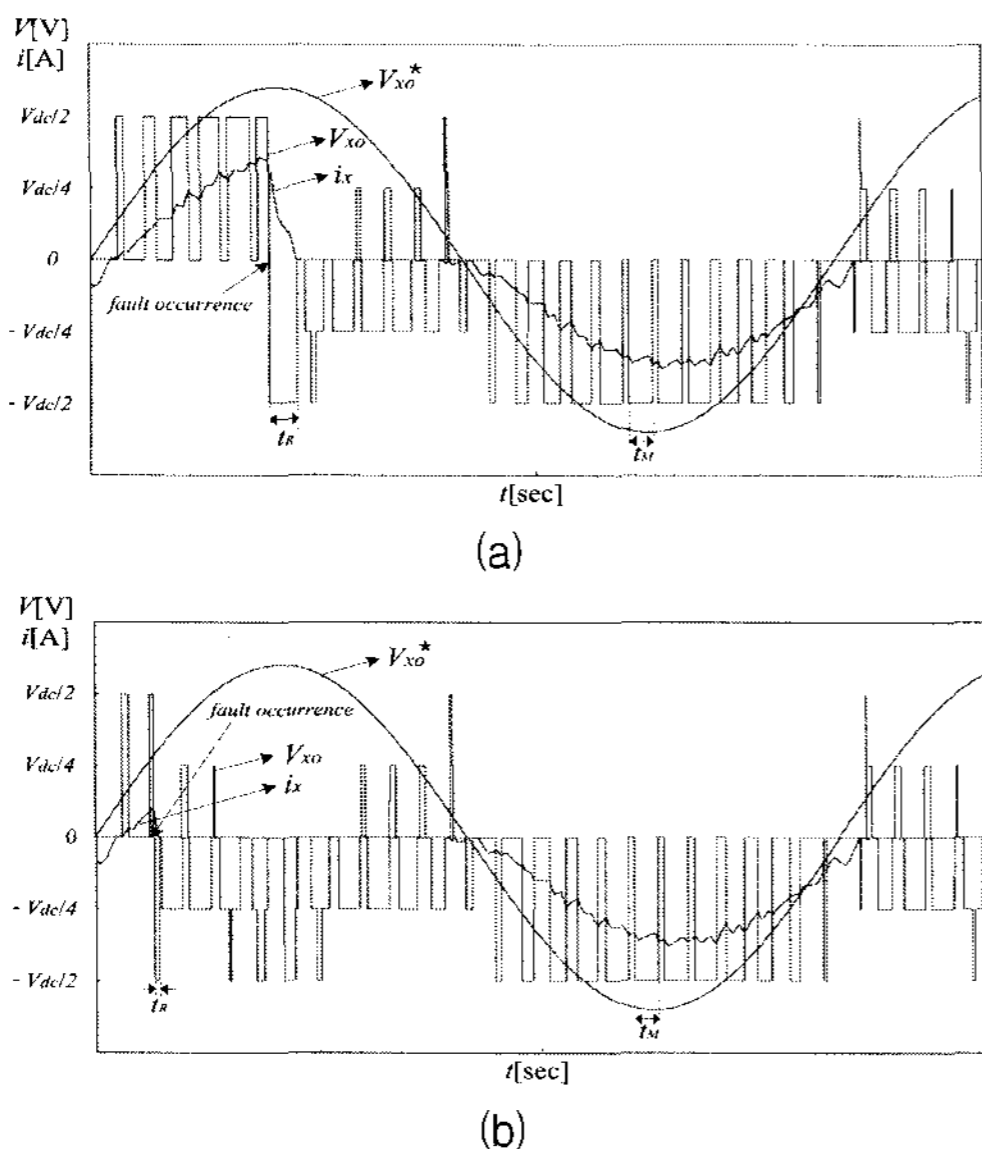


그림 6 내측 스위치 S_{x2} 에 개방성 고장 발생시 지령 폴 전압(V_{xo}^*), 출력 폴 전압, 그리고 출력 상전류

Fig. 6 The reference pole voltage(V_{xo}^*), the output pole voltage(V_{xo}), and the output phase current(i_x) for the open-circuit fault condition in the inner switch S_{x2}

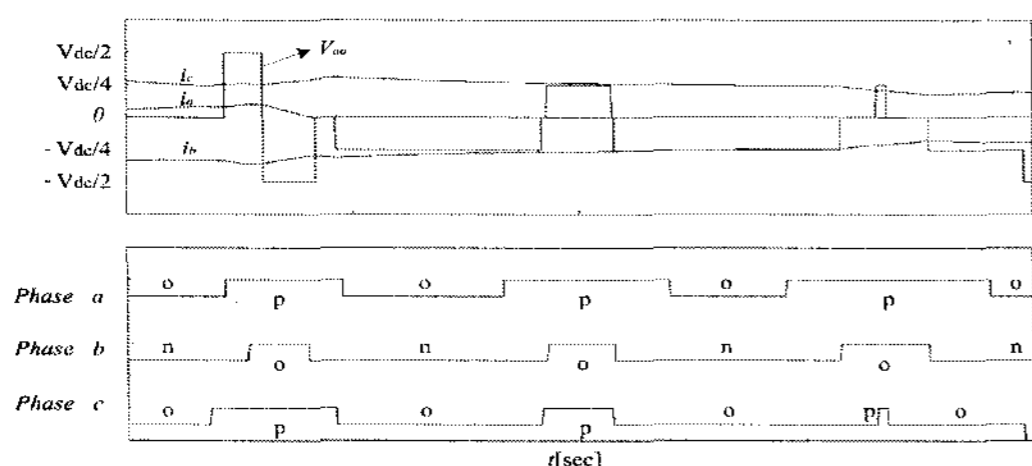


그림 7 Fig. 6(b)의 고장 조건일 때 고장상에서의 스위칭 상태와 출력 전류에 따른 상전류와 출력 폴 전압 파형

Fig. 7 The switching states and the output current for three phases and the pole voltage of fault phase when the fault condition is Fig. 6(b)

그림 6(a)는 내측 스위치 S_{x2} 에 개방성 고장이 발생 한 시점에서 외측 스위치 고장시 보다 큰 기울기를 갖는 전류의 변화를 갖지만 전류가 0으로 감소되기까지의 시간(t_R)이 정상 동작 상태에서 0이 아닌 폴 전압을 출력 할 수 있는 최대 시간(t_M) 보다 긴 경우를 나타낸 것이다. 이와 같이 임의의 한 상에서 $+V_{dc}/2$ 또는 $-V_{dc}/2$ 의 폴 전압이 정상 동작시 출력 할 수 있는 최대 시간(t_M) 보다 긴 시간 유지 된다면 그 상은 개방성 고장이 발생한 것으로 판단할 수 있다. 그러나 그림 6(b)에 나타낸 것처럼 고장 발생 후 전류가 0으로 되기까지의 시간 t_R 이 t_M 보다 짧다면 앞의 경우처럼 고장을 판단할 수 없다. 이 단계 이후의 폴 전압을 관찰해보면 불규칙적인 비정상 전압 $+V_{dc}/4$ 그리고 $-V_{dc}/4$ 가 한 샘플링 시간보다 짧은 시간동안 나타난다. 이것은 앞에서 언급했듯이 내측 스위치 고장시 고장상의 출력전류가 불연속 도통 모드로 동작하기 때문에 발생하는 것이다. 고장상의 전류가 0으로 나타나는 동안 고장상에 발생하는 비정상 전압은 다음과 같이 고장상 이외의 다른 두 상의 동작 상태를 분석하여 해석 할 수 있다.

이를 위해 전류가 0인 상태에서 고장 상에 속한 스위칭 소자 및 클램핑 다이오드들은 내부 기생 커패시턴스에 의한 등가 커패시터로 표현하였다. 그림 7은 그림 6(b)에 해당하는 고장 조건에 대한 세 상의 전류 파형과 인버터 시스템의 스위칭 상태를 나타낸 것이다. 여기서 고장 스위치는 S_{a2} 로 가정하였으며, 'a'상 폴 전압에서 처음으로 나타나는 $-V_{dc}/4$ 는 스위칭 상태가 'ono'이며 상전류 상태는 $i_a=0, i_b < 0, i_c > 0$ 이다.

이 상태를 NPC 인버터 시스템의 회로 상에 적용하여 나타낸 것이 그림 8(a)이다. 여기서 고장상 전류가 0이므로 스위칭 소자들과 클램핑 다이오드들을 각각 등가 커패시터로 표현할 수 있으며 그림 8(b)와 같은 간단한 등가 회로로 나타내었다. $i_a=0$ 이므로 부하의 중성점 전압과 'a'상의 폴 전압 전위가 같다고 간주할 수 있고, o점에 대한 c점의 전위는 o점 전위와 같다. 그러므로 상 'a'의 폴 전압은 $V_{ao}=V_{nc}$, 즉 $-V_{dc}/4$ 가 된다.

또 다른 종류의 비정상적인 전압 $+V_{dc}/4$ 에 대한 해석은 스위칭 상태가 'pop'이며 전류는 각각 $i_a=0, i_b < 0, i_c > 0$ 이다. 이 조건에 해당하는 전류 도통 경로와 이것의 등가회로를 그림 8(c)와 8(d)에 나타내었다. 고장상의 폴 전압은 앞에서 설명한 것과 동일하게 구할 수 있으며, 그 결과 고장상의 폴 전압 V_{ao} 는 $+V_{dc}/4$ 임을 확인 할 수 있다.

여기서 주의해야 할 것은 이와 같은 비정상 전압이 정상 상태시에도 존재한다는 것이다. 이것은 실제 스위칭 소자의 턴-온, 턴-오프 과정이 순간적이지 못하기 때문에 나타나는 것으로 당연한 것이다. 정상 상태와의 차이점은 고장 상태시 나타나는 비정상 전압의 유지 시간이 정상 상태시 나타나는 비정상 상태 전압의 유지 시간 보다 더 길게 나타나는 것이다. 결국 내측 소자의 고장 판단을 위해서는 정상 전압 ($+V_{dc}/2$ 그리고 $-V_{dc}/2$)과 비정상 전압($+V_{dc}/4$ 그리고 $-V_{dc}/4$)에 대한 전압 구분뿐만 아니라 이들 전압의 유지 시간에 대한 정보가 필요하다.

4. 제안한 고장 검출 회로

3장에서 소개된 스위칭 소자의 개방성 고장 발생시 폴 전압 변화 분석으로부터 전압 크기의 구분과 이것의 유지 시간을 안다면 스위칭 소자의 개방성 고장을 판단 할 수 있다.

그림 9는 스위칭 소자에서 개방성 고장이 발생하였을 때 고장을 판단하기 위해 본 논문에서 제안되어진 회로이다. 제안된 회로는 고장 발생시 나타나는 출력 폴 전압 분석을 근거로 하여 설계한 것이며 절대값 회로를 포함하는 폴 전압 검출부, 전압 레벨 검출부, 적분부, 그리고 비교부로 구성된다.

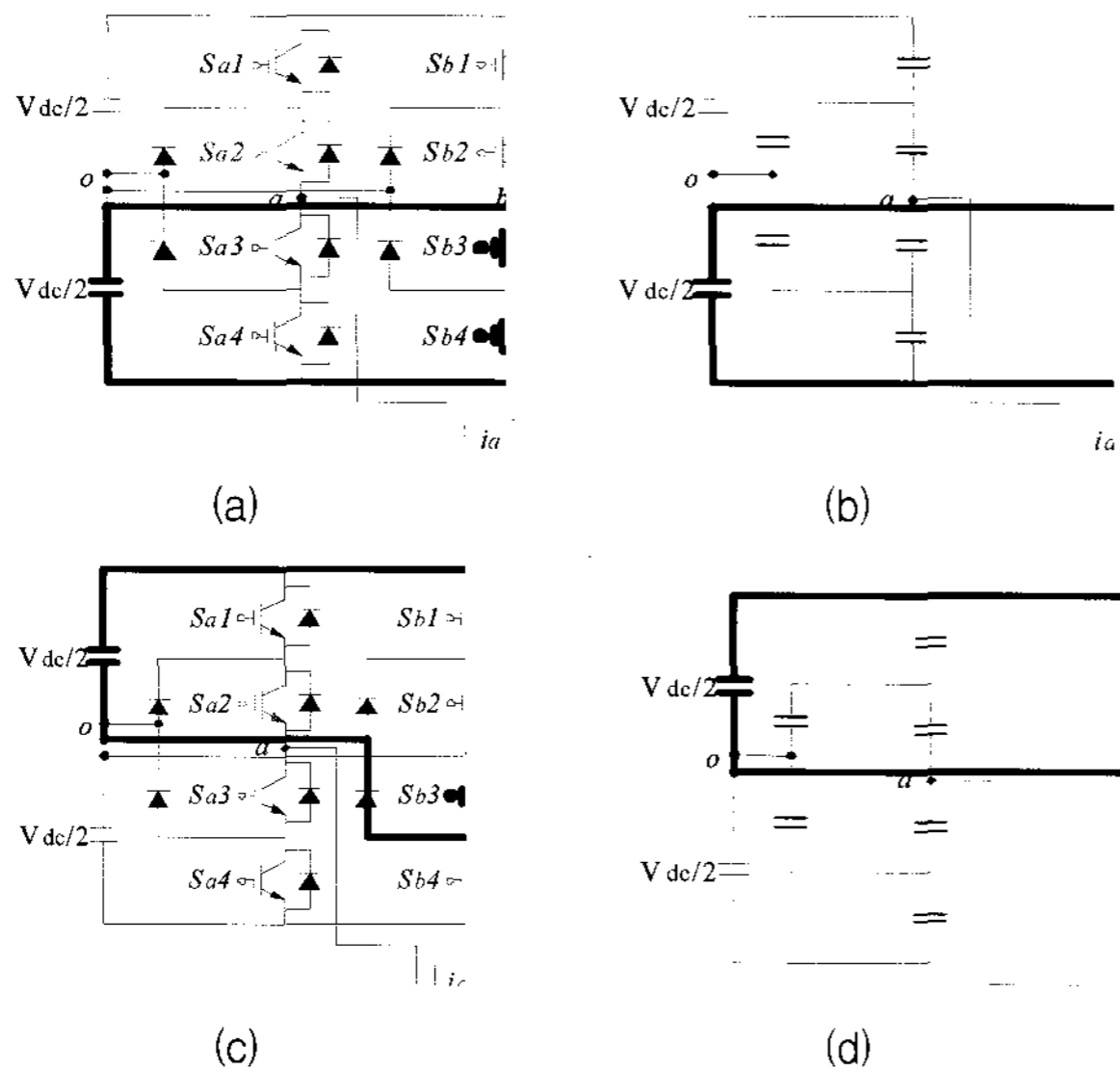


그림 8 스위치 Sa2 개방성 고장 발생시 스위칭 상태와 상 전류에 따른 전류 도통경로

Fig. 8 The current conduction path according to the switching states and the phase currents when switch Sa2 is open-circuit fault

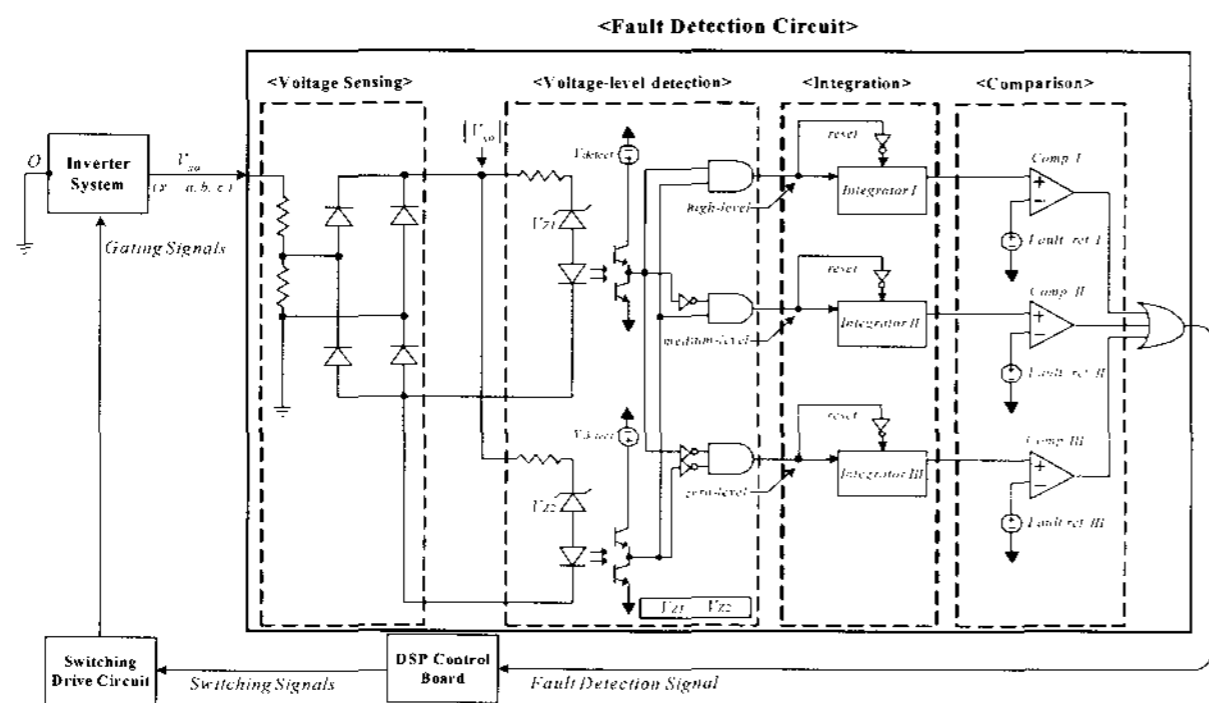


그림 9 제안한 개방성 고장 검출 회로
Fig. 9 Proposed open-circuit fault detection circuit

4.1 폴 전압 검출부

인버터 시스템의 고장 허용 제어에서 고장 검출의 목적은 단순히 고장 스위치의 위치를 확인하는 것이 아니라 이 스위치가 포함된 고장상을 확인하는 것이다. 왜냐하면 스위칭 소자의 고장 발생시 고장의 확산을 막기 위해서는 고장상을 직류-링크단으로부터 분리되어야만 하기 때문이다. 결국 고장 허용 제어를 위한 고장 확인은 고장 스위치가 속한 상을 확인하는 것만으로 충분하다. 그러나 기존의 방법들은 모두 고장상 확인을 위해 고장 스위치 확인을 먼저 수행한다. NPC 인버터는 많은 수의 스위칭 소자를 사용하므로 각 소자에 대한 고장을 확인하는 것은 기존 2-레벨 인버터에 비해 많은 양의 계산이 필요하고 복잡하다. 그러므로 고장 스위치를 검출하여 고장상을 확인하는 기존 방법들은 NPC 인버터 시스템에 적용하기에 적합하지 않으며

또한 고장 허용 제어를 위해 필수적인 사항도 아니다.

본 논문에서 제안된 방법은 PWM 고유의 특성을 이용하기 때문에 정확한 고장 스위치 위치를 파악하지 않고도 고장상의 확인이 가능하다. 이 방법은 극성을 제외한 폴 전압의 크기와 이것의 유지 시간 측정이 요구된다. 폴 전압 검출을 위해 분압 저항을 사용하였으며, 측정된 폴 전압의 크기만 확인하기 위해 전과 정류 회로가 사용되었다.

4.2 전압-레벨 검출부

제안한 방법은 검출된 폴 전압 크기에 대해 전압-레벨의 구분을 필요로 한다. 분압 저항을 통해 검출된 폴 전압은 전과 정류 회로를 거쳐 극성이 제거된 폴 전압(V_{xol})으로 변환되며 이것은 세 가지 전압 레벨로 분류할 수 있으며 각각 *high*-레벨 ($+V_{dc}/2$ 또는 $-V_{dc}/2$), *zero*-레벨(0) 그리고 *medium*-레벨 ($+V_{dc}/4$ 또는 $-V_{dc}/4$)로 정의된다. 그림 9의 고장 검출 회로에서 보여지듯이 제너 다이오드와 포토커플러를 이용하여 간단한 논리회로를 설계함으로써 V_{xol} 의 전압-레벨 구분이 가능하며 고가의 절연 증폭기를 대체 시킬 수 있다. 이 회로에서 V_{xol} 가 제너 전압 V_{z1} 보다 크면 *high*-레벨, 제너 전압 V_{z2} 보다 작으면 *zero*-레벨, 그 밖의 경우는 *medium*-레벨이다.

4.3 적분부

전 단계의 전압-레벨 검출 및 구분이 최종적인 고장 판단을 의미하는 것은 아니다. 왜냐하면 고장 발생이후 인버터 출력 폴 전압은 고장 이전과 마찬가지로 정상 전압에 해당하는 전압-레벨인 *high*-레벨과 *zero*-레벨이 전압-레벨 검출부로부터 검출되고, 또한 폴 전압은 *high*-레벨에서 *zero*-레벨까지 *medium*-레벨의 중간 단계 없이 순간적으로 변화되는 것이 아니기 때문에 고장 유무에 관계없이 *medium*-레벨의 폴 전압은 유지되는 시간의 차이만 있을 뿐 항상 존재한다.

고장 전과 후의 차이점은 고장 스위치의 위치와 동작 조건에 따라 하나 또는 두개의 전압-레벨에 대한 유지 시간이 정상 동작시 나타날 수 있는 최대 유지 시간보다 길어진다는 것이다. 그러므로 고장 판단을 위해서는 전압-레벨의 구분뿐만 아니라 전압-레벨의 유지 시간을 검출하는 것이 필요하다. 각 전압-레벨에 대한 유지 시간은 세 개의 적분기를 이용해 시간의 정보를 전압의 크기로 변환하여 간접적으로 검출할 수 있다.

4.4 비교부

최종적으로 스위칭 소자의 개방성 고장을 판별하기 위해 각각의 적분기 회로 출력은 세 가지로 구분된 전압-레벨들의 정상 동작에 해당하는 고장 레퍼런스($Fault_Ref. X$)와 비교되며, 이 고장 레퍼런스는 정상 동작 조건하에서 각 전압-레벨에 대한 최대 유지 가능한 시간으로부터 결정된다.

고장 레퍼런스는 식 (1)으로써 정의 할 수 있다.

$$\begin{aligned}
 Fault_ref.X &= \int_0^{T_x} K \cdot V_{detect} \cdot dt \\
 &= K \cdot V_{detect} \cdot T_x
 \end{aligned}
 \tag{1}$$

for $x=I, II,$ and III

여기서 T_x 는 각 전압-레벨에 대한 최대 유지 가능 시간이며, K 는 적분기 이득, V_{detect} 는 적분기 입력전압이다.

T_I 과 T_{III} 는 정상 상태시 high-레벨과 zero-레벨에 대한 최대 유지 가능 시간이며, 3장에서 분석으로부터 각각 1 샘플링($1T_s$)과 1.5 샘플링 시간($1.5T_s$)이 된다. 즉 $T_I=1T_s$ 그리고 $T_{III}=1.5T_s$ 이다. 만약 고정된 변조 지수를 사용하는 인버터인 경우 빠른 고장 검출을 위해 변조지수에 따라 T_I 과 T_{III} 는 이 최대 유지 가능 시간 내에서 조정이 가능하다. 이것은 변조지수가 감소함에 따라 high-레벨의 최대 유지 가능 시간이 $1T_s$ 보다 감소되며, 변조지수가 증가함에 따라 zero-레벨의 최대 유지 가능 시간이 $1.5T_s$ 보다 감소되기 때문이다.

스위칭 소자가 이상적인 경우라고 가정하면 정상 상태시 medium-레벨에 대한 유지 가능 시간인 T_{II} 는 0이다. 그러나 실제 스위칭 소자는 턴-온 시간과 턴-오프 시간이 존재하기 때문에 medium-레벨 유지 가능 시간인 T_{II} 는 분명히 존재한다. 정상 동작하는 동안 medium-레벨 전압의 T_{II} 는 한 샘플링 시간보다 훨씬 짧으며, 거의 0에 가깝지만 정확한 고장 검출을 위해서는 고려되어야만 한다. 여기서 주의해야 할 점은 T_{II} 뿐만 아니라 T_I 과 T_{III} 도 이러한 실제적인 스위치 특성을 고려해야 한다는 것이다.

실제 구현을 위해서는 스위치의 특성뿐만 아니라 게이트 드라이버 특성, 데드타임 등 여러 가지 실험 조건을 고려하여야 한다. 따라서 실제 고장 진단을 하기 위해 고장 레퍼런스는 이론적 계산에 의한 T_x 로부터 구하는 것 보다 실험을 통해 직접적으로 고장 레퍼런스를 구하는 것이 요구된다. 위에서 설명한 T_x 시간은 고장 판단을 위한 적분기 이득 값 설계에 사용된다.

5. 고장 허용 시스템

일반적으로 스위칭 소자에서의 고장 발생시 전체 인버터 시스템은 정지되어야만 한다. 그러나 만약 인버터 시스템이 높은 수준의 신뢰성을 요구하는 시스템에 적용된다면 고장 상황에서도 연속적인 운전이 보장되어야만 한다. 이러한 요구를 만족시키기 위해 현재까지 다양한 고장 허용 인버터 시스템과 이것의 제어방법이 개발되어져 왔다 [5]-[6].

이들 중 그림 10은 본 논문에서 제안한 고장 진단 방법을 적용하기 위해 사용된 고장 허용 시스템이다[7]. 이 시스템은 기존 NPC 인버터 시스템의 각 상에 두개의 사이리스터 (back-to-back connected SCRs, T_{x1} 그리고 T_{x2} , $x=a, b, c$)가 추가된 형태로 이 스위치들은 고장 확인 후 인버터 회로를 재구성하기 위해 사용된다. 정상 동작 조건에서 T_{x1} 과 T_{x2} 는 턴-오프 상태이다. 고장 확인이 되어진 이후 고장 스위치가 속한 상의 기존 스위치 제어신호는 모두 턴-오프가 되고 동시에 새로 추가된 두개의 사이리스터는 턴-온 되어진다.

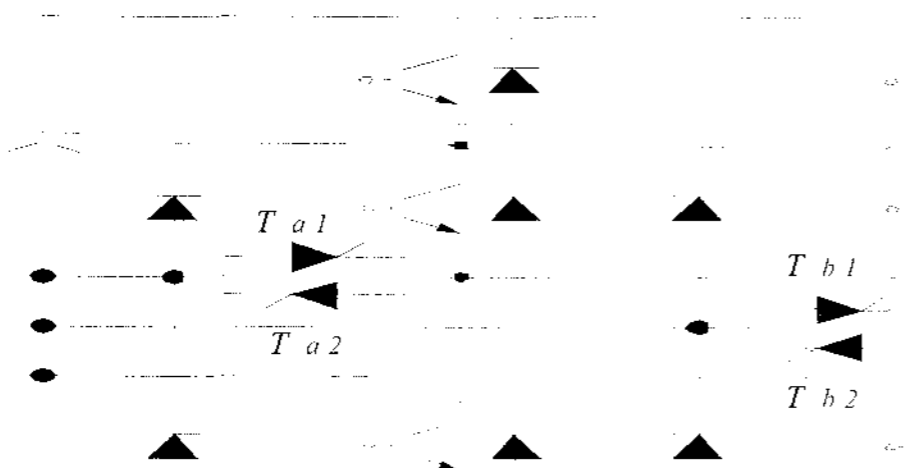


그림 10 고장 허용 능력을 갖는 3상 NPC 인버터

Fig. 10 A three-phase NPC inverter with fault tolerant ability

그러면 고장상에 관계된 부하는 직류-링크 중성점에 연결되고 고장상의 폴 전압은 정상 동작 조건의 'o' 스위칭 상태처럼 항상 0이 된다. 결과적으로 고장 후 시스템의 구조는 오직 두개의 제어 가능한 상만으로 구성된다. 이렇게 재구성된 인버터 시스템이 연속적으로 평형된 3상의 출력을 가능하게 하기 위해서는 3상의 폴 전압 레퍼런스들이 바뀌어야만 한다.

고장 발생 이전의 폴 전압 레퍼런스들은(V^*_{xo} , $x=a, b$, 그리고 c) 식(2)와 같이 정의 된다.

$$\begin{aligned} V_{ao}^* &= V_m \angle 0^\circ \\ V_{bo}^* &= V_m \angle -120^\circ \\ V_{co}^* &= V_m \angle +120^\circ \end{aligned} \quad (2)$$

고장 발생시 만약 고장 스위치가 포함된 상이 'x'상이라면, 'x'상 및 다른 두상의 부하에 연속적으로 평형된 3상이 나타나기 위한 새로운 폴 전압 레퍼런스(V^{**})는 식 (3)으로 대체되어야만 한다.

$$\begin{aligned} V_{xo}^{**} &= 0 \\ V_{x+1o}^{**} &= V_{x+1o}^* \\ V_{x+2o}^{**} &= V_{x-1o}^* \cdot 1 \angle -60^\circ \end{aligned} \quad (3)$$

여기서 $x+1$ 과 $x+2$ 는 각각 고장상 'x' 보다 120° 뒤지고 앞서는 상이다.

이 시스템은 고장시 고장의 확산을 막고 연속적인 출력이 가능하나 기본과 최대 출력 전압이 고장 이전과 비교해 $1/\sqrt{3}$ 배 만큼 작아진다.

6. 실험 결과

제안된 고장 검출 방법의 타당성을 증명하기 위해 그림 10의 고장 허용 능력을 갖는 NPC 인버터 시스템을 디지털 신호처리기 (DSP) TMS320C31과 EPLD EPM7128EL84-12를 사용하여 제작하였다.

실험은 'a'상 내측 스위치 Sa2 에 개방성 고장을 발생시켜 두 가지 조건으로 나누어 실험되어졌다. 첫 번째 조건은 부하 전류가 0으로 되기까지의 시간이 한 샘플링 시간보다 긴 경우 (Fig. 6(a))이고, 두 번째 조건은 부하전류가 0으로 되기까지의 시간이 한 샘플링 시간보다 짧은 경우 (Fig. 6(b))이다.

표 2 실험 조건

Table 2 Experimental condition

Parameter		Value
output frequency		60 Hz
modulation index	before fault	0.533
	after fault	0.9237
DC-link voltage	V_{dc}	200 V
load	R_x	9 Ω
	L_x	($x = a, b, \text{ and } c$) 5 mH
sampling time	T_s	250 μs

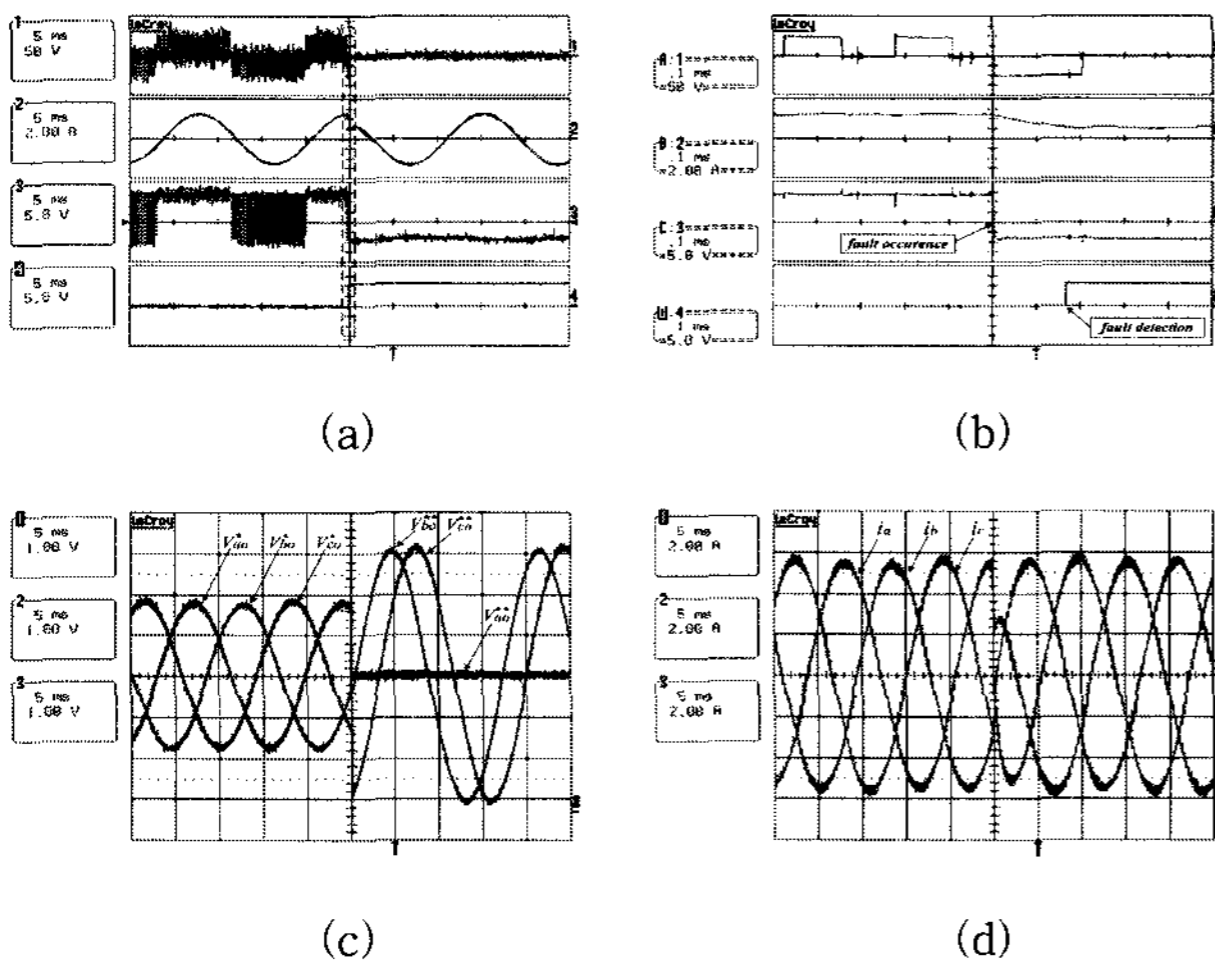


그림 11 그림 6(a)의 고장 조건에서 실험결과
 Fig. 11 Experimental results for fault condition of Fig. 6(a)

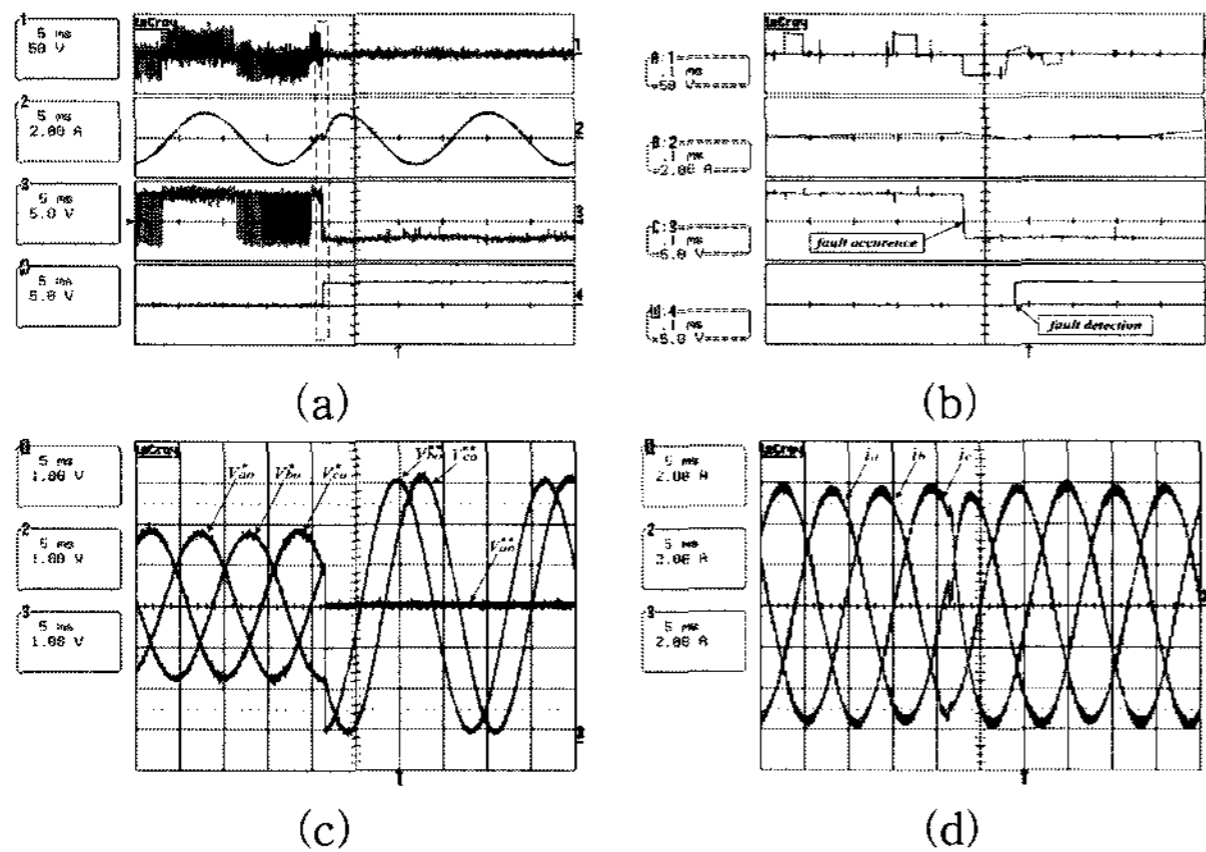


그림 12 그림 6(b)의 고장 조건에서 실험결과
 Fig. 12 Experimental results for fault condition of Fig. 6(b)

개방성 고장 발생은 게이트 드라이브에 강제로 턴-오프 신호를 인가하여 구성하였으며, 실험에 사용된 파라미터들은 표 2에 나타냈었다. 여기서 고장 발생 이전과 이후 변조지수를 달리한 이유는 고장 발생 이전과 고장 이후에 고장 허용 제어가 되기까지의 사이 시간 동안 출력 전압의 변화를 관찰하기 위해서이다. 고장 발생 이후 고장허용 제어로 동작하는 인버터 시스템의 기본과 출력 전압이 정상 상태에 비해 $1/\sqrt{3}$ 배 만큼 감소되기 때문에 저감된 출력 전압을 보상하기 위하여 고장 허용 제어 동작시 변조지수가 이전보다 $\sqrt{3}$ 배 증가시킴으로써 고장 전과 후의 출력 차이는 없게 된다. 따라서 고장 발생과 이것의 보상 사이 시간 동안 나타나는 출력의 변화를 관찰하는 것이 가능하다.

이상적인 동작 조건에서 고장 레퍼런스의 선택은 각 전압-레벨에 대한 최대 유지 가능 시간(T_x)을 사용하지만 실제 실험상 발생하는 오차를 보상하여 고장검출의 오류를 방지하기 위해 정상 동작시 측정된 각각의 적분기 회로에서 출력되는 최대값보다 조금 더 크게 설정하였다. 변조지수가 0.533일 경우, 정상 동작 조건에서 측정된 high-레벨 폴 전압의 최대 유지 시간은 약 $130\mu s$ 이다. 그러나 고장 판단을 위한 고장 레퍼런스

$I(Fault_Ref. I)$ 는 $170\mu s$ 에 해당되는 전압값으로 설정하였다. 정상 동작 조건에서 검출된 medium-레벨의 유지 시간은 변조지수와 무관하게 거의 0이다. 그리고 변조지수가 0.533일 때, 정상 동작 조건에서 검출된 zero-레벨 폴 전압의 최대 유지 시간은 대략 $360\mu s$ 이다. 따라서 실험상의 오차를 고려한 이들 두 전압-레벨들의 고장 레퍼런스 II($Fault_Ref. II$)와 고장 레퍼런스 III ($Fault_Ref. III$)는 각각 $15\mu s$ 와 $400\mu s$ 에 해당하는 전압값으로 설정하였다.

그림 11은 그림 6(a)의 고장 조건에 해당하는 실험 결과로 고장은 'o' 스위칭 상태에서 발생시켰으며 이것의 고장 확인은 비교기 I($Comp. I$)에 의해 검출되어졌다. 그림 11(b)를 제외하고는 모든 파형들은 동시에 측정되어졌다. 그림 11(a)는 고장상 'a'에서 폴 전압, 상전류, 스위치 $Sa2$ 의 스위칭 신호 그리고 고장 검출 신호 파형 나타낸다.

그림 11(b)는 고장 검출 시간(t_o)까지 걸리는 정확한 시간을 확인하기 위해 그림 11(a)에 점선으로 표시된 영역을 확대한 것이며, 고장 검출까지의 시간은 $170\mu s$ 이다. 그림 11(c)는 고장 검출이후 고장 허용 제어에 의해 변화되어지는 지령 폴 전압 신호들을 나타낸다. 그림 11(d)에서는 고장 발생 전과 후의 NPC 인버터 시스템 상전류들을 나타낸다.

그림 12는 그림 6(b)의 고장 조건에 해당하는 실험 결과로 고장은 'o' 스위칭 상태에서 발생시켰으며 이것의 고장 확인은 비교기 II($Comp. II$)에 의해 검출되어졌다. 그림 12(b)를 제외하고는 모든 파형들은 동시에 측정되어졌다. 그림 12(a)는 고장상 'a'에서 폴 전압, 상전류, 스위치 $Sa2$ 의 스위칭 신호 그리고 고장 검출 신호 파형을 나타낸다. 그림 12(b)는 고장 검출 시간(t_o)까지 걸리는 시간을 확인하기 위해 그림 12(a)에 점선으로 표시된 영역을 확대하여 나타내었다. 그리고 그림 11에서와 같이 'o' 스위칭 상태에서 고장이 발생하였음에도 불구하고 전류가 0으로 도달하는 시간이 $105\mu s$ 로 고장 레퍼런스 I($Fault_Ref. I$)에 해당하는 $170\mu s$ 보다 짧기 때문에 비교기 I($Comp. I$)으로는 고장을 검출하지 못한다. 따라서 전류가 0으로 도달한 이후 medium-레벨 폴 전압 검출부에 의해 고장시 발생하는 이상 전압-레벨이 확인되며 비교기 II($Comp. II$)에 의해 고장이 검출되어졌다. 결국 고장 검출까지 걸리는 시간은 $120\mu s$ 이다. 그림 12(c)는 고장 검출이후 고장 허용 제어에 의해 변화되어지는 지령 폴 전압 신호들을 나타낸다. 그림 12(d)에서는 고장 발생 전과 후의 NPC 인버터 시스템 상전류들을 나타낸다.

7. 결론

본 논문은 3상 NPC PWM 인버터의 스위칭 소자에 개방성 고장이 발생하였을 경우 고장 검출을 위한 새로운 진단법을 제안하였다.

제안한 고장 검출 방법은 PWM 인버터의 고유 특성을 이용하여 고장 검출 및 확인이 가능하다. 이 방법으로부터 고장 조건의 검출은 최대 두 샘플링 시간($2T_s$) 내에 가능하며, 기존 방법들 중 가장 빠른 고장 검출 시간인 기본과 한 주기의 $1/4$ 이라는 시간에 비해 더욱 빠른 고장 검출 능력을 갖는다. 이러한 고장 검출 능력을 갖는 새로운 고장 검출 시스템을 기존의 고장 허용 방법과 통합하여 적용할 경우, 고장 발생과 고장 보상 사이의 시간동안 발생하는 악영향을 최소화함과

동시에 제어 성능을 빠르게 회복하여 인버터 시스템의 연속적인 운전이 가능하도록 한다. 또한 이 방법은 기존 인버터 시스템에 간단한 고장 검출 회로를 추가함으로써 쉽게 구현 가능하다는 장점을 갖는다. 기존 고장 허용 인버터 시스템에 제안한 새로운 고장 검출 방법을 통합시켜 보다 강인한 NPC PWM 인버터 시스템을 구현하였으며 실험을 통하여 이 방법의 신뢰성과 우수성을 입증하였다.

감사의 글

본 연구는 국토해양부 미래철도기술개발사업의 연구비지원(과제번호 07차세대고속철도A01)에 의해 수행되었습니다.

참고 문헌

[1] J. Rodriguez, J. S. Lai, and F. Z. Peng, "Multilevel inverters: A survey of topologies, controls, and applications," *IEEE Trans. Ind. Electron.*, vol. 49, no. 4, pp. 724-738, Aug. 2002.

[2] A. Bendre, G. Venkataramanan, D. Rosene, and V. Srinivasan, "Modeling and design of a neutral-point voltage regulator for a three-level diode-clamped inverter using multiple-carrier modulation," *IEEE Trans. Ind. Electron.*, vol. 53, no. 3, pp. 718-726, Jun. 2006.

[3] J. Pou, J. Zaragoza, P. Rodriguez, S. Ceballos, V. M. Sala, R. P. Burgos, and D. Boroyevich, "Fast-processing modulation strategy for the neutral-point-clamped converter with total elimination of low-frequency voltage oscillations in the neutral point," *IEEE Trans. Ind. Electron.*, vol. 54, no. 4, pp. 2288-2294, Aug. 2007.

[4] D. Kastha, and B. K. Bose, "Investigation of fault modes of voltage-fed inverter system for induction motor drive," *IEEE Trans. Ind. Appl.*, vol. 30, no. 4, pp. 1208-1038, Jul./Aug. 1994.

[5] R. Spe and A. K. Wallace, "Remedial strategy for brushless dc drive failures," *IEEE Trans. Ind. Appl.*, vol. 26, no. 2, pp. 259-266, Mar./Apr. 1990.

[6] T. H. Liu, J. R. Fu, and T. A. Lipo, "A strategy for improving reliability of field-oriented controlled induction motor drives," *IEEE Trans. Ind. Appl.*, vol. 29, pp. 910-918, Sep./Oct. 1993.

[7] G. T. Park, T. J. Kim, D.W. Kang, and D. S. Hyun, "Control method of NPC inverter for continues operation under one phase fault condition," in *Conf. Rec. IEEE Industry Applications Society Annu. Meeting, Seattle, USA*, pp. 2188-2193, 2004.

[8] K. S. Smith, L. Ran, and J. Penman, "Real-time detection of intermittent misfiring in a voltage-fed PWM inverter induction-motor drive," *IEEE Trans. Ind. Electron.*, vol. 44, no. 4, pp. 468-476, Aug. 1997.

[9] R. Peugeot, S. Courtine, and J. P. Rognon, "Fault detection and isolation on a PWM inverter by knowledge-based model," *IEEE Trans. Ind. Appl.*, vol. 34, no. 6, pp. 1318-1326, Nov./Dec. 1998.

[10] K. Rothenhagen and F. W. Fuchs, "Performance of diagnosis methods for IGBT open circuit faults in three phase voltage source inverters for AC variable speed drives," in *Proc. 11th Eur. Conf. Power Electronics, EPE'05, Dresden, Germany, 2005*, CD-ROM.

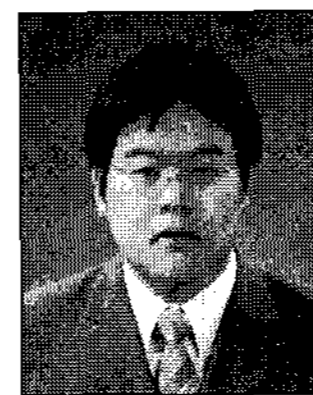
[11] R. L. de Araujo Riberio, C. B. Jacobina, E. R. C. da Silva, and A. M. N. Lima, "Fault detection of open-switch damage in voltage-fed PWM motor drive systems," *IEEE Trans. Power Electron.*, vol. 18, no. 2, pp. 587-593, Mar. 2003.

저 자 소 개



이 정 대 (李 正 大)

1978년 12월 9일생. 2005년 부경대 전기공학과 졸업. 2006년~현재 한양대 대학원 전기공학과 석사과정.
Tel : 02-2220-0341
E-mail : skyljd78@hanyang.ac.kr



김 태 진 (金 兌 珍)

1974년 8월 31일생. 2000년 대전대 전기공학과 졸업. 2002년 한양대 대학원 전기공학과 졸업(석사). 2002년~현재 동 대학원 전기공학과 박사과정.
Tel : 02-2220-0341
E-mail : taejink831@hanyang.ac.kr



하 동 현 (河 東 鉉)

1960년 5월 13일생. 1995년 숭실대 대학원 전기공학과 졸업(석사). 2005년 한양대 대학원(박사수료). 1992년~1997년 현대정공(주)기술연구소. 1998년~2003년 현대모비스(주)기술연구소 선임연구원. 2004년~ 현재 현대로템(주)기술연구소 책임연구원.
Tel : 031-460-1479
E-mail : haelec@hanmail.net



현 동 석 (玄 東 石)

1950년 4월 8일생. 1973년 한양대 전기공학과 졸업. 1978년 동 대학원 전기공학과 졸업(석사). 1986년 서울대 대학원 전기공학과 졸업(공박). 1984년~1985년 미국 토레도대학 교환교수. 1988년~1989년 원혜공과대학 교환교수. 2003년 IEEE, Fellow Member. 2006년~현재 국제인명센터 부총재. 2007년 ABI Fellow. 1979년~현재 한양대 전기제어생체공학부 교수.
Tel : 02-2220-0345
E-mail : dshyun@hanyang.ac.kr