

논문 2008-45SD-7-3

광량 변화에 따른 저전력 작은 면적을 가지는 포토플래시 용 펄스폭 변조기

(A Low-Power and Small-Area Pulse Width Modulator y Light Intensity for Photoflash)

이 우 관*, 김 수 원*

(Woo Kwan Lee and Soo-Won Kim)

요 약

본 논문에서는 광량 변화에 따른 저전력 작은 면적을 가지는 포토플래시 용 펄스폭 변조기를 제안한다. 광량 제어 회로는 정전용량, 포토다이오드, 그리고 비교기로 꾸밀 수 있다. 제안된 펄스폭 변조기는 대기 전력 소모를 줄이기 위해서 비교기를 제외한 모든 부분을 디지털회로로 설계하였다. 그리고 IGBT 드라이버는 지연 소자를 사용하여 단락 방지 회로를 추가하였다. 제안된 펄스폭 변조기는 0.5V ~ 2.5V의 변조 신호 전압의 범위와 300Hz 동작 속도에서 0.14ms ~ 1.65ms의 펄스폭 변조 범위를 가진다. 제안된 펄스폭 변조기는 0.35 μ m CMOS 공정으로 제작되었으며, 0.85mm x 0.56mm의 면적을 가진다. 제안된 회로는 300Hz 그리고 3.0V에서 3.0mW의 전력을 소모한다.

Abstract

This paper presents a low-power and small-area pulse width modulator by light intensity for photoflash. Light intensity controller is achieved by using capacitor, photodiode, and comparator. The proposed circuit designs digital circuit to reduce static power consumption except comparator. And IGBT driver has short circuit protection using delay cell. The pulse width modulator has the operating range of V_{MS} from 0.5V to 2.5V and pulse width of output from 0.14ms to 1.65ms at 300Hz. The pulse width modulator fabricated in 0.35- μ m CMOS technology occupies 0.85mm x 0.56mm. This circuit consumes 3.0mW at 300Hz and 3.0V.

Keywords : Pulse width modulator(PWM), Light intensity controller, IGBT driver, and Short circuit protection

I. 서 론

어두운 곳에서 사진을 찍을 경우 포토플래시를 사용한다. 사진기의 포토플래시는 크게 충전 부분과 방전부분, 두 부분으로 구성이 된다. 충전 부분은 트랜스포머, 제어기, 그리고 외부 캐패시터로 구성이 된다. 충전부분은 제어기의 전류 제어를 통해 외부 캐패시터에 전하를 충전한다. 이에 따라 전압이 상승하고, 일정 수준 이상

의 전압이 상승하면 동작이 멈추게 된다. 방전 부분은 플래시램프, IGBT 그리고 IGBT를 구동하는 트리거회로로 구성이 되어있다. 트리거 회로에 입력 펄스 신호가 들어오면 IGBT가 동작하여 외부 캐패시터에 있는 전하가 플래시램프를 통해 방전이 되면서 빛을 방출하는 구조를 가지게 된다. 그림 1은 포토플래시의 전체적인 구조를 보여주고 있다.

트리거 회로의 경우 일반적으로 입력 신호를 그대로 버퍼링해서 사용하는 경우가 많다. 이러한 경우 포토플래시의 빛의 양이 일정하기 때문에 사진이 어둡거나 밝게 나오는 경우가 발생하게 된다. 이러한 경우를 해결하기 위해서 외부의 빛의 밝기에 따른 빛의 밝기를 조절

* 정희원, 고려대학교 전자전기공학과

(Dept. of Electrical Eng., Korea University)

※ 본 논문은 서울시가 지원하는 “서울시 산학연 협력사업”을 통해 개발된 결과임을 밝힙니다.

접수일자: 2008년3월7일, 수정완료일: 2008년6월30일

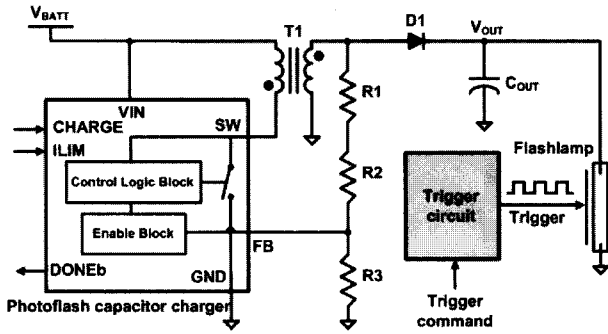


그림 1. 플래시램프 블록도
Fig. 1. Flash lamp circuit block diagram.

할 수 있는 회로가 필요하게 된다. 그러나 일정한 전압에서 사용하는 플래시램프는 그 밝기가 항상 고정되어 있다. 빛의 밝기가 변하는 현상으로 카메라를 인식시키기 위해서 사용하는 방법은 빛의 노출시간을 변화시키는 것이다. 이와 같은 방법으로 포토플래시의 동작시간을 외부 광원에 따라 변화시켜주는 방법을 사용하고 있다. 현재 사용하고 있는 방법은 보드 레벨에서 각 소자를 이용하여 회로를 구성하고 있기에 많은 대기 전력을 소비하고, 커다란 면적을 차지하게 된다. 이것은 점점 소형화와 저전력 구현을 목표로 하는 현재의 추세와 맞지 않는다. 따라서 저전력과 작은 면적을 가지기 위한 노력이 필요하다.

본 논문에서는 위의 문제를 보완하기 위해서 광량에 따른 새로운 구조의 펄스폭 변조기를 제안하였다. 제안하는 Pulse Width Modulator(PWM)은 단락을 방지하기 위한 IGBT 드라이버를 포함하고 있다.

II. 광량 제어 회로

일반적으로 빛의 세기를 감지하기 위한 장치로 포토다이오드나 포토트랜지스터를 사용한다. 이는 빛의 세기에 따라 비례하여 포토다이오드나 포토트랜지스터에 흐르는 전류의 양이 비례하여 흐르는 특성을 이용하는 것이 유용하기 때문이다.

그림 2는 광량 제어를 위한 개념도를 나타내었다. 여기서 가장 중요한 것은 포토다이오드에 흐르는 전류를 외부의 정전용량에 충전시켜 제어 전압을 만드는 것이다. 이 제어 전압을 통해 입력으로 들어오는 펄스폭을 원하는 만큼 제어하여 출력으로 내보낸다. 이렇게 변형된 제어 펄스는 플래시램프의 구동 시간을 조절한다.

일반적으로 전류 제어 펄스폭 조절 방식은 크게

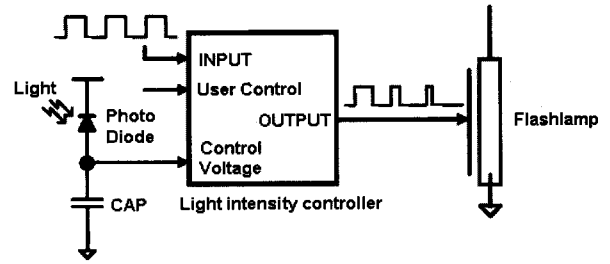


그림 2. 광량에 의한 펄스폭 변조기
Fig. 2. PWM by light intensity.

hysteresis 전류 제어 방식과 고정 주파수 전류 제어 방식으로 구분할 수 있다^[1]. Hysteresis 전류 제어 방법은 안정성, 반응성, 그리고 정확성에서 장점을 가지지만, 스위칭 주파수가 변화하는 단점을 가지고 있다^[2]. 반면에 고정 주파수 전류 방식은 시스템의 최적화, 신호 왜곡, 그리고 PSRR에서 우수한 특성을 가진다. 그리고 신호를 직접 제어한다는 측면에서 동작 특성을 향상시킬 수 있다^[3]. 위 두 가지 방식을 비교한 결과 제안한 펄스폭 변조기는 고정 주파수 방식을 이용하여 설계하였다.

그림 3은 제안한 광량 변화에 따른 펄스폭 변조기를 나타내었다. 제안된 회로는 비교기(Comparator), 천이변이 SR 래치(Edge-triggered SR latch), 포토다이오드(Photo diode), 캐패시터(Capacitor), IGBT 드라이버(IGBT Driver), 그리고 약간의 인버터로 구성되어 있다. 포토플래시에서 가장 중요하게 생각해야 하는 것은 대기 전력을 줄이는 것이다. 동작하지 않는 경우에 전력소모를 최소로 줄이기 위해서 비교기를 제외하고는 모두 디지털 회로로 설계하였다. 따라서 대기전력은 비교기의 바이어스 전력으로 줄일 수 있다.

제안한 펄스폭 변조기는 변조 신호(Modulation Signal), 포토다이오드 전류, 그리고 캐피시터 용량에 의해서 결정이 된다. 이를 식 (1)에 표현하였다.

$$D_{OUT} = \frac{C_{CAP}}{I_{photo}} V_{MS} \quad (1)$$

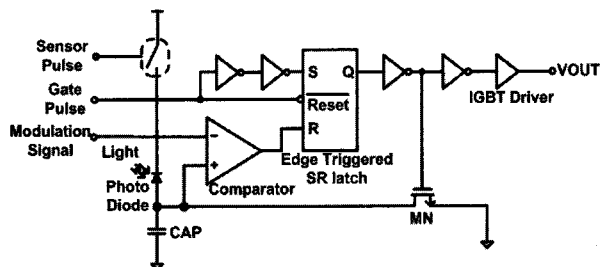


그림 3. 광량 제어 회로 블록도
Fig. 3. Light intensity control circuit.

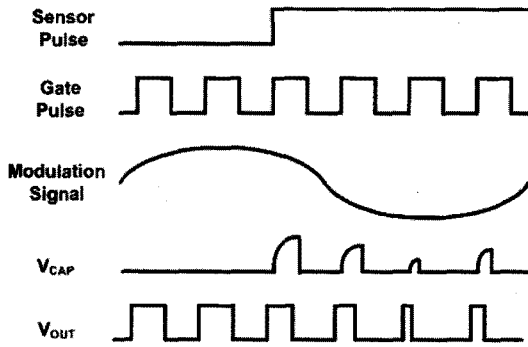


그림 4. 광량 제어 회로의 타이밍 도
Fig. 4. Timing diagram of light intensity control circuit.

여기서 D_{OUT} 은 출력의 펄스폭이고, C_{CAP} 은 CAP의 캐패시터 용량, I_{photo} 는 포토다이오드에 흐르는 전류, 마지막으로 V_{MS} 는 변조 신호의 전압이다. 감지 신호 (Sensor Pulse)는 광량 제어 회로가 일반적인 동작과 빛의 세기에 따른 동작을 결정하는 신호이다. 따라서 감지 신호에 의해서 제안된 회로의 동작여부가 결정이 된다. 변조 신호는 축전기의 전압의 한계를 제어하는 역할을 한다. 그리고 게이트 신호(Gate Pulse)는 입력 신호이다. 게이트 신호가 직접적으로 RESET에 인가된다. 따라서 V_{OUT}의 펄스폭은 게이트 신호의 펄스폭을 넘을 수 없다. 이를 수식 (2)에 나타내었다.

$$0 \leq D_{OUT} \leq D_{IN} \quad (2)$$

여기서 D_{IN} 은 게이트 신호의 펄스폭이다.

광량에 의한 펄스폭 변조기의 동작은 다음과 같다. 감지 신호(Sensor Pulse)가 low 레벨에 있으면, 캐패시터의 모든 전하를 방전시켜 V_{CAP}을 초기화 시킨다. 그리고 광량 제어 회로가 동작을 하지 않고, 게이트 신호에 의해서 동작을 하게 되므로 출력의 펄스폭은 게이트 신호의 펄스폭을 따르게 된다. 감지 신호가 high로 천이하면, 포토다이오드에 의해 전류가 제어되면서 광량에 따른 펄스폭 변조기로 동작할 준비를 한다. V_{MS}를 조율한 다음 게이트 신호를 인가한다. 게이트 신호가

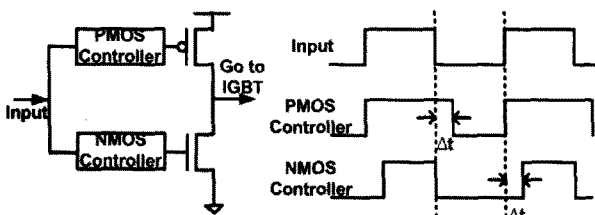


그림 5. 단락 방지를 위한 IGBT 드라이버와 타이밍 도
Fig. 5. IGBT driver and timing diagram for short circuit protection.

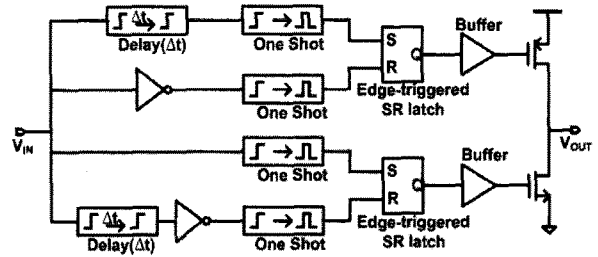


그림 6. IGBT 드라이버의 블록도
Fig. 6. Block diagram of IGBT driver.

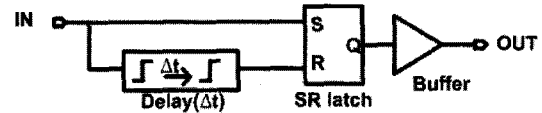


그림 7. One shot 블록도
Fig. 7. One shot block diagram.

high로 변하면, V_{OUT}은 high가 되어 포토플래시가 동작하게 된다. 포토플래시가 동작하는 동안 포토다이오드를 통해 흐르는 전류는 CAP에 충전이 된다. 충전된 전하는 $Q=CV$ 의 공식에 따라 전압으로 변환이 되어 V_{CAP}의 전압이 상승하게 된다. V_{CAP}이 V_{MS}보다 커지면, 비교기에서 high 신호를 내보내게 되고, 천이 변이 SR 레치가 low로 변하면서 포토플래시가 동작을 멈추게 된다. 이때 CAP에 충전되어 있던 전하는 MOS NM을 통해 모두 방전이 된다. 그림 4는 제안된 회로의 타이밍 도를 나타내었다.

III. 단락 방지 회로

IGBT 드라이버는 포토플래시의 IGBT를 구동하기 위한 회로이다. IGBT 드라이버의 설계에 있어서 가장 중요한 점은 상승 시간과 하강 시간이다^[4]. 이는 포토플래시에서 빛의 방출을 정확한 제어가 필요하고, IGBT가 가지는 커다란 기생 캐패시턴스를 극복하기 위해서 이다. 이 문제는 출력 버퍼의 크기를 매우 크게 만드는 원인이 된다. 그러므로 출력 버퍼의 PMOS와 NMOS가 동시에 동작하는 것을 방지해야 한다. PMOS와 NMOS가 동시에 동작이 된다면, 출력의 두 MOS를 통해 상당량의 전류가 흐르게 된다. 이는 전력 소모를 증가시키고, 회로에 커다란 부담으로 동작한다. 따라서 단락 방지 회로를 설계하여 이를 방지할 필요가 있다.

기존의 단락 방지 회로는 출력 버퍼의 출력 단에 다이오드와 저항, 캐패시터 등을 이용하여 칩 외부에 설계를 해주었다^[5]. 이는 전체적인 면적을 증가하는 요인

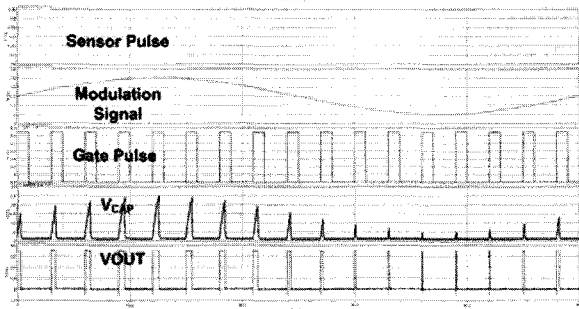


그림 8. 제안된 펄스폭 변조기의 모의실험 결과
Fig. 8. Simulation result of the proposed PWM.

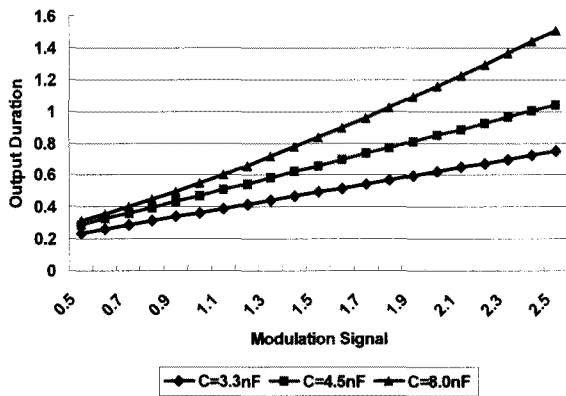


그림 9. 캐패시터 크기 변화에 따른 출력 펄스폭의 변화

Fig. 9. Output pulse width by capacitance.

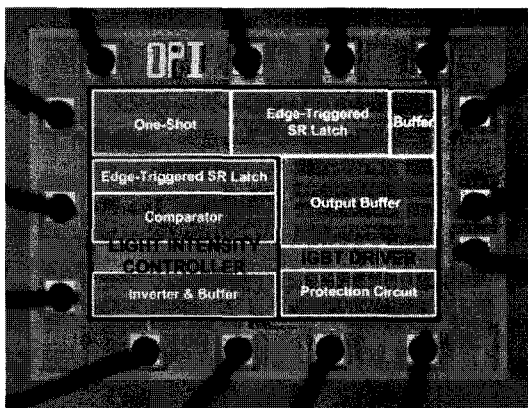


그림 10. 제안된 펄스폭 변조기의 칩 사진
Fig. 10. Chip photo of proposed pulse width modulator.

이 된다. 그림 5는 단락 방지를 위한 IGBT 드라이버와 그 타이밍 도를 나타내었다. PMOS와 NMOS의 제어를 각각의 제어기를 이용하면 단락 방지를 할 수 있다. 타이밍 도를 보면 PMOS와 NMOS의 동작 사이에 지연을 주어 동시에 동작하는 것을 방지하였다. 그림 6은 이를 회로로 구현한 IGBT 드라이버의 블록도이다. IGBT 드라이버는 두 개의 천이 변이 SR 레지스터, 네 개의 one shot회로, 그리고 몇 개의 부가회로로 구성이 되어있다.

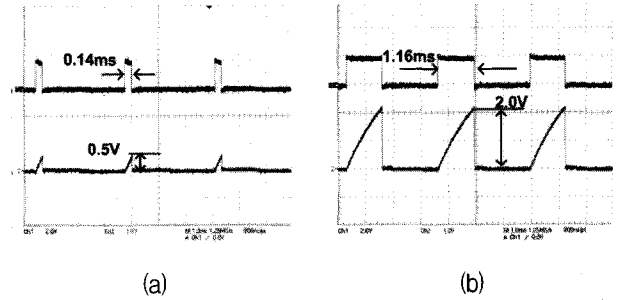


그림 11. V_{MS} 변화에 따른 출력 펄스폭의 변화
(a) $V_{MS}=0.5V$, (b) $V_{MS}=2.0V$
Fig. 11. Pulse width duration by V_{MS} (a) $V_{MS}=0.5V$, $V_{MS}=2.0V$.

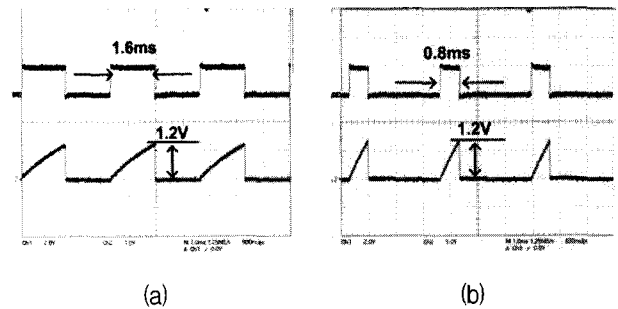


그림 12. 광량 변화에 따른 출력 펄스폭의 변화
(a) $I_{photo}=15\mu A$, (b) $I_{photo}=30\mu A$
Fig. 12. Pulse width duration by light intensity
(a) $I_{photo}=15\mu A$, (b) $I_{photo}=30\mu A$.

V_{IN} 이 high로 천이 하면 PMOS가 on되기 전에 NMOS가 먼저 off되어 전류의 흐름을 막는다. 그리고 V_{IN} 이 low로 천이하면 NMOS가 on되기 전에 PMOS가 먼저 off되어 단락을 방지한다. 이러한 회로 구성은 단락 방지뿐만 아니라 전력 소모도 줄일 수 있는 효과를 나타낸다. 그림 7은 one shot회로의 블록도이다. One shot회로는 입력이 high로 천이 시 출력에 작은 펄스를 만들어 주는 회로이다.

IV. 실험과 결과

제안된 광량에 따른 펄스폭 변조기의 성능을 검증하기 위해서 Spectre를 이용하여 모의실험을 진행하였다. 모의실험은 포토다이오드에서 흐르는 전류를 최대 20mA로 가정하여 진행하였다. 포토다이오드에 흐르는 전류의 양에 의한 감지 신호 스위치의 전압감소를 줄이기 위해서이다. 이에 따라 CAP의 정전용량은 1.6uF로 설정하였다. 그림 8은 위와 같은 조건으로 모의실험을 진행한 결과이다. 빠른 방전이 선행되도록 방전 시간을 200us이내에서 모두 이루어지도록 했다. 그리고 그림 9는 실제로 실험에서 사용한 포토다이오드의 전류

표 1. 제안된 펄스폭 변조기의 성능 요약
Table 1. Summary of proposed pulse width modulator.

| Characteristics | Range | Unit |
|-----------------------------|-------------|-----------------|
| Supply voltage | 3.0 | V |
| Supply current@300Hz | 1.0 | mA |
| Gate pulse duration | 1.65 | ms |
| Modulated signal | 0.5 - 2.5 | V |
| Photo diode current | 15 | uA |
| External capacitor | 8.0 | nF |
| Output pulse width duration | 0.14 - 1.65 | ms |
| Area | 0.85X0.56 | mm ² |

에서 외부 캐패시터 변화에 따른 펄스폭 변화를 모의실험 한 결과를 나타낸 것이다.

제안된 펄스폭 변조기는 0.35um CMOS 공정으로 제작되었으며, 그림 10은 제안된 광량 변화에 따른 펄스폭 변조기의 칩 사진을 나타낸 것이다. 제작된 회로의 유효 면적은 0.85X0.65mm²이다. 실험은 300Hz의 주파수를 게이트 신호에 인가하여 실행하였다. 그림 11은 V_{MS}변화에 따른 출력 파형을 보여주고 있다. V_{MS}=0.5V인 경우 0.14ms의 펄스폭을 가지고, V_{MS}=2.0V인 경우 1.16ms의 펄스폭을 가지는 것을 확인하였다. 그림 12는 광량 변화에 따른 펄스폭 변화를 확인하였다. 포토다이오드에 흐르는 전류의 양을 변화시킴으로서 빛의 변화량을 대체하였다. I_{photo}=15uA의 경우 1.6ms의 펄스폭을 가지고 I_{photo}=30uA의 경우 0.8ms의 펄스폭을 가지는 것을 확인하였다. 두 측정된 결과는 그림 8과 그림 9의 모의실험 결과를 증명해 준다. 표 1은 제안된 펄스폭 변조기의 성능을 요약한 것이다. 제안된 펄스폭 변조기는 3.0W@300Hz의 전력 소모와 0.5V~2.5V의 변조 신호 전압의 범위를 가지고 있다. 그리고 0.14ms~1.65ms의 펄스폭 변조 범위를 가지면서, 0.85X0.56mm²의 작은 면적을 차지한다.

V. 결 론

본 논문에서는 포토플래시용 광량 변화에 따른 펄스폭 변조기를 구현하였다. 빛의 세기를 측정하기위해서 포토다이오드와 정전용량을 상용하였다. 대기전력 소모를 줄이기 위해서 비교기를 제외하고는 모두 디지털 회로로 설계하였다. 그리고 IGBT 드라이버의 출력 버퍼의 동적 전류의 흐름을 방지하기 위해서 지연 방식을 이용한 단락 방지 회로를 제안하였다.

실험 결과를 통해 제안된 펄스폭 변조기가 광량 변화 뿐만 아니라 변조 신호에 따라 제어되는 것을 확인 할

수 있었다. 제안된 펄스폭 변조기는 0.5V~2.5V의 변조 신호 전압의 범위, 0.14ms~1.65ms의 펄스폭 변조 범위를 가진다. 또한 3.0W@300Hz의 전력을 소모하고, 면적은 0.476mm²이다.

참 고 문 헌

- [1] J. Salmon, L. Wang, and A. Krieger, "Comparison of current controllers that use internal feedback of the controller pwm signals to produce a pwm-cycle zero average current-error" in Proc. of IEEE Power Electronics Specialists Conference, pp. 2012-2018, Recife, Brazil, June 2005.
- [2] S. Buso, S. Fasolo, L. Malesani, and P. Mattavelli, "A dead-beat adaptive hysteresis current control," IEEE Trans. Industry Application, vol. 36, no. 4, 1174-1180, July 2000.
- [3] K.M. Smith, Z. Lai, and K.M. Smedley, "A new pwm controller with onecycle response," IEEE Trans. Power Electronics, vol. 14, no. 1 pp.142-150, January 1999.
- [4] A. D. Pathak and S. Ochi "Unique MOSFET/IGBT Drivers and Their Applications in Future Power Electronic Systems" in Proc. IEEE Conference on Power Electronics and Drive Systems, pp. 85-88, Santa Clara, USA, November 2003.
- [5] A. Perez, X. Jorda, P. Godignon, M. Vellvehi, J. L. Galvez, and J.Millan "An IGBT gate driver integrated circuit with full-bridge output stage and short circuit protections" in Proc. of IEEE Semiconductor Conference, pp. 245-248, Bellaterra, Spain, September 2003.

저 자 소 개



이 우 관(정회원)
 2003년 고려대학교
 전기전자전파공학과
 학사 졸업.
 2006년 고려대학교
 전자컴퓨터공학과
 석사 졸업.

2006년~현재 고려대학교 전자전기공학과
 박사 과정 재학 중.

<주관심분야 : Power Management IC, High
 Speed Transceiver>



김 수 원(정회원)
 1974년 고려대학교 전자공학과
 학사 졸업.
 1976년 고려대학교 전자공학과
 석사 졸업.
 1983년 Texas A&M Univ.
 전자공학과 석사 졸업.

1987년 Texas A&M Univ. 전자공학과
 박사 졸업

1987년~현재 고려대학교 전기전자전파공학과
 정교수

<주관심분야 : Power Management IC, High
 Speed CMOS Transceiver, Implantable System
 IC>