

논문 2008-45TC-7-6

무선 센서 네트워크 응용을 위한 초광대역 임펄스 통신용 저복잡도, 저전력 베이스밴드 트랜시버

(A Low Complex and Low Power Baseband IR-UWB Transceiver for
Wireless Sensor Network)

이 순 우*, 박 영 진*, 강 지 명*, 김 용 화*, 김 관 호*

(Soon-Woo Lee, Young-Jin Park, Jimyung Kang, YoungHwa Kim, and Kwanho Kim)

요 약

본 논문에서는 무선 센서 네트워크 응용을 위한 저복잡도, 저전력 초광대역 임펄스 통신용 베이스밴드의 구조를 제안하고 TSMC 0.18um CMOS 공정을 이용하여 칩으로 제작하였다. 제안된 베이스밴드는 간략화된 패킷구조와, single-bit 샘플러의 사용 및 순수한 디지털 회로를 이용한 동기방식을 적용하여 시스템의 복잡도를 크게 낮추었다. 또한 저전력 구현을 위하여 베이스밴드의 동작상태를 세 가지로 정의하고 각 상태에 따라 필요한 블록만이 작동되도록 하였으며, 아울러 로직 합성단계에서 gated clock cell을 사용하여 소비전력을 더욱 낮추었다. 제안된 베이스밴드는 2Kbyte의 내부메모리와 약 23K의 디지털 게이트로 구성되며 약 1.8mW@1Mbps의 저전력으로 동작한다. 제작된 베이스밴드 칩의 검증을 위하여 간단한 MAC 프로토콜이 구현된 저전력 프로세서를 이용하여 센서 노드를 구성하고, 다중 센서 노드환경에서 성공적으로 동작함을 확인하였다.

Abstract

In this paper, we introduce an low complexity and low power IR-UWB (impulse radio ultra wideband) baseband transceiver for wireless sensor network. The proposed baseband, implemented by TSMC 0.18um CMOS technology, has a simple structure in which a simplified packet structure and a digital synchronizer with 1-bit sampler to detect incoming pulses are used. Besides, clock gating method using gated clock cell as well as customized clock domain division can reduce the total power consumption drastically. As a result, the proposed baseband has about 23K digital gates with an internal memory of 2Kbytes and achieves about 1.8mW@1Mbps power consumption.

Keywords: Impulse radio, ultra wide band, IR-UWB, Baseband, Transceiver

I. 서 론

시간적으로 매우 짧은 펄스를 이용하는 초광대역 임펄스 통신(Impulse Radio Ultra Wide Band; IR-UWB)은 신호의 듀티비가 매우 낮고, 반송파가 필요 없기 때문에 저전력, 저비용 시스템에 적합한 방식이다^[1]. 이러한 기술적 필요에 의해서 미국 FCC에서는 UWB Regulation을 제일 처음 규정하였으며, IEEE에서는 기

존의 IEEE 802.15.4의 저전력의 한계를 극복하고, 동시에 정밀한 위치인식 응용을 위한 표준을 임펄스 신호와 chirp신호를 이용한 통신 방식으로 사실상 표준을 마련하였다^[2].

일반적으로 초광대역 임펄스 통신은 임펄스의 수신 방법에 따라 비동기 방식과 동기 방식으로 나눌 수 있으며, 임펄스의 크기와 위상을 동시에 이용하는 동기 방식에 비하여 크기 정보만을 이용하는 비동기 방식은 비록 채널의 주파수 효율은 낮으나, 동기 방식에 비하여 구조가 간단하여 저속 무선센서 네트워크 응용에 적합한 방식이다.

본 논문에서는 저속 무선센서 네트워크 응용을 위한

정회원, 한국전기연구원
(Korea Electrotechnology Research Institute
(KERI))

접수일자: 2008년4월21일, 수정완료일: 2008년7월21일

비동기 방식의 임펄스 통신용 베이스밴드 구현을 목표로 하였다. 제안된 베이스밴드는 임펄스 신호의 검출을 위하여 기존의 고속 ADC를 대체하여 1-bit 샘플러를 사용하였고 샘플율을 낮추기 위하여 병렬구조를 채택하였다. 또한 수신되는 임펄스 마다 펄스 결정구간을 설정하여 이 구간 내에서 펄스 유무를 판단하는 구간동기 개념을 사용하였으며, 이는 임펄스 신호의 동기 조건을 완화시키기 위하여 기존의 정밀한 위상동기 루프(Phase Lock Loop; PLL)를 대체하는 간단한 디지털 동기회로만으로 시간적으로 변화하는 채널환경과 내부 소자의 timing jitter 등에 효과적으로 대응할 수 있다.

또한 저전력 구현을 위하여 베이스밴드를 9개의 기능 블록으로 구분하고 베이스밴드의 동작을 세 가지의 상태로 정의하여 각 상태 별로 필요한 블록만을 동작시킬 뿐 아니라, 로직 합성 단계에서 게이트 클럭용 셀(gated clock cell)을 사용하여 소비전력을 낮추었다.

제작된 베이스밴드 칩은 저복잡도의 구조를 사용하여 2KByte의 내부 메모리와 약 23,000개의 순수한 디지털 게이트만으로 구성되며, 저전력 구현을 통해 0.18um CMOS 공정으로 약 1.8mW@1Mbps의 소비전력을 달성하였다.

II. 베이스밴드 구조

무선 센서 네트워크용 초광대역 임펄스 통신시스템은 그림 1과 같이 RF, 베이스밴드(PHY), MAC 및 어플리케이션부로 나눌 수 있다. 먼저 RF부는 임펄스 신호를 발생시키거나 수신되는 임펄스 신호를 증폭하는 역할을 한다. 본 연구의 모델로 사용된 RF 트랜시버는 FCC 주파수 규정^[3]을 만족하는 임펄스신호 발생기와 광대역 증폭기, 포락선 검파기 등으로 이루어진 임펄스 수신부로 구성되어 있다. 특히 수신부에서는 임펄스 신호를 3.3V, 약 13ns 길이의 디지털 파형으로 변환하여 출력하기 때문에 베이스밴드와의 연결이 매우 간단하다^[4]. 어플리케이션은 사용목적에 따라 다양한 센서 및 그 주변회로들로 구성될 수 있다.

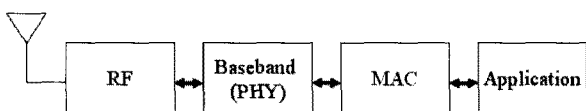


그림 1. 센서 네트워크용 초광대역 임펄스 통신시스템
Fig. 1. IR-UWB communication system for wireless sensor network.

1. 저복잡도 베이스밴드 설계

베이스밴드는 그림 2와 같이 크게 패킷 송신부와 수신부로 나누어진다. 광대역 안테나로부터 수신된 임펄스 신호는 RF단을 지나며 3.3V 13ns의 디지털 파형으로 변환되며, 1-bit 샘플러를 이용한 펄스열 검출기(pulse train detector) 및 동조기(synchronizer), 에러 복호기(error decoder)를 통하여 데이터로 복원된다. 복원된 데이터는 SPI (Serial Peripheral Interface)를 통하여 MAC에 전송되기 전까지 임시 버퍼(data memory for Rx)에 저장된다. 한편 송신데이터는 SPI를 통해 패킷단위로 MAC에서 베이스밴드로 전달되어 임시 버퍼(data memory for Tx)에 저장된다. 이어 에러 부호기(error encoder) 및 패킷 생성기(packet generator)를 통해 생성된 패킷 데이터는 RF 임펄스 생성기를 통하여 임펄스 형태로 방사된다. 본 연구에서는 베이스밴드의 복잡도를 낮추기 위하여 간략화된 패킷 구조를 사용하고 1-bit 펄스열 검출기를 사용하였으며, PLL을 사용하는 기존의 심벌 동조기 대신 순수한 디지털 로직으로 구성된 디지털 동조기를 사용하였다.

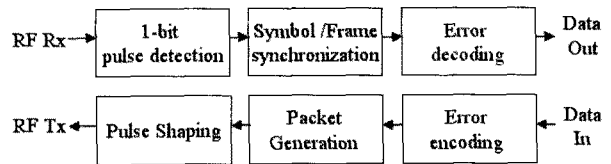


그림 2. 베이스밴드 구성
Fig. 2. Baseband composition.

가. 패킷 생성기

패킷 생성기는 MAC으로부터 송신할 데이터(Payload)를 받아 헤더를 추가하여 그림 3과 같은 패킷을 생성한다. 프리앰블(Preamble)은 일정한 주기로 반복되는 128개의 펄스열로 구성되며 수신단의 AGC (Automatic Gain Control), 심벌동기 등에 이용될 뿐 아니라 대기모드의 펄스열 추정(pulse train detect)에 활용됨으로써 효율적인 전원관리를 가능하게 한다.

프레임시작 식별자(Start Frame Delimiter, SFD)는 자기상관특성이 좋은 64bit turny code^[5]를 사용하였으

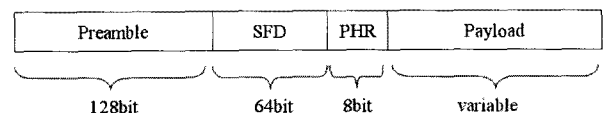


그림 3. 패킷구조
Fig. 3. Packet structure.

며 이어 PHY헤더 (PHR)에서는 페이로드(Payload)의 길이 정보를 저장한다. 수신단 구조를 간소화하기 위하여 OOK(On Off Keying) 변조방식을 사용하였다.

나. 1-bit 펄스열 검출기

펄스열 검출기는 수신부에 들어오는 신호를 검사하여 유의미한 신호(패킷) 인가를 판단하며 패킷의 프리앰블로 판단될 경우 베이스밴드의 수신부 전체를 동작시키는 역할을 한다. 신호의 판단을 위하여 그림 4와 같이 tap-delay소자와 느린 클럭으로 동작하는 Flip-flop을 이용한 병렬구조의 1-bit 샘플러를 사용하였다. 여기서 각 지연소자는 $2\pi/m$ 만큼의 위상을 지연시킴으로써 실질적으로 필요한 샘플들보다 $1/m$ 배 느린 클럭으로 샘플러를 동작 시킨다. 1-bit sampler를 통해 수신 신호가 디지털로 복원되면 특정한 주기를 갖고 k ($k < 128$) 번 이상 반복되는 임펄스 열을 검색하여 패킷 프리앰블을 인식한다.

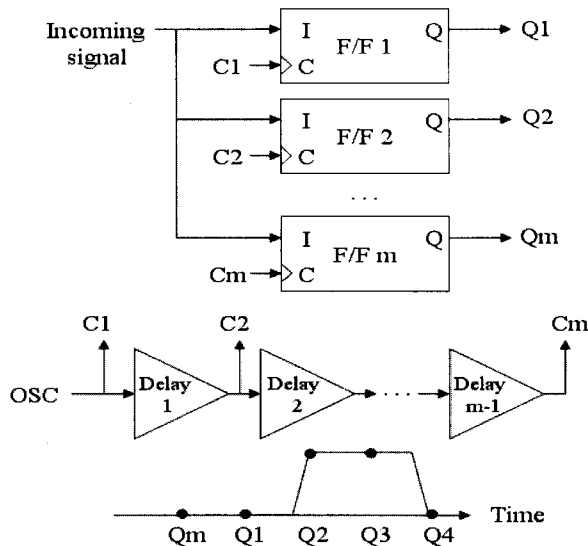


그림 4. 1-bit 샘플러의 구조
Fig. 4. Structure for 1-bit sampler.

다. 디지털 동기

디지털 동기에서는 수신되는 매 펄스마다 제안된 tracking 알고리즘에 의하여 일정한 길이의 판단구간 (Pulse Decision Window; PDW)을 설정하고 PDW내에서 해당 펄스의 존재유무를 판단함으로써 OOK 복조를 수행 한다. 제안된 tracking알고리즘에 의하여 k+1번째 펄스에 대한 PDW의 중심 위치($PDW_{cen,k+1}$)는 k번째 PDW의 중앙($PDW_{cen,k}$)으로부터 펄스간격 (T_{PRI}) 과 k 번째 tracking offset (Δ_k) 을 더한 값이 된다(식 1). Δ_k

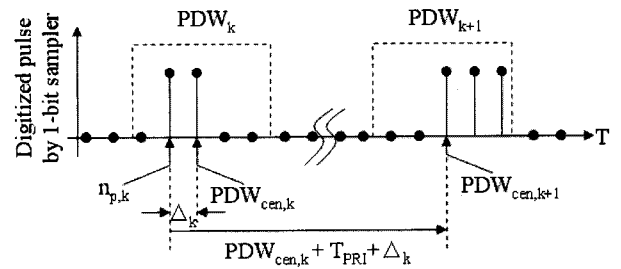


그림 5 디지털 동기 알고리즘
Fig. 5. Algorithm for digital synchronization.

는 k번째 PDW내에서 처음으로 0이 아닌 샘플의 위치 ($n_{p,k}$)와 k번째 PDW의 중심위치 ($PDW_{cen,k}$)의 차이로 정의하며, k번째 PDW내에 모든 샘플의 값이 0일 경우에는 Δ_k 를 0으로 간주한다. 즉 tracking offset은 채널 환경의 변화와 송수신기 내의 각종 timing jitter를 보상할 수 있다. 본 시스템은 OOK 변복조방식을 사용하였기 때문에 k+1번째의 PDW의 위치가 정해지면 PDW내의 샘플로 펄스의 존재유무를 판단하여 데이터를 복원할 수 있다^[6].

$$PDW_{cen,k+1} = PDW_{cen,k} + T_{PRI} + \Delta_k \quad (1)$$

where,

$$\Delta_k = \begin{cases} n_{p,k} - PDW_{cen,k}, & \text{if } n_{p,k} \text{ exist} \\ 0, & \text{otherwise} \end{cases}$$

2. 저전력 베이스밴드 구현

앞서 소개한 저복잡도 구조에 이어 저전력 구현을 위하여 본 연구에서는 흐름제어에 의한 전력절감과 gated clock cell에 의한 전력절감을 시도하였다.

가. 흐름 제어

베이스밴드의 흐름제어를 위한 상태천이도는 그림 6과 같다. 시스템 초기화가 이루어지면 대기상태(Ready)로 진입한다. 대기상태에서는 임펄스가 주기적으로 일정개수 이상 수신되는지를 검사하여 수신상태(Receive)로 진입할 것인지를 결정하거나 송신할 데이터의 유무에 따라 송신상태(Send)로 진입할 것인지를 판단한다. 대기상태는 실제적으로 가장 긴 시간을 차지하여 베이스밴드의 전력소비에 큰 영향을 미치기 때문에 최소한의 블록만 동작하도록 설계하였다.

이와 같은 흐름제어를 통해 정의된 각 상태에 따라 필요한 블록만을 동작시키기 위하여 그림 7과 같이 베

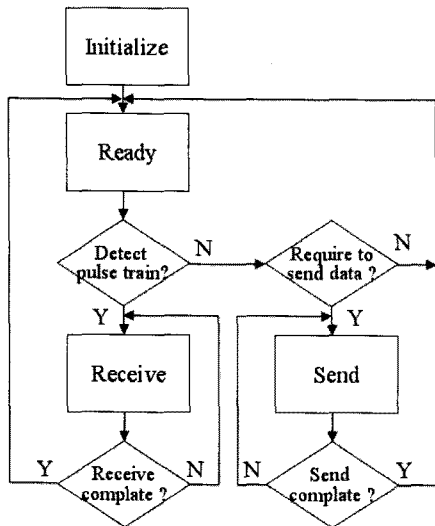


그림 6. 베이스밴드의 상태천이도
Fig. 6. State transition diagram of baseband.

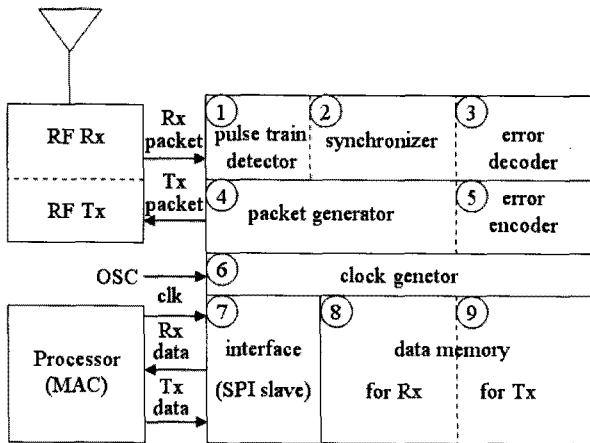


그림 7. 베이스밴드 기능블록별 정의
Fig. 7. Definition of baseband function block.

표 1. 각 상태에 따른 개별 블록의 동작유무
Table 1. Block activity for each state.

State	Active block	Sleeping block	Power consumption
Ready	1,6,7	2,3,4,5,8,9	1.2mW
Receive	1,2,3,6,7,8	4,5,9	1.86mW@1Mbps
Send	4,5,6,7,9	1,2,3,8	1.84mW@1Mbps

이밴드를 총 9개의 기능블록으로 나누고 표 1과 같이 동작 블록을 정의하였다. 데이터 송수신시에는 1Mbps에서 약 1.8mW, 대기시에는 약 1.2mW의 전력소비를 나타내었다. 특히 대기상태에서는 I/O (약 0.8mW)와 클럭 트리(약 0.35mW)에 의하여 대부분의 전력이 소비되었으며, 이는 대기전력 절감을 위하여 향후 개선되어야 할 부분이다.

나. Gated clock cell 사용

표 1과 같이 베이스밴드의 동작 상태별로 필요한 블록만을 동작시키더라도 일반적으로는 그 블록들 내의 셀들이 특정 상태 내에서 모두 사용되지는 않는다. 즉, 전원절감 효과를 높이기 위해서는 동작 상태를 더욱 세밀하게 정의하고, 베이스밴드의 블록을 더욱 잘게 나누어야 한다. 그러나 이를 정확히 정의하는 것이 쉽지 않으며, 제어 로직이 더욱 늘어나게 된다. 따라서 이와 같은 효과를 내기 위하여 본 연구에서는 synopsys사에서 제공하는 clock gating cell을 사용하였다^[7]. gated clock cell사용을 위한 설계 최적화를 한 결과, 로직합성 후 clock gating cell을 사용하지 않았을 때와 비교하여 약 70%의 소비전력 절감 효과를 나타내었다.

다. 베이스밴드 제작

베이스밴드는 그림 8과 같이 0.18um Standard CMOS 공정으로 제작되었다. 디지털 로직은 1.8V 전원으로 동작되며 약 23,000여개의 게이트로 구성된다. MAC과의 인터페이스를 위하여 2Kbyte의 내부 메모리를 사용하였으며 다이사이즈는 1.8mm x 1.8mm 이다. 베이스밴드는 최대 1Mbps의 데이터전송이 가능하며 이

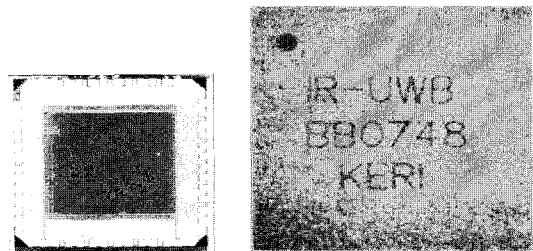


그림 8. 베이스밴드 칩 Die(왼쪽) 및 패키지(오른쪽)
Fig. 8. Photograph for Die(Left) and Package(Right) of baseband.

표 2. 베이스밴드 칩 사양
Table 2. Specification for baseband Chip.

Technology	0.18um standard CMOS process
Input Voltage	1.8V for core, 3.3V for pad
Die Size	1.8mm x 1.8mm
Package Size	7mm x 7mm
# Logic gate	23,000 gates
Internal memory	2 KByte
Bit rate	1 Mbps
Power consumption	< 2 mW @1Mbps

때 소비전력은 2mW 이하이다. 베이스밴드 칩의 주요 사양을 정리하면 표 2와 같다.

III. 검증 모듈 제작

제작된 베이스밴드의 성능 검증을 위하여 범용 프로세서에 간단한 MAC 프로토콜을 구현하고, 데이터 통신을 위해 SPI (Serial Peripheral Interface) 포트를 사용하였다.

1. MAC 프로토콜

MAC 프로토콜은 범용 프로세서 위에서 소프트웨어로 동작하도록 되어 있다. 프로세서는 저전력 센서 네트워크에 적합하도록 16MHz 클럭으로 동작하고 8bit 버스 폭을 지닌 Atmega128^[8]을 사용하였고 데이터는 프로세서 내부의 4 KByte 메모리에 저장된다. 센서 데이터는 1MHz SPI 인터럽트 통신을 이용하여 베이스밴드와 송, 수신 할 수 있으며 패킷 송신이나 수신을 하는 동안은 다른 동작을 수행할 수 없다. MAC 헤더는 저전력 센서네트워크에 맞추어 최소화 하여 프레임 컨트롤(2byte), 송신 ID(2byte), 목적지 ID(2byte), 패킷 시퀀스(1byte)의 총 7byte로 구성된다.

베이스밴드로부터 데이터를 수신하기 위해서 MAC에서는 항상 SPI 인터럽트 대기 상태에 있다. SPI 인터럽트에서 데이터가 1byte씩 수신 될 때 마다 데이터는 버퍼에 저장된다. MAC은 이 버퍼에 데이터가 존재할 경우 데이터 처리 모드로 진입한다. 반대로 데이터를 베이스밴드로 전송할 때는 인터럽트 없이 연속적으로

데이터를 전송한다.

구현된 채널 접근 프로토콜은 802.15.4a^[2]에서 UWB 용으로 제시한 Aloha 프로토콜이다. 데이터 패킷 전송 후 즉시 ACK 패킷을 수신하며, ACK 패킷을 수신하지 못할 경우 랜덤 백오프 후 재전송을 하는 정책을 채택하는데 이때 백오프 슬롯의 크기는 데이터 전송으로부터 ACK 패킷의 수신까지 걸리는 시간으로 한다. 현재 베이스밴드는 시간 호핑(Time Hoping)을 지원하지 않기 때문에 패킷의 동시 전송이 불가능하고, 이러한 상황에서 패킷의 충돌을 효과적으로 회피하기 위해서 백오프 슬롯의 크기는 밀리세컨드(ms) 단위로 아주 크다. 이것은 저속의 센서네트워크에서는 큰 문제가 되지 않으나 향후 패킷의 동시 전송을 지원하는 타임 호핑 기능이 구현될 경우 MAC 프로토콜은 타임 호핑의 특징에 맞추어 수정할 수 있다. 그림 9에서 MAC의 흐름제어를 위한 상태천이도를 나타내었다.

2. 검증 보드 제작 및 테스트

제안된 베이스밴드를 검증하기 위하여 그림 10과 같이 검증 보드를 제작하였다. 베이스밴드용 보드는 제작된 베이스밴드 송수신 칩과 MAC 인터페이스를 위한 SPI 포트, 그리고 RF 트랜시버와의 인터페이스를 위한 SMA 포트 등으로 구성되어 있으며 MAC 보드는 범용 프로세서, 메모리, SPI 포트 및 어플리케이션과의 인터페이스를 위한 시리얼 포트 등으로 이루어진다.

테스트를 위하여 먼저 검증보드에 임펄스 통신용 RF 트랜시버^[4]를 연결하여 센서노드를 구현하고, 다수개의 센서노드로 네트워크를 구성하여 테스트한 결과, 제작된 베이스밴드가 다중 사용자 환경에서 성공적으로 동작함을 확인하였다.

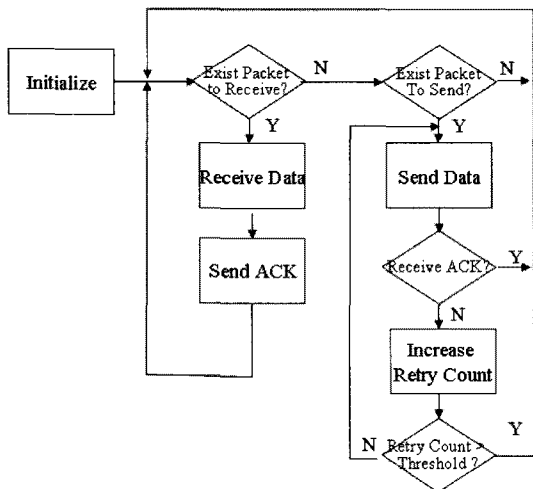


그림 9. MAC의 순서도
Fig. 9. Transition diagram of MAC.

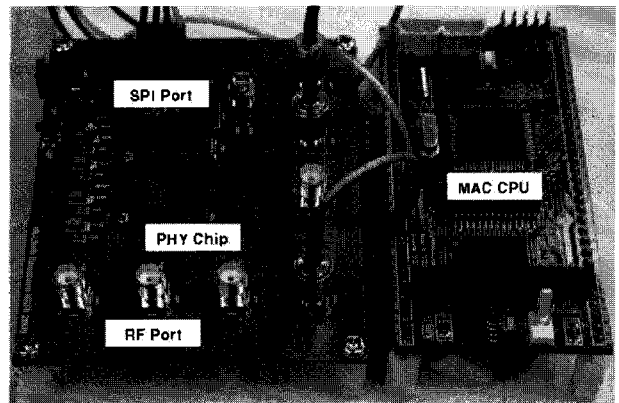


그림 10. 제작된 베이스밴드 검증모듈
Fig. 10. Baseband test module.

IV. 결 론

본 논문에서는 IR-UWB 통신용 베이스밴드를 제작하였다. 제안된 베이스밴드는 센서 네트워크 응용을 위하여 간단한 패킷구조와 1-bit 샘플러 및 디지털 동기 회로를 사용하여 복잡도가 낮고, 효과적인 흐름제어와 gated clock cell의 사용으로 저전력으로 동작한다. 향후 베이스밴드 및 RF를 하나의 칩으로 통합하여 전력 소비와 시스템 가격을 더욱 낮춘다면 근거리 저속 센서 네트워크 시장에서 충분한 경쟁력을 가질 수 있을 것이다.

참 고 문 헌

- [1] Ian Oppermann et al. "UWB Theory and Applications", JohnWiley & Sons, Ltd, 2004.
- [2] IEEE 802.15 WPAN low rate alternative PHY TG 4a [Online].
<http://www.ieee802.org/15/pub/TG4a.html>
- [3] Federal Communications Commission (FCC), "Revision of Part 15 of the commissions Rules regarding Ultra wideband transmission system," First Report and Order, ET Docket 98-153, FCC02-48; Adopted Feb. 2002; Released Apr. 2002.
- [4] Young-Jin Park, Soon-Woo Lee, Chang-Wook Yoon, Yun Seong Eo and Kwan-Ho Kim, "Low complexity impulse radio based UWB (IR-UWB) transceiver", Antennas and Propagation International Symposium 2007 IEEE, 9-15 June 2007.
- [5] Robert A. Scholtz, "Frame Synchronization Techniques" IEEE Trans. Communications, vol COM-28, no. 8, Aug. 1980.
- [6] Soon-Woo Lee, Young-Jin Park and Kwan-Ho Kim, "Design and Implementation of Energy-Collection-based Low Complexity IR-UWB Receiver", IEICE Trans. Fundamentals, Vol. E91-A, No. 2, Feb. 2008.
- [7] Frank Emmett and Mark Biegel, "Power Reduction Through RTL Clock Gating", <http://www.aiec.com/Publications/snug2000.pdf>
- [8] <http://atmel.com>

저 자 소 개



이 순 우(정회원)
2001년 부산대학교 전자공학과
학사 졸업
2003년 한국과학기술원
전기전자과 석사 졸업
2004년~2005년 Hynix 반도체
2005년~현재 한국전기연구원
전기정보망연구그룹 근무.

<주관심분야 : 신호처리 및 VLSI 설계>



박 영 진(정회원)
1997년 중앙대학교 전자공학과
학사 졸업
1999년 한국과학기술원
전기전자과 석사 졸업
2002년 University of Karlsruhe
전기전자과 박사 졸업

2002년 11월~현재 한국전기연구원 전기정보망
연구그룹 근무.

<주관심분야: Impulse radio propagation, UWB
image radar, short range automotive radar,
digital beam forming, power line
communications (PLC)>



강 지 명(정회원)
2004년 서울대학교 컴퓨터 공학부
학사 졸업.
2006년 서울대학교 전기.컴퓨터
공학부 석사 졸업.
2006년~현재 한국전기연구원
전기정보망연구그룹.

<주관심 분야 : 무선 네트워크, 센서네트워크, 전
력선 통신>



김 용 화(정회원)
2001년 서울대학교 전기.컴퓨터
공학부 학사 졸업
2007년 서울대학교 전기컴퓨터
공학부 박사 졸업.
2007년~현재 한국전기연구원
전기정보망 연구 그룹
근무.

<주관심분야 : 무선 통신 채널, 통신 신호 처리,
자원 할당 알고리즘, 협력 통신, 통신 시스템 설
계>



김 관 호(정회원)
1978년 송전대학교 전자공학과
학사 졸업
1980년 연세대학교 전자공학과
석사 졸업.
1980년~1983년 한국전력공사.
2008년 연세대학교 전기전자
공학과 박사 졸업.

1983년~현재 한국전기연구원 전기정보망연구
그룹 그룹장.

<주관심분야 : 전파통신, 전력선통신시스템, 무선
에너지 전송, UWB 레이더 및 센서>