

전력 검출 기능을 포함하는 LTCC 프론트 엔드 모듈 설계

Design of a LTCC Front End Module with Power Detecting Function

황문수 · 구재진 · 구자경 · 임종식 · 안 달 · 양규열* · 김준철** · 김동수** · 박응희***

Mun-Su Hwang · Jae-Jin Koo · Jakyung Koo · Jongsik Lim · Dal Ahn ·
Gyu-Yeol Yang* · Jun-Chul Kim** · Dongsu Kim** · Ung-Hee Park***

요 약

본 논문에서는 전력 검출 기능을 포함하는 이동 통신 단말기용 프론트 엔드 모듈(FEM) 설계에 관하여 기술한다. 설계된 FEM은 전력 증폭기 MMIC 칩, SAW 송신 여파기 및 듀플렉서, 다이오드 전력 검출 회로, 스트립선로 구조의 정합 회로로 구성되며, 소형화를 위하여 LTCC 기술로 제작된다. 설계 주파수 대역은 CDMA 단말기 상향 송신 대역인 824~849 MHz이며, 최종 설계된 FEM의 크기는 전력 검출 회로까지 포함했음에도 불구하고 7.0×5.5×1.5 mm³로 초소형이다. 각각의 개별 구성 요소가 모두 개발되어 측정이 완료되었으며, 이를 토대로 FEM 설계가 완성된다. 측정된 성능을 보면, 송신 대역에서의 출력 전력과 이득이 각각 27 dBm과 27 dB 이상이며, ACPR 특성은 885 kHz와 1.98 MHz의 offset에서 각각 -46.59 dBc, -57 dBc 이하의 우수한 값을 갖는다.

Abstract

This paper describes the design of a FEM(Front End Module) having power detection function for mobile handset application. The designed FEM consists of a MMIC(Monolithic Microwave Integrated Circuits) power amplifier chip, SAW Tx filter and duplexer, diode power detector and stripline matching circuit. An LTCC(Low Temperature Co-fired Ceramics) technology is adopted for miniaturized FEM. The frequency band is 824~869 MHz which is the uplink Tx band of the CDMA mobile system. The size of designed FEM is 7.0×5.5×1.5 mm³, which is an ultra-small size even though the power detector circuit is included. All sub-components of FEM have been developed and measured in advance before being integrated into FEM. The measured output power and gain are 27 dBm and 27 dB, respectively. In addition, the measured ACPR characteristics are 46.59 dBc and 55.5 dBc at 885 kHz and 1.98 MHz offset, respectively.

Key words : FEM, LTCC

I. 머리말

최근 들어 이동 통신 단말기는 점점 더 그 기능이 다양화되고 있으나, 이와는 반대로 크기는 더욱 소형화되고 있다. 이런 추세가 가능한 핵심적인 기술 요소 중 하나가 바로 휴대폰 RF 부분에 있어서 안테

나와 송수신부 연결 부분인 최끝단 모듈(Front End Module: FEM)의 다기능화 및 소형화이다.

일반적으로 무선 송수신 시스템에서 FEM이라 하면, 특별한 제약 없이 시스템 개발자마다 그 구성과 기능을 정의하기 나름이어서, 무선기기의 송수신부 RF 부분 가운데에서 다양한 RF 부품의 조합으로 정

순천향대학교 전기통신공학과(Department of Electrical and Communication Engineering, SoonChunHyang University)

*(주) 쏘닉스(Sawnics, Co. Ltd.)

**한국전자부품연구원(Korea Electronics Technology Institute)

***강원대학교 전자공학과(Department of Electronics, Kangwon National University)

· 논문 번호 : 20080523-07S

· 수정완료일자 : 2008년 7월 18일

의할 수 있다. 그러나 휴대단말기 송수신부에 있어서 FEM은 최근에 최종단 PAM(Power Amplifier Module)을 포함하는 방향으로 발전하고 있는데, 이렇게 하면 휴대단말기의 소형화에 큰 진전이 있게 되기 때문이다^[1]. 종래에는 PAM 부분과 PAM을 포함하지 않는 FEM이 서로 분리되어 있거나, 또는 PAM을 포함하더라도 전력 검출기 모듈이 별도로 존재하는 경우가 많았는데, 최근에는 PAM을 위한 반도체형 고출력 증폭기 MMIC(Monolithic Microwave Integrated Circuits)가 많이 상용화됨에 따라 PAM을 FEM에 포함하는 기술적 추세가 강하다^{[1]~[5]}.

FEM 내에서 PAM의 입력단은 바로 직전의 송신 대역(Tx) 대역 통과 여파기(Band Pass Filter: BPF)의 출력단과 직접 연결되며, 또한 PAM의 출력단은 듀플렉서(Duplexer: DPX)의 송신부 입력단과 곧바로 연결되는 구조를 취하고 있다. 따라서 PAM을 전후로 하여 주변에 Tx BPF와 DPX를 같이 묶어서 FEM을 구성해야 휴대단말기 소형화에 유리하다.

그러나 FEM을 이렇게만 구성할 경우에, 안테나로 전달되는 송신 출력 전력을 검출(detection)하여 전력 조절부(power control unit)로 피드백 해주어야 하는 중요한 기능이 FEM에서 빠지게 된다. 그러나 배터리의 용량을 무한정 늘릴 수 없는 현실적인 제약 조건 하에서는, 송신 전력을 잘 조절하여 사용 시간을 늘리는 것이 곧 배터리의 수명을 늘리는 중요한 요인이 된다. 따라서 출력 RF 전력에 대한 전력 제어(power control)가 매우 중요하게 되고, 이 때 바로 전력 검출부의 필요성이 커지게 된다^{[6]~[9]}.

그런데 휴대단말기 RF부 구성에서 전력 검출 회로를 별개로 제작하여 FEM과 연결하면 당연히 크기가 커질 것이므로, 전력 검출 회로를 FEM에 포함하여 설계하는 것이 소형화에 더 유리하게 된다. 이와 같은 개념을 고려하면 그림 1의 FEM 구성이 가능하다. 그림 1은 본 논문에서 설계하고자 하는 FEM의 구성 요소를 블록 다이어그램으로 보이고 있다.

본 논문에서는 초소형 무선 통신 단말기용 FEM 설계에 관하여 기술하고자 한다. 본 연구에서 설계한 FEM은 SAW(Surface Acoustic Wave) 기술로 개발한 Tx BPF, 송수신 분리를 위한 SAW DPX, 소형 MMIC PAM, 소형 diode 전력 검출기, PAM의 출력을 전력 검출기에 전달하기 위한 스트립 선로 구조

의 방향성 결합기, 그리고 각 구성 요소와 정합 회로를 구현한 스트립 선로(strip line) 구조의 회로로 구성된다. 또한, 상기 구성 요소들을 통합하여 초소형 FEM을 구현하기 위하여 소형화에 적합한 LTCC(Low Temperature Co-fired Ceramic) 기술을 이용한다.

LTCC 기술은 다층 세라믹 기판 내부 및 표면에 L, C, R과 같은 수동 소자, 다이오드, MMIC와 같은 능동소자, 그리고 상호 연결 및 정합을 위한 전송 선로구조를 기본적인 2차원은 물론 3차원적으로 배열, 구성할 수 있기 때문에 RF 부품 및 모듈 소형화에 적합하다^{[1]~[4]}. LTCC 회로의 장점인 소형화를 이룩하기 위하여 본 논문에서는 LTCC 다층 PCB(printed circuit board) 위에 패키지 되지 않은 다이(die) 상태의 SAW Tx BPF와 DPX, 그리고 MMIC PAM을 표면 실장(surface mount)하였으며, 다이오드 전력 검출(power detector) 회로와 다층 스트립 선로 정합 회로 및 방향성 결합기를 설계하여 FEM을 구성하였다.

본 논문에서는 FEM 구성 요소들을 각각 개발하여 그 특성을 측정하여 그 성능을 파악한 후에 전체 모듈에 통합하였다. 다만 막대한 연구비와 연구 기간, 그리고 거대한 반도체 생산 설비가 필요한 MMIC PAM을 개발하는 것은 본 논문에서 추구하는 기술적 목표가 아니어서, 상용 업체로부터 베어 다이(bare die)와 사용 지침을 공급 받았음을 미리 밝힌다. 본 논문에서는 LTCC FEM 모듈의 성능을 측정하기 위하여 FR-4 test 보드도 직접 개발하여 활용하였다.

II. FEM 구성 요소 설계

그림 1은 본 논문에서 설계하고자 하는 FEM의 구성을 보이고 있다. 먼저 Tx BPF로 송신 신호가 입력되면 송신 주파수 대역 신호만 통과되어 Tx PAM으로 입력된다. 이제 Tx 신호는 충분한 RF 전력으로 증폭되기 위하여 전력 증폭기 모듈(PAM)을 통과하게 되고, 이 신호는 안테나로 전달되기 위한 경로로 들어간다. 그런데 출력 신호는 안테나 단자뿐만 아니라 수신부(Rx)로 누설이 생겨서는 안된다. 역으로 안테나로 수신된 신호는 Rx 단자뿐만 아니라 Tx 단자로 건너가서는 안된다. 이러한 기능을 종합적으로 수행하는 부분이 바로 듀플렉서(Duplexer: DPX)이다.

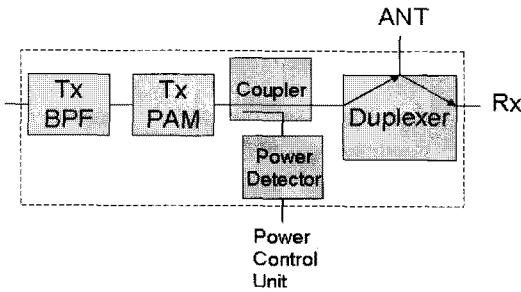


그림 1. 본 논문의 LTCC FEM 모듈의 구성도
Fig. 1. Schematic diagram of the proposed LTCC FEM.

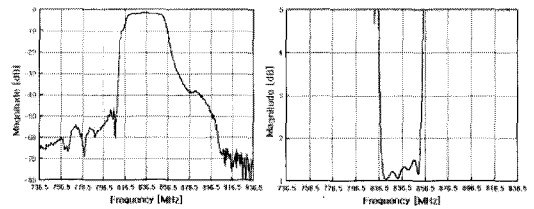
한편, 송신되는 출력 전력의 크기를 모니터링하여 RF 출력 전력을 제어하기 위한 부분으로 전달하기 위하여 전력 검출기가 필요한데, 이것이 바로 PAM과 DPX 사이에서 위치하게 된다. 이 때 출력 전력을 소량 커플링(coupling)하여 검출기 회로에 보내주는 커플러(coupler)가 필요한데, 본 논문에서는 삽입 손실 손실이 극히 적으면서도 소량의 전력을 커플링하는 스트립 라인형 방향성 결합기를 사용한다.

상기의 구성 요소를 모두 실장하거나 각 구성 요소간의 입출력 단자를 상호 연결하며, 방향성 결합기를 구현하기 위하여 본 논문에서는 소형화에 유리한 다층 LTCC 기술을 이용한다. 이제 본 논문에서 설계한 각 구성 요소별 설계 결과에 대하여 살펴보기로 하겠다.

2-1 송신 대역 통과 여파기

송신 대역 통과 여파기(Tx BPF)는 여러 가지 재료로 설계할 수 있으나, 소형화와 대역의 차단 특성이 우수한 SAW 여파기가 유리하다. 본 논문에서는 CDMA 상향 송신 대역 주파수인 824~849 MHz에서 동작하는 BPF를 개발하고, 이것을 FEM 구성에 사용하였다.

SAW 여파기를 설계, 제작할 때는 반도체 공정 수준의 정밀한 설계와 공정을 필요로 한다. SAW device는 LTCC 기판에 실장되어 사용되므로, 실제로 실장될 LTCC 전송 선로 기판을 사전에 제작하여 SAW 여파기의 성능을 측정해야 의미가 있는데, 이것이 곧 FEM에서의 동작 특성이 된다. 따라서 SAW 여파기를 LTCC 기판에 실장하여 좋은 특성을 얻기 위하여, 제작하게 될 LTCC 기판 특성을 사전에 고려



(a) 삽입 손실 (a) Insertion loss
(b) VSWR (b) VSWR

그림 2. 측정된 SAW Tx filter의 성능
Fig. 2. Measured performances of the SAW Tx filter.

하여 적층 구조 및 접지부의 형성을 최적화시켰다.

그림 2는 개발된 SAW Tx BPF의 측정 결과를 보여주고 있는데, 대역내 삽입 손실이 최대 2.35 dB, 대역내 리플이 최대 0.6 dB, 그리고 VSWR이 1.5 이내로 우수한 특성을 보이고 있다.

2-2 듀플렉서

듀플렉서(Duplexer: DPX)는 송신 신호를 안테나 단자로만, 그리고 안테나에서 수신한 신호를 수신단자로만 보내는 기능을 하는데, 기능적으로 봤을 때 일종의 두 여파기(즉, 송신과 수신 여파기)의 접합체이다. 따라서 송신부-수신부 간에는 우수한 격리 특성이 있어야 하는데, 만약에 격리 특성이 나쁘면 수신 신호에 비하여 매우 큰 출력 신호의 일부가 수신단으로 인입되어 수신단 저잡음 증폭기를 포화시키거나 파괴할 우려가 있다.

본 논문에서는 SAW DPX 듀플렉서를 설계하기 위하여 송수신 SAW 필터와 LTCC 기판 상에 stripline 형태로 위상 변위 회로(phase shift network)를 결합하였다. 즉, LTCC 기판상에 SAW DPX 특성을 향상시키는데 필요한 위상 변위 회로(phase shift network)를 LTCC stripline 형태로 별도로 제작하고, 이것을 SAW DPX 결합시켜 설계를 완성하였다.

그림 3은 측정된 SAW DPX의 성능을 보여주고 있는데, 그림 3(a)는 송신단-안테나단의 전달 특성이고, 그림 3(b)는 안테나단-수신단의 전달 특성이다. Tx와 Rx 밴드에서의 삽입 손실은 각각 최대 1.8 dB, 2.6 dB이며, Rx와 Tx 대역에서의 감쇄 특성은 각각 44 dB, 57 dB 이상이다. 한편, 그림 3(c)는 송신단-수신단의 격리 특성이 최소 59 dB임을 보여주고 있다.

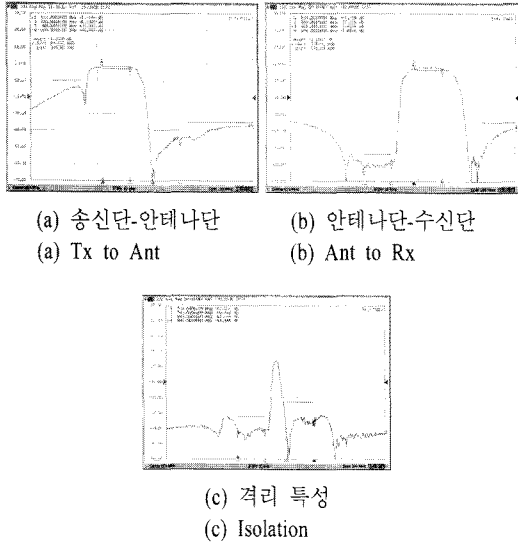


그림 3. 측정된 SAW 듀플렉서의 전달 특성과 격리 특성
 Fig. 3. Measured transfer and isolation characteristics of the SAW duplexer.

2.3 전력 증폭기 모듈

전력 증폭기 모듈(PAM: Power Amplifier Module) 개발은 극히 정밀한 반도체 회로의 설계/공정과 막대한 연구비 및 측정 설비를 필요로 한다. 따라서 PAM이 FEM의 중요한 구성 요소기어는 하나 PAM 자체를 개발하는 것은 상기 머리말에서도 언급했듯이, 본 연구에서의 추구하는 기술적 목표는 아니다. 본 연구에서는 이를 해결하기 위하여 상용 업체로부터 베어 다이(bare die)와 사용 지침을 공급받았다.

PAM에 사용된 MMIC 전력 증폭기는 InGaP HBT 기술을 이용하여 개발되었다. 이 전력 증폭기는 +3.4 V의 바이어스 전압을 필요로 하는데, 칩 상태에서 최적의 외부 정합이 이루어졌을 때 CDMA 입력 주파수에서 약 28 dBm 이상의 출력 전력, 29 dB 이상의 이득, 50 dBc의 ACPR, 40 %의 PAE 특성을 가진다. PAM의 출력단과 FEM 출력단(안테나 단자) 사이에는 방향성 결합기와 듀플렉서가 삽입되므로, 상기 칩 상태에서의 특성보다는 약간 열화된 특성이 FEM의 특성으로서 얻어지게 된다.

한편, FEM 출력단에서 최적의 출력 전력을 얻기 위하여, 공급자의 사용 지침에 의하여, 칩 외부에 소정의 정합 회로 패턴을 LTCC 기판상에 구현하였고,

칩의 출력 단자와 정합 회로간에 와이어 본딩을 가하여 출력 정합을 완성하였다(그림 9 참조).

2.4 LTCC 스트립 라인 방향성 결합기

본 논문에서는 LTCC 구조로 구현 가능한 20 dB 스트립 라인형 방향성 결합기를 설계하였다. 그림 4는 방향성 결합기의 기본 구조도와 설계한 방향성 결합기의 레이아웃을 보이고 있다. 설계에 사용한 스트립 라인은 비유전율(ϵ_r)은 7.5이고 유전체 두께가 400 μm 인 기판 정보를 갖는다. 레이아웃에서 사용한 W, S 는 각각 88 $\mu\text{m}, 100 \mu\text{m}$ 이다.

설계한 결합기는 스트립 라인 구조이므로 일반적인 마이크로스트립 라인보다 손실이 적고, 위 아래로 차단된 접지 금속면으로 인해 외부와의 전계와 차단되어 안정적인 동작이 가능하다. 또한, 방향성 결합기이므로 두 선로가 DC적으로 서로 격리되므로 설령 어느 한 경로에 DC 바이어스가 필요한 경우라도 제약없이 사용할 수 있다.

주어진 LTCC 기판 정보를 이용하여 Agilent社의 ADS Momentum에서 시뮬레이션하여 얻은 특성이 그림 4(c)에 함께 제시되어 있다. 원하는 주파수 대

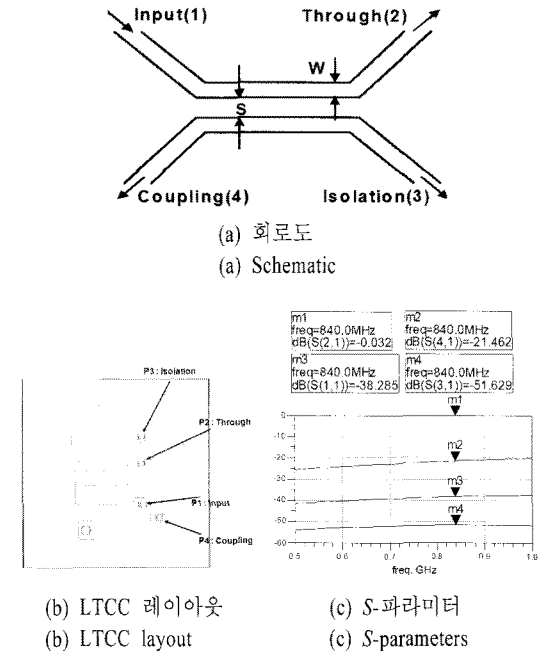


그림 4. 스트립 라인 방향성 결합기 회로
 Fig. 4. Stripline directional coupler.

역에서 극히 낮은 삽입 손실(S_{21} , m_1), -21.46 dB의 결합도(S_{41} , m_2), 우수한 단자 정합(S_{11} , m_3)과 격리 특성(S_{31} , m_4)을 가짐을 알 수 있다.

2-5 전력 검출기

그림 5는 본 논문의 전력 검출기 회로에 대한 블록 다이어그램을 나타낸다. Skyworks社의 SMS7630 제로 바이어스용 쇼트키 다이오드를 사용하여 CD-MA 상향 대역 중심 주파수 836.5 MHz에서 전력 검출기를 설계하였다. R_s 는 소스단의 임피던스를 나타내고 있으며, 여기에 RF 임피던스 정합 회로가 연결된다. 인덕터 L 은 DC 바이어스용 초크를 나타낸다. 부하단의 R 과 C 에 의해 정해지는 시정수는 검파된 출력 특성을 결정짓는 역할을 하게 되는데, 본 논문에서는 이와 함께 스트립 라인을 이용한 입력부의 정합을 통하여 낮은 입력 신호에서도 검출기 출력 감도 특성과 선형성이 개선되도록 하였다.

다이오드 검출기 회로의 설계 과정에서 그 동작 특성을 예측하기 위해서 PAM의 출력과 방향성 결합기의 결합량을 고려한 후, 이를 스트립 라인형 정합 회로와 함께 전력 검출기 특성을 동시 시뮬레이션(co-simulation) 하는 과정이 필요하다. 그림 6은 이를 위하여 스트립 라인형 정합 회로와 다이오드 및 R , C 로 구성된 전력 검출기 회로, 그리고 예측 결과를 보여주고 있다. PAM의 출력 전력에서 방향성 결합기의 커플링 값을 뺀 값이 곧 검출기의 입력(P_{in})으로 들어간다.

한편, 시뮬레이터가 인식하는 다이오드의 등가 모델의 한계로 인하여, $P_{in}=5$ dBm 이상일 때 검출 전압은 더 이상 의미 부여가 곤란한 포화값으로 나타나지만, 실제 동작에서는 입력이 증가함에 따라서 지속적으로 증가하는 출력 전압이 나타나게 된다. 그림

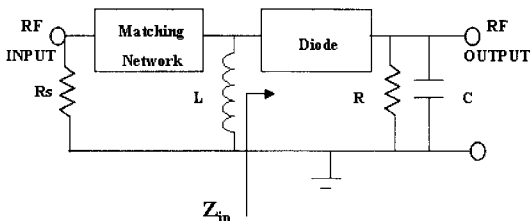
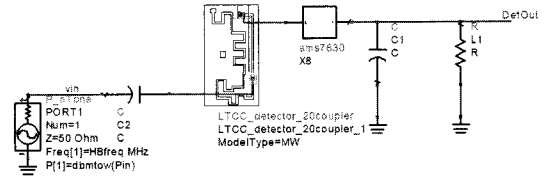
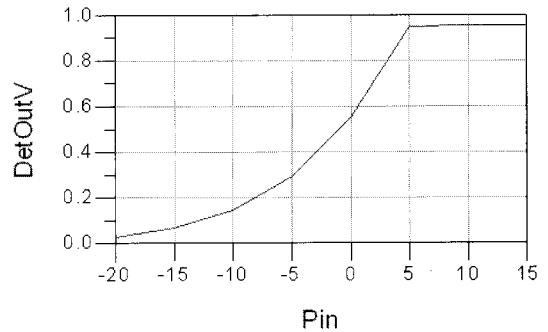


그림 5. 다이오드 검출기 회로의 블록 다이어그램
Fig. 5. Block diagram of diode detector circuit.



(a) 검출기 회로
(a) Detector circuit



(b) 시뮬레이션 성능
(b) Simulated performance

그림 6. 스트립 라인 정합 회로와 함께 시뮬레이션 하기 위한 다이오드 검출기 회로와 성능
Fig. 6. Diode detector with stripline matching network for co-simulation and its performances.

6의 경우에 예로써 -20 dBm의 검출기 입력일 경우, 즉 그림 4와 같이 -21 dB의 커플링 값을 갖는 방향성 결합기를 사용한 경우 $+1$ dBm의 PAM 출력에 대하여 28 mV의 검출기 전압을 보임을 예측할 수 있다.

III. FEM의 설계, 제작 및 측정

그림 7은 본 논문에서 설계한 LTCC FEM의 적층 레이어 구조와 층간 상호 연결을 보여주고 있다. 설계한 LTCC 구조는 5개의 유전체 층과 6개의 금속면 층으로 구성되며, 전체 두께는 840 μm 이다. 최상면 금속층은 여러 구성 요소들을 실장하기 위한 회로 패턴들이 구현되는 층인데, SAW Tx BPF, DPX, PAM, 전력 검출기 회로가 여기에 실장된다. 스트립 라인 층은 네 번째 금속층에 있으며, 전술하였듯이 두께가 400 μm 인 스트립 라인 구조 하에서 방향성 결합기, 검출기 정합 회로 등이 구현된다. 스트립 라인 구조이므로 상하에 접지 금속면이 자리잡게 된다. 한편, 그림 7에는 각 층간 상호 연결도 함께 보여주고 있는데, 실제 구현 과정에서 각 층간 연결은 다

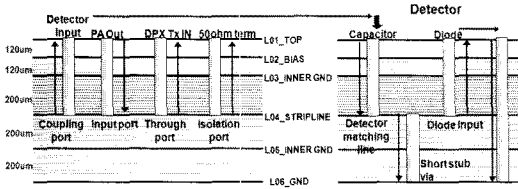


그림 7. LTCC 적층 구조와 층간 상호 연결
Fig. 7. LTCC layer structure and interconnection between layers.

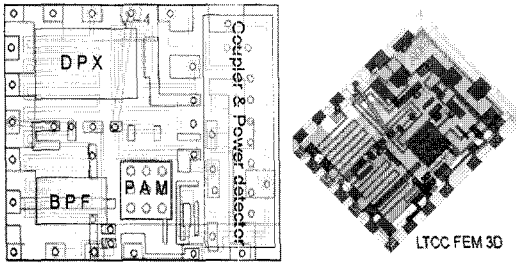


그림 8. 설계된 LTCC FEM 기관의 전체 구성도와 3차원 도면
Fig. 8. Designed LTCC FEM structure and three-dimensional view.

수의 비어 홀(via-hole)로 구현된다.

그림 8은 설계된 LTCC FEM의 구성도와 3차원 입체 도면을 보여주고 있다. 위에서 내려다 본 그림을 기준으로 보면 좌측에 FEM 전체 입력단이 있고, 이어서 그림 1의 구성도에 따른 구성 요소들의 배치가 이루어져 있다. SAW Tx BPF 출력 단자에 PAM의 입력 단자로 송신 신호가 연결되며, PAM의 출력 단자는 스트립 라인형의 방향성 결합기 입력 단자와 연결되고 다시 SAW DPX 단자로 연결되며, 방향성 결합기의 결합 단자 출력은 다시 검출기 입력 회로를 거쳐 최상층 다이오드 검출기 회로로 연결된다.

그림 9는 제작된 LTCC FEM과 성능 측정용 테스트 보드(test board)를 같이 보여주고 있는 사진이다. SAW 소자와 MMIC PAM은 소형화를 위하여 별도의 패키지 없이 LTCC 보드에 곧바로 표면 실장하였고, 신호 연결을 위하여 와이어 본딩을 하였다. 또한, 다이오드와 출력단 R-C 회로는 초소형의 소자를 이용하여 에폭시 본딩하여 제작하였다. 제작된 LTCC FEM은 $7.0 \times 5.5 \times 1.5 \text{ mm}^3$ 의 크기를 갖는데, 전력 검출기 회로까지 포함한 회로라는 것을 감안하면 매우

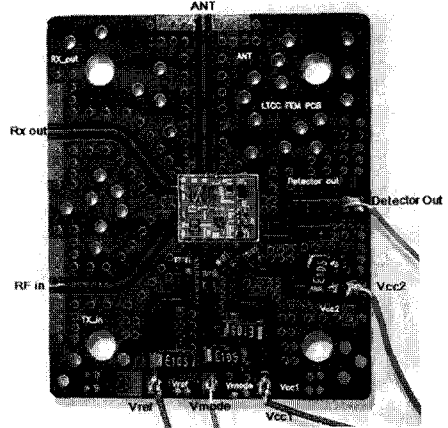


그림 9. LTCC FEM 회로와 측정용 테스트 보드
Fig. 9. Fabricated LTCC FEM and test board.

소형화된 결과이다.

그림 10은 측정된 전력 검출 성능을 보여주는데, FEM의 출력 전력 대비 검출된 전압이 표시되어 있다. 0 dBm ~ +10 dBm의 상대적으로 낮은 출력 전력 범위에서 1 dBm당 평균 10 mV 정도의 평균 출력 전압 변화 특성을 보이고 있으며, 상대적으로 높은 출력 수준인 +10 dBm ~ +25 dBm의 범위에서도 1 dBm당 평균 50 mV 정도의 우수한 출력 전압 변화 특성을 보이고 있다.

그림 11과 그림 12는 LTCC FEM에 대하여 측정된 RF 출력 성능을 보여주고 있다. FEM에는 다수의 측정 항목이 있으나, 본 논문에서는 주요 특성 지표인 이득, 출력 전력, ACPRI, ACPRI2만을 소개하기로

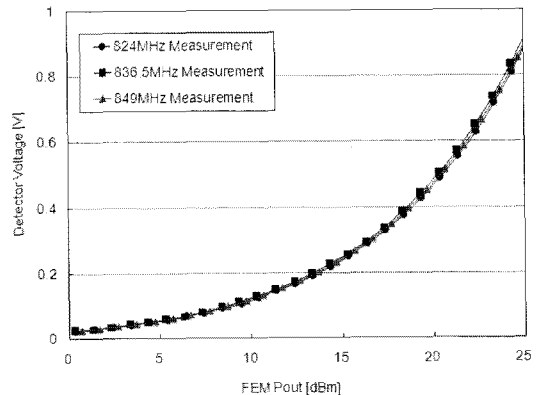


그림 10. 전력 검출기 출력 특성
Fig. 10. Measured detector voltage.

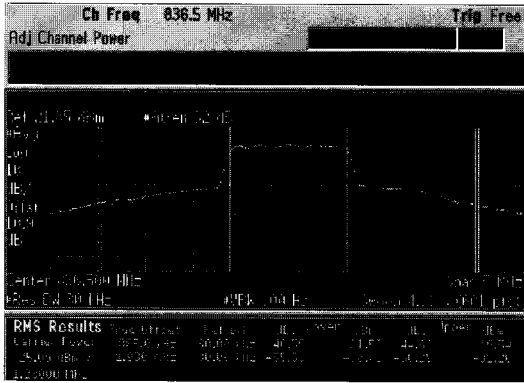
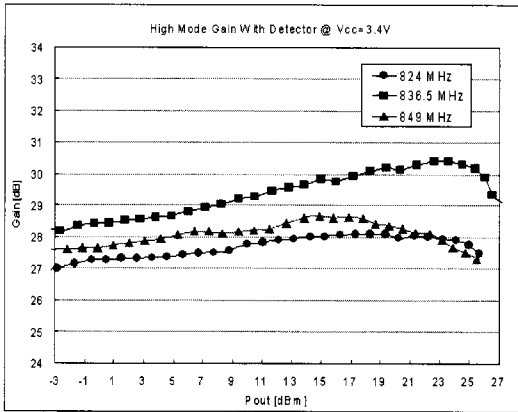


그림 11. 출력 전력이 25.09 dBm일 때 ACPR의 측정 예(836.5 MHz)
 Fig. 11. An example of measured ACPR with 25.09 dBm of output power at 836.5 MHz.

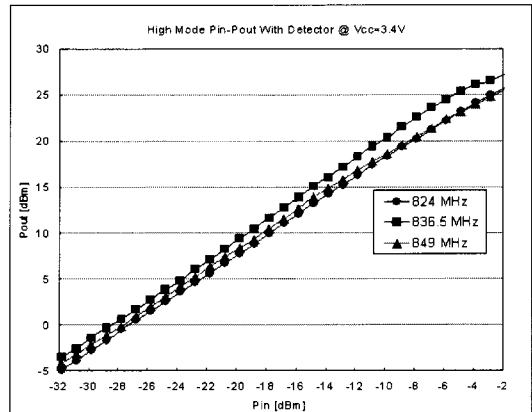
하고자 한다. 그림 11은 대표적 측정 항목인 ACPR의 실제 측정 결과의 예로써, CDMA 단말기용 상향 송신 중심 주파수에서 출력 전력이 25.09 dBm일 때 ACPR의 측정 결과를 보여주고 있다. FEM의 성능을 측정한 결과, 그림 12에 나타나 있듯이 대역 내에서 27 dB 이상의 이득, 25.39 dBm 이상의 출력 전력(개발 목표: 25 dBm), 25.39 dBm의 출력 상태에서 46.59 dBc의 ACPR1(25 dBm 출력 상태에서 44 dBc)과 55.5 dBc의 ACPR2(25 dBm 출력 상태에서 52 dBc) 성능을 보였다.

IV. 맺음말

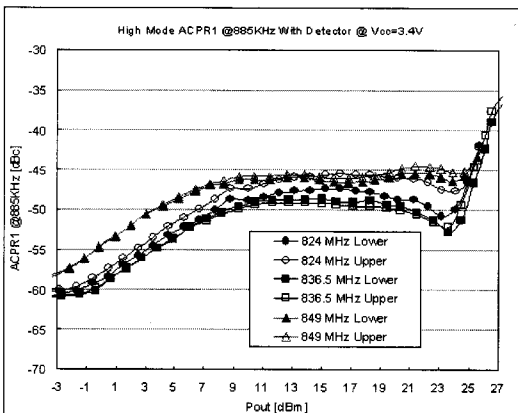
본 논문에서는 Tx SAW 필터, SAW 듀플렉서,



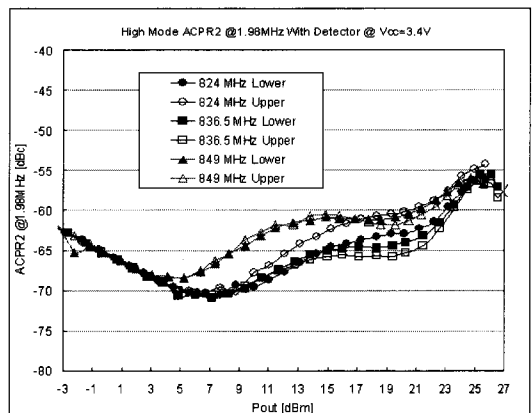
(a) 이득
 (a) Gain



(b) 출력 전력
 (b) Output power



(c) ACPR1
 (c) ACPR1



(d) ACPR2
 (d) ACPR2

그림 12. LTCC FEM의 측정 성능

Fig. 12. Measured performances of the fabricated LTCC FEM.

MMIC 전력 증폭기, 스트립 라인 구조의 방향성 결합기, 그리고 다이오드 전력 검출기를 포함하는 CD-MA 단말기용 FEM을 설계, 제작 및 측정하였다. 소형화된 FEM을 얻고자, MMIC 전력 증폭기, SAW Tx BPF, SAW DPX를 별도의 패키지 없이 다이 상태로 실장하고 와이어 본딩을 하였으며, 5층 구성을 갖는 LTCC 기판으로 구현하였다. 반도체 공정이 요구되는 MMIC PAM을 제외한 모든 구성 요소를 본 논문 저자들이 사전에 설계 및 측정하여 개별 회로의 성능을 검증한 후 이를 FEM 구성에 사용하였고, 다층 LTCC 구성을 통하여 FEM을 7.0×5.5×1.5 mm³의 크기로 소형화하였다. 측정된 FEM은 CDMA 이동 단말기 송신 대역 내에서 최소한 27 dB 이상의 이득, 25.39 dBm 이상의 출력 전력, 25.39 dBm의 출력 상태에서 46.59 dBc의 ACPR1과 55.5 dBc의 ACPR2의 성능을 보였다.

한편, 본 논문에 제시된 연구 결과는 우선 전기적 특성 목표 달성에 중점을 둔 결과여서, 실제 단말기 사용 환경에서 중요한 고려 요소라 할 수 있는 온도 특성 연구는 미처 수행되지 않은 상태이다. 이 부분은 사실 실험실 환경 하에서 수행된 1차적 연구 개발 차원을 넘어서서, 실제로 제품화 과정을 위하여 추가적으로 연구가 필요한 부분이다. 따라서 연구 개발 초기에 설정한 개발 목표상의 한계와 실험실 환경 등 현실적 제약 요건 때문에 온도 특성을 포함한 신뢰성 연구는 수행하지는 못했으나, 추후에 추가적 연구를 통하여 가능할 것이다. 그러나 본 논문에 언급된 연구 결과인 FEM은 물론 연구 과정에서 습득한 각 구성 요소의 설계, 제작 및 측정 기술, LTCC 설계 및 제작 기술은 관련 분야의 타 연구에서도 매우 유용하게 사용될 것으로 기대한다.

감사의 글

LTCC 설계 및 제작과 관련하여 기술적 조언과 도움을 주신 (주)RN2 관계자분들께 감사드립니다.

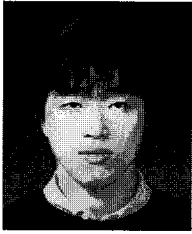
참고 문헌

[1] D. -S. Kim, J. C. Kim, E. Kim, H. M. Cho, N. K. Kim, and J. C. Park, "An LTCC power amplifier

module integrated with a SAW duplexer", *2005 European Microwave Conference*, vol. 3, p. 4, Oct. 2005.

- [2] C. -H. Lee, A. Sutono, S. Han, K. Lim, S. Pinel, E. M. Tenzleris, and J. Laskar, "A compact LTCC-based Ku-band transmitter module", *IEEE Trans. Advanced Packaging.*, vol. 25, no. 3, pp. 374-384, Aug. 2003.
- [3] D. Heo, A. Sutono, E. Chen, Y. Suh, and J. Laskar, "A 1.9-GHz DECT CMOS power amplifier with fully integrated multilayer LTCC passives", *IEEE Microwave and Wireless Comp. Lett.*, vol. 11, pp. 249-251, Jun. 2001.
- [4] E. Kim, Y. S. Lee, C. S. Yoo, W. S. Lee, and J. C. Park, "A power amplifier module with fully embedded passive components in a LTCC substrate for K-PCS band mobile phone", in *Proceedings of the 23rd European Microwave Conf.*, vol. 1, pp. 253-256, 2003.
- [5] A. Kryshchtopin, R. Kravchenko, A. Chemyakov, K. Markov, G. Sevskiy, T. Kerstinbrock, and P. Heide, "Novel high-accuracy LTCC-integrated power monitors for 2.4 and 5 GHz wireless-LAN applications", *2004 International Microwave Symposium Digest*, vol. 2, pp. 1277-1280, Jun. 2004.
- [6] 김희태, 오재석, 박의준, 이영준, 김병철, "온도 보상 및 선형화된 전력 검출기에 관한 연구", *한국전자과학회논문지*, 11(8), pp. 1386-1391, 2000년 8월.
- [7] 정명래, 이상원, 김학선, 이윤현, 이형재, "2.45 GHz IMS 대역의 송신 전력 제어를 위한 전력 검출 기법 비교 연구", *한국통신학회논문지*, 24(4), pp. 576-584, 1999년 4월.
- [8] Agilent Technologies, Application Note 963, "Impedance matching techniques for mixers and detector".
- [9] Agilent Technologies, Application Note 1187, "Design of an input matching network for DC biased 850 MHz small signal detector".

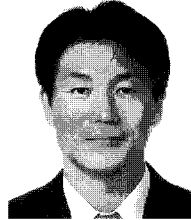
황 문 수



출 등

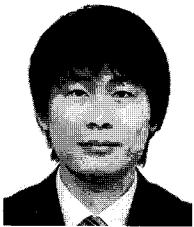
2006년 2월: 순천향대학교 정보기술공학부 (공학사)
 2008년 8월: 순천향대학교 전기통신공학과 (공학석사)
 [주 관심분야] 초고주파 무선 회로/부품 설계, 능동/수동 소자 모델링 및 회로 응용, 발진기, 전력 검출 등

임 중 식



1991년 2월: 서강대학교 전자공학과 (공학사)
 1993년 2월: 서강대학교 전자공학과 (공학석사)
 2003년 2월: 서울대학교 전기컴퓨터공학부 (공학박사)
 1993년 2월~1999년 3월: 한국전자통신연구원 위성통신기술연구단, 무선방송기술연구소 선임연구원
 2003년 3월~2003년 7월: 서울대학교 BK21 정보기술사업단 박사후 연구원
 2003년 7월~2004년 9월: 특허청 특허심사관
 2004년 9월~2005년 2월: 한국전자통신연구원 디지털방송연구단 전파기술연구그룹 선임연구원
 2005년 3월~현재: 순천향대학교 전기통신시스템공학과 교수
 [주 관심분야] 초고주파 무선 회로/부품 설계, 능동/수동 소자 모델링 및 회로 응용, 주기 구조의 모델링 및 회로 응용 등

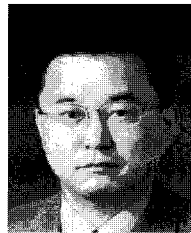
구 재 진



[주 관심분야] 초고주파 무선 회로/부품 설계, 능동/수동 소자 모델링 및 회로 응용, 주기 구조의 모델링 및 회로 응용 등

2006년 2월: 순천향대학교 정보기술공학부 (공학사)
 2008년 2월: 순천향대학교 전기통신공학과 (공학석사)
 2008년 8월~현재: (주)태광이엔시 연구원

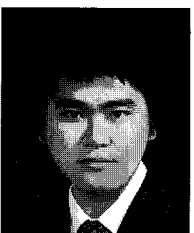
안 달



1992년 9월~현재: 순천향대학교 전기통신공학과 교수
 [주 관심분야] RF, 마이크로파 수동 소자 해석 및 설계 등

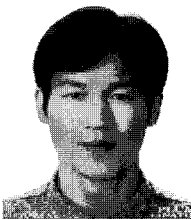
1984년 2월: 서강대학교 전자공학과 (공학사)
 1986년 2월: 서강대학교 전자공학과 (공학석사)
 1990년 8월: 서강대학교 전자공학과 (공학박사)
 1990년 8월~1992년 2월: 한국전자통신연구원 선임연구원

구 자 경



2008년 2월: 순천향대학교 정보기술공학부 (공학사)
 2008년 8월 현재: 순천향대학교 전기통신공학과 석사과정
 [주 관심분야] 초고주파 무선 회로/부품 설계, 능동/수동 소자 모델링 및 회로 응용, 발진기 등

양 규 열



2000년 2월: 경남대학교 전자공학과 (공학사)
 2000년 3월~2000년 9월: 한국전기연구원(KERI) 위촉연구원
 2000년 10월~현재: (주)쏘닉스 선임연구원
 [주 관심분야] 반도체 소자 및 재료, 무선통신 시스템, High Power Devices 등

김 준 철



1991년 2월: 서강대학교 물리학과 (이
학사)
1993년 2월: 서강대학교 전자공학
과 (공학석사)
1998년 2월: 서강대학교 전자공학
과 (공학박사)
1996년~현재: 한국전자부품연구원 전
자소재패키징연구센터 책임연구원

[주 관심분야] RF 여파기, RF Front End Module, System on
Package 등

박 응 희

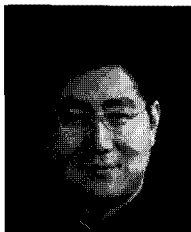


1994년 2월: 서강대학교 전자공학
과 (공학사)
1996년 2월: 서강대학교 전자공학
과 (공학석사)
2000년 2월: 서강대학교 전자공학
과 (공학박사)
2000년~2006년: 한국전자통신연구
원 선임연구원

2006년 8월~현재: 강원대학교 삼척캠퍼스 전자공학과 조
교수

[주 관심분야] 초고주파 무선 회로/부품 설계, 고출력 증폭
기와 선형화기, 안테나 시스템 등

김 동 수



1997년: 경북대학교 전자공학과 (공
학사)
1999년: 경북대학교 전자공학과 (공
학석사)
2001년: Georgia Institute of Tech-
nology, ECE (공학석사)
2004년: Georgia Institute of Techno-
logy, ECE (공학박사)

2004년~현재: 한국전자부품연구원 전자소재패키징연구
센터 선임연구원

[주 관심분야] RF 수동 소자, 안테나, System on Package,
Ferroelectric Tunable Device 등