

논문 2008-45SD-9-4

MOSFET의 RF 성능 최적화를 위한 단위 게이트 Finger 폭에 대한 f_T 및 f_{max} 의 종속데이터 분석

(Analysis of f_T and f_{max} Dependence on Unit Gate Finger Width for RF Performance Optimization of MOSFETs)

차 지 용*, 차 준 영*, 정 대 현*, 이 성 현**

(Jiyong Cha, Jun-Young Cha, Daehyoun Jung, and Seonghearn Lee)

요 약

본 연구에서는 MOSFET의 RF 성능을 극대화하기 위해 단위 게이트 finger 폭(W_u)에 대한 f_T 및 f_{max} 의 종속데이터를 측정하고 이 결과를 소신호 모델 파라미터들을 추출함으로써 새롭게 분석하였다. 이러한 물리적 분석결과로 f_T 의 최대값이 존재하는 원인은 좁은 W_u 에서 W_u 에 무관한 parasitic gate-bulk capacitance와 넓은 W_u 에서 트랜스컨덕턴스의 증가율이 감소하는 wide width effect에 의한 것임을 알 수 있다. 또한, f_{max} 의 최대값은 게이트저항이 좁은 W_u 에서 크게 줄어들고 넓은 W_u 에서 점점 일정하게 되는 non-quasi-static effect에 의해 발생된다는 사실이 밝혀졌다.

Abstract

In this study, to maximize RF performance of MOSFETs, f_T and f_{max} dependent data on W_u are measured and newly analyzed by extracting small-signal model parameters. From the physical analysis results, it is found that a peak value of f_T is generated by W_u -independent parasitic gate-bulk capacitance at narrow W_u and the wide width effect of reducing the increasing rate of transconductance at wide W_u . In addition, it is revealed that a maximum value of f_{max} is caused by the non-quasi-static effect that the gate resistance is greatly reduced at narrow W_u and becomes constant at wide W_u .

Keywords : MOSFET, f_T , f_{max} , RF performance, gate finger width, wide width effect, non-quasi-static effect

I. 서 론

높은 주파수 대역의 RF IC block 제조를 위해서는 MOSFET의 RF 성능이 크게 향상되어야 하며, 이러한 MOSFET RF 성능은 down-scaling이 될수록 향상된다. 현재 MOSFET의 foundry 공정은 게이트 길이(L_g)가 $0.13\mu\text{m}$ 으로 점점 줄어드는 추세에 있으며, 이에 따

라 MOSFET 소자의 RF 성능인 차단주파수 f_T 와 최대 진동주파수 f_{max} 도 점점 향상되고 있다. 이러한 MOSFET의 RF 성능을 향상시키기 위하여 multi-finger 형태의 gate로 구성된 MOSFET들이 사용되고, drain과 source 접촉영역도 역시 multi-finger 형태로 설계된다. 하지만, 이러한 multi-finger layout 파라미터인 unit finger width(W_u)의 변화에 따라 RF 성능이 크게 달라지게 되므로 W_u 에 대한 layout 최적화 연구가 매우 중요하다^[1]. 기존에는 total gate width ($W_t=Nf*W_u$)를 고정시키고 number of finger (Nf)와 W_u 변화에 따른 f_T 및 f_{max} 의 종속성 연구가 주로 진행되어 왔다^[2]. 하지만, W_u 의 증가에 따라 Nf가 감소되어

*학생회원, **정회원 한국외국어대학교 전자정보공학부
(School of Electronics and Information Engineering,
Hankuk University of Foreign Studies)

※ 본 연구는 2008학년도 한국외국어대학교 교내 학술 연구비의 지원에 의하여 이루어진 것임.

접수일자: 2008년6월9일, 수정완료일: 2008년8월28일

N_f 와 W_u 의 영향이 동시에 발생되므로 f_T 및 f_{max} 에 대한 W_u 만의 영향을 분석할 수 없는 문제가 발생한다. 따라서 RF 성능이 향상된 MOSFET layout 설계를 위해서는 고정된 N_f 에서 W_u 변화에 따른 f_T 및 f_{max} 종속 데이터를 측정하고 이 종속성이 생기는 원인을 물리적으로 분석하는 연구가 매우 필요하다.

따라서 본 연구에서는 $0.13\mu\text{m}$ MOSFET의 N_f 를 고정시키고 넓은 W_u 범위에서 f_T 와 f_{max} 데이터를 측정하였으며, 이를 바탕으로 W_u 에 대한 f_T 와 f_{max} 의 종속성을 새롭게 분석하였다.

II. 본 론

본 연구에서는 L_g 가 $0.13\mu\text{m}$ 이고 W_u 가 $1.2 - 10\mu\text{m}$ 까지의 범위를 가지며 N_f 가 16인 multi-finger gate 형태의 N-MOSFET소자들을 사용하였으며, on-wafer 상에서 10MHz - 40GHz까지 S-parameter를 측정하였다. 또한 RF probe 패드 및 금속배선 패턴의 기생성분을 제거하기 위하여 de-embedding을 수행하였다^[3].

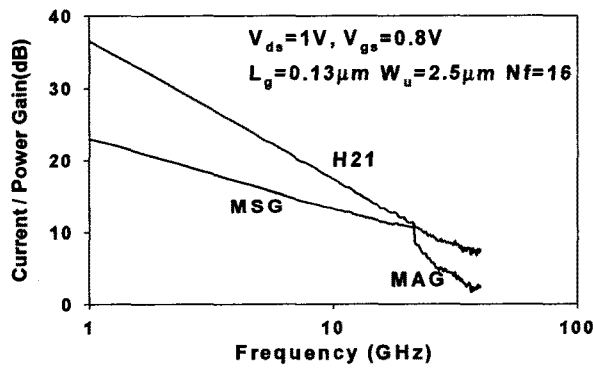


그림 1. 측정된 전류이득과 전력이득에 대한 주파수 응답
Fig. 1. The frequency response of measured current and power gain.

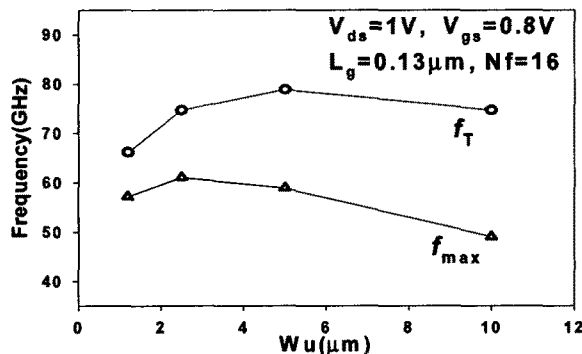


그림 2. W_u 증가에 따른 측정된 f_T and f_{max} 데이터
Fig. 2. Measured f_T and f_{max} data with increasing W_u .

차단 주파수는 그림 1와 같이 S-parameter로부터 변환된 current gain(H21)이 1이 되는 주파수로 추출되었으며, W_u 변화에 따른 추출 결과는 그림 2와 같다. 측정된 f_T 값은 W_u 가 $1.2\mu\text{m}$ 부터 증가되어 $W_u = 5\mu\text{m}$ 일때 최대값을 가지고 그 이상부터 서서히 감소하는 현상을 볼 수 있는데 이와 같이 peak치를 보이는 W_u 종속성을 분석하기 위해 다음과 같은 f_T 관련식을 사용하였다.

$$f_T = \frac{g_{mo}}{2\pi(C_{gs} + C_{gd} + C_p)} \quad (1)$$

여기서 g_{mo} 는 transconductance이고 C_{gs} 와 C_{gd} 는 각각 gate-source와 gate-drain사이의 내부 capacitance로써 모두 W_u 에 비례한다. 하지만 C_p 는 채널 외부에 위치한 parasitic gate-bulk capacitance로써 W_u 에 무관한 성분을 나타낸다.

식(1)의 g_{mo} 와 $C_{gs}+C_{gd}+C_p$ 의 추출은 소신호 등가회로 모델에서 외부 저항과 capacitance를 제거한 intrinsic Y-parameter로부터 유도된 식(2)와 식(3)을 사용하여 그림 3과 4와 같이 추출하였다^[4].

$$g_{mo} = |(Y_{21}^i - Y_{12}^i)| \quad (2)$$

$$C_{gd} + C_{gs} + C_p = \left(\frac{1}{\omega}\right) \text{Imag}(Y_{11}^i) \quad (3)$$

그림 3과 4는 각각 식(2)와 식(3)으로부터 얻어진 g_{mo} 와 $C_{gs}+C_{gd}+C_p$ 의 값을 보여 주며, 추출 정확도는 20GHz까지 비교적 일정한 데이터를 관찰함으로써 입증되었다.

그림 2의 좁은 W_u 에서 f_T 가 증가되는 현상을 분석하기 위해 식(3)에서 얻어진 $C_{gs} + C_{gd} + C_p$ 값에서 channel capacitance 성분인 $C_{gs} + C_{gd}$ 를 제거하여 C_p 값이 추출되었다. 이를 위해 그림 5와 같이 $C_{gs} + C_{gd} + C_p$

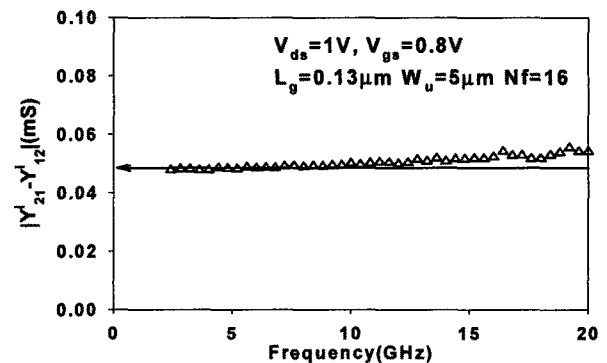


그림 3. 측정된 g_{mo} 에 대한 주파수 응답 곡선
Fig. 3. The frequency response of measured g_{mo} .

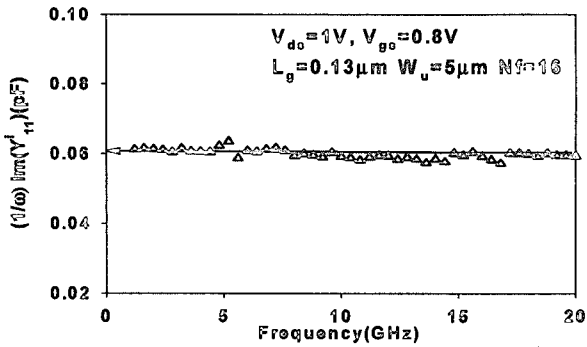


그림 4. 측정된 $C_{gs}+C_{gd}+C_p$ 에 대한 주파수 응답 곡선
Fig. 4. The frequency response of measured $C_{gs}+C_{gd}+C_p$.

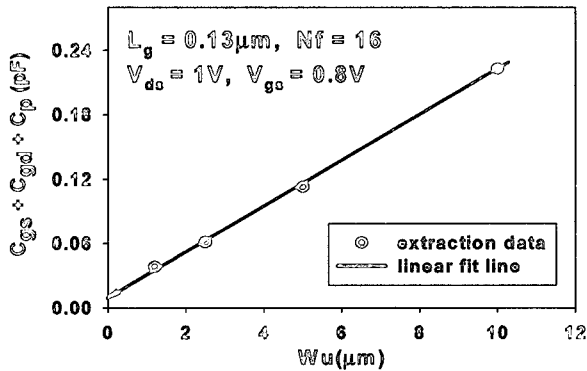


그림 5. W_u 증가에 따른 추출된 $C_{gs}+C_{gd}+C_p$ 데이터
Fig. 5. The extracted $C_{gs}+C_{gd}+C_p$ data with increasing W_u .

를 W_u 의 함수로 그린 그래프의 y-절편 값으로 C_p 값이 추출되었다.

그림 2의 $W_u < 2.5\mu\text{m}$ 영역에서 f_T 가 감소하는 현상은 식(1)에서 W_u 가 감소함에 따라 g_{m0} 와 $C_{gs}+C_{gd}$ 는 W_u 에 비례하여 줄어들지만 W_u 에 무관한 C_p 성분은 일정하기 때문이다. 또한 W_u 가 $5\mu\text{m}$ 보다 크면 g_{m0} 와 $C_{gs}+C_{gd}$ 성분이 W_u 에 비례하여 크게 증가되어 식(1)의 분모에서 C_p 가 무시되므로, f_T 는 W_u 에 무관하게 된다.

하지만 그림 2에서 $W_u > 5\mu\text{m}$ 영역에서 f_T 가 감소하는 현상을 볼 수 있는데 이는 C_p 가 무시되는 W_u 가 큰 영역에서 식(1)에 있는 g_{m0} 의 증가율이 그림 6과 같이 감소하는 wide width effect^[5]로 인하여 나타나는 현상으로 설명할 수 있다.

최대진동주파수는 그림 1과 같이 maximum available power gain (MAG)이 1이 되는 주파수로 추출되었으며, W_u 의 변화에 따른 추출 결과는 그림 2와 같다. 그림 2에서 측정된 f_{max} 값은 $1.2\mu\text{m} < W_u < 2.5\mu\text{m}$ 영역에서 증가되고 $W_u > 2.5\mu\text{m}$ 일 때는 감소하는 현상을 볼 수 있는데 이와 같은 최대값을 가지는 W_u 종속성을 분석하기 위해 다음과 같은 f_{max} 표현식을 사용하였다.

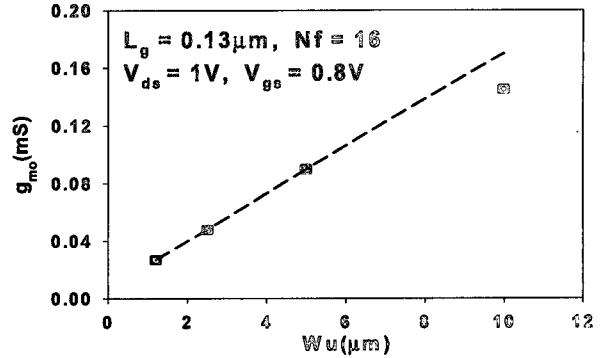


그림 6. W_u 증가에 따른 추출된 g_{m0} 데이터
Fig. 6. The extracted g_{m0} data with increasing W_u .

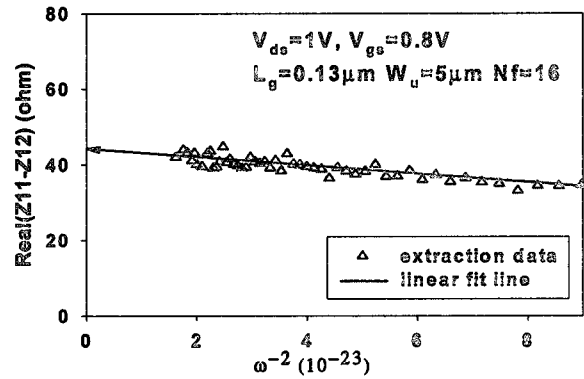


그림 7. ω^{-2} 의 함수로 그린 $\text{Real}(Z_{11}-Z_{12})$ 데이터 곡선
Fig. 7. $\text{Real}(Z_{11}-Z_{12})$ data as a function of ω^{-2} .

$$f_{max} = \sqrt{\frac{f_T}{8\pi R_g C_{gd}}} \quad (4)$$

식 (4)에 있는 gate 저항 R_g 를 측정된 S-파라미터로부터 변환된 Z-파라미터를 사용하여 직접 추출하기 위해 MOSFET의 소신호 등가모델로부터 유도된 다음 방정식을 사용하였다^[4].

$$\text{Real}(Z_{11}-Z_{12}) = Rg + \frac{A_g}{\omega^2 + B} \quad (5)$$

$$B = \left[\frac{g_{m0}C_{gd} + g_{ds}(C_{gs} + C_{gd})}{C_{gs}C_{ds} + C_{gd}C_{gs} + C_{ds}C_{gd}} \right] \quad (6)$$

여기에서 A_g 는 고정된 bias에서 변하지 않는 내부 파라미터들의 함수로 표현된다.

고주파 영역(HF)에서 식(5)의 B가 무시되므로 그림 7과 같이 $\text{Real}(Z_{11}-Z_{12})_{HF}$ 대 ω^{-2} 그래프를 외삽하여 얻어진 y-절편 값으로 R_g 를 추출하였다^[4]. 이러한 방법으로 추출된 R_g 를 W_u 의 함수로 그린 결과 그림 8처럼 역비례로 감소되어 일정해지는 것을 알 수 있다. 이러한 현상은 channel 저항과 capacitance가 ladder형태로 분포된

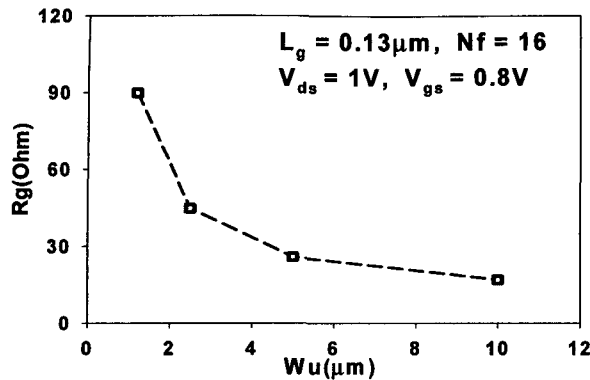


그림 8. W_u 증가에 따른 추출된 R_g 데이터

Fig. 8. The extracted R_g data with increasing W_u .

distributed channel 영역의 non-quasi-static(NQS) 효과로 설명될 수 있다^[6].

일반적으로 W_u 에 따라 비례하는 gate polysilicon 저항을 생각한다면 W_u 가 증가함에 따라 C_{gd} 와 R_g 가 동시에 상승하여 식 (4)의 f_{max} 값은 줄어들어야 한다. 하지만 그림 2와 같이 $W_u < 2.5\mu\text{m}$ 의 좁은 W_u 에서 상승하는 f_{max} 종속성은 그림 8처럼 W_u 의 증가에 따라 R_g 가 급격히 감소되는 NQS 효과를 통해 설명할 수 있다. 즉 W_u 의 증가에 따라 감소되는 R_g 와 증가되는 C_{gd} 가 서로 상쇄되어 식(4)에서 f_{max} 가 $\sqrt{f_T}$ 에 비례하는 결과로 볼 수 있다. 또한 W_u 가 $2.5\mu\text{m}$ 보다 넓은 경우에는 경우 그림 2에서 보여주는 것처럼 f_{max} 가 f_T 보다 더 급하게 감소하게 되는데, 이는 그림 8처럼 넓은 W_u 에서 R_g 의 감소율이 크게 줄어들어 상수로 유지되지만 C_{gd} 는 계속 증가하기 때문에 발생된다.

이러한 자세한 분석을 통해 W_u 의 변화에 따라 f_T 와 f_{max} 에 최대값이 존재하는 물리적 원인이 파악되었고, 이러한 새로운 분석결과는 RF MOSFET 성능을 극대화를 위한 gate layout 최적화에 크게 활용될 수 있다.

III. 결 론

$L_g = 0.13\mu\text{m}$ 인 MOSFET의 W_u 변화에 따라 최대값이 존재하는 f_T 및 f_{max} 의 종속성을 소신호 모델 파라미터들을 추출하여 새롭게 분석하였다. $1.2\mu\text{m} < W_u < 5\mu\text{m}$ 영역에서 f_T 의 상승은 C_p 에 의해 발생되며, $5\mu\text{m} < W_u < 10\mu\text{m}$ 에서 f_T 의 감소는 wide width 효과로 인해 발생됨을 알 수 있었다. 또한 $1.2\mu\text{m} < W_u < 2.5\mu\text{m}$ 영역에서 f_{max} 의 상승은 증가되는 C_{gd} 와 NQS 효과로 인해 감소되는 R_g 가 서로 상쇄되기 때문에 발생하는 것을 알 수 있었다. 또한 $W_u > 2.5\mu\text{m}$ 영역에서 f_{max} 의 감소는

W_u 에 증가에 따른 R_g 의 감소율은 크게 줄어들어 상수가 되지만 C_{gd} 는 일정하게 증가하기 때문에 발생하는 것으로 판단된다.

참 고 문 헌

- [1] C. S. Kim, H. K. Yu, H. Cho, S. Lee, and K. S. Nam, "CMOS layout and bias optimization for RF IC design application," in IEEE MTT-S Int. Microwave Symp. Dig., pp. 945-948, 1997.
- [2] K. Y. Wen, C. K. Mao Chao, M. C. Shuo, K. F. Yean, and C. P. Chao, "Effect of extrinsic impedance and parasitic capacitance on figure of merit of RF MOSFET," IEEE Trans. Electron Device, vol. 52, no. 9, pp. 2054-2060, 2005.
- [3] S. Lee, "Effect of pad and interconnection parasitics on forward transit time in HBTs," IEEE Trans. Electron Device, vol. 46, pp. 275-280, 1999.
- [4] S. Lee, "Direct extraction technique for a small-signal MOSFET equivalent circuit with substrate parameters," Microwave and Optical Technology Lett., vol. 39, no. 4, pp. 344-347, 2003.
- [5] 차지용, 차준영, 이성현, "A Study on improved SPICE MOSFET RF model considering wide width effect," 대한전자공학회 논문지, 제 45권 SD편, 제 2호, pp. 7-12, 2008.
- [6] Y. Cheng and M. Matloubian, "High frequency characterization of gate resistance in RF MOSFETs," IEEE Electron Device Lett., vol. 22, pp. 98-100, 2001.

저 자 소 개



차 지 용(학생회원)
 2007년 한국외국어대학교 전자
 정보공학부 학사 졸업.
 2007년~현재 한국외국어대학교
 전자정보공학과
 석사과정.
 <주관심분야 : RF CMOS 소자
 모델링>



차 준 영(학생회원)
 2007년 한국외국어대학교 전자
 정보공학부 학사 졸업.
 2007년~현재 한국외국어대학교
 전자정보공학과 석사과정.
 <주관심분야 : RF CMOS 소자
 모델링>



정 대 현(학생회원)
 2008년 한국외국어대학교 전자
 정보공학부 학사 졸업.
 2008년~현재 한국외국어대학교
 전자정보공학과 석사과정.
 <주관심분야 : RF CMOS 소자
 모델링>



이 성 현(정회원)
 1985년 고려대학교 전자공학과
 학사 졸업.
 1989년 미국 University of
 Minnesota 전기공학과
 석사 졸업.
 1992년 미국 University of
 Minnesota 전기공학과 박
 사 졸업
 1992년~1995년 한국전자통신연구원 선임연구원
 1995년~현재 한국외국어대학교 전자정보공학부
 교수
 <주관심분야 : CMOS 및 바이폴라 소자 모델링>